

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. H01L 21/28 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년07월14일 10-0602087 2006년07월10일
---------------------------------------	-------------------------------------	--

(21) 출원번호 (22) 출원일자	10-2004-0053388 2004년07월09일	(65) 공개번호 (43) 공개일자	10-2006-0004311 2006년01월12일
------------------------	--------------------------------	------------------------	--------------------------------

(73) 특허권자 동부일렉트로닉스 주식회사
 서울 강남구 대치동 891-10

(72) 발명자 이한춘
 서울특별시 강동구 성내2동 125-6번지 302호

(74) 대리인 유미특허법인

심사관 : 이우식

(54) 반도체 소자 및 그 제조방법

요약

본 발명의 목적은 TaSiN막의 스텝 커버리지 특성을 향상시키고 비저항을 감소시켜 소자의 고집적화 및 고속화에 대응하는 우수한 확산방지막을 얻는 것이다.

본 발명의 목적은 반도체 기판; 기판 상에 형성되고 기판의 일부를 노출시키는 콘택홀이 구비된 층간절연막; 및 콘택홀을 포함하는 층간절연막 상에 형성되고 적어도 2층 이상의 다층 TaSiN 박막으로 이루어진 확산방지막을 포함하고, TaSiN 박막이 불순물이 제거된 TaN 박막과 실리콘 소오스 가스의 반응에 의해 형성된 것으로 이루어진 반도체 소자에 의해 달성될 수 있다.

대표도

도 1e

색인어

확산방지막, ALD, TaN, TaSiN, 콘택홀

명세서

도면의 간단한 설명

도 1a 내지 도 1e는 본 발명의 실시예에 따른 확산방지막 형성방법을 설명하기 위한 순차적 공정 단면도.

※ 도면의 주요부분에 대한 부호의 설명

10 : 반도체 기판 11 : 층간절연막

12 : 콘택홀 13 : TaN 박막

13a : 불순물이 제거된 TaN 박막

14a, 14b, 14c : TaSiN 박막

100 : 확산방지막

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 반도체 소자 및 그 제조방법에 관한 것으로, 더욱 상세하게는 배선 금속의 확산을 방지하는 확산방지막 및 그 형성방법에 관한 것이다.

일반적으로 반도체 소자 제조 공정에서 구리 등의 배선 금속이 실리콘 및 산화물 내부로 확산하는 것을 억제하기 위하여 콘택홀 또는 비아홀과 같은 홀의 내벽에 확산방지막(diffusion barrier)을 형성한다.

확산방지막으로는 Ta 등의 내열금속(refractory)에 질소(N)가 함유된 TaN과 같은 이원계 질화물이나, Ta에 N 과 실리콘(Si)이 함유된 TaSiN과 같은 삼원계 질화물이 사용되는데, Si를 함유한 삼원계 질화물이 성능 면에서는 유리하다.

TaSiN막은 주로 물리기상증착(Physical Vapor Deposition; PVD)에 의해 증착이 이루어지기 때문에 제작이 용이하다는 장점이 있다.

반면, PVD에 의한 TaSiN막은 높은 종횡비(aspect ratio)의 콘택홀에서 스텝 커버리지(step coverage) 특성이 열악할 뿐만 아니라, 다결정 상태로 존재하여 구리 배선에 대한 확산방지막으로 사용 시에는 구리가 쉽게 확산하여 TaSiN막과 구리 배선의 계면에 CuSi를 형성하는 문제가 있다.

이를 해결하기 위해, PVD에 비해 스텝 커버리지 특성이 비교적 우수하고 비정질 상태로 존재가 가능한 화학기상증착(Cheical Vapor Deposition; CVD)에 의해 TaSiN막을 형성하기 위한 연구가 이루어지고 있다.

그런데, CVD에서는 Ta 전구체(precusor)와 반응가스를 충분히 반응시키려면 기판의 온도를 600℃ 이상으로 높여야 하므로 고온 공정이 이루어질 수밖에 없다.

이에 따라, 막의 표면 거칠기가 증가하고, 특히 막 밀도의 저하로 인해 열공정에서 응집(agglomeration) 현상이 발생한다.

또한, Ta 전구체에 포함된 각종 잔재물로 인해 증착 과정에서 막 내부에 불순물이 많이 포함되어 비저항이 증가되는 문제가 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기한 바와 같은 종래 기술의 문제점을 해결하기 위한 것으로, TaSiN막의 스텝 커버리지 특성을 향상시키고 비저항을 감소시켜 소자의 고집적화 및 고속화에 대응하는 우수한 확산방지막을 얻는데 그 목적이 있다.

발명의 구성 및 작용

상기한 바와 같은 본 발명의 목적은 반도체 기판; 기판 상에 형성되고 기판의 일부를 노출시키는 콘택홀이 구비된 층간절연막; 및 콘택홀을 포함하는 층간절연막 상에 형성되고 적어도 2층 이상의 다층 TaSiN 박막으로 이루어진 확산방지막을 포함하고, TaSiN 박막은 불순물이 제거된 TaN 박막과 실리콘 소오스 가스의 반응에 의해 형성된 것으로 이루어진 반도체 소자에 의해 달성될 수 있다.

또한, 상기와 같은 본 발명의 목적은 반도체 기판 상에 기판의 일부를 노출시키는 콘택홀이 구비된 층간절연막을 형성하는 제 1 단계; 콘택홀을 포함하는 층간절연막 상에 Ta 소오스 가스와 질소를 함유한 반응가스를 이용하여 TaN 박막을 증착하는 제 2 단계; TaN 박막 내부의 불순물을 제거하는 제 3 단계; 불순물이 제거된 TaN 박막을 실리콘 소오스 가스와 반응시켜 TaSiN 박막을 형성하는 제 4 단계; 및 제 2 내지 제 4 단계를 적어도 1회 이상 반복 수행하여 다층의 TaSiN 박막으로 이루어진 확산방지막을 형성하는 제 5 단계를 포함하는 반도체 소자의 제조방법에 의해 달성될 수 있다.

이하, 본 발명의 바람직한 실시예를 설명한다.

먼저, 도 1e를 참조하여 본 발명의 실시예에 따른 반도체 소자의 확산방지막에 대하여 설명한다.

도 1e에 도시된 바와 같이, 반도체 기판(10) 상에는 기판(10)을 일부 노출시키는 콘택홀(12; 도 1a 참조)이 구비된 층간절연막(11)이 형성되어 있다.

콘택홀(12)을 포함하는 층간절연막(11) 상에는 적어도 2층 이상의 다층, 예컨대 3 층의 TaSiN 박막(14a, 14b, 14c)으로 이루어진 확산방지막이 형성되어 있다.

여기서, 확산방지막은 원자층증착(Atomic Layer Deposition; ALD)에 의해 형성된 것이며, 각각의 TaSiN 박막(14a, 14b, 14c)은 불순물이 제거된 TaN 박막과 실리콘(Si) 소오스 가스의 반응에 의해 형성된 것이다.

또한, 불순물이 제거된 TaN 박막은 수소(H) 함유 가스와 Ar 가스의 혼합가스에 의해 TaN 박막이 플라즈마 처리된 것이다.

수소 함유 가스로는 H₂, H₂+N₂ 또는 NH₃를 사용할 수 있고, 실리콘 소오스 가스로는 SiH₄를 사용할 수 있으며, TaN 박막은 2 내지 100Å의 두께를 가질 수 있다.

다음으로, 도 1a 내지 도 1e를 참조하여 상술한 확산방지막 형성방법에 대하여 설명한다.

도 1a에 도시된 바와 같이, 소정의 공정이 완료된 반도체 기판(10) 상에 층간절연막(11)을 증착하고, 포토리소그래피 및 식각공정에 의해 층간절연막(11)을 패터닝하여 기판(10)의 일부를 노출시키는 콘택홀(12)을 형성한다.

도 1b에 도시된 바와 같이, ALD에 의해, 먼저 챔버 내부로 Ta 전구체와 질소를 함유한 반응가스를 동시에 주입하고 기판 온도를 170 내지 500℃로 조절하여, 콘택홀(12)을 포함하는 층간절연막(11) 상에 2 내지 100Å 두께로 TaN 박막(13)을 증착한다.

이때, Ta 전구체로는 터트부틸이미도(트리스디에틸아마이드)탄탈륨(tertbutylimido (trisdiethylamide) tantalum : TBTDET), 펜타키스(디에틸아마이드)탄탈륨(pentakis (diethylamide) tantalum : PDEAT), 펜타키스(디메틸아마이드)탄탈륨(pentakis (dimethylamide) tantalum : PDMAT), 또는 펜타키스(에틸메틸아미노)탄탈륨(pentakis (ethylmethylamino) tantalum : PEMAT) 등을 열분해하여 사용할 수 있다.

또한, 반응가스로는 NH₃ 나 N₂ 가스를 사용할 수 있다.

이와 같이 형성된 TaN 박막(13) 내부에는 Ta 전구체에 포함된 각종 잔재물로 인해 불순물이 다량으로 함유되어 있어 높은 비저항을 가지므로 이를 제거하여야 한다.

따라서, 도 1c에 도시된 바와 같이, 챔버 내부로 H_2 , $H_2 + N_2$ 또는 NH_3 등의 수소(H) 함유 가스와 Ar 가스를 주입하여 100 내지 400W의 플라즈마 전력에서 3 내지 35초 동안 TaN 박막(13)을 플라즈마 처리한다. 그러면, 막 내부의 불순물과 H가 서로 반응하고 반응된 화합물이 외부로 방출되어 불순물이 제거되므로 TaN 박막(13a)이 비교적 낮은 비저항을 가지게 된다.

그 다음, 도 1d에 도시된 바와 같이, 챔버 내부로 실리콘(Si) 소오스 가스를 주입하여 TaN 박막(13a)과 Si를 반응시켜 TaSiN 박막(14a)을 형성한다.

이때, 실리콘 소오스 가스로는 SiH_4 가스를 사용할 수 있다.

그 후, 상술한 도 1b 내지 도 1d와 같은 TaSiN 박막(14a) 형성공정을 원하는 두께가 될 때까지 적어도 1회 이상 반복 수행하여 다층의 TaSiN 박막(14a)으로 이루어진 확산방지막을 형성한다.

즉, 도 1e에 도시된 바와 같이, TaSiN 박막(14a) 형성공정을 2회 반복 수행하여 TaSiN 박막(14a, 14b, 14c)이 3층으로 적층된 구조로 확산방지막(100)을 형성할 수도 있고, 수 회에서 수 십회 또는 수 백회까지 반복 수행하여 그 이상의 적층 구조로 형성할 수도 있다.

발명의 효과

상술한 바와 같이, 본 발명에서는 TaN 박막을 증착하고, 수소(H)를 포함하는 가스로 TaN 박막을 플라즈마 처리하여 막 내부의 불순물을 제거한 후, 실리콘(Si)을 포함하는 가스와 TaN 박막을 반응시켜 TaSiN 박막을 형성하므로 TaSiN 박막의 비저항을 낮출 수 있다.

또한, 본 발명에서는 ALD에 의해 비교적 낮은 온도에서 TaSiN 박막 형성공정을 수행하고, 그 공정을 수 회에서 수 십회 혹은 수 백회까지 반복하여 원하는 두께로 형성하기 때문에, 우수한 표면 상태를 확보할 수 있을 뿐만 아니라 중형비가 큰 콘택홀에 대해 우수한 스텝 커버리지 특성을 확보할 수 있다.

또한, 기존의 ALD 장비와 Ta 전구체를 그대로 사용하기 때문에 별도의 신규 개발비용이 요구되지 않는다.

이상에서 설명한 본 발명은 전술한 실시예 및 도면에 의해 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

(57) 청구의 범위

청구항 1.

반도체 기관;

상기 기관 상에 형성되고 상기 기관의 일부를 노출시키는 콘택홀이 구비된 층간절연막; 및

상기 콘택홀을 포함하는 층간절연막 상에 형성되고 적어도 2층의 다층 TaSiN 박막으로 이루어진 확산방지막을 포함하며,

상기 각층의 TaSiN 박막은 TaN 박막의 불순물을 제거하고, 상기 TaN 박막과 실리콘 소오스 가스의 반응에 의해 형성된 것으로 이루어진 반도체 소자.

청구항 2.

제 1 항에 있어서,

상기 확산방지막은 원자층증착(ALD)에 의해 형성된 것을 특징으로 하는 반도체 소자.

청구항 3.

제 1 항 또는 제 2 항에 있어서,

상기 불순물이 제거된 TaN 박막은 수소 함유 가스와 Ar 가스의 혼합가스에 의해 TaN 박막이 플라즈마 처리된 것을 특징으로 하는 반도체 소자.

청구항 4.

제 3 항에 있어서,

상기 TaN 박막은 2 내지 100Å의 두께를 가지는 것을 특징으로 하는 반도체 소자.

청구항 5.

제 3 항에 있어서,

상기 수소 함유 가스는 H_2 , $H_2 + N_2$ 및 NH_3 중 선택되는 하나인 것을 특징으로 하는 반도체 소자.

청구항 6.

제 1 항에 있어서,

상기 실리콘 소오스 가스는 SiH_4 가스 것을 특징으로 하는 반도체 소자.

청구항 7.

반도체 기판 상에 기판의 일부를 노출시키는 콘택홀이 구비된 층간절연막을 형성하는 제 1 단계;

상기 콘택홀을 포함하는 층간절연막 상에 Ta 전구체와 질소를 함유한 반응가스를 이용하여 TaN 박막을 증착하는 제 2 단계;

상기 TaN 박막 내부의 불순물을 제거하는 제 3 단계;

상기 불순물이 제거된 TaN 박막을 실리콘 소오스 가스와 반응시켜 TaSiN 박막을 형성하는 제 4 단계; 및

상기 제 2 내지 상기 제 4 단계를 적어도 1회 반복 수행하여 다층의 TaSiN 박막으로 이루어진 확산방지막을 형성하는 제 5 단계를 포함하는 반도체 소자의 제조방법.

청구항 8.

제 7 항에 있어서,

상기 확산방지막은 원자층증착에 의해 형성하는 것을 특징으로 하는 반도체 소자의 제조방법.

청구항 9.

제 7 항 또는 제 8 항에 있어서,

상기 Ta 전구체로는 터트부틸이미도(트리스디에틸아마이드)탄탈륨(tertbutylimido (trisdiethylamide) tantalum : TBTDDET), 펜타키스(디에틸아마이드)탄탈륨(pentakis (diethylamide) tantalum : PDEAT), 펜타키스(디메틸아마이드)탄탈륨(pentakis (dimethylamide) tantalum : PDMAT), 및 펜타키스(에틸메틸아미노)탄탈륨(pentakis (ethylmethylamino) tantalum : PEMAT) 중 선택되는 하나를 열분해하여 사용하는 것을 특징으로 하는 반도체 소자의 제조방법.

청구항 10.

제 9 항에 있어서,

상기 질소를 함유한 반응 가스로는 NH_3 또는 N_2 가스를 사용하는 것을 특징으로 하는 반도체 소자의 제조방법.

청구항 11.

제 7 항 또는 제 8 항에 있어서,

상기 제 2 단계에서, 상기 기관의 온도는 170 내지 500℃로 조절하는 것을 특징으로 하는 반도체 소자의 제조방법.

청구항 12.

제 7 항 또는 제 8 항에 있어서,

상기 TaN 박막은 2 내지 100Å 두께로 증착하는 것을 특징으로 하는 반도체 소자의 제조방법.

청구항 13.

제 7 항에 있어서,

상기 제 3 단계는 수소 함유 가스를 이용한 플라즈마 처리로 수행하는 것을 특징으로 하는 반도체 소자의 제조방법.

청구항 14.

제 13 항에 있어서,

상기 수소 함유 가스로는 H_2 , $\text{H}_2 + \text{N}_2$ 및 NH_3 중 선택되는 하나를 사용하는 것을 특징으로 하는 반도체 소자의 제조방법.

청구항 15.

제 13 항 또는 제 14 항에 있어서,

상기 플라즈마 처리는 100 내지 400W의 플라즈마 전력에서 3 내지 35초 동안 수행하는 것을 특징으로 하는 반도체 소자의 제조방법.

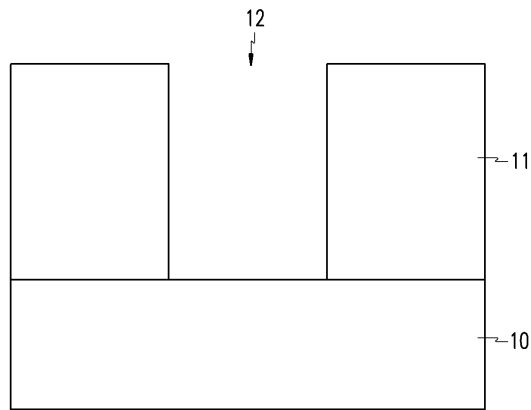
청구항 16.

제 7 항에 있어서,

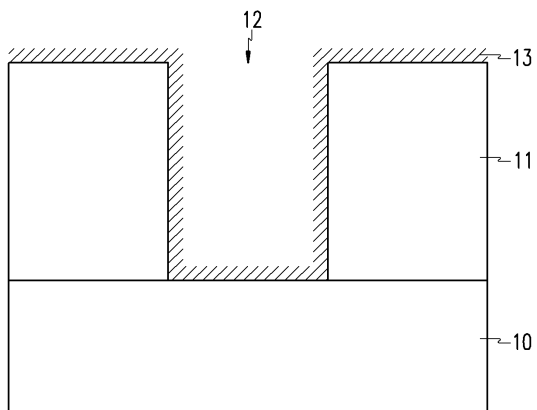
상기 실리콘 소오스 가스로는 SiH_4 가스를 사용하는 것을 특징으로 하는 반도체 소자의 제조방법.

도면

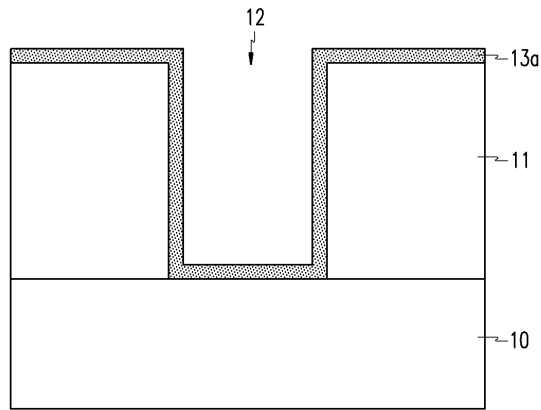
도면1a



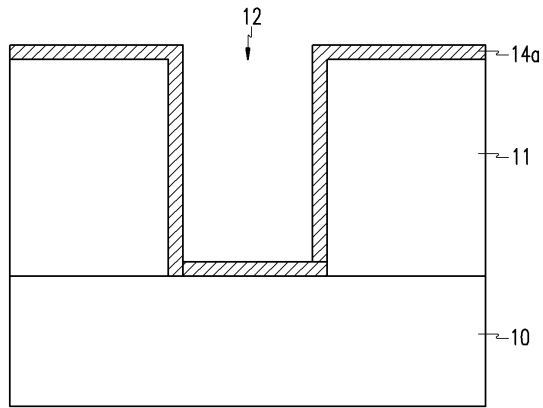
도면1b



도면1c



도면1d



도면1e

