

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4690206号
(P4690206)

(45) 発行日 平成23年6月1日(2011.6.1)

(24) 登録日 平成23年2月25日(2011.2.25)

(51) Int.Cl. F I
H O I S 5/22 (2006.01) H O I S 5/22

請求項の数 8 (全 10 頁)

(21) 出願番号 特願2006-11780 (P2006-11780)
(22) 出願日 平成18年1月19日(2006.1.19)
(65) 公開番号 特開2007-194440 (P2007-194440A)
(43) 公開日 平成19年8月2日(2007.8.2)
審査請求日 平成20年5月1日(2008.5.1)(73) 特許権者 000154325
住友電工デバイス・イノベーション株式会社
神奈川県横浜市栄区金井町1番地
(74) 代理人 100087480
弁理士 片山 修平
(74) 復代理人 100137615
弁理士 横山 照夫
(74) 復代理人 100134511
弁理士 八田 俊之
(72) 発明者 小栗 裕之
山梨県中巨摩郡昭和町大字紙漉阿原100
0番地 ユーディナデバイス株式会社内

審査官 土屋 知久

最終頁に続く

(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【特許請求の範囲】

【請求項1】

Gaを含む化合物半導体層上にプラズマCVD法により屈折率が1.85以下の窒化シリコン膜を形成する工程と、

前記窒化シリコン膜をマスクに用いて前記化合物半導体層をエッチングする工程または前記化合物半導体層に不純物を導入する工程と、を有することを特徴とする半導体装置の製造方法。

【請求項2】

前記エッチングする工程は、前記マスク以外の領域に露出した前記化合物半導体層をエッチングして半導体発光装置のリッジ部を形成する工程であることを特徴とする請求項1記載の半導体装置の製造方法。

【請求項3】

Gaを含む化合物半導体層上にプラズマCVD法により屈折率が1.85以下の窒化シリコン膜を形成する工程と、

前記窒化シリコン膜上に前記窒化シリコン膜よりも緻密な保護膜を形成する工程とを有することを特徴とする半導体装置の製造方法。

【請求項4】

前記保護膜の屈折率が2.0以上であることを特徴とする請求項3記載の半導体装置の製造方法。

【請求項5】

10

20

前記窒化シリコン膜のみまたは前記窒化シリコン膜と前記保護膜との積層体をマスクに、前記マスク以外の領域に露出した前記化合物半導体層をエッチングし半導体発光装置のリッジ部を形成する工程を有することを特徴とする請求項3記載の半導体装置の製造方法。

【請求項6】

前記リッジ部上の前記マスクの少なくとも一部を除去し、コンタクト電極を形成する工程を有することを特徴とする請求項2または5記載の半導体装置の製造方法。

【請求項7】

前記窒化シリコン膜は、 $\text{SiH}_4 : \text{NH}_3 : \text{N}_2$ の流量比が3～10：5～10：1000およびRF周波数が2MHz以上の条件により形成されることを特徴とする請求項1または3記載の半導体装置の製造方法。

10

【請求項8】

前記Gaを含む化合物半導体層は、GaN、AlGaN、GaAs、AlGaInP、InGaPのいずれかであることを特徴とする請求項1または3記載の半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置およびその製造方法に関し、特に、半導体層上に窒化シリコン膜を有する半導体装置およびその製造方法に関する。

20

【背景技術】

【0002】

近年、例えば光通信等や光記憶媒体装置の分野において、光を発光する半導体レーザや発光ダイオード(LED)等の半導体発光装置、または光を受光するフォトダイオード等の半導体受光装置である光半導体装置が用いられている。例えば、特許文献1には、光半導体装置としてリッジ型ストライプ構造を有する半導体レーザが開示されている。半導体レーザにおいては、レーザ発光する層である活性層が、例えばn型半導体層およびp型半導体層に挟まれており、n型半導体層とp型半導体層との間に電流を流すことにより、レーザ光を発光させる。また、フォトダイオードにおいては、例えばn型半導体層およびp型半導体層に挟まれた受光層に照射された光により励起されたキャリアによるn型半導体層とp型半導体層との間を流れる電流を検知することにより、光を検知する。

30

【0003】

【特許文献1】特開2005-317572号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

半導体装置においては、化合物半導体層内の導電層であるn型半導体層またはp型半導体層と電極との接触抵抗等の導電層の抵抗の低減が求められている。また、化合物半導体層と絶縁膜との界面のリーク電流の抑制が求められている。

【0005】

本発明は、上記課題に鑑みなされたものであり、化合物半導体層内の導電層の抵抗の低減、または、化合物半導体層と絶縁膜との間のリーク電流の抑制を行うことが可能な半導体装置およびその製造方法を提供することを目的とする。

40

【課題を解決するための手段】

【0006】

本発明は、Gaを含む化合物半導体層上にプラズマCVD法により屈折率が1.85以下の窒化シリコン膜を形成する工程と、前記窒化シリコン膜をマスクに用いて前記化合物半導体層をエッチングする工程または前記化合物半導体層に不純物を導入する工程と、を有することを特徴とする半導体装置の製造方法である。本発明によれば、化合物半導体層内の導電層の抵抗の低減、または化合物半導体層の窒化シリコン膜との界面のリーク電流

50

の抑制が可能な半導体装置の製造方法を提供することができる。

【0008】

上記構成において、前記エッチングする工程は、前記マスク以外の領域に露出した前記化合物半導体層をエッチングして半導体発光装置のリッジ部を形成する工程である構成とすることができる。この構成によれば、素子抵抗が小さいリッジ部を有する半導体発光装置を製造することができる。

【0009】

本発明は、Gaを含む化合物半導体層上にプラズマCVD法により屈折率が1.85以下の窒化シリコン膜を形成する工程と、前記窒化シリコン膜上に前記窒化シリコン膜よりも緻密な保護膜を形成する工程とを有することを特徴とする半導体装置の製造方法である。本発明によれば、化合物半導体層内の導電層の抵抗の低減、または化合物半導体層の窒化シリコン膜との界面のリーク電流の抑制が可能でかつ耐湿性を向上させることが可能な半導体装置の製造方法を提供することができる。

10

【0010】

上記構成において、前記保護膜の屈折率が2.0以上である構成とすることができる。この構成によれば、耐湿性をより向上させることができる。

【0011】

上記構成において、前記窒化シリコン膜のみまたは前記窒化シリコン膜と前記保護膜との積層体をマスクに、前記マスク以外の領域に露出した前記化合物半導体層をエッチングし半導体発光装置のリッジ部を形成する工程を有する構成とすることができる。この構成によれば、素子抵抗が小さいリッジ部を有する半導体発光装置を製造することができる。

20

【0012】

上記構成において、前記リッジ部上の前記マスクの少なくとも一部を除去し、コンタクト電極を形成する工程を有する構成とすることができる。この構成によれば、コンタクト電極と化合物半導体層との接触抵抗が小さいリッジ部を有する半導体発光装置を製造することができる。

【0013】

上記構成において、前記窒化シリコン膜は、 $\text{SiH}_4 : \text{NH}_3 : \text{N}_2$ の流量比が3~10:5~10:1000およびRF周波数が2MHz以上の条件により形成される構成とすることができる。この構成によれば、屈折率が1.85以下の窒化シリコン膜を形成することができる。

30

【0014】

上記構成において、前記Gaを含む化合物半導体層は、GaN、AlGaN、GaAs、AlGaInP、InGaPのいずれかである構成とすることができる。

【発明の効果】

【0020】

本発明によれば、化合物半導体層内の導電層の抵抗の低減、または、化合物半導体層と絶縁膜との間のリーク電流の抑制を行うことが可能な半導体装置およびその製造方法を提供することができる。

【発明を実施するための最良の形態】

40

【0021】

以下、図面を参照に本発明に係る実施例について説明する。

【実施例1】

【0022】

実施例1は発振波長が660nmでありリッジ部を有する半導体レーザの例である。図1は実施例1に係る半導体レーザの斜視図、図2(a)は図1のA-A断面図、図2(b)は図1のB-B断面図である。図1、図2(a)および図2(b)を参照に、n型GaAs基板10上に化合物半導体層20としてn型クラッド層12、活性層14、p型クラッド層16およびp型コンタクト層18が設けられている。

【0023】

50

図2(a)を参照に、p型コンタクト層18およびp型クラッド層16の一部が除去され窪み部37が設けられ、窪み部37の間にp型クラッド層16の一部およびp型コンタクト層18からなるリッジ部36が設けられている。つまり、化合物半導体層20はリッジ部36を有する。p型クラッド層16上およびリッジ部36の側面および上面には屈折率が1.85以下の窒化シリコン層とその上にこの窒化シリコン膜より緻密な保護膜である窒化シリコン膜との積層体である窒化シリコン膜26が接して設けられている。窒化シリコン膜26はリッジ部36の最上層の少なくとも一部接して設けられており、窒化シリコン膜26のp型コンタクト層18上には開口部38が設けられている。窒化シリコン膜26および開口部38には電極32が設けられている。電極32は開口部38を介しp型コンタクト層18とオーミック接触している。図2(a)および図2(b)を参照に、化合物半導体層20のB-B方向の端部には拡散領域30が設けられている。

10

【0024】

図2(a)を参照に、活性層14は屈折率の低いn型クラッド層12およびp型クラッド層16に挟まれているため、化合物半導体層20を伝搬する光は、活性層14近傍に閉じ込められる。一方、リッジ部36下の活性層14近傍を伝搬する光に対する等価屈折率は、リッジ部36両側の窪み部37下の活性層14近傍を伝搬する光に対する等価屈折率より大きい。このため、活性層14近傍を伝搬する光はリッジ部36下の活性層14近傍に閉じ込められる。活性層14近傍を伝搬する光を閉じ込める部分を導波路34という。また、リッジ部36は導波路34を形成するための化合物半導体層20に形成された凸部である。電極32と基板10との間に電流を流すことにより、活性層14で発光した光は、前述のように導波路34に閉じ込められる。図2(b)を参照に、導波路34内の光は化合物半導体層20の両側の端面27および28で反射される。このようにして、導波路34内で誘導放出された光はレーザ光として、端面27から出力光として出射される。

20

【0025】

図3(a)から図5(c)を用い、実施例1に係る半導体レーザの製造方法について説明する。図3(a)から図3(c)、図4(a)並びに図4(c)から図5(c)は図2のA-A断面に相当する断面図である。図3(d)および図4(b)は図2のB-B断面に相当する断面図である。

【0026】

図3(a)を参照に、n型GaAs基板10上に、MOCVD法を用い、化合物半導体層20として、AlGaInP層からなるn型グリット層12、InGaP/AlGaInPのMQW(多重量子井戸)からなる活性層14、AlGaInP層からなるp型クラッド層16およびGaAs層からなるZnをドーブしたp型コンタクト層18を成長する。つまり化合物半導体層20は最上層に導電層であるp型コンタクト層18を形成する。

30

【0027】

図3(b)を参照に、p型コンタクト層18上に接して窒化シリコン膜22を、例えばプラズマCVD法を用い形成する。つまり、導電層であるp型コンタクト層18に接するように窒化シリコン膜22を形成する。このときの窒化シリコン膜22の成膜条件は、SiH₄、NH₃、N₂の流量比が3:7:1000、真空度が900mTorr、RF周波数が13.56MHz、RFパワーが50W、基板温度が300である。なお、窒化シリコン膜の屈折率を低下させる方法としては、RFパワーを高くする、NH₃のガス流量比を上げる等がある。屈折率が1.85以下の同様の窒化シリコン膜を形成するためには、例えば、SiH₄、NH₃、N₂の流量比を3~10:5~10:1000、真空度を800~1000mTorr、RFパワーを50~100W、基板温度を300~350とすることができる。

40

【0028】

図3(c)および図3(d)を参照に、窒化シリコン膜22上に拡散領域を形成すべき開口部を有するフォトレジスト42を形成する。フォトレジスト42をマスクに窒化シリコン膜22を除去する。フォトレジスト42を全面除去した後、および窒化シリコン膜22をマスクに化合物半導体層20内にZn等を拡散させた拡散領域30を形成する。

50

【 0 0 2 9 】

図 4 (a) および図 4 (b) を参照に、窒化シリコン膜 2 2 を除去する。以上により化合物半導体層 2 0 の B - B 方向 (出力光の出射する方向) の端部に拡散領域 3 0 が形成される。図 4 (c) を参照に、p 型コンタクト層 1 8 上に接するように窒化シリコン膜 2 4 を形成する。窒化シリコン膜 2 4 は窒化シリコン膜 2 2 と同じ成膜条件で形成する。なお、窒化シリコン膜 2 4 は、窒化シリコン膜 2 2 と同じ成膜条件で形成した窒化シリコン膜とこの窒化シリコン膜より緻密な窒化シリコン膜との積層体としてもよい。窒化シリコン膜 2 4 上に、窪み部 3 7 を形成するためのフォトレジスト 4 4 を形成する。図 4 (d) を参照に、フォトレジスト 4 4 をマスクに窒化シリコン膜 2 4 を除去する。

【 0 0 3 0 】

図 5 (a) を参照に、フォトレジスト 4 4 を除去する。窒化シリコン膜 2 4 をマスクに p 型クラッド層 1 6 に達するように p 型コンタクト層 1 8 および p 型クラッド層 1 6 の一部を除去する。これにより、化合物半導体層 2 0 に窪み部 3 7 と、窪み部 3 7 に挟まれたリッジ部 3 6 が形成される。言い換えれば、窒化シリコン膜 2 4 をマスクに、マスク以外の領域に露出した化合物半導体層 2 0 の一部である p 型コンタクト層 1 8 および p 型クラッド層 1 6 の一部をエッチングし、リッジ部 3 6 を形成している。なお、図 5 (b) を参照に、p 型クラッド層 1 6 の表面、リッジ部 3 6 の側面および p 型コンタクト層 1 8 の表面に接するように窒化シリコン膜 2 6 を形成する。つまり、リッジ部 3 6 の最上層の少なくとも一部に窒化シリコン膜を形成する。窒化シリコン膜 2 6 は、窒化シリコン膜 2 2 と同じ成膜条件で形成した下層と、保護膜との 2 層構造である。保護膜は窒化シリコン膜 2 6 より緻密な膜であり、屈折率が 2 . 0 以上の窒化シリコン膜である。図 5 (c) を参照に、窒化シリコン膜 2 6 上にフォトレジスト 4 6 を形成する。フォトレジスト 4 6 のリッジ部 3 6 の上面に開口部を設ける。フォトレジスト 4 6 をマスクに窒化シリコン膜 2 6 をエッチングする。フォトレジスト 4 6 を除去し、蒸着法またはスパッタ法を用い電極 3 2 (コンタクト電極) を T i 、 M o 、 A u を順に形成する。言い換えれば、リッジ部 3 6 上の窒化シリコン膜 2 6 を除去し、電極 3 2 を形成している。図 5 (b) において、窒化シリコン膜 2 6 の全部または一部を残し、電極 3 2 を窒化シリコン膜 2 6 の一部を除去し形成してもよい。以上により実施例 1 に係る半導体レーザが完成する。

【 0 0 3 1 】

半導体レーザにおいては、例えば 7 0 以上の高温あるいは 2 5 0 m W 以上の高出力動作させた場合、特許文献 1 の図 3 のように光出力 - 電流特性にキックが発生することがある。このようなキックの 1 つの原因として、導波路 3 4 内の温度上昇が考えられる。導波路 3 4 内の温度の上昇により導波路 3 4 と他の領域の間の屈折率の差が大きくなる。このため導光路 3 4 での光閉じ込めが強くなるが、より光密度の高い導光路 3 4 の中心部で誘導放出によって、注入キャリア密度の増加が抑えられる。よって、周囲よりキャリア密度が相対的に低下する現象が現れる。このため、端面の発光パターンが横方向にシフトしたり、光出力強度のピークが複数に分離し、光出力 - 電流特性におけるキックが発生する。導波路 3 4 の温度上昇の一因として電極 3 2 と基板 1 0 との間の素子抵抗が考えられる。素子抵抗が高いと、高出力時には導波路 3 4 の温度が上昇してしまう。

【 0 0 3 2 】

図 6 は導波路 3 4 の長さ、つまりリッジ部 3 6 の長さが 2 0 0 0 μ m 、リッジ部 3 6 の幅が 2 μ m のときの、電極 3 2 と基板 1 0 との間の素子抵抗と窒化シリコン膜 2 2 、 2 4 および 2 6 の屈折率との関係を示した図である。ここで、酸化シリコン膜は S i H ₄ と O₂ の流量比を 1 : 5 ~ 1 2 で成膜した膜である。屈折率が 1 . 8 5 以下の窒化シリコン膜は、R F 周波数が 1 3 . 5 6 M H z 、ガス流量比が S i H ₄ : N H ₃ : N₂ = 3 ~ 1 0 : 5 ~ 1 0 : 1 0 0 0 の条件でプラズマ C V D 法を用い成膜した膜である。屈折率が 2 . 3 以上の窒化シリコン膜は、R F 周波数が 3 7 5 k H z 、ガス流量比が S i H ₄ : N₂ = 1 : 3 0 でプラズマ C V D 法を用い成膜した膜である。図 6 のように、窒化シリコン膜 2 2 、 2 4 および 2 6 の屈折率が小さくなると素子抵抗は小さくなる。

【 0 0 3 3 】

10

20

30

40

50

一般的には屈折率が2.0以上の窒化シリコン膜が用いられる。これは、屈折率が2.0以上の場合には、緻密な膜が形成され耐湿性に優れている。よって、保護膜として使用するのに適しているためである。例えば、図5(a)のようなエッチングマスク、図3(d)のような拡散マスク等の選択処理マスクにおいても、屈折率が2.0以上の窒化シリコン膜が用いられる。保護膜として屈折率が2.0以上の窒化シリコン膜を使用した場合、選択処理マスクにおいても同じ条件の窒化シリコン膜を用いれば、製造工程において、複数の条件を成膜する必要がなく有利なためである。

【0034】

しかしながら、発明者は、下記のような知見により、屈折率1.85以下の窒化シリコン膜を用いた。図6のように、窒化シリコン膜22、24および26の屈折率が小さくなると素子抵抗が小さくなる原因としては以下が考えられる。屈折率が2.0以上の窒化シリコン膜が例えばGaAs層上に形成されると、GaAs層中のGaが窒化シリコン膜に拡散し、GaAs層中にGa空孔が生成する。Ga空孔のような点欠陥はn型不純物準位となるため、p型キャリアを保障することでキャリア密度が低下し、結果として素子抵抗が高くなる。一方、窒化シリコン膜22、24および26の屈折率が小さくなると、窒化シリコン膜へのGaAs層中のGaの拡散が抑制される。このため、GaAs層中の点欠陥は減少し、p型キャリアの補償が低減することから、結果として素子抵抗は低くなる。また、プラズマCVD法におけるRF周波数は、低周波ほどプラズマ中のイオンの平均自由行程が長くなる。このため、窒化シリコン膜が堆積される特に初期において、イオン衝撃により、p型コンタクト層18へ結晶欠陥を導入し、p型キャリア密度の低下をもたらす。このため、RF周波数は2MHz以上が好ましく、10MHz以上がより好ましい。図6のように、RF周波数が2MHz未満の場合には、上記屈折率の効果も相まって素子抵抗は10と高くなってしまふ。

【0035】

図6より、窒化シリコン膜の代わりに酸化シリコン膜を設けた場合、素子抵抗は約3である。酸化シリコン膜を用いた場合に、酸化シリコン膜へのGa拡散がほとんどないものと考え、素子抵抗が3以下となる屈折率1.85以下の窒化シリコン膜が好ましいことがわかる。また、より好ましくは屈折率が1.8以下の窒化シリコン膜である。さらに、窒化シリコン膜へのGaの拡散を抑制するためには屈折率は1.7以下であることがより好ましい。

【0036】

また、化合物半導体層20に接する窒化シリコン膜22、24および26の屈折率を1.85以下とすることにより、化合物半導体層20と窒化シリコン膜22、24および26との間の例えばGaの空孔を抑制することができる。これにより、化合物半導体層20と窒化シリコン膜26との界面を流れるリーク電流を抑制することができる。よって、電極32と基板10との間のリーク電流を抑制することができる。このように、化合物半導体層20の窒化シリコン膜22、24および26と接する層が導電層でない場合は、リーク電流を抑制することができる。なお、窒化シリコン膜22、24および26は全て屈折率を1.85以下とすることがより好ましいが、少なくとも1つの窒化シリコン膜の屈折率を1.85以下とすることもできる。

【0037】

さらに、導電層であるp型コンタクト層18にオーミック接触する電極32を有することにより、電極32とp型コンタクト層18との接触抵抗を低減することができる。

【0038】

化合物半導体層20がリッジ部36を有し、窒化シリコン膜22、24および26は、リッジ部36の最上層の少なくとも一部に接して設けられている。これにより、リッジ部を有する光半導体装置において、化合物半導体層内の導電層の抵抗の低減、または、化合物半導体層と絶縁膜との間のリーク電流の抑制を行うことができる。

【0039】

化合物半導体層20の窒化シリコン膜22、24および26と接する層はGaを含む化

10

20

30

40

50

化合物半導体層であれば良い。化合物半導体層としては、例えば、GaN、AlGaIn、GaAs、AlGaInPまたはInGaPのいずれか含む化合物半導体層とすることができる。これらの化合物半導体層においては、特にGaの空孔が発生することを抑制することができ、素子抵抗の削減およびリーク電流を抑制することができる。

【0040】

実施例1においては、屈折率が1.85以下の窒化シリコン膜をマスクに化合物半導体層を選択処理する工程として、図3(d)のように、窒化シリコン膜22をマスクには化合物半導体層20に不純物を導入する拡散工程および、図5(a)のように、窒化シリコン膜24をマスクに化合物半導体層20のうちにp型コンタクト層18およびp型クラッド層16をエッチングし半導体発光装置のリッジ部36を形成する工程を説明した。選択処理する工程としては、イオン注入工程等の工程とすることもできる。

10

【0041】

また、図5(b)のように、屈折率が1.85以下の窒化シリコン膜の上に、この窒化シリコン膜より緻密な(すなわち水分の浸透性の低い)保護膜として窒化シリコン膜を形成している。これにより、電極32と基板10との間のリーク電流を抑制し、耐湿性を確保することができる。特に屈折率が2.0より低い窒化シリコン膜を用いることにより、緻密な窒化シリコン膜となり、よおり耐湿性を向上させることができる。

【0042】

実施例1は波長660nmの端面発光型半導体レーザの一例を示したが、本発明は、その他の端面発光型半導体レーザ、面発光半導体レーザ等の半導体レーザおよび発光ダイオード(LED)等の発光素子並びにpn接合、pin接合を有するフォトダイオードおよびアバランシェフォトダイオード等の光検出器等の光半導体装置に適用することができる。さらに、光半導体装置以外に、FET等のトランジスタに適用することもできる。FETに適用した場合は、例えば、ゲートとドレイン間の化合物半導体層上に屈折率が1.85以下の窒化シリコン膜を設けることができる。これにより、化合物半導体層と窒化シリコン膜との界面のリーク電流を抑制することができる。また、屈折率が1.85以下の窒化シリコン膜の上にこの窒化シリコン膜より緻密な窒化シリコン膜を設けることにより、耐湿性を確保することもできる。

20

【0043】

以上、本発明の実施例について詳述したが、本発明に係る特定の実施例に限定されるものではなく、特許請求の範囲に記載された本発明の要旨の範囲内において、種々の変形・変更が可能である。

30

【図面の簡単な説明】

【0044】

【図1】図1は実施例1に係る半導体レーザの斜視図である。

【図2】図2(a)および図2(b)は実施例1に係る半導体レーザの断面図である。

【図3】図3(a)から図3(d)は実施例1に係る半導体レーザの製造工程を示す断面図(その1)である。

【図4】図4(a)から図4(d)は実施例1に係る半導体レーザの製造工程を示す断面図(その2)である。

40

【図5】図5(a)から図5(c)は実施例1に係る半導体レーザの製造工程を示す断面図(その3)である。

【図6】図6は窒化シリコン膜の屈折率と、実施例1に係る半導体レーザの素子抵抗との関係を示した図である。

【符号の説明】

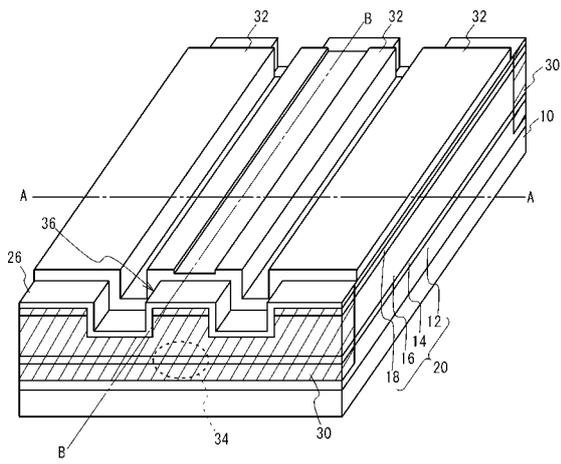
【0045】

10	GaAs基板
12	n型クラッド層
14	活性層
16	p型クラッド層

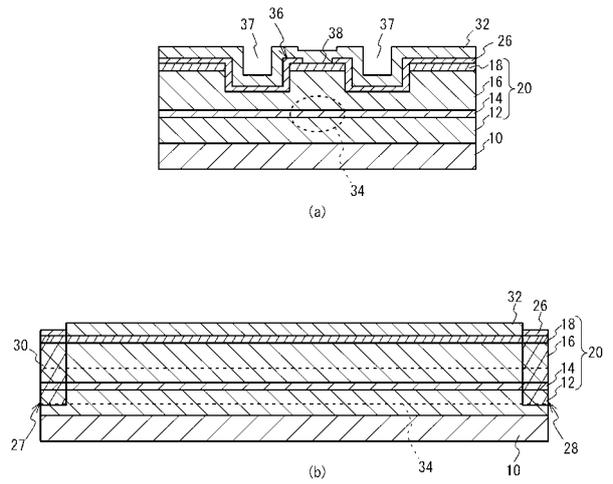
50

- 18 p型コンタクト層
- 20 化合物半導体層
- 22、24、26 窒化シリコン膜
- 30 拡散領域
- 32 電極
- 34 導波路
- 36 リッジ部
- 37 窪み部
- 38 開口部

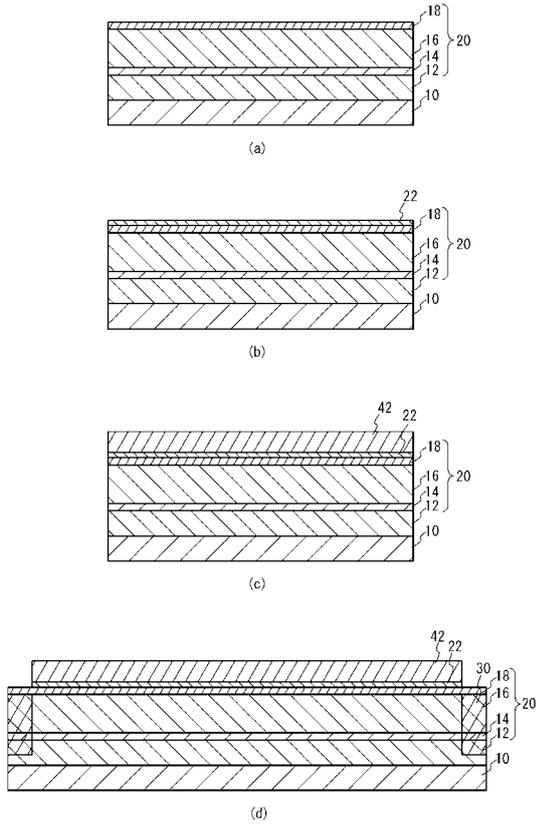
【図1】



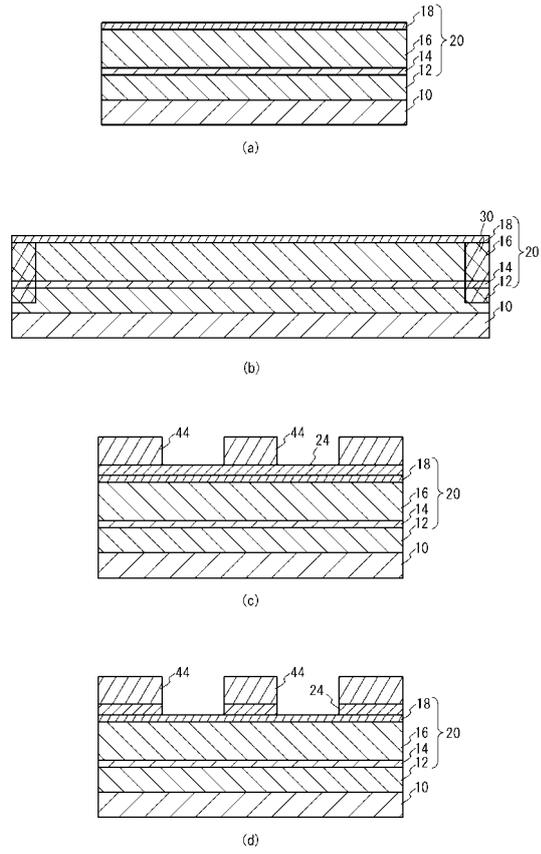
【図2】



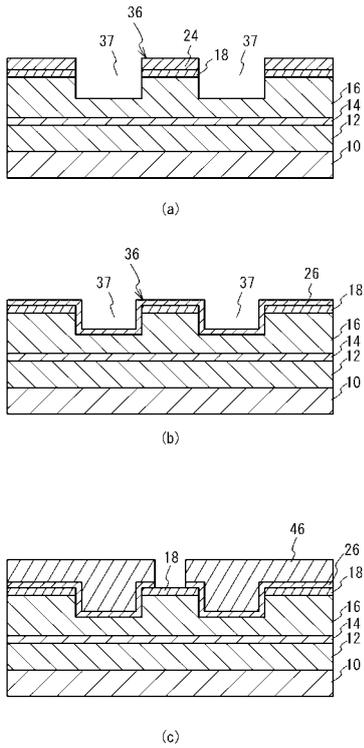
【図3】



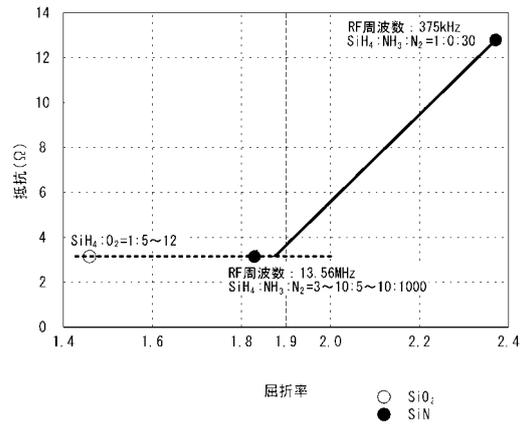
【図4】



【図5】



【図6】



フロントページの続き

- (56)参考文献 特開平05 - 335345 (JP, A)
特開2003 - 332616 (JP, A)
国際公開第2005 / 057744 (WO, A1)

(58)調査した分野(Int.Cl., DB名)

H01L 33/00 - 33/64
H01S 5/00 - 5/50