



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I469686 B

(45)公告日：中華民國 104 (2015) 年 01 月 11 日

(21)申請案號：101111987

(22)申請日：中華民國 101 (2012) 年 04 月 05 日

(51)Int. Cl. : **H05B37/02 (2006.01)**

(30)優先權：2011/05/10 美國

US 61/484,334

(71)申請人：立錡科技股份有限公司(中華民國) RICHTEK TECHNOLOGY CORPORATION  
(TW)

新竹縣竹北市台元街 20 號 5 樓

(72)發明人：劉景萌 LIU, JING MENG (TW)

(74)代理人：任秀妍

(56)參考文獻：

TW 481967

TW 200802232A

TW 200910291A

CN 101896028A

JP 2006-216304A

US 2011/0084734A1

審查人員：陳昭雯

申請專利範圍項數：27 項 圖式數：13 共 36 頁

(54)名稱

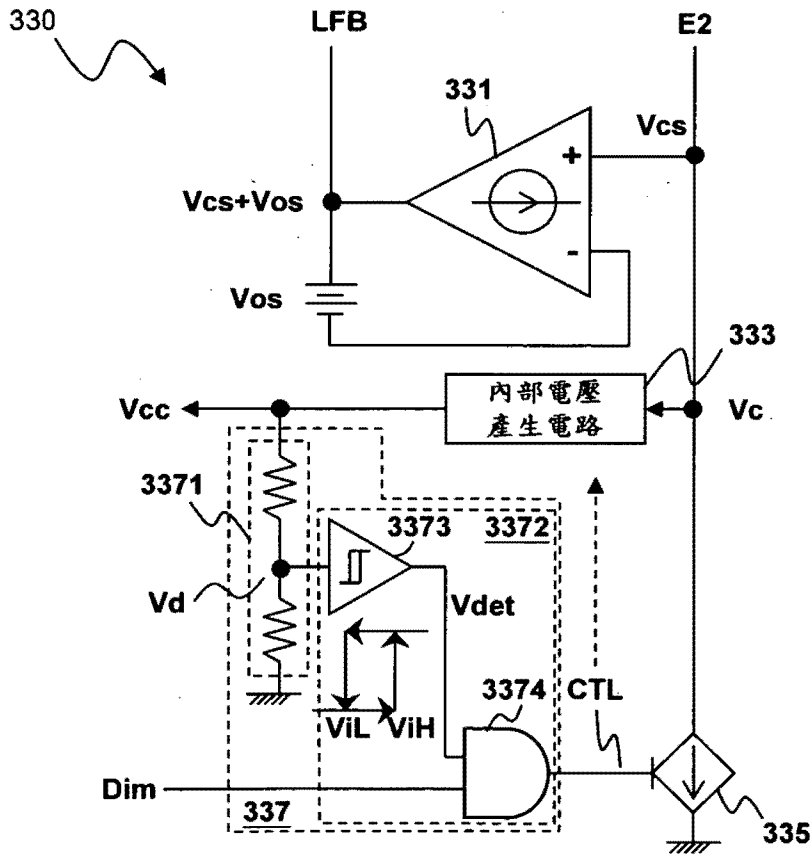
發光元件電流調節電路及其控制方法

LIGHT EMITTING DEVICE CURRENT REGULATOR CIRCUIT AND CONTROL METHOD  
THEREOF

(57)摘要

本發明提出一種發光元件電流調節電路及其控制方法。發光元件電流調節電路用以調節流經發光元件電路之發光元件電流。其中，發光元件電路具有第一端及第二端，第一端與電源供應電路耦接，發光元件電流調節電路包含：內部電壓產生電路，與該第二端耦接，根據第二端電壓產生內部電壓，以供應電力予該發光元件電流調節電路，其中該內部電壓產生電路包括一電荷儲存裝置，其利用該第二端電壓而儲存電荷，以產生該內部電壓；以及電流控制電路，與該第二端耦接，根據一控制訊號，以調節該發光元件電流，其中該控制訊號至少間歇性地使通過發光元件的電流為低電流或零電流，以抬升該第二端電壓。

The present invention discloses a light emitting device current regulator and a control method thereof. The light emitting device current regulator is for regulating a light emitting device current flowing through a light emitting device circuit. The light emitting device circuit has a first end and a second end, wherein the first end is coupled to a power supply circuit. The light emitting device current regulator includes: an internal voltage generation circuit coupled to the second end, the internal voltage generation circuit generating an internal voltage according to a second end voltage to supply electrical power to the light emitting device current regulator, wherein the supply voltage generation circuit includes a charge storage device for storing charges from the second end voltage to generate the supply voltage; and a current control circuit, coupled to the second end, the current control circuit regulating the light emitting device current according to a control signal, wherein the control signal at least intermittently reduces the light emitting device current to zero or low current in order to raise the second end voltage.



第 4F 圖

- 330 . . . 發光元件電流調節電路
- 331 . . . 電壓隨耦器
- 333 . . . 內部電壓產生電路
- 335 . . . 電流控制電路
- 337 . . . 判斷電路
- 3371 . . . 內部電壓位準資訊取得電路
- 3372 . . . 設定電路
- 3373 . . . 磁滯觸發電路
- 3374 . . . 邏輯電路
- CS . . . 電流感測接點
- CTL . . . 控制訊號
- Dim . . . 調光訊號
- LFB . . . 區域回授訊號
- Vcc . . . 內部電壓
- Vcs . . . 第二端電壓
- Vdet . . . 判斷訊號
- ViH . . . 預設高位準
- ViL . . . 預設低位準
- Vos . . . 偏移電壓

## 發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：101111987

※ 申請日：101-4-5

※ IPC 分類：H05B 37/02 (2006-01)

### 一、發明名稱：(中文/英文)

發光元件電流調節電路及其控制方法

Light Emitting Device Current Regulator Circuit and Control Method  
Thereof

### 二、中文發明摘要：

本發明提出一種發光元件電流調節電路及其控制方法。發光元件電流調節電路用以調節流經發光元件電路之發光元件電流。其中，發光元件電路具有第一端及第二端，第一端與電源供應電路耦接，發光元件電流調節電路包含：內部電壓產生電路，與該第二端耦接，根據第二端電壓產生內部電壓，以供應電力予該發光元件電流調節電路，其中該內部電壓產生電路包括一電荷儲存裝置，其利用該第二端電壓而儲存電荷，以產生該內部電壓；以及電流控制電路，與該第二端耦接，根據一控制訊號，以調節該發光元件電流，其中該控制訊號至少間歇性地使通過發光元件的電流為低電流或零電流，以抬升該第二端電壓。

### 三、英文發明摘要：

The present invention discloses a light emitting device current regulator and a control method thereof. The light emitting device current regulator is for regulating a light emitting device current flowing through a light emitting device circuit. The light emitting device circuit has a first end and a second end, wherein the first end is coupled to a power supply circuit. The light emitting device current regulator includes: an internal voltage generation circuit coupled

to the second end, the internal voltage generation circuit generating an internal voltage according to a second end voltage to supply electrical power to the light emitting device current regulator, wherein the supply voltage generation circuit includes a charge storage device for storing charges from the second end voltage to generate the supply voltage; and a current control circuit, coupled to the second end, the current control circuit regulating the light emitting device current according to a control signal, wherein the control signal at least intermittently reduces the light emitting device current to zero or low current in order to raise the second end voltage.

#### 四、指定代表圖：

(一)本案指定代表圖為：第 ( 4F ) 圖。

(二)本代表圖之元件符號簡單說明：

330 發光元件電流調節電路	CS 電流感測接點
331 電壓隨耦器	CTL 控制訊號
333 內部電壓產生電路	Dim 調光訊號
335 電流控制電路	LFB 區域回授訊號
337 判斷電路	Vcc 內部電壓
3371 內部電壓位準資訊取得電路	Vcs 第二端電壓
3372 設定電路	Vdet 判斷訊號
3373 磁滯觸發電路	ViH 預設高位準
3374 邏輯電路	ViL 預設低位準
	Vos 偏移電壓

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

## 六、發明說明：

### 【發明所屬之技術領域】

本發明係有關一種發光元件電流調節電路及其控制方法，特別是指一種簡化繞線並降低電能損耗之發光元件電流調節電路及其控制方法。

### 【先前技術】

傳統平板顯示器 100 如第 1 圖所示，包含平板顯示模組 150，用以顯示畫面；電源供應電路 130，根據回授訊號，將輸入電壓  $V_{in}$ ，轉換為輸出電壓  $V_{out}$ ；以及複數個發光元件串 110，用以照亮平板顯示模組 150。其中，每一發光元件串 110 包含複數個串聯的發光元件，且每一發光元件串 110 之一端耦接於輸出電壓  $V_{out}$ ，以供應電源予複數發光元件串 110；另一端分別與電源供應電路 130 耦接，以調整發光元件串 110 之電流，並產生回授訊號。在某些應用中發光元件的亮度可調整，此情況下電源供應電路 130 另外接收調光訊號 Dim，並根據調光訊號 Dim，調整發光元件串 110 之亮度。

電源供應電路 130 接收複數個電流感測訊號，例如為第 1 圖先前技術所示之 12 個電流感測訊號 CS1、CS2、CS3 至 CS12，並根據此 12 個電流感測訊號 CS1、CS2、CS3 至 CS12，控制各發光元件串 110 電流。

以上所述之傳統平板顯示器 100，每一發光元件串 110 都需要分別電連接至電源供應電路 130，當平板顯示器 100 的尺寸越大，所需要的發光元件串 110 越多，其所需要的電線數量與長度都需要增加，這也意味著複雜的繞線與空間需求。例如，如第 1 圖所示，12 個發光元件串 110 即需要安排

12+1 條繞線。另外，由越多發光元件所組成的發光元件串 110 需要越高的操作電壓，而導致電源供應電路 130 所需要的製造成本較高以及安全的顧慮也較多。此外，當平板顯示器的發光元件串 110 數量或單一發光元件串 110 中的發光元件數目改變時，電源供應電路 130 或/及電線的繞線與空間需求也需要跟著重新設計，使製造的成本增加。

第 2 圖顯示本案申請人稍早所提出之一種能簡化繞線並解決以上問題的發光元件控制電路 200 示意電路，其細節請參閱中華民國專利申請案第 100112698 號。如圖所示，電源供應電路 270，根據回授訊號 FB，將輸入電壓  $V_{in}$ ，轉換為輸出電壓  $V_{out}$ ；以及複數發光元件串 210。發光元件串 210 包含至少一個而宜為複數個串聯的發光元件，且發光元件串 210 具有第一端 E1 及第二端 E2，其中，第一端 E1 耦接於輸出電壓  $V_{out}$ ，以供應電源予複數發光元件；以及複數發光元件電流調節電路 230，其具有接點 Vcc、接點 CS、接點 LFB、以及接點 GND，其中接點 Vcc 用以接收電源提供給發光元件電流調節電路 230 的內部電路(以下簡稱此 Vcc 為內部電壓)，此內部電壓 Vcc 來自輸出電壓  $V_{out}$ ，或來自其他合適的電源，例如輸入電壓  $V_{in}$  或其他直流電壓等。發光元件電流調節電路 230 之接點 CS 與發光元件串 210 第二端 E2 耦接，以調整發光元件串 210 之電流。發光元件電流調節電路 230 在接點 LFB 處產生區域回授訊號 LFB，各發光元件電流調節電路 230 產生之區域回授訊號 LFB 與電源供應電路 270 之回授訊號接點 FB 耦接，以提供回授訊號 FB，其中，回授訊號 FB 由所有區域回授訊號 LFB 中之最低值所決定。發光元件控制電路 200 需要具備調光功能時，發光元件電流調節

電路 230 另具有接點 Dim，且各發光元件電流調節電路 230 接收同一調光訊號 Dim，以根據調光訊號 Dim 而對應地調整各發光元件串 210 之電流。

對照第 2 圖、與第 1 圖之先前技術可以看出，由於設置複數發光元件電流調節電路 230、其與發光元件串 210 可以共用平板顯示器中的繞線，且繞線數目縮減為共用的固定四條，分別用以傳送 Vout、FB(LFB)、GND、以及 Dim 四個訊號或電位。相對地，在第 1 圖的先前技術中，若有 N 條發光元件串，便需要 N+1 條繞線，對照之下，顯然第 2 圖所顯示之電路可更有效地節省空間。此外，在第 1 圖的先前技術中，因應不同數目的發光元件串，電源供應電路 130 之內部電路與接點數目必須做不同的設計，而在第 2 圖所顯示之電路中，不論發光元件串數目為何，只要總功率不超出額定上限，都可使用相同的電源供應電路 270，其內部電路與接點數目並不需要改變，因此，第 2 圖所示電路顯然比第 1 圖所示先前技術在應用上更為便利。

然而，第 2 圖所示之電路雖可改善第 1 圖所示之繞線問題與簡化設計，但是仍須提供內部電壓 Vcc 至各發光元件電流調節電路 230，其繞線與電力損耗仍有改善空間。

有鑑於此，本發明即針對上述先前技術之不足，提出一種能更簡化繞線並解決以上問題的發光元件電流調節電路及其控制方法。

### 【發明內容】

本發明目的之一在提供一種發光元件電流調節電路。

本發明的另一目的在提供一種發光元件電流調節電路控

制方法。

為達上述之目的，就其中一個觀點言，本發明提供了一種發光元件電流調節電路，用以調節流經一發光元件電路之一發光元件電流，其中，該發光元件電路具有第一端及第二端，該第一端與一電源供應電路耦接，該發光元件電流調節電路包含：一內部電壓產生電路，與該第二端耦接，根據第二端電壓產生一內部電壓，以供應電力予該發光元件電流調節電路，其中該內部電壓產生電路包括一電荷儲存裝置，其利用該第二端電壓而儲存電荷，以產生該內部電壓；以及一電流控制電路，與該第二端耦接，根據一控制訊號，以調節該發光元件電流，其中該控制訊號至少間歇性地使通過發光元件的電流為低電流或零電流，以抬升該第二端電壓。

上述發光元件電流調節電路宜更包含一判斷電路，其根據該內部電壓之位準，判斷後產生該控制訊號；或根據一調光訊號與該內部電壓之位準，經綜合判斷後產生該控制訊號；或根據一計時訊號而產生該控制訊號；或根據一調光訊號與一計時訊號，經綜合判斷後產生該控制訊號。或是，上述方法還可作各種交集或聯集組合，例如根據一調光訊號與該內部電壓之位準與一計時訊號，經綜合判斷後產生該控制訊號。

上述發光元件電流調節電路中，該內部電壓產生電路宜包括一取樣保持(sample-and-hold)電路或一整流(rectifier)電路。

上述發光元件電流調節電路中，該取樣保持電路可包括：一開關電路，與該第二端耦接，根據該控制訊號操作其中一開關元件；以及該電荷儲存裝置，與該開關電路耦接，



根據該開關元件操作，以產生該內部電壓。

在其中一種實施型態中，該整流電路可包括：一二極體元件，具有一順向端與一逆向端，其中該順向端與該第二端耦接；以及該電荷儲存裝置，與該逆向端耦接，以產生該內部電壓。

在另一種實施型態中，該判斷電路可包括：一內部電壓位準資訊取得電路，例如一分壓電路或一壓降電路或一連接線電路，根據該內部電壓，產生一內部電壓位準資訊訊號；以及一設定電路，根據該內部電壓位準資訊訊號，以產生該控制訊號。

上述發光元件電流調節電路中，該設定電路可具有一比較電路，根據該分壓訊號與至少一預設位準之比較，以產生一判斷訊號，進而產生該控制訊號。

上述發光元件電流調節電路中，可更包含一邏輯電路，根據該判斷訊號與該調光訊號，以產生該控制訊號。

上述發光元件電流調節電路中，該設定電路可更包括一單脈衝產生電路，與該比較電路耦接，根據該判斷訊號，以產生一單脈衝訊號，進而產生該控制訊號。

在另一種實施型態中，該判斷電路可包括：一計時電路，產生一計時訊號；以及一單脈衝產生電路，根據該計時訊號，以產生該控制訊號。

在另一種實施型態中，該判斷電路可包括：一計時電路，根據該調光訊號，計時一段預設時間後，產生一計時訊號；以及一單脈衝產生電路，根據該計時訊號，以產生該控制訊號。

在另一種實施型態中，該判斷電路可包括：一計時電路，

根據該調光訊號，計時一段預設時間後，產生一計時訊號；一單脈衝產生電路，根據該計時訊號，以產生該判斷訊號；以及一第一邏輯電路，根據該調光訊號與該判斷訊號，產生該控制訊號。

上述發光元件電流調節電路中，該計時電路可根據該調光訊號而重置，或根據該調光訊號與該判斷訊號而重置。

就另一個觀點言，本發明提供了一種發光元件電流調節電路控制方法，該發光元件電流調節電路，用以調節流經一發光元件電路之一發光元件電流，其中，該發光元件電路具有第一端及第二端，該第一端與一電源供應電路耦接，該發光元件電流調節電路控制方法包含：利用該第二端之電壓而儲存電荷於一電荷儲存裝置，以產生一內部電壓，進而供應電力予該發光元件電流調節電路；以及根據一控制訊號，以調節該發光元件電流，其中該控制訊號至少間歇性地使通過發光元件的電流為低電流或零電流，以抬升該第二端之電壓。

上述發光元件電流調節電路控制方法中，該控制訊號可根據一調光訊號而產生；或根據該內部電壓之位準而產生；或根據一計時訊號而產生；或根據以上之組合而產生。例如，該內部電壓之位準變化可產生一單脈衝，或該計時訊號可產生一單脈衝，並根據該單脈衝、或與該調光訊號組合，而產生該控制訊號。

在其中一種實施型態中，上述產生該內部電壓之步驟，宜包括：根據該控制訊號以決定是否耦接該第二端電壓與該電荷儲存裝置，以儲存電荷於該電荷儲存裝置而產生該內部電壓。

底下藉由具體實施例詳加說明，當更容易瞭解本發明之

目的、技術內容、特點及其所達成之功效。

### 【實施方式】

請參閱第 3 圖，顯示本發明的架構實施例。如第 3 圖所示，發光元件控制電路 300 包含電源供應電路 370、複數發光元件電流調節電路 330、與複數發光元件串 310。電源供應電路 370，根據回授訊號 FB，將輸入電壓  $V_{in}$ ，轉換為輸出電壓  $V_{out}$ 。發光元件串 310 包含至少一個而宜為複數個串聯的發光元件，且發光元件串 310 具有第一端 E1 及第二端 E2，其中，第一端 E1 耦接於輸出電壓  $V_{out}$ ，以供應電源予複數發光元件。發光元件電流調節電路 330 具有接點  $V_c$ 、接點 CS、接點 LFB、以及接點 GND，其中當發光元件電流調節電路 330 製作成積體電路時，接點  $V_c$  和接點 CS 可以共用接腳，容後說明。發光元件電流調節電路 330 之接點 CS 與發光元件串 310 第二端 E2 耦接，以調整發光元件串 310 之電流。發光元件電流調節電路 330 在接點 LFB 處產生區域回授訊號 LFB，各發光元件電流調節電路 330 產生之區域回授訊號 LFB 與電源供應電路 370 之回授訊號接點 FB 耦接，以提供回授訊號 FB，其中，回授訊號 FB 由所有區域回授訊號 LFB 中之最低值所決定。在本實施例中，當發光元件串 310 需要具備調光功能時，發光元件電流調節電路 330 另具有接點 Dim，且各發光元件電流調節電路 330 接收同一調光訊號 Dim，以根據調光訊號 Dim 而對應地調整各發光元件串 310 之電流。若不需要調光功能，則發光元件電流調節電路 330 可不需具備接點 Dim。與第 2 圖所示之先前技術不同的是，發光元件電流調節電路 330 之內部電壓  $V_{cc}$  並非來自輸出電

壓  $V_{out}$ ，或來自輸入電壓  $V_{in}$  等，而是經由接點  $V_c$  與發光元件串 310 第二端 E2 耦接，根據第二端 E2 電壓，產生內部電壓  $V_{cc}$ ，以供應電力予發光元件電流調節電路 330。需說明的是，為了易於理解，第 3 圖顯示接點  $V_c$  由發光元件電流調節電路 330 外部藉由繞線連接至第二端 E2，為其中一種實施方式，實際上亦可省略外部繞線，利用發光元件電流調節電路 330 內部(例如整合為積體電路)的導線，完成耦接即可，亦即當發光元件電流調節電路 330 製作成積體電路時，接點  $V_c$  和接點 CS 可以共用接腳。

對照第 3 圖與第 2 圖可以看出，在本發明實施例中，由於不需要由外部取得內部電壓  $V_{cc}$  之故，各發光元件電流調節電路 330 可以減少繞線長度，對照之下，顯然本發明可更有效地節省空間。此外，一般發光元件串的應用中(例如平板顯示器)，每一發光元件串往往包含 10 到 100 個串聯的發光元件，因此供應發光元件串 310 所需之電壓，即前述輸出電壓  $V_{out}$  往往相當高，此時若發光元件電流調節電路之內部電壓  $V_{cc}$  需要耦接至輸出電壓  $V_{out}$ ，則發光元件電流調節電路需要高耐壓的規格，以承受此高電壓，其製造成本相對提高。而本發明利用發光元件串 310 第二端 E2 電壓，將其調節為足以供應發光元件電流調節電路 330 之內部電壓  $V_{cc}$ ，因此與先前技術相比，本發明之發光元件電流調節電路 330 不需要耦接至高電壓節點，可降低製造成本與損壞風險。另外，本發明之發光元件電流調節電路，在利用發光元件串第二端電壓(下稱  $V_{cs}$ )產生內部電壓  $V_{cc}$  的架構下，仍然可以保持低壓降 (low-dropout) 的操作特性，更降低電路消耗的功率。

請參閱第 4A 圖，說明本發明如何能根據發光元件串第二端電壓  $V_{cs}$  (接點  $V_c$  之電壓)，產生內部電壓  $V_{cc}$ 。為控制發光元件串 310 的電流，發光元件串 310 的第二端通常耦接於一電流控制電路 335。若電流控制電路 335 的上端電壓，也就是發光元件的第二端電壓  $V_{cs}$  不足，則電流控制電路 335 無法正常工作，因此，第二端電壓  $V_{cs}$  必須維持在正常工作所需的最低值之上。但於發光元件全亮時，第二端電壓  $V_{cs}$  也不能過高，否則將無謂地浪費能量。因此，發光元件全亮時，第二端電壓  $V_{cs}$  一般是控制在 1V(伏特)以下，例如 0.3~0.6V，一般的做法是經由回授電壓(回授訊號 FB 或區域回授訊號 LFB)控制輸出電壓  $V_{out}$  的位準來達成對第二端電壓  $V_{cs}$  位準的控制。但積體電路內部所需的電壓，通常大於 1V，因此第二端電壓  $V_{cs}$  並不足以供應內部電壓  $V_{cc}$ 。如何解決此問題，以第二端電壓  $V_{cs}$  來供應內部電壓  $V_{cc}$  呢？本發明的方法如下。

每一發光元件上的壓降會隨電流而變化，其數字視元件的不同而有所變異，以 LED 為例，當通過發光元件的電流為零電流或低電流(如正常操作電流的 10%以下)時，和通過發光元件的電流為正常操作電流時，兩者之間發光元件上的壓降差異可達數百毫伏特(mV)。假設發光元件正常操作時，第二端電壓  $V_{cs}$  為 0.3V，則根據本發明，可間歇性地控制使通過發光元件的電流為零電流或低電流(發光元件的電流為零電流或低電流的時間宜小於人眼視覺暫留的時間，使人眼無法察覺發光元件有閃爍)，如此，在每一發光元件上即可產生數百 mV 的壓差。由於發光元件串第一端  $E1$  連接於輸出電壓  $V_{out}$ ，因此第二端電壓  $V_{cs}$  等於 [(輸出電壓  $V_{out}$ ) 減去 (發光元件串上

的總壓降)〕。當每一發光元件上產生數百 mV 的壓差時，第二端電壓  $V_{cs}$  即可上升 [(數百 mV) 乘以 (發光元件數目)] 的電壓值，例如假設發光元件串上有 10 顆發光元件，而每顆發光元件上產生 0.4V 的壓差，則當發光元件為低電流狀態時，第二端電壓  $V_{cs}$  就可從 0.3V 跳升到 4.3V ( $=0.3+(0.4*10)$ )。如適當利用此電壓來儲存電荷，就可產生足夠的內部電壓  $V_{cc}$ 。輸出電壓  $V_{out}$  雖然通常由回授電壓(回授訊號 FB 或區域回授訊號 LFB)控制，但其變化速度相對緩慢，而發光元件串的兩端壓差( $=V_{out}-V_{cs}$ )的變化速度相對快很多，因此第二端電壓  $V_{cs}$  有足夠的時間跳升，而該電荷儲存裝置可以在第二端電壓  $V_{cs}$  跳升的時間內儲存電荷，就可產生足夠的內部電壓  $V_{cc}$ 。

請繼續參閱第 4A 圖，根據本發明的第一個電路實施例，發光元件電流調節電路 330 中包含內部電壓產生電路 333、電流控制電路 335 與判斷電路 337。電流控制電路 335 控制發光元件串 310 的電流。判斷電路 337 判斷內部電壓  $V_{cc}$  的位準是否過低，若是，則發出控制訊號 CTL 控制電流控制電路 335，暫時降低發光元件串 310 的電流，以將第二端電壓  $V_{cs}$  向上抬升。在第二端電壓  $V_{cs}$  高於內部電壓  $V_{cc}$  時，與第二端 E2 耦接的內部電壓產生電路 333 即根據第二端電壓  $V_{cs}$  產生內部電壓  $V_{cc}$ 。亦即，內部電壓產生電路 333 的作用是在第二端電壓  $V_{cs}$  高於內部電壓  $V_{cc}$  時，根據第二端電壓  $V_{cs}$  產生內部電壓  $V_{cc}$ ，其更詳細的實施例將於後文中舉例說明。

由以上說明可知，如果發光元件控制電路 300 (見第 3 圖) 具有數位調光功能，亦即發光元件電流調節電路 330 是

根據數位調光訊號 Dim 來調整發光元件串 310 的電流，則由於數位調光訊號 Dim 會以數位方式間歇性地關閉發光元件串 310 的電流，因此判斷電路 337 宜將此情況考慮在內，綜合判斷後再產生控制訊號 CTL 來控制電流控制電路 335，如第 4B 圖所示，通常當數位調光訊號 Dim 的工作比不是 100% 時，則判斷電路 337 直接根據數位調光訊號 Dim 來控制電流控制電路 335 即可。(如果可以確定數位調光訊號 Dim 的工作比必然不會是 100%，則判斷電路 337 直接根據數位調光訊號 Dim 來控制電流控制電路 335 即可，而不必與內部電壓產生電路 333 耦接；此也等同於省略判斷電路 337。但第 4B 圖實施例可以兼顧數位調光訊號 Dim 的工作比可能為 100% 的情況。)

又，如果發光元件控制電路 300 所接收的是類比調光訊號 Dim，則由於類比調光訊號 Dim 是調整發光元件串 310 電流的類比值、而非間歇性地關閉發光元件串 310，因此判斷電路 337 可以直接根據其判斷來控制電流控制電路 335，如第 4C 圖所示。

請參閱第 4D 與 4E 圖，分別顯示數位和類比調光時，控制訊號 CTL 如何控制電流控制電路 335。圖中，電壓 Vdd 為任何適當的電壓位準，例如可以是內部電壓 Vcc，且電壓 Vdd 高於參考電壓 REF、也高於類比調光訊號 Dim。

第 4D 圖中，當控制訊號 CTL 使電晶體 M2 導通、電晶體 M3 關閉時，誤差放大器 3351、電晶體 M1、電阻 R 構成電流源電路，通過電晶體 M1 的電流受控為  $(REF/R)$ ，而發光元件產生對應的亮度。當控制訊號 CTL 使電晶體 M2 關閉、電晶體 M3 導通時，因 Vdd 高於參考電壓 REF，電晶體 M1 關閉而沒有電流通過，發光元件便不發光。第 4D 圖的電

路，可用於第 4A 或 4B 圖的電路中。

第 4E 圖中，當控制訊號 CTL 使電晶體 M2 導通、電晶體 M3 關閉時，誤差放大器 3351、電晶體 M1、電阻 R 構成電流源電路，通過電晶體 M1 的電流受控為  $(Dim/R)$ ，而發光元件產生對應的亮度。當控制訊號 CTL 使電晶體 M2 關閉、M3 導通時，因電壓 Vdd 高於類比調光訊號 Dim，電晶體 M1 關閉而沒有電流通過，發光元件便不發光。第 4E 圖的電路，可用於第 4C 圖的電路中。

第 4F 圖舉例顯示發光元件電流調節電路 330 的具體電路結構之一例。如第 4F 圖所示，請同時參閱第 3 圖，發光元件電流調節電路 330 包含唯汲電電壓隨耦器 (sink-only voltage follower) 331、內部電壓產生電路 333、電流控制電路 335 與判斷電路 337。電流控制電路 335 接收調光訊號 Dim，並經由接點 CS，控制發光元件串 310 之電流，以控制發光元件串 310 的亮度。如前所述，若電流控制電路 335 的上端電壓，也就是第二端電壓  $V_{cs}$  不足，則電流控制電路 335 無法正常工作，因此，第二端電壓  $V_{cs}$  必須維持在正常工作所需的最低值之上。唯汲電電壓隨耦器 331 的一輸入端接收接點 CS 處的第二端電壓  $V_{cs}$ ，其另一輸入端經直流偏壓  $V_{os}$  而與輸出端耦接，換言之，其輸出端之電壓將保持在  $V_{cs}+V_{os}$ 。

由於同一輸出電壓  $V_{out}$  供應給所有發光元件串 310，但由於製造上的變異，各發光元件串 310 的壓降未必均一相同，對於較大壓降的發光元件串 310，對應的發光元件電流調節電路 330 在接點 CS 處的電壓相對較低，而若接點 CS 處的電壓過低，發光元件電流調節電路 330 將無法正常控制對應發光元件串 310 的電流，故必須確保輸出電壓  $V_{out}$  夠



高，能使所有發光元件電流調節電路 330 的接點 CS 處的電壓都足夠。各發光元件電流調節電路 330 的接點 CS 處的電壓，其資訊將反映於區域回授訊號 LFB，換言之，如欲使所有發光元件串 310 都正常工作，必須根據區域回授訊號 LFB 中之最低值，來對應產生適當的回授訊號 FB，並進而控制輸出電壓  $V_{out}$ 。因此，區域回授訊號 LFB 耦接至電源供應電路 370 的回授訊號 FB 輸入接點，如第 3 圖所示。

此外，內部電壓產生電路 333 與第二端 E2 耦接，根據第二端電壓產生內部電壓  $V_{cc}$ ，以供應電力予發光元件電流調節電路 330。判斷電路 337 根據調光訊號 Dim 與內部電壓  $V_{cc}$ ，產生控制訊號 CTL，以控制電流控制電路 335 調節發光元件電流。控制訊號 CTL 除輸入電流控制電路 335，以調節發光元件電流外，如有需要，亦可輸入內部電壓產生電路 333，以控制內部電壓  $V_{cc}$  的產生（容後參照第 6A-6C 圖作說明）。

本實施例中也舉例顯示判斷電路 337 的具體電路結構之一例。如圖所示，判斷電路 337 包括內部電壓位準資訊取得電路 3371 與設定電路 3372。內部電壓位準資訊取得電路 3371 取得有關內部電壓位準的資訊，例如，可以是分壓電路、壓降電路或單純為連接線電路。在本實施例中，內部電壓位準資訊取得電路 3371 舉例為分壓電路，根據內部電壓  $V_{cc}$ ，藉由分壓電阻上的分壓，產生分壓訊號  $V_d$ ，作為代表內部電壓位準資訊的訊號。設定電路 3372 中，例如但不限於由磁滯觸發電路 3373 接收分壓訊號  $V_d$ ，以產生判斷訊號  $V_{det}$ 。當分壓訊號  $V_d$  超過預設高位準  $V_{iH}$  時，判斷訊號  $V_{det}$  由低位準改變為高位準；而當分壓訊號  $V_d$  低於預設低位準  $V_{iL}$  時，

判斷訊號  $V_{det}$  由高位準改變為低位準；判斷訊號  $V_{det}$  由圖中遲滯曲線所示意。判斷訊號  $V_{det}$  輸入及邏輯電路 3374，與調光訊號  $Dim$  作及邏輯運算後，產生控制訊號  $CTL$ 。需說明的是，以上電路僅為舉例，判斷電路 337 的實施方式並不限於此。例如，如果不需要考慮到調光訊號  $Dim$ ，則判斷訊號  $V_{det}$  可以直接作為控制訊號  $CTL$ 。再例如，磁滯觸發電路 3373 不必須採用磁滯電路，而可以是無磁滯的單純觸發電路。又例如，磁滯觸發電路 3373 的目的是區分分壓訊號  $V_d$  的位準，如改以磁滯或非磁滯比較器將分壓訊號  $V_d$  與預設位準相比較，根據比較結果產生判斷訊號  $V_{det}$ ，也能同樣的目的，故磁滯觸發電路 3373（或非磁滯觸發電路）與磁滯或非磁滯比較器皆可視為比較電路的一種形式。再例如，如改將內部電壓  $V_{cc}$  直接與預設位準相比較，則內部電壓位準資訊取得電路 3371 就可以只是單純的連接線，而內部電壓  $V_{cc}$  本身就是「內部電壓位準資訊訊號」；又，如將本實施例中的分壓電路改為包含二極體或其他形式的壓降電路，亦屬可行。又例如，視訊號高低位準所代表的意義而定，邏輯電路 3374 不必然是圖示的及閘。

第 5 圖顯示前述實施例中各訊號的波形圖。如圖所示，當第一種情況 Condition A 發生時，也就是調光訊號  $Dim$  的工作比低於 100% 時，此時第二端電壓  $V_{cs}$  會在高低位準間變換，內部電壓產生電路 333 利用電荷儲存裝置於第二端電壓  $V_{cs}$  在高位準時存入電荷，以提供內部電壓  $V_{cc}$ 。此時，如圖所示意，內部電壓  $V_{cc}$  及其分壓訊號  $V_d$  會維持在高位準。另一方面，當第二種情況 Condition B 發生時，也就是調光訊號  $Dim$  的工作比維持在 100% 時，此時第二端電壓  $V_{cs}$  會在維持

在低位準，內部電壓產生電路 333 無法自然利用電荷儲存裝置於第二端電壓  $V_{cs}$  在高位準時存入電荷，因此，如圖所示，內部電壓  $V_{cc}$  及其分壓訊號  $V_d$  由高位準逐漸降低。當分壓訊號  $V_d$  低於預設低位準  $V_{iL}$  時，判斷訊號  $V_{det}$  由高位準改變為低位準，請參閱第 4F 圖，邏輯電路 3374 根據低位準的判斷訊號  $V_{det}$  與高位準的調光訊號  $Dim$ ，經過及邏輯運算，產生低位準控制訊號  $CTL$ ，此低位準控制訊號  $CTL$  會關閉或調降發光元件串之電流，將導致第二端電壓  $V_{cs}$  升高，此時連接於第二端  $E2$  和電荷儲存裝置之間之電流路徑會導通，使得內部電壓產生電路 333 能利用電荷儲存裝置存入電荷，進而提升內部電壓  $V_{cc}$ ，直到分壓訊號  $V_d$  超過預設高位準  $V_{iH}$  時，判斷訊號  $V_{det}$  由低位準改變為高位準，使發光元件串之電流恢復正常，第二端電壓  $V_{cs}$  會變回低位準，此時連接於第二端  $E2$  和電荷儲存裝置之間之電流路徑會被切斷，使內部電壓  $V_{cc}$  不會被第二端電壓  $V_{cs}$  拉低。需注意的是，預設低位準  $V_{iL}$  的設定選擇，宜使內部電壓  $V_{cc}$  高於電路所需之最低可容忍值。第二種情況 Condition B 也適用於說明在類比調光應用中的行為模式，在類比調光情況下調光訊號  $Dim$  並非在高低位準間變換的脈寬調變訊號，而是一個直流位準。

第 6A-6C 圖分別舉例顯示內部電壓產生電路的幾個較具體的實施例。在第 6A 與 6B 圖的實施例中，內部電壓產生電路包括取樣保持電路。如第 6A 圖所示，取樣保持電路包括開關電路  $Q1$ ，例如但不限於為 P 型場效電晶體(PFET)，其與第二端  $E2$  耦接，根據控制訊號  $CTL$  操作開關電路  $Q1$ ；以及電容  $C1$ ，與開關電路  $Q1$  耦接，根據開關電路  $Q1$  操作，以產生內部電壓  $V_{cc}$ 。第 6A 圖中的開關電路亦可以改換為 N

型場效電晶體(NFET)，只要對控制訊號 CTL 作相應的調整即可。例如第 6B 圖所示，取樣保持電路包括開關電路 Q2，例如但不限於為 NFET，其與第二端 E2 耦接，根據控制訊號 CTL 操作開關電路 Q2；電容 C2，與開關電路 Q2 耦接，根據開關電路 Q2 操作，以產生內部電壓 Vcc；以及非邏輯電路(NOT gate)G1，對控制訊號 CTL 作非邏輯運算，以產生適當的訊號控制開關電路 Q2 的閘極。總之，在第 6A-6B 圖的實施例中，可根據控制訊號 CTL 以決定是否耦接該第二端電壓與該電荷儲存裝置（或是以其他方式控制連接該第二端電壓與該電荷儲存裝置之間之電流路徑，也屬等效），以儲存電荷於該電荷儲存裝置而產生該內部電壓。

第 6C 圖的實施例中，內部電壓產生電路包括整流電路。如第 6C 圖所示，整流電路包括二極體元件 D1，具有順向端與逆向端，其順向端與第二端 E2 耦接；以及電容 C3，與二極體元件 D1 逆向端耦接，以產生內部電壓 Vcc。

由以上第 6A-6C 圖的實施例對照第 4F 圖的實施例可知，如果內部電壓產生電路 333 採用第 6A-6B 圖的電路，則控制訊號 CTL 亦須輸入內部電壓產生電路 333；如果內部電壓產生電路 333 採用第 6C 圖的電路，則就不需要將控制訊號 CTL 輸入內部電壓產生電路 333。

第 7、8、9 圖分別顯示判斷電路的另外數個實施例。如第 7 圖所示，判斷電路 437 包括內部電壓位準資訊取得電路 4371（本實施例中為分壓電路，但如前述可以為其他形式的內部電壓位準資訊取得電路，例如壓降電路或連接線電路）、磁滯觸發電路 4373（或其他形式的比較電路，例如非磁滯觸發電路或磁滯或非磁滯比較器）、與單脈衝產生電路 4375。

內部電壓位準資訊取得電路 4371 根據內部電壓  $V_{cc}$ 、藉由分壓電阻上的分壓產生分壓訊號  $V_d$  (或以其他形式產生內部電壓位準資訊訊號)。設定電路 3372 中，例如但不限於由磁滯觸發電路 4373 接收分壓訊號  $V_d$ ，以產生判斷訊號  $V_{det}$ 。與第 4F 圖實施例中之判斷電路 337 不同的是，而當分壓訊號  $V_d$  低於預設低位準  $V_{iL}$  時，判斷訊號  $V_{det}$  由高位準改變為低位準，此一下降緣觸發單脈衝產生電路 4375，以單脈衝訊號的形式，產生控制訊號 CTL (如圖所示，為便於後續訊號處理，控制訊號 CTL 可為低位準的脈衝，但當然不限於此)。圖示的控制訊號 CTL 對應於第 4A 或 4C 圖的控制訊號 CTL，如欲產生第 4B 圖的控制訊號 CTL，則可將第 7 圖的控制訊號 CTL 與調光訊號 Dim 作邏輯運算後，產生第 4B 圖的控制訊號 CTL，以下實施例皆可依此方式應用，不重複贅述。

第 8 圖顯示判斷電路 537 包括內部電壓位準資訊取得電路 5371 (本實施例中為分壓電路，但如前述可以為其他形式的內部電壓位準資訊取得電路)、磁滯觸發電路 5373 (或其他形式的比較電路)、單脈衝產生電路 5375、與邏輯電路 5374。與第 7 圖所示實施例不同的是，判斷電路 537 包含邏輯電路 5374，其例如但不限於為一及邏輯電路，用以對判斷訊號  $V_{det}$  與單脈衝產生電路 5375 所產生之單脈衝訊號作及邏輯運算後，產生控制訊號 CTL。這樣安排的作用是使判斷訊號  $V_{det}$  與單脈衝訊號中，低位準持續較長的訊號決定控制訊號 CTL，亦即決定內部電壓產生電路 333 中，電容存入電荷的時間。

第 9 圖顯示判斷電路 637 包括內部電壓位準資訊取得電

路 6371 (本實施例中為分壓電路，但如前述可以為其他形式的內部電壓位準資訊取得電路)、觸發放大電路 6373 (或其他形式的比較電路)、與單脈衝產生電路 6375。與第 7、8 圖所示實施例不同的是，判斷電路 637 包含非磁滯觸發電路 6373，而不是磁滯觸發電路 4373 與 5373，顯示本發明對分壓訊號  $V_d$  (或其他形式的內部電壓位準資訊訊號) 的判斷，不必須由兩個位準來設定，亦可以單邊設定。非磁滯觸發電路 6373 例如但不限於可根據分壓訊號  $V_d$  與預設位準  $V_{trip}$  之比較，當分壓訊號  $V_d$  低於該預設位準時，產生觸發訊號，並觸發單脈衝產生電路 6375，以單脈衝訊號的形式，產生控制訊號 CTL。

第 10 圖顯示本發明的另一個實施例。本實施例顯示判斷電路 737 包括計時電路 7376 與單脈衝產生電路 7375。計時電路 7376 每經過一段預設時間後，便產生計時訊號 TO，觸發單脈衝產生電路 7375，根據計時訊號 TO 產生控制訊號 CTL，而計時電路 7376 可自行歸零或繼續往前計時到計時電路的最大值後自然歸零。本實施例在說明，本發明不必須根據內部電壓  $V_{cc}$  或其分壓訊號  $V_d$  來觸發電荷儲存裝置的充電機制，亦可以利用計時電路 7376，每一段預設時間後，觸發產生內部電壓  $V_{cc}$  的充電機制。也就是說本發明只要間歇性地將發光元件電路不導通(或低電流導通)一段短暫的時間，就可以使得第二端電壓  $V_{cs}$  上升，以對內部電壓產生電路中的電荷儲存裝置充電，藉以維持內部電壓  $V_{cc}$  的位準。

計時電路 7376 可以是數位或類比計時電路，數位計時電路例如但不限於可以是計數器；類比計時電路例如但不限於可以是包含電容的充(及/或)放電電路。

第 11 圖顯示本發明的另一個實施例。本實施例顯示判斷電路 737 還可將調光訊號 Dim 考慮在內。計時電路 7376 具有重置輸入端 Reset，當調光訊號 Dim 為低位準時，即重置計時電路 7376 歸零。如果調光訊號 Dim 一直保持在高位準而不重置計時電路 7376，則計時電路 7376 經過一段預設時間後，會產生計時訊號 TO1，觸發單脈衝產生電路 7375，根據計時訊號 TO1 產生判斷訊號 Vdet1，並自行重置歸零或繼續往前計時到計時電路的最大值後自然歸零。本實施例中，邏輯電路 7374 根據判斷訊號 Vdet1 與調光訊號 Dim，而產生控制訊號 CTL。

圖中，計時電路 7376 如為類比計時電路，例如為包含電容的充（及／或）放電電路，則重置輸入端 Reset 可以是控制電容兩端跨壓的控制訊號接收端。

第 12 圖顯示本發明的另一個實施例。本實施例顯示判斷電路 837 除包括計時電路 8376、單脈衝產生電路 8375、邏輯電路 7374 之外，更包括邏輯電路 8374。邏輯電路 8374 對調光訊號 Dim 與判斷訊號 Vdet2 作邏輯運算後，以其結果決定是否重置計時電路 8376 歸零。計時電路 8376 經過一段預設時間後，產生計時訊號 TO2。單脈衝產生電路 8375 根據計時訊號 TO2 產生判斷訊號 Vdet2，經邏輯電路 7374 對判斷訊號 Vdet2 和調光訊號 Dim 作邏輯運算後，產生控制訊號 CTL。本實施例旨在舉例說明，調光訊號 Dim 或判斷訊號 Vdet2 皆可以用來重置計時程序。

第 13A-13B 圖的訊號波形顯示第 11 圖與第 12 圖實施例的訊號波形圖。如圖所示，如前述第一種情況 Condition A 發生時，也就是調光訊號 Dim 的工作比低於 100% 時，此時不需

要觸發單脈衝產生電路 7375 與 8375，調光訊號 Dim 本身就會間歇地將第二端電壓 Vcs 抬升到高位準，使內部電壓產生電路得以產生內部電壓 Vcc。因此，如圖所示，計時訊號 TO1、TO2 與判斷訊號 Vdet1、Vdet2 維持在高位準。另一方面，當前述第二種情況 Condition B 發生時，也就是調光訊號 Dim 的工作比為 100%時，此時第二端電壓 Vcs 會在維持在低位準，內部電壓產生電路無法自然存入電荷，而根據計時電路 7376 與 8376 的計時，在經過預設時間後，產生判斷訊號 Vdet1 或 Vdet2。第二種情況 Condition B 也適用於說明在類比調光應用中的行為模式。

第 13A 圖的波形圖描述第 10 圖及第 11 圖的一種典型工作模式，其中計時電路 7376 並不自行歸零而是繼續往前計時到計時電路的最大值後自然歸零。若計時電路 7376 為數位計時電路時，TO 或 TO1 (T1/T2)的波形圖則可代表計時電路 7376 的最大位元(MSB)的輸出波形。若計時電路 7376 為類比計時電路時，例如可為充（及）放電電路，如此則充電時間和放電時間可以不同，計時訊號 TO 與 TO1 可以有兩不同的預設時間 T1 和 T2。計時訊號 TO 與 TO1 可以其中一緣（例如下降緣）觸發產生控制訊號 CTL 或判斷訊號 Vdet1，或以其任一上升或下降緣都產生控制訊號 CTL 或判斷訊號 Vdet1。第 13B 圖的波形圖描述第 12 圖的典型工作模式，或第 10 圖及第 11 圖中計時電路 7376 有執行自行歸零的工作模式。顯示計時電路 7376 與 8376 計時至預設時間 T1（或預設時間 T1+T2）時觸發產生控制訊號 CTL 或判斷訊號 Vdet1 或 Vdet2，並同時將計時電路 7376 與 8376 重置歸零。又，以上實施例中之「重置」以「歸零」作為舉例說明，但「重置」不限於必須「歸零」，



亦可為重置到一預設值。

以上所述第 4F 與 7-9 圖的實施例、和第 10-12 圖的實施例，並不互相排斥；亦即，根據本發明，亦可將位準判斷和計時兩種方式合併使用。

以上已針對較佳實施例來說明本發明，唯以上所述者，僅係為使熟悉本技術者易於了解本發明的內容而已，並非用來限定本發明之權利範圍。在本發明之相同精神下，熟悉本技術者可以思及各種等效變化。例如，各實施例中圖示直接連接的兩電路或元件間，可插置不影響主要功能的其他電路或元件；發光元件不限於各實施例所示之發光二極體，亦可擴及所有以電流驅動之發光元件；數位訊號高低位準所代表的意義可以互換，僅需對應修改電路對訊號的處理方式；等等。因此，本發明的範圍應涵蓋上述及其他所有等效變化。

### 【圖式簡單說明】

第 1 圖顯示傳統平板顯示器的示意圖。

第 2 圖顯示一種能簡化繞線並解決以上問題的發光元件控制電路 200 示意電路。

第 3 圖顯示本發明的架構實施例。

第 4A-4F 圖分別顯示本發明的數個電路實施例。

第 5 圖顯示第 4A-4F 圖實施例中各訊號波形圖。

第 6A-6C 圖分別顯示本發明內部電壓產生電路的數個實施例。

第 7、8、9 圖分別顯示本發明判斷電路的數個實施例。

第 10-12 圖顯示本發明判斷電路的另外數個實施例。

第 13A-13B 圖以訊號波形來說明第 11-12 圖電路的操作。

### 【主要元件符號說明】

【無劃線版】

7/18/2014

100 平板顯示器	Dim 調光訊號
110, 210, 310 發光元件串	D1 二極體元件
130, 270, 370 電源供應電路	E1 第一端
150 平板顯示模組	E2 第二端
200, 300 發光元件控制電路	FB 回授訊號
230, 330 發光元件電流調節電路	GND 接點
231, 331 電壓隨耦器	G1 非邏輯電路
333 內部電壓產生電路	LFB 區域回授訊號
335 電流控制電路	M1, M2, M3 電晶體
3351 誤差放大器	Q1, Q2 開關電路
337, 437, 537, 637, 737, 837 判斷電路	R 電阻
3371, 4371, 5371, 6371 內部電壓位準資訊取得電路	Reset 重置輸入
3372 設定電路	TO, TO1, TO2 計時訊號
3373, 4373, 5373, 6373 磁滯觸發電路	Vc 接點
3374, 5374, 7374, 8374 邏輯電路	Vcc 內部電壓
4375, 5375, 6375, 7375, 8375 單脈衝產生電路	Vcs 第二端電壓
7376, 8376 計時電路	Vd 分壓訊號 (內部電壓位準資訊訊號)
C2 電容	Vdd 電壓
CS 電流感測接點	Vdet, Vdet1, Vdet2 判斷訊號
電流感測訊號 CS1-CS12	ViH 預設高位準
CTL 控制訊號	ViL 預設低位準
	Vin 輸入電壓
	Vos 偏移電壓
	Vout 輸出電壓
	Vtrip 預設位準

【無劃線版】

7/18/2014

## 七、申請專利範圍：

1. 一種發光元件電流調節電路，用以調節流經一發光元件電路之一發光元件電流，其中，該發光元件電路具有第一端及第二端，該第一端與一電源供應電路耦接，該發光元件電流調節電路包含：

一內部電壓產生電路，與該第二端耦接，根據第二端電壓產生一內部電壓，以供應電力予該發光元件電流調節電路，其中該內部電壓產生電路包括一電荷儲存裝置，其利用該第二端電壓而儲存電荷，以產生該內部電壓；以及

一電流控制電路，與該第二端耦接，根據一控制訊號，以調節該發光元件電流，其中該控制訊號至少間歇性地使通過發光元件的電流為低電流或零電流，以抬升該第二端電壓，藉此在該通過發光元件的電流為低電流或零電流時，對該電荷儲存裝置充電。

2. 如申請專利範圍第1項所述之發光元件電流調節電路，更包含一判斷電路，用以產生該控制訊號，其中該判斷電路根據該內部電壓之位準，判斷後產生該控制訊號。

3. 如申請專利範圍第1項所述之發光元件電流調節電路，更包含一判斷電路，用以產生該控制訊號，其中該判斷電路根據一調光訊號與該內部電壓之位準，經綜合判斷後產生該控制訊號。

4. 如申請專利範圍第1項所述之發光元件電流調節電路，更包含一判斷電路，用以產生該控制訊號，其中該判斷電路根據一計時訊號而產生該控制訊號。

5. 如申請專利範圍第1項所述之發光元件電流調節電路，更包含一判斷電路，用以產生該控制訊號，其中該判斷電路根據

一調光訊號與一計時訊號，經綜合判斷後產生該控制訊號。

6. 如申請專利範圍第 2 或 3 項所述之發光元件電流調節電路，其中該判斷電路包括：

一內部電壓位準資訊取得電路，根據該內部電壓，產生一內部電壓位準資訊訊號；以及

一設定電路，根據該內部電壓位準資訊訊號，以產生該控制訊號。

7. 如申請專利範圍第 6 項所述之發光元件電流調節電路，其中該設定電路具有一比較電路，根據該內部電壓位準資訊訊號與至少一預設位準之比較，以產生一判斷訊號，進而產生該控制訊號。

8. 如申請專利範圍第 7 項所述之發光元件電流調節電路，其中該設定電路更包括一單脈衝產生電路，與該比較電路耦接，根據該判斷訊號，以產生一單脈衝訊號，進而產生該控制訊號。

9. 如申請專利範圍第 3 項所述之發光元件電流調節電路，其中該判斷電路包括：

一內部電壓位準資訊取得電路，根據該內部電壓，產生一內部電壓位準資訊訊號；

一設定電路，根據該內部電壓位準資訊訊號，產生一判斷訊號；以及

一邏輯電路，根據該判斷訊號與該調光訊號，以產生該控制訊號。

10. 如申請專利範圍第 4 或 5 項所述之發光元件電流調節電路，其中該判斷電路包括：

一計時電路，計時一段預設時間後，產生該計時訊號；以及

- 一單脈衝產生電路，根據該計時訊號，以產生該控制訊號。
11. 如申請專利範圍第 5 項所述之發光元件電流調節電路，其中該判斷電路包括：
- 一計時電路，計時一段預設時間後，產生該計時訊號；
  - 一單脈衝產生電路，根據該計時訊號，產生一判斷訊號；
- 以及
- 一第一邏輯電路，根據該調光訊號與該判斷訊號，產生該控制訊號。
12. 如申請專利範圍第 11 項所述之發光元件電流調節電路，其中該計時電路根據該調光訊號而重置。
13. 如申請專利範圍第 11 項所述之發光元件電流調節電路，其中該判斷電路更包括一第二邏輯電路，根據該調光訊號與該判斷訊號，以重置該計時電路。
14. 如申請專利範圍第 1 項所述之發光元件電流調節電路，其中該內部電壓產生電路包括一取樣保持(sample-and-hold)電路或一整流(rectifier)電路。
15. 如申請專利範圍第 14 項所述之發光元件電流調節電路，其中該取樣保持電路包括：
- 一開關電路，與該第二端耦接，根據該控制訊號操作其中一開關元件；以及
  - 該電荷儲存裝置，與該開關電路耦接，根據該開關元件操作，以產生該內部電壓。
16. 如申請專利範圍第 14 項所述之發光元件電流調節電路，其中該整流電路包括：
- 一二極體元件，具有一順向端與一逆向端，其中該順向端與該第二端耦接；以及

該電荷儲存裝置，與該逆向端耦接，以產生該內部電壓。

17. 一種發光元件電流調節電路控制方法，該發光元件電流調節電路，用以調節流經一發光元件電路之一發光元件電流，其中，該發光元件電路具有第一端及第二端，該第一端與一電源供應電路耦接，該發光元件電流調節電路控制方法包含：

利用該第二端之電壓而儲存電荷於一電荷儲存裝置，以產生一內部電壓，進而供應電力予該發光元件電流調節電路；以及

根據一控制訊號，以調節該發光元件電流，其中該控制訊號至少間歇性地使通過發光元件的電流為低電流或零電流，以抬升該第二端之電壓，藉此在該通過發光元件的電流為低電流或零電流時，對該電荷儲存裝置充電。

18. 如申請專利範圍第 17 項所述之發光元件電流調節電路控制方法，更包含根據一調光訊號產生該控制訊號。

19. 如申請專利範圍第 17 項所述之發光元件電流調節電路控制方法，更包含根據該內部電壓之位準產生該控制訊號。

20. 如申請專利範圍第 17 項所述之發光元件電流調節電路控制方法，更包含根據一調光訊號與該內部電壓之位準，經綜合判斷後產生該控制訊號。

21. 如申請專利範圍第 17 項所述之發光元件電流調節電路控制方法，更包含根據一計時訊號而產生該控制訊號。

22. 如申請專利範圍第 17 項所述之發光元件電流調節電路控制方法，更包含根據一調光訊號與一計時訊號，經綜合判斷後產生該控制訊號。

23. 如申請專利範圍第 19 或 20 項所述之發光元件電流調節電路控制方法，其中該根據該內部電壓之位準產生該控制訊號之

步驟，包括：根據該內部電壓之位準變化而觸發一單脈衝，進而產生該控制訊號。

24. 如申請專利範圍第 21 或 22 項所述之發光元件電流調節電路控制方法，其中該根據該計時訊號產生該控制訊號之步驟，包括：根據該計時訊號而觸發一單脈衝，進而產生該控制訊號。

25. 如申請專利範圍第 20 項所述之發光元件電流調節電路控制方法，其中該根據該內部電壓之位準產生該控制訊號之步驟，包括：

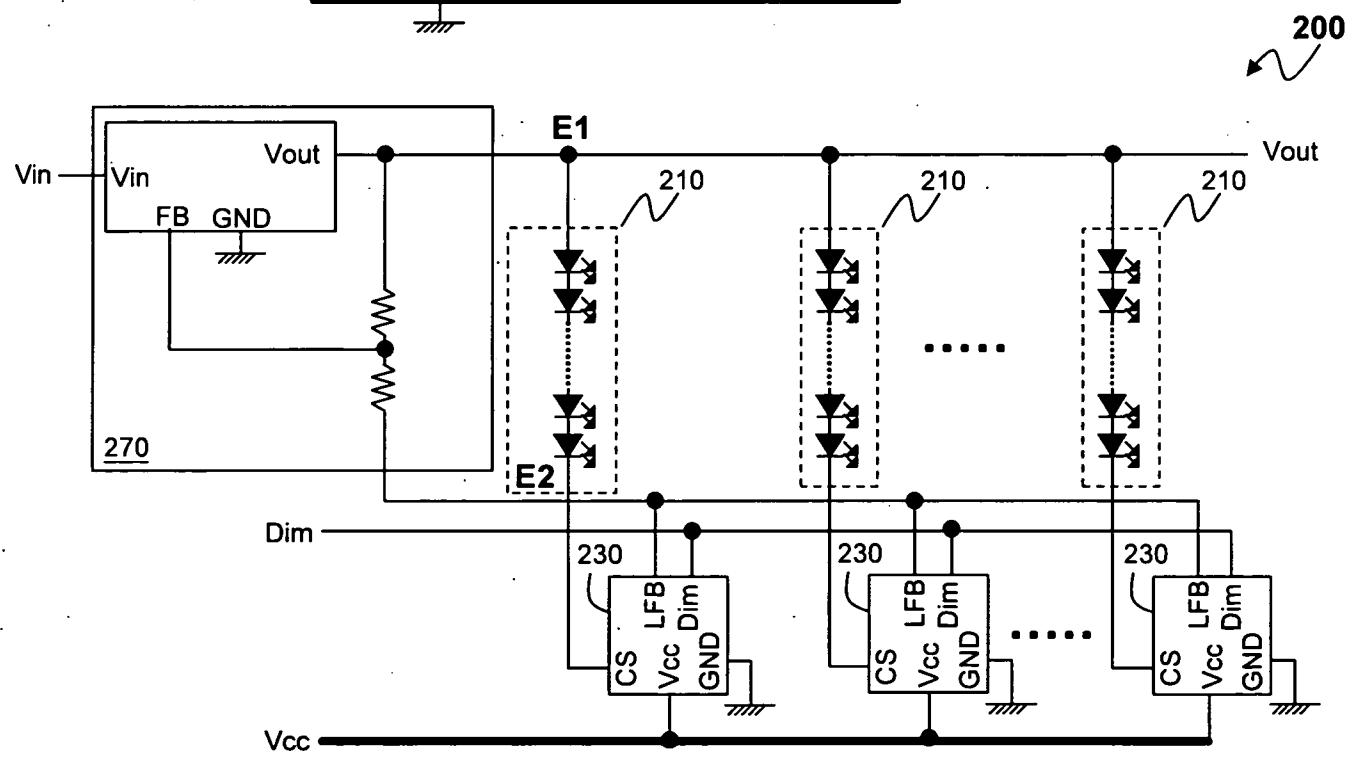
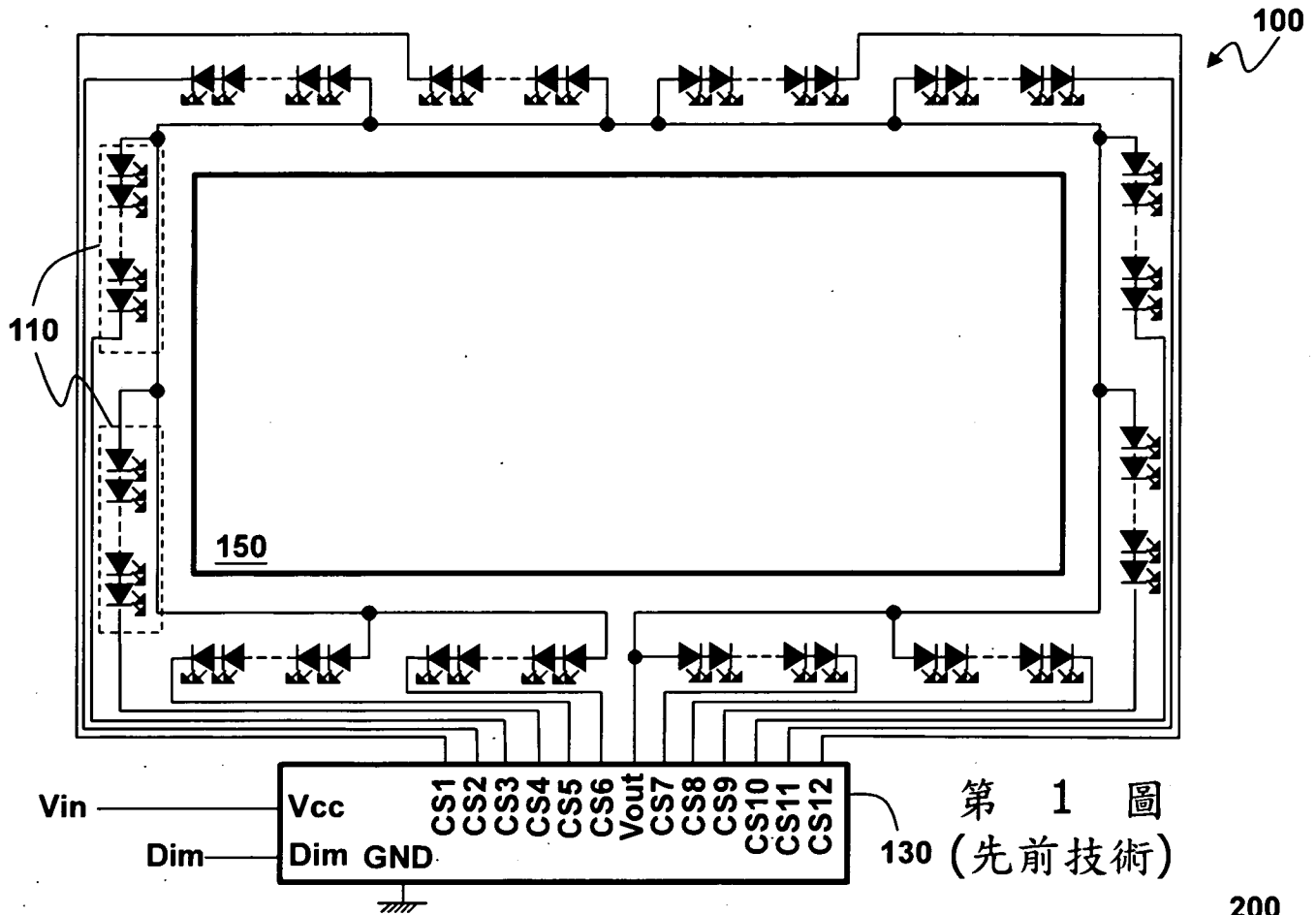
根據該內部電壓之位準變化而觸發一單脈衝；以及  
根據該調光訊號與該單脈衝，產生該控制訊號。

26. 如申請專利範圍第 22 項所述之發光元件電流調節電路控制方法，其中該根據該計時訊號產生該控制訊號之步驟，包括：

根據該計時訊號而觸發一單脈衝；以及  
根據該調光訊號與該單脈衝，產生該控制訊號。

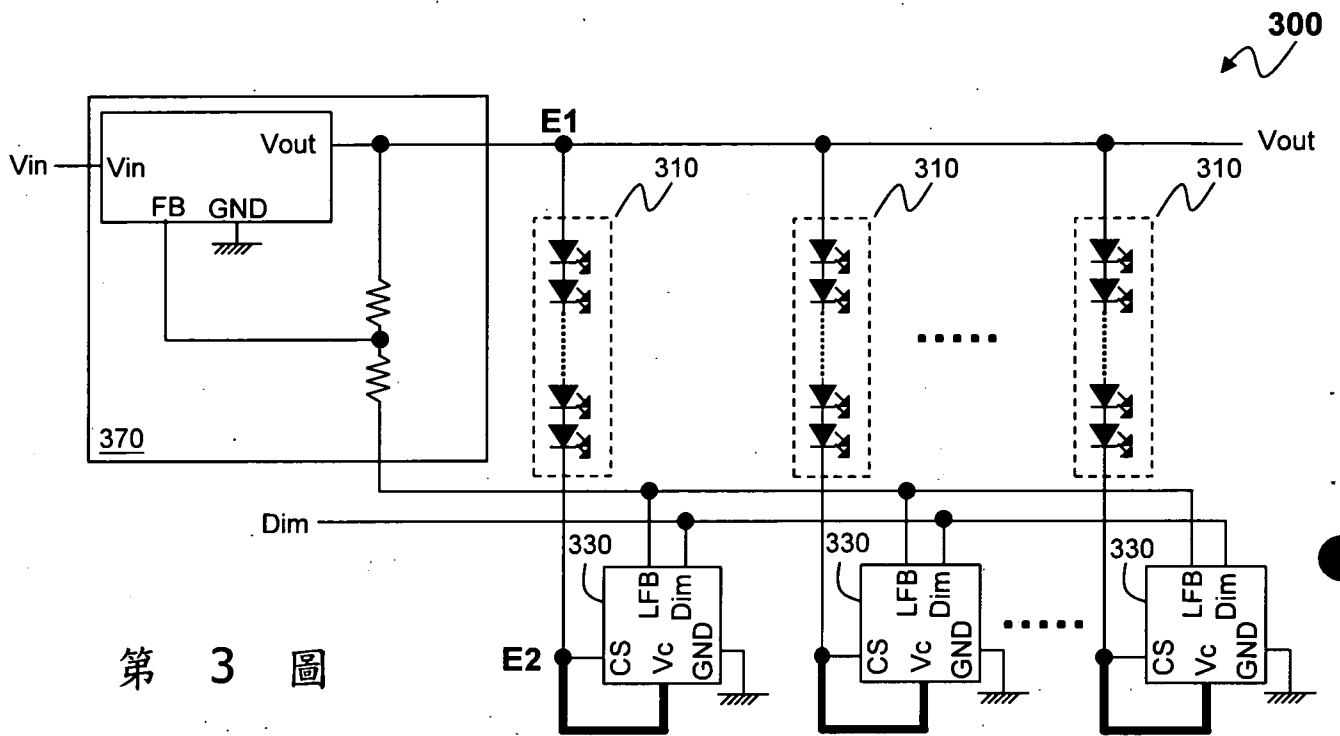
27. 如申請專利範圍第 17 項所述之發光元件電流調節電路控制方法，其中該產生該內部電壓之步驟，包括：根據該控制訊號以決定是否耦接該第二端電壓與該電荷儲存裝置，以儲存電荷於該電荷儲存裝置而產生該內部電壓。

八、圖式

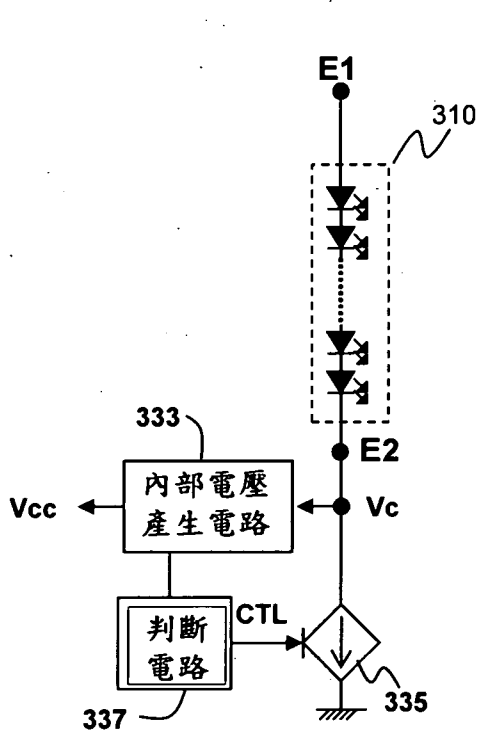


第 2 圖

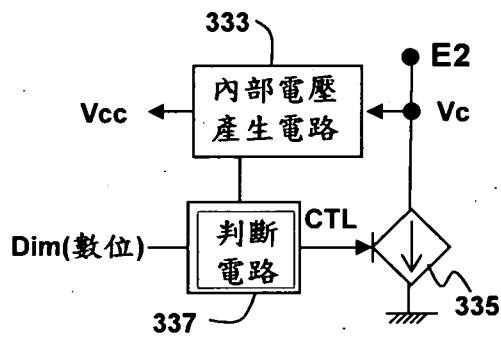




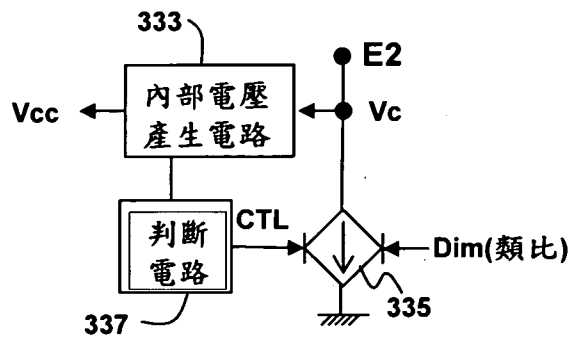
第 3 圖



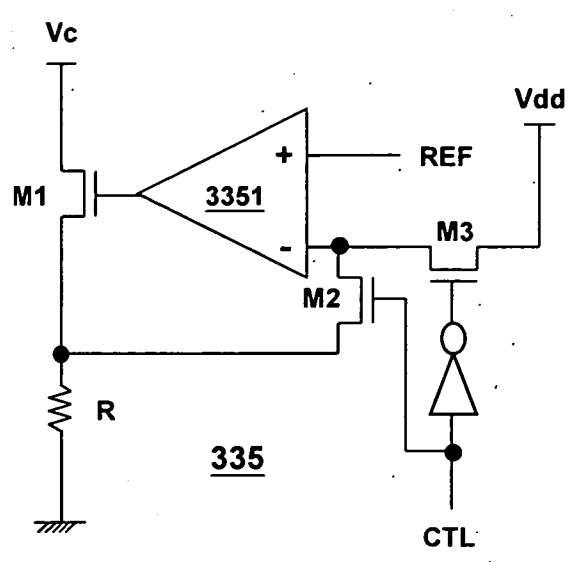
第 4A 圖



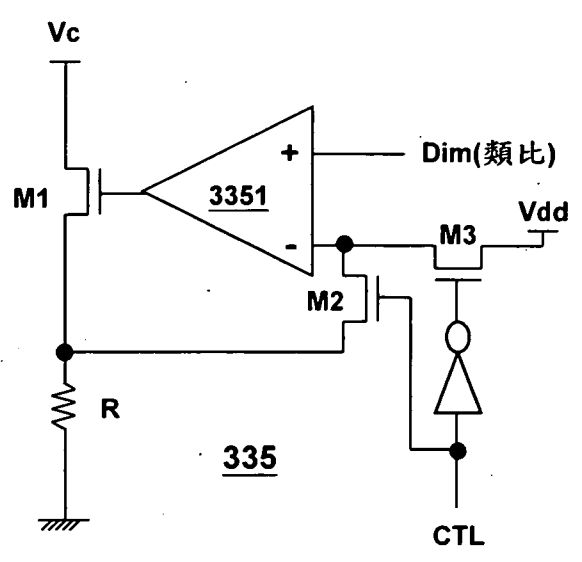
第 4B 圖



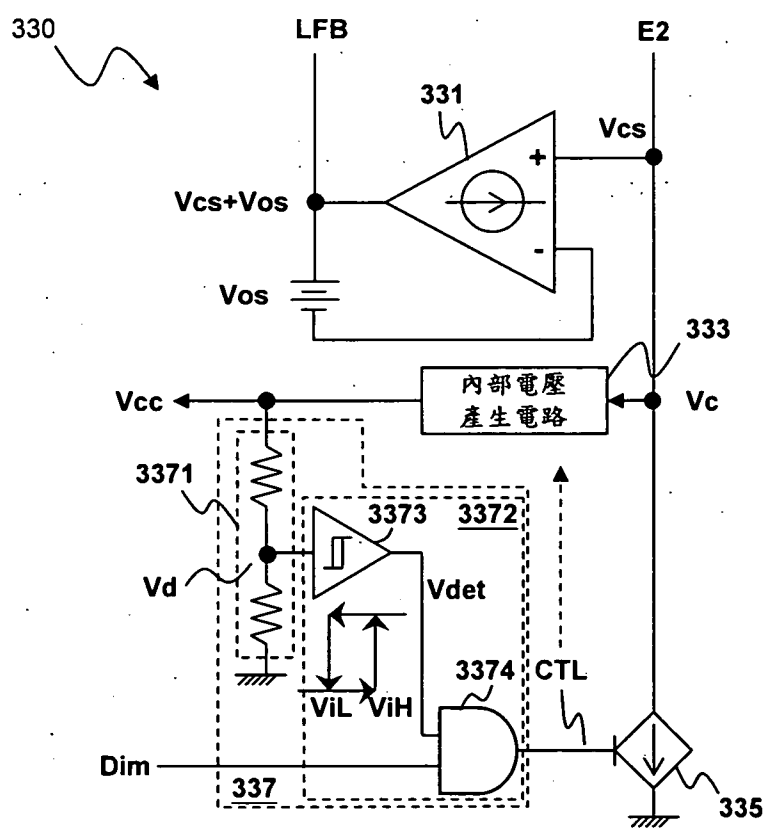
第 4C 圖



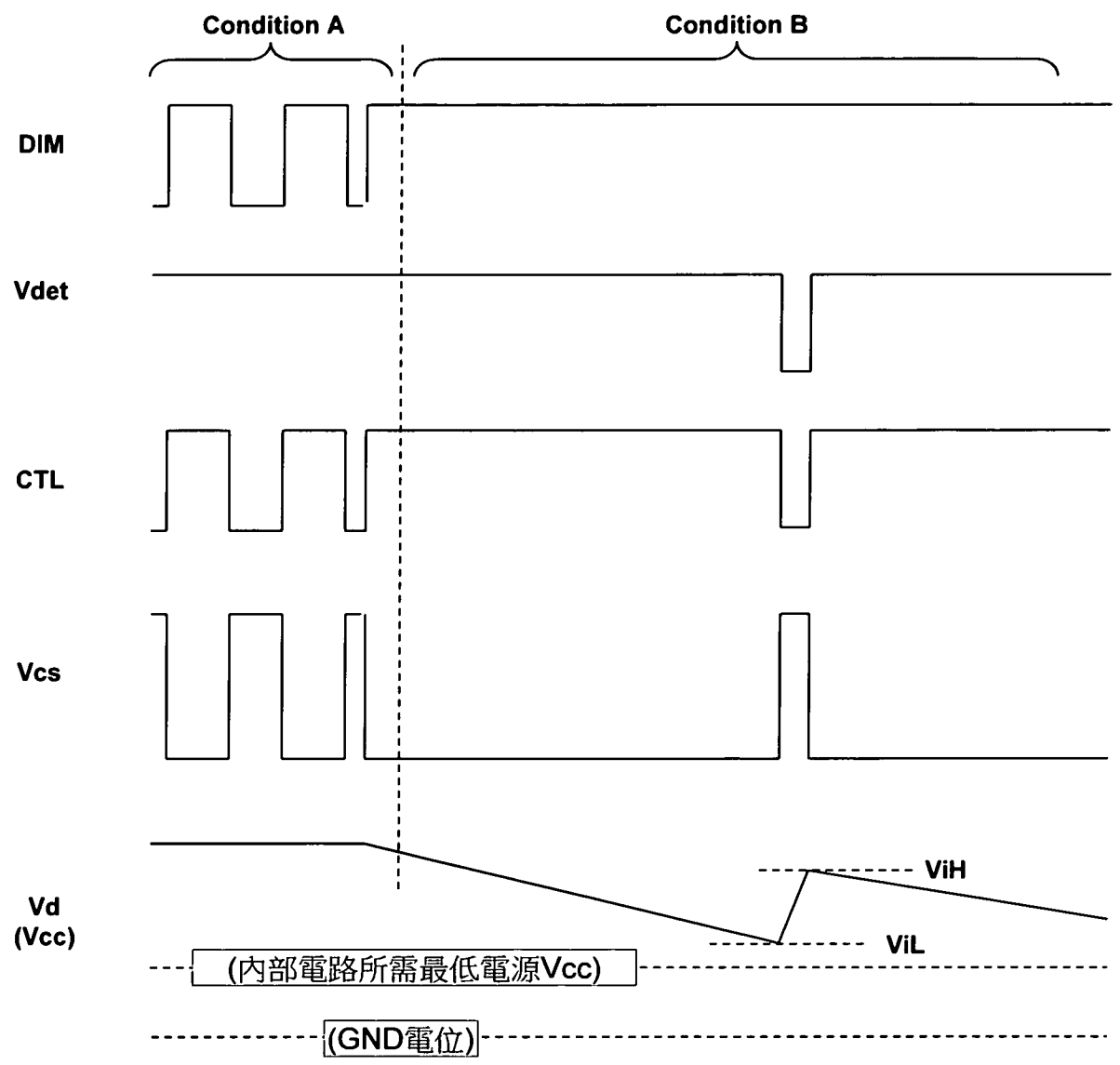
第 4D 圖



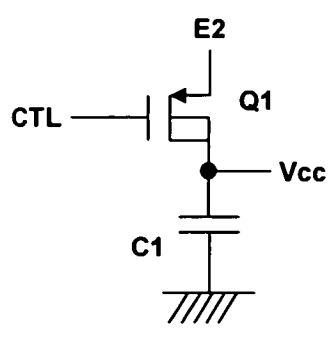
第 4E 圖



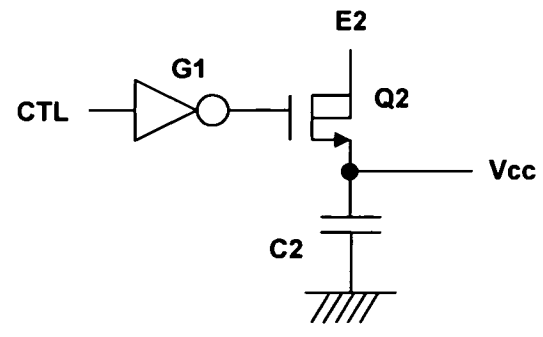
第 4F 圖



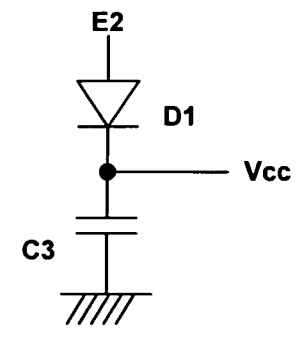
第 5 圖



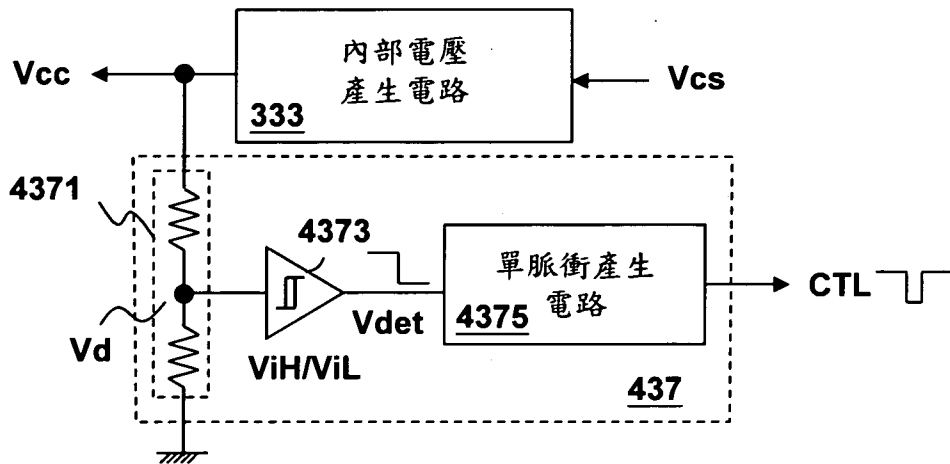
第 6A 圖



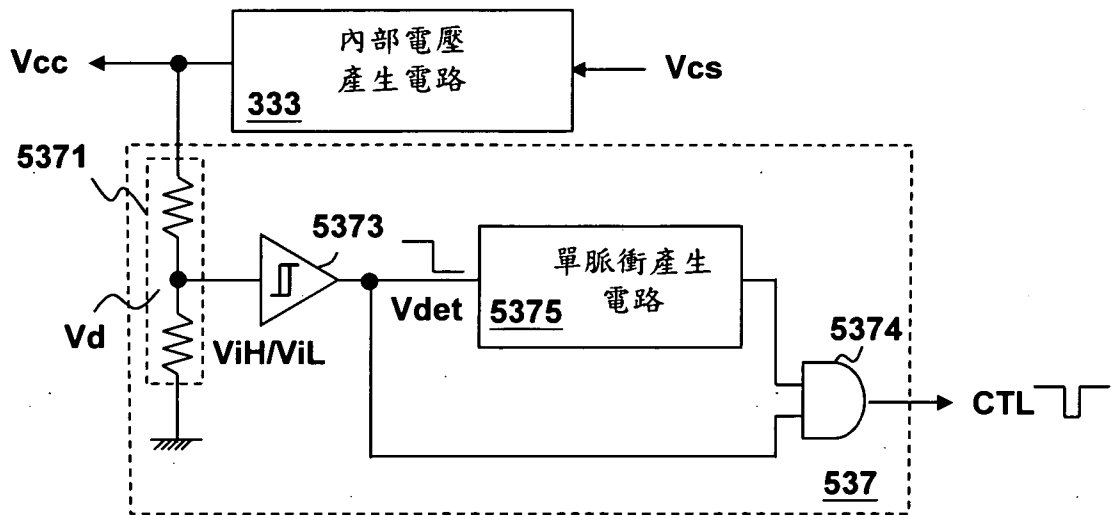
第 6B 圖



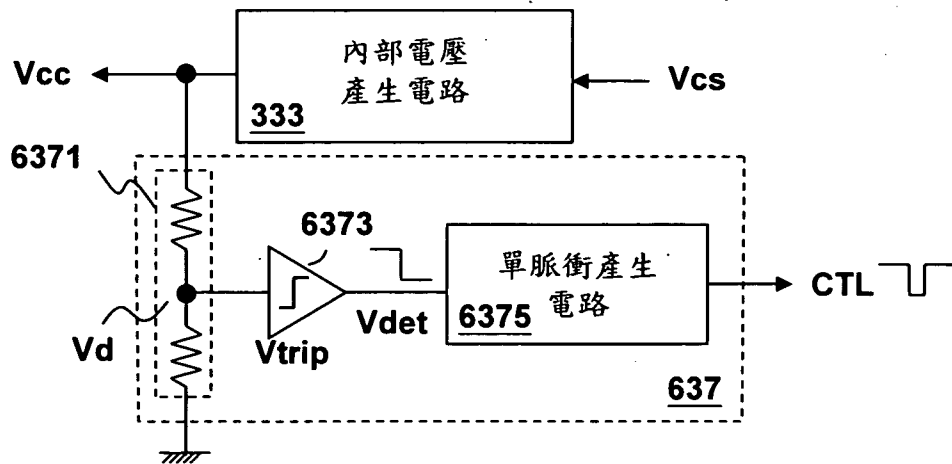
第 6C 圖



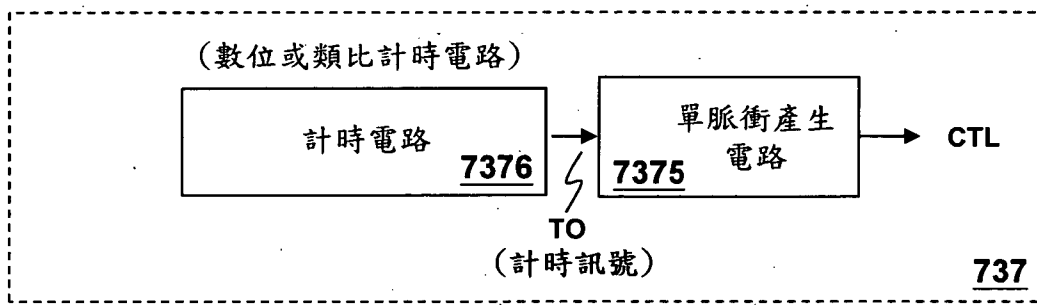
第 7 圖



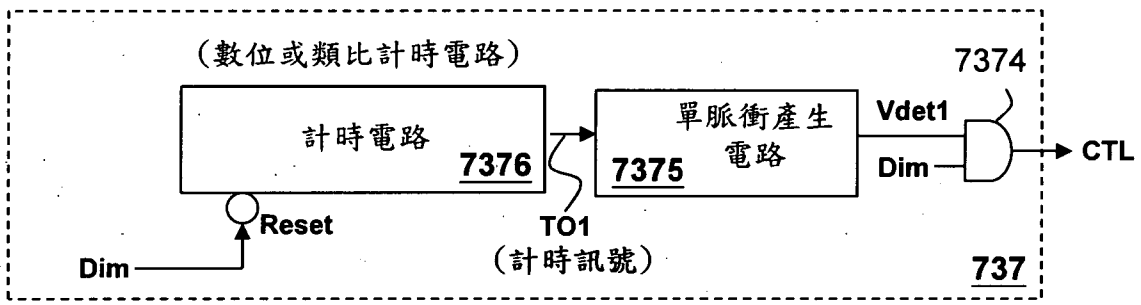
第 8 圖



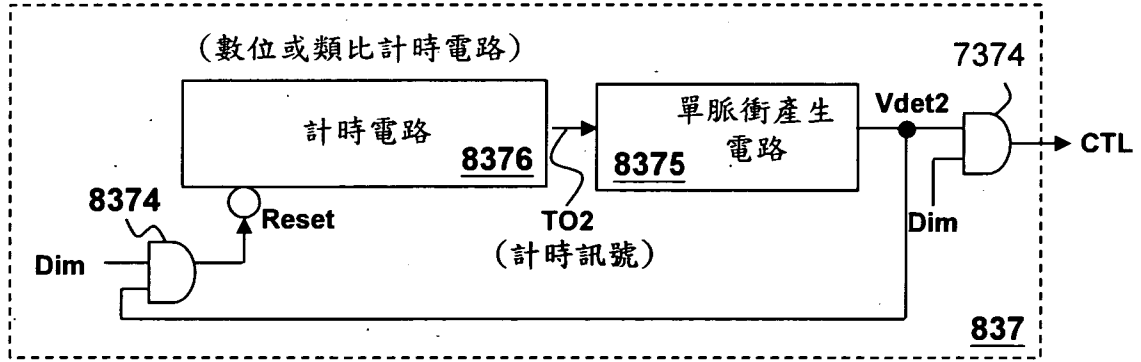
第 9 圖



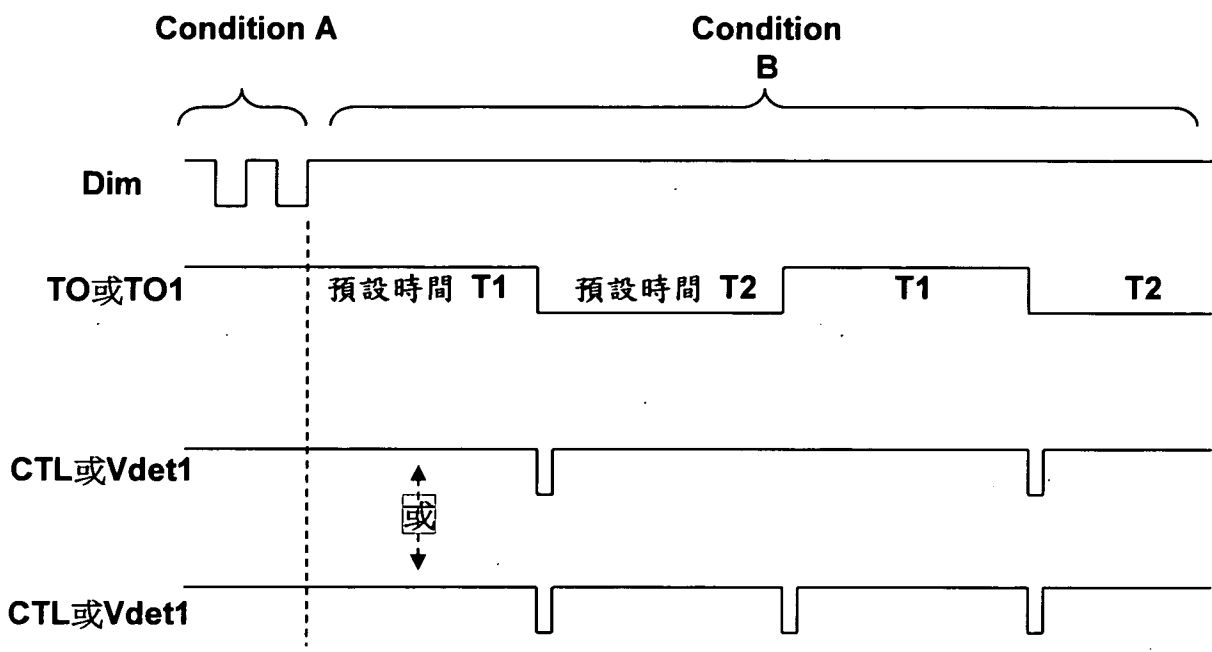
第 10 圖



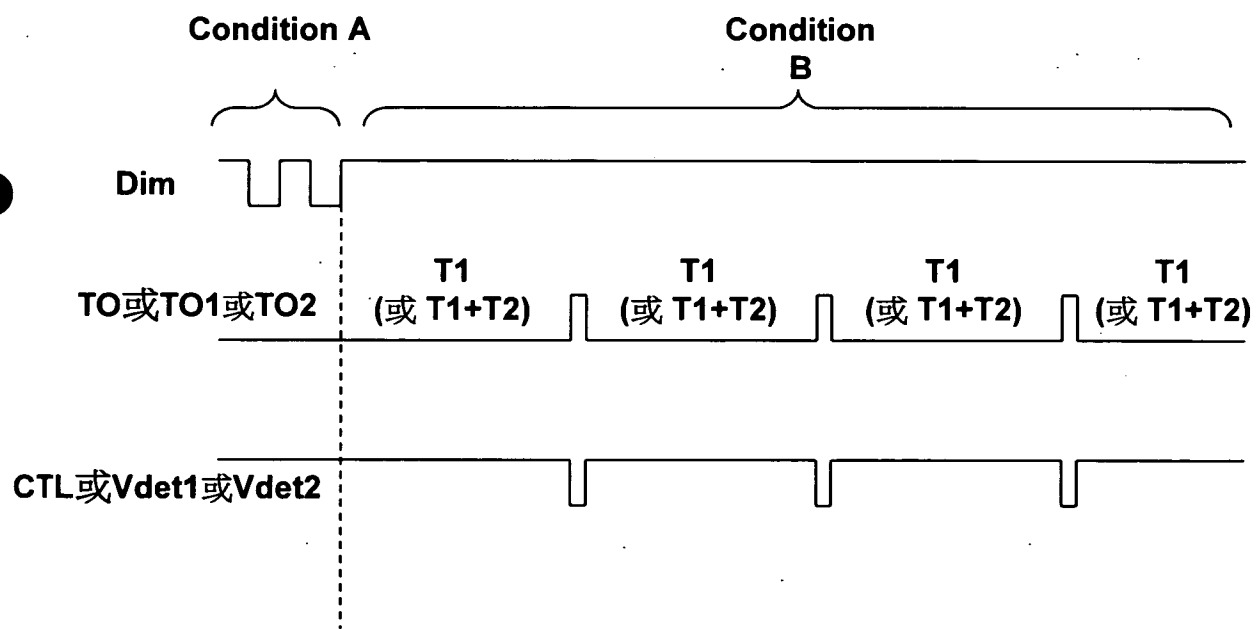
第 11 圖



第 12 圖



第 13A 圖



第 13B 圖