

도 4a

특허청구의 범위

청구항 1.

반도체 웨이퍼 공정 제어 방법으로서,

상기 웨이퍼 상에서 제 1 공정을 수행하는 단계;

상기 제 1 공정에 의해 형성된 상기 웨이퍼 상의 타겟 미세구조물의 타겟 파형 및 임계치수(CD)를 얻기 위해 이미지화하는 단계;

상기 타겟 파형에 근거하여 제 2 공정용 공정 변수의 세트를 결정하는 단계; 및

상기 제 2 공정용 변수에 근거하여 상기 웨이퍼 상에서 상기 제 2 공정을 수행하는 단계를 포함하는 반도체 웨이퍼 공정 제어 방법.

청구항 2.

제 1 항에 있어서,

상기 타겟 파형에 감응하여 제 1 공정용 공정 변수의 세트를 결정하는 단계; 및

상기 제 1 공정의 변수에 감응하여 다른 반도체 웨이퍼 상에서 상기 제 1 공정을 수행하는 단계를 포함하는 것을 특징으로 하는 반도체 웨이퍼 공정 제어 방법.

청구항 3.

제 2 항에 있어서, 상기 제 2 공정용 변수 세트를 결정하는 단계는,

기준 반도체 웨이퍼 상에 다수의 기준 미세구조물을 형성하는 단계; 및

상기 제 2 공정을 수행하기 위한 상기 제 2 공정용 변수를 얻기 위해 다수의 기준 파형들 중에서 상기 타겟 파형과 가장 근접하게 일치하는 기준 파형을 식별하는 단계

를 포함하며, 상기 기준 미세구조물은 상기 타겟 미세구조물의 임계치수 및 타겟 파형에 상응하는 임계치수 및 파형을 가지며, 상기 각각의 기준 미세구조물은 상이하게 공지된 제 2 공정용 변수 세트와 각각 관련되는 것을 특징으로 하는 반도체 웨이퍼 공정 제어 방법.

청구항 4.

제 3 항에 있어서,

상기 기준 파형중 하나를 최상의 파형으로서 선택하는 단계;

상기 타겟 파형을 상기 최상의 파형과 비교하는 단계; 및

상기 타겟 파형이 미리결정된 임계치 이상으로 상기 최상의 파형을 이탈할 때, 상기 다수의 기준 파형들 중에서 상기 타겟 파형과 가장 근접하게 일치하는 기준 파형을 식별하기 위해 라이브러리 내의 다른 기준 파형과 상기 타겟 파형을 비교하는 단계;를 포함하는 것을 특징으로 하는 반도체 웨이퍼 공정 제어 방법.

청구항 5.

제 3 항에 있어서, 상기 각각의 기준 미세구조물은 상이하게 공지된 제 1 공정용 변수 세트와도 관련되어 있으며,

상기 다수의 기준 파형들 중에서 상기 타겟 파형과 가장 근접하게 일치하는 기준 파형과 관련된 제 1 공정용 변수에 감응하여 다른 반도체 웨이퍼 상에서 상기 제 1 공정을 수행하는 단계를 포함하는 것을 특징으로 하는 반도체 웨이퍼 공정 제어 방법.

청구항 6.

제 5 항에 있어서, 상기 제 1 공정은 초기의 제 1 공정용 변수 세트를 사용하여 상기 웨이퍼 상에서 수행되며,

상기 타겟 파형이 미리결정된 임계치 이하로 최상의 파형으로부터 이탈할 때, 상기 초기의 제 1 공정용 변수를 이용하여 다른 웨이퍼 상에서 상기 제 1 공정을 수행하는 단계를 포함하는 것을 특징으로 하는 반도체 웨이퍼 공정 제어 방법.

청구항 7.

제 3 항에 있어서, 상기 기준 파형과 타겟 파형을 SEM 파형으로서 얻는 단계를 포함하는 것을 특징으로 하는 반도체 웨이퍼 공정 제어 방법.

청구항 8.

제 5 항에 있어서, 상기 제 1 공정은 포토리소그래피 공정이고, 상기 제 1 공정용 변수는 스텝퍼 포커스 및 노출 설정값을 포함하며,

상기 기준 미세구조물을 포커스-노출 매트릭스(FEM)로서 형성하는 단계를 포함하는 것을 특징으로 하는 반도체 웨이퍼 공정 제어 방법.

청구항 9.

제 8 항에 있어서, 상기 제 2 공정은 에칭 공정이고, 상기 제 2 공정용 변수는 에칭 레시피를 포함하는 것을 특징으로 하는 반도체 웨이퍼 공정 제어 방법.

청구항 10.

제 9 항에 있어서, 상기 에칭 레시피는 상기 제 2 공정중 타겟 미세구조물 임계치수를 조절하기 위한 것인 것을 특징으로 하는 반도체 웨이퍼 공정 제어 방법.

청구항 11.

제 3 항에 있어서, 상기 각각의 기준 파형은 공지된 횡단면 프로파일과 관련된 것을 특징으로 하는 반도체 웨이퍼 공정 제어 방법.

청구항 12.

반도체 웨이퍼의 처리공정을 제어하기 위한 명령을 가진 컴퓨터 판독가능한 매체로서,

상기 명령의 실행시에,

제 1 공정에 의해 형성된 웨이퍼 상의 타겟 미세구조물의 임계치수 및 타겟 파형을 수신하는 단계; 및

제 2 공정용 공정 변수 세트를 상기 타겟 파형에 근거하여 결정하는 단계

를 하나 이상의 프로세서가 수행하도록 상기 명령이 배열되며, 상기 제 2 공정은 상기 제 2 공정용 공정 변수 세트에 근거하여 상기 웨이퍼 상에 수행되는 컴퓨터 판독가능한 매체.

청구항 13.

제 12 항에 있어서, 상기 명령의 실행시에, 상기 타겟 파형에 근거하여 제 1 공정용 공정 변수 세트를 결정하는 단계를 상기 하나 이상의 프로세서가 수행하도록 상기 명령이 배열되며, 상기 제 1 공정은 상기 제 1 공정용 변수에 감응하여 상이한 반도체 웨이퍼 상에서 수행되는 것을 특징으로 하는 컴퓨터 판독가능한 매체.

청구항 14.

제 13 항에 있어서, 상기 명령의 실행시에,

기준 반도체 웨이퍼상의 다수의 기준 미세구조물을 수신하는 단계; 및

상기 제 2 공정을 수행하기 위한 상기 제 2 공정용 변수를 결정하기 위해 다수의 기준 파형들 중에서 상기 타겟 파형에 가장 근접하게 일치하는 기준 파형을 식별하는 단계에 의해 상기 제 2 공정용 변수를 결정하는 단계

를 상기 하나 이상의 프로세서가 수행하도록 상기 명령이 배열되며,

상기 기준 미세구조물은 상기 타겟 미세구조물의 임계치수 및 타겟 파형에 상응하는 임계치수 및 파형을 가지며, 상기 각각의 기준 미세구조물은 상이하게 공지된 제 2 공정용 변수 세트와 각각 관련되는 것을 특징으로 하는 컴퓨터 판독가능한 매체.

청구항 15.

제 14 항에 있어서, 상기 명령의 실행시에,

상기 기준 파형중 하나를 최상의 파형으로서 선택하는 단계;

상기 타겟 파형을 상기 최상의 파형과 비교하는 단계; 및

상기 타겟 파형이 미리결정된 임계치 이상으로 상기 최상의 파형을 이탈할 때, 상기 다수의 기준 파형들 중에서 상기 타겟 파형과 가장 근접하게 일치하는 기준 파형을 식별하기 위해 다른 기준 파형과 상기 타겟 파형을 비교하는 단계

를 상기 하나 이상의 프로세서가 수행하도록 상기 명령이 배열되는 것을 특징으로 하는 컴퓨터 판독가능한 매체.

청구항 16.

제 14 항에 있어서, 상기 각각의 기준 미세구조물은 상이하게 공지된 제 1 공정용 변수 세트와도 관련되어 있으며,

상기 명령의 실행시에, 상기 제 1 공정용 변수에 감응하여 상이한 반도체 웨이퍼 상에서 제 1 공정을 수행하기 위해 상기 다수의 기준 파형들 중에서 상기 타겟 파형과 가장 근접하게 일치하는 기준 파형과 관련된 제 1 공정용 변수를 결정하는 단계;를 상기 하나 이상의 프로세서가 수행하도록 상기 명령이 배열되는 것을 특징으로 하는 컴퓨터 판독가능한 매체.

청구항 17.

제 16 항에 있어서, 상기 제 1 공정은 초기의 제 1 공정용 변수 세트를 이용하여 웨이퍼 상에서 수행되며,

상기 명령의 실행시에, 상기 타겟 파형이 미리결정된 임계치 이하로 최상의 파형으로부터 이탈할 때, 다른 웨이퍼 상에서 상기 제 1 공정을 수행하도록 상기 초기의 제 1 공정용 변수를 이용할 것인지를 결정하는 단계를 상기 하나 이상의 프로세서가 수행하도록 상기 명령이 배열되는 것을 특징으로 하는 컴퓨터 판독가능한 매체.

청구항 18.

제 14 항에 있어서, 상기 명령의 실행시에, 상기 하나 이상의 프로세서가 SEM 파형으로서 상기 타겟 파형 및 기준 파형을 수신하도록 상기 명령이 배열되는 것을 특징으로 하는 컴퓨터 판독가능한 매체.

청구항 19.

제 17 항에 있어서, 상기 제 1 공정은 포토리소그래피 공정이고, 상기 제 1 공정용 변수는 스텝퍼 포커스 및 노출 설정값을 포함하며,

상기 명령의 실행시에, 포커스-노출 매트릭스(FEM)로서 상기 기준 파형을 수신하는 단계를 상기 하나 이상의 프로세서가 수행하도록 상기 명령이 배열되는 것을 특징으로 하는 컴퓨터 판독가능한 매체.

청구항 20.

제 19 항에 있어서, 상기 제 2 공정은 에칭 공정이고, 상기 제 2 공정용 변수는 에칭 레시피를 포함하는 것을 특징으로 하는 컴퓨터 판독가능한 매체.

청구항 21.

제 20 항에 있어서, 상기 에칭 레시피는 상기 제 2 공정중 상기 타겟 미세구조물 임계치수를 조절하기 위한 방법인 것을 특징으로 하는 컴퓨터 판독가능한 매체.

청구항 22.

제 14 항에 있어서, 상기 각각의 기준 파형은 공지된 횡단면 프로파일과 관련된 것을 특징으로 하는 컴퓨터 판독가능한 매체.

청구항 23.

반도체 웨이퍼 공정 제어 장치로서,

제 1 공정을 사용하여 상기 웨이퍼 상에 형성된 타겟 미세구조물의 임계치수를 얻고, 상기 타겟 미세구조물에 대응하는 타겟 파형을 형성하기 위한 이미지;

상기 타겟 미세구조물의 임계치수와 상기 타겟 파형, 및 기준 반도체 웨이퍼 상의 다수의 기준 미세구조물에 대응하는 다수의 기준 파형을 저장하는 저장 매체; 및

상기 웨이퍼 상에서 제 2 공정을 수행하기 위한 제 2 공정용 변수를 얻기 위해 다수의 기준 파형들 중에서 상기 타겟 파형과 가장 근접하게 일치하는 상기 기준 파형을 식별하도록 구성된 프로세서

를 포함하고, 상기 기준 미세구조물은 상기 타겟 미세구조물의 임계치수 및 타겟 파형에 상응하는 임계치수 및 파형을 가지며, 각각의 상기 기준 미세구조물은 상이하게 공지된 제 2 공정용 변수 세트와 각각 연관되는, 반도체 웨이퍼 공정 제어 장치.

청구항 24.

제 23 항에 있어서, 상기 프로세서는 수득된 상기 제 2 공정용 변수에 근거하여 상기 웨이퍼 상에서 상기 제 2 공정이 수행될 수 있도록 구성된 것을 특징으로 하는 반도체 웨이퍼 공정 제어 장치.

청구항 25.

제 24 항에 있어서, 상기 제 2 공정은 에칭 공정이고, 상기 제 2 공정용 변수는 상기 제 2 공정 동안 상기 타겟 미세구조물의 임계치수를 조절하기 위한 에칭 레시피를 포함하며,

상기 프로세서는 상기 제 2 공정이 상기 타겟 미세구조물의 임계치수를 조절할 수 있도록 구성된 것을 특징으로 하는 반도체 웨이퍼 공정 제어 장치.

청구항 26.

제 23 항에 있어서, 상기 프로세서는,

상기 기준 파형중 하나를 최상의 파형으로서 선택하고,

상기 최상의 파형과 상기 타겟 파형을 비교하며,

상기 타겟 파형이 미리결정된 임계치 이상으로 상기 최상의 파형으로부터 이탈될 때, 상기 다수의 기준 파형들 중에서 상기 타겟 파형과 가장 근접하게 일치하는 상기 기준 파형을 식별하기 위해 상기 타겟 파형을 다른 기준 파형과 비교하도록,

구성된 것을 특징으로 하는 반도체 웨이퍼 공정 제어 장치.

청구항 27.

제 25 항에 있어서, 상기 각각의 기준 미세구조물은 상이하게 공지된 제 1 공정용 변수 세트와도 관련되어 있으며,

상기 프로세서는 다른 반도체 웨이퍼 상에서 상기 제 1 공정을 수행하기 위해 상기 다수의 기준 파형들 중에서 상기 타겟 파형과 가장 근접하게 일치하는 상기 기준 파형과 관련된 상기 제 1 공정용 변수를 획득하도록 구성된 것을 특징으로 하는 반도체 웨이퍼 공정 제어 장치.

청구항 28.

제 27 항에 있어서, 상기 프로세서는 획득된 상기 제 1 공정용 변수에 감응하여 다른 웨이퍼 상에서 상기 제 1 공정이 수행 되도록 구성된 것을 특징으로 하는 반도체 웨이퍼 공정 제어 장치.

청구항 29.

제 28 항에 있어서, 상기 제 1 공정은 초기 제 1 공정용 변수 세트를 사용하여 상기 웨이퍼 상에서 수행되며,

상기 프로세서는 상기 타겟 파형이 상기 미리결정된 임계치 이하로 상기 최상의 파형으로부터 이탈될 때, 상기 제 1 공정이 상기 초기 제 1 공정용 변수를 사용하여 다른 웨이퍼 상에서 수행되도록 구성된 것을 특징으로 하는 반도체 웨이퍼 공정 제어 장치.

청구항 30.

제 28 항에 있어서, 상기 제 1 공정은 포토리소그래피 공정이고, 상기 제 1 공정용 변수는 스텝퍼 포커스 및 노출 설정값을 포함하는 것을 특징으로 하는 반도체 웨이퍼 공정 제어 장치.

청구항 31.

제 23 항에 있어서, 상기 이미저는 주사 전자 현미경(SEM)인 것을 특징으로 하는 반도체 웨이퍼 공정 제어 장치.

청구항 32.

제 23 항에 있어서, 상기 저장 매체는 디지털 저장 장치인 것을 특징으로 하는 반도체 웨이퍼 공정 제어 장치.

청구항 33.

제 5 항에 있어서, 상기 웨이퍼는 다수의 미세구조물을 갖고, 하나의 미세구조물은 상기 웨이퍼 상의 선택된 위치에 놓여 있으며,

다수의 타겟 미세구조물의 타겟 파형 및 임계치수를 얻기 위해 상기 선택된 위치에 놓인 미세구조물을 포함하여 상기 다수의 미세구조물중 하나 이상의 미세구조물을 이미지화하는 단계;

상기 타겟 미세구조물의 임계치수를 미리결정된 공칭 임계치수와 비교하는 단계; 및

상기 타겟 미세구조물 중 하나의 임계치수가 미리결정된 값 이상으로 상기 공칭 임계치수로부터 이탈될 때, 상기 다수의 기준 파형들 중에서 상기 선택된 위치에 놓인 상기 미세구조물의 상기 타겟 파형과 가장 근접하게 일치하는 상기 기준 파형과 관련된 상기 제 1 공정용 변수에 감응하여 다른 반도체 웨이퍼 상에서 상기 제 1 공정을 수행하는 단계

를 포함하는 것을 특징으로 하는 반도체 웨이퍼 공정 제어 방법.

청구항 34.

제 33 항에 있어서,

평균 임계치수를 얻기 위해 상기 타겟 미세구조물들의 임계치수를 평균화하는 단계; 및

상기 타겟 미세구조물 중 하나의 임계치수가 미리결정된 값 이상으로 상기 공칭 임계치수로부터 이탈될 때, 상기 제 2 공정을 수행하기 위한 상기 제 2 공정용 변수를 얻기 위해 상기 다수의 기준 파형들 중에서 상기 다수의 기준 파형들 중에서 상기 평균 임계치수와 가장 근접하게 일치하는 임계치수와 관련된 상기 기준 파형을 식별하는 단계

를 포함하는 것을 특징으로 하는 반도체 웨이퍼 공정 제어 방법.

청구항 35.

제 16 항에 있어서, 상기 웨이퍼는 다수의 미세구조물을 갖고, 하나의 미세구조물은 상기 웨이퍼 상의 선택된 위치에 놓여 있으며,

상기 명령의 실행시에, 다수의 타겟 미세구조물의 임계치수 및 타겟 파형을 수신하는 단계;

상기 타겟 미세구조물의 임계치수를 미리결정된 공칭 임계치수와 비교하는 단계; 및

상기 타겟 미세구조물 중 하나의 임계치수가 미리결정된 값 이상으로 상기 공칭 임계치수로부터 이탈될 때, 상기 다수의 기준 파형들 중에서 상기 선택된 위치에 놓인 상기 미세구조물의 상기 타겟 파형과 가장 근접하게 일치하는 상기 기준 파형과 관련된 상기 제 1 공정변수에 감응하여 다른 반도체 웨이퍼 상에서 상기 제 1 공정을 수행하는 단계

를 상기 하나 이상의 프로세서가 수행하도록 상기 명령이 배열되는 것을 특징으로 하는 컴퓨터 판독가능한 매체.

청구항 36.

제 35 항에 있어서, 상기 명령의 실행시에,

평균 임계치수를 얻기 위해 상기 타겟 미세구조물들의 임계치수를 평균화하는 단계; 및

상기 타겟 미세구조물 중 하나의 임계치수가 미리결정된 값 이상으로 상기 공칭 임계치수로부터 이탈될 때, 상기 제 2 공정을 수행하기 위한 상기 제 2 공정용 변수를 얻기 위해 상기 다수의 기준 파형들 중에서 상기 평균 임계치수와 가장 근접하게 일치하는 임계치수와 관련된 상기 기준 파형을 식별하는 단계

를 상기 하나 이상의 프로세서가 수행하도록 상기 명령이 배열되는 것을 특징으로 하는 컴퓨터 판독가능한 매체.

청구항 37.

제 27 항에 있어서, 상기 웨이퍼는 다수의 미세구조물을 갖고, 하나의 미세구조물은 상기 웨이퍼 상의 선택된 위치에 놓여 있으며,

상기 이미저는 상기 선택된 위치에 놓인 미세구조물을 포함하여 상기 다수의 미세구조물의 중 하나 이상의 미세구조물에 대응하는 타겟 파형을 형성하고 상기 미세구조물의 임계치수를 얻도록 구성되며,

상기 프로세서는, 상기 타겟 미세구조물의 임계치수를 미리결정된 공칭 임계치수와 비교하고, 상기 타겟 미세구조물 중 하나의 임계치수가 미리결정된 값 이상으로 상기 공칭 임계치수로부터 이탈될 때, 상기 다수의 기준 파형들 중에서 상기 선택된 위치에 놓인 상기 미세구조물의 상기 타겟 파형과 가장 근접하게 일치하는 상기 기준 파형과 관련된 상기 제 1 공정용 변수에 감응하여 다른 반도체 웨이퍼 상에서 상기 제 1 공정이 수행되도록 구성되는 것을 특징으로 하는 반도체 웨이퍼 공정 제어 장치.

청구항 38.

제 37 항에 있어서, 상기 프로세서는, 평균 임계치수를 얻기 위해 상기 타겟 미세구조물들의 임계치수를 평균화하고, 상기 타겟 미세구조물 중 하나의 임계치수가 미리결정된 값 이상으로 상기 공칭 임계치수로부터 이탈될 때, 상기 제 2 공정을 수행하기 위한 상기 제 2 공정용 변수를 얻기 위해 상기 다수의 기준 파형들 중에서 상기 평균 임계치수와 가장 근접하게 일치하는 임계치수와 관련된 상기 기준 파형을 식별하도록 구성된 것을 특징으로 하는 반도체 웨이퍼 공정 제어 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 반도체 기관에서 수행되는 제조과정을 감시하고 제어하기 위한 방법 및 장치에 관한 것이며, 보다 상세하게는 미세구조물(feature)에 대한 인-프로세스(in-process) 검사중에 수집된 정보의 피드백 및 피드포워드를 통해서 반도체 기관상에 형성된 미세구조물의 임계치수(CD)를 제어하기 위한 방법 및 장치에 관한 것이다. 본 발명은 특히, 서브미크론 단위의 회로배선폭을 갖는 고밀도 반도체 장치의 제조중에 반도체 웨이퍼의 인-라인을 검사하는데 적용될 수 있다.

초대규모 집적회로(ULSI)와 관련된 고밀도 및 성능에 대해서는 현재, 서브미크론 단위의 미세구조물, 증대된 트랜지스터 및 회로 속도, 및 향상된 신뢰도를 필요로 하고 있다. 그러한 요구에 부응하기 위해서는 고정밀도 및 균일도를 갖는 반도체 미세구조물을 필요로 하며, 이는 결국 반도체 소자들이 반도체 웨이퍼 형태일 때 반도체 소자들에 대한 빈번하고 상세한 검사를 포함하는 세심한 공정감시를 필요로 한다.

세심한 검사를 요하는 하나의 중요한 공정은 회로 패턴을 반도체 웨이퍼로 전사하는데 마스크가 사용되는 포토리소그래피 공정이다. 통상적으로, 미리결정된 연속 공정에 일련의 마스크들이 사용된다. 각각의 포토리소그래피 마스크는 웨이퍼상에 집적될 회로 성분에 대응하는 복잡한 기하학적 패턴을 포함한다. 일련의 마스크 내에 있는 각각의 마스크들은 실리콘 웨이퍼상에 형성된 폴리실리콘층 또는 금속층과 같은 층위에 미리 피복되어 있는 감광층(즉, 포토레지스트 층)상에 대응 패턴을 전사시키는데 사용된다. 마스크 패턴을 포토레지스트 층에 전사시키는 것은 통상적으로, 포토레지스트의 노출을 위해 광 또는 다른 방사선이 마스크를 투과할 수 있게 하는 스캐너 또는 스텝퍼와 같은 광 노출기구에 의해 수행된다. 그 후에, 포토레지스트는 포토레지스트 마스크를 형성하도록 현상되며, 라인 또는 게이트와 같은 미세구조물을 형성하도록 하부의 폴리실리콘 또는 금속층이 상기 마스크에 따라 선택적으로 에칭된다.

마스크의 제조는 가공 및 설계 한계에 따라 설정된 미리결정된 설계기준을 따른다. 이러한 설계 기준들은 반도체 소자와 상호연결된 라인 사이의 공간적 한계 및 라인 자체의 폭을 규정함으로써, 반도체 소자 또는 라인들이 바람직하지 않게 중복되거나 상호작용하는 것을 방지할 수 있게 한다. 이러한 설계기준상의 제약을 임계치수("CD")라 지칭하며, 이는 반도체 소자들의 제조에 허용된 두개의 라인들 사이의 최소 공간 또는 최소 회로선폭으로 정의된다. 초대규모 집적에 대한 임계치수는 미크론 단위 정도이다.

설계 기준의 미세화 및 프로세스 윈도우(즉, 공정상의 에러 마진)의 소형화에 따라, 표면 미세구조물의 임계치수 및 횡단면 형상("프로파일")에 대한 검사와 측정의 중요성이 증대되었다. 미세구조물의 임계치수 및 프로파일과 설계 치수의 편차는 최종 반도체 장치의 성능에 악영향을 끼친다. 또한, 미세구조물의 임계치수 및 프로파일의 측정으로 과노출로 인한 포토레지스트의 손실 또는 스텝퍼의 초점이탈과 같은 공정상의 문제점을 파악할 수 있다.

이와 같이, 임계치수 및 프로파일의 수치와 설계치수로부터 미세구조물 임계치수의 편차는 포토레지스트 및 에칭 공정의 정확도와 안정성에 대한 중요한 지표이며, 그러한 편차를 감소시키기 위한 "임계치수 제어"는 반도체 처리공정에 있어서 중요한 부분이다. 임계치수 제어는 웨이퍼 내의 필드로부터 필드로(FTF), 웨이퍼로부터 웨이퍼로(WTW), 그리고 로트로부터 로트로(LTL) 임계치수 편차를 대응시키기 위한 포토리소그래피 공정 및 에칭 공정의 감시 단계와 조절 단계를 필수적으로 포함한다. FTF, WTW, 및 LTS 편차 중에서, FTF 및 LTL이 주 편차성분인 반면에, 통상 WTW 편차는 총 임계치수 편차 중에서 10% 이하이다. 일반적으로, FTF 편차는 포토레지스트 피복 및 소성(baking) 균일도, 스텝퍼 또는 스캐너 스테이지의 레벨링, 및 에칭 마이크로-로딩의 균일도와 같은 가공기구의 성능에 의해 결정된다. 다른 한편으로, LTL 편차는 일반적으로 가공장비의 안정성을 포함한 공정 안정성에 의해 결정된다.

현재의 임계치수가 초미세화됨으로 인해, 포토리소그래피 공정에 의해 생성되는 표면 미세구조물의 측정 및 검사를 위해 선택되는 기구는 "임계치수 주사식 전자 현미경"(CD-SEM)으로 공지된 주사식 전자 현미경이다. 임계치수의 측정에는 종래의 SEM이 유용하지만, 일반적으로 이들은 LTL편차를 감소시키기 위한 포토리소그래피 공정으로의 즉각적인 피드백을 제공하지 못하기 때문에 종래의 검사결과는 통상적으로 계속된 에칭공정을 조절하는데 사용되지 못한다. 또한, 종래의 CD-SEM은 미세구조물의 프로파일 측정 또는 적절한 해상도를 갖는 직접적인 이미지를 제공하지 못한다. 또한, 미세구조물 프로파일을 직접적으로 검사하는 종래의 방법은 검사 샘플을 파괴하거나 시간 소모적이다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명은 제조수율의 저하없이 로트 대 로트 임계치수 편차를 신속하고 정확하게 확인 및 보정할 수 있는 간단하고 경제적인 방법 및 장치를 제공하고자 하는 것이다.

발명의 구성

본 발명의 장점은 웨이퍼의 인-프로세스 검사중에 수집된 정보를 이용함으로써 제조수율의 저하없이 반도체 웨이퍼의 로트 대 로트의 임계치수 편차를 감소시킬 수 있다는 점이다.

본 발명에 따라, 전술한 장점 및 그 이외의 장점들은 제 1 공정을 웨이퍼상에서 수행하는 단계 및 상기 제 1 공정을 이용하여 형성된 웨이퍼상에서 타겟 미세구조물의 특성을 얻는 단계를 포함하는, 반도체 웨이퍼의 가공처리 공정을 제어하기 위한 방법에 의해 부분적으로 달성된다. 제 2 공정에 대한 공정변수 세트가 타겟 미세구조물의 특성에 근거하여 결정되고난 후에, 제 2 공정변수에 근거하여 제 2 공정이 웨이퍼에서 수행된다. 또한, 공정변수 세트가 타겟 미세구조물 특성에 감응하여 제 1 공정에 대해 결정되어, 제 1 공정이 상기 제 1 공정변수에 감응하여 다른 반도체 웨이퍼상에서 수행된다.

본 발명의 다른 특징은 전술한 방법의 단계들을 수행하기 위한 장치에 있다.

본 발명의 또다른 특징은 반도체 웨이퍼의 공정을 제어하기 위한 지시들을 갖춘 컴퓨터 판독가능한 매체에 있으며, 상기 지시들은 실행시 하나 이상의 프로세서가 전술한 방법의 단계들을 수행할 수 있도록 배치된다.

본 발명이 추가의 장점들은 본 발명을 실시하기 위해 고려된 최적 실시예를 간단히 설명하는 방식으로 본 발명의 양호한 실시예만을 도시하고 설명한 다음의 상세한 설명으로부터 본 기술분야의 숙련자들에게 쉽게 이해될 것이다. 이해할 수 있듯이, 본 발명은 본 발명으로부터 이탈함이 없는 다른 상이한 실시예들이 있을 수 있으며, 여러 세부사항들이 다수 측면에서 변형될 수 있다. 따라서, 도면 및 상세한 설명은 당연히 예시적인 것으로 간주하여야 하며 본 발명을 한정하려는 것이 아님을 이해하여야 한다.

반도체 웨이퍼의 표면에 형성된 미세구조물을 인-프로세스 검사하기 위한 종래의 방법은 결함 원인을 초기에 정확하게 식별하거나 치수편차를 감소시키도록 공정을 제어할 수 있는 정보를 제공하도록 충분히 상세하게 임계치수 및/또는 설계 규격으로부터의 프로파일 편차를 분석할 수 없다. 본 발명은 웨이퍼를 검사(즉, 포토레지스트 현상 후)하는 동안 수집된 정보를 포토리소그래피 공정을 거치게 될 다음 로트에 피드백하고, 검사된 웨이퍼의 다음 공정(즉, 에칭 공정)을 조절하기 위해 정보를 피드 포워드하여 로트 대 로트 임계치수 편차를 감소시킴으로서 임계치수 제어의 문제를 해결하는 것이다.

본 발명의 방법에 따르면, 에칭 마스크와 같은 미세구조물이 포토리소그래피 공정(포토레지스트 현상 후에 스텝퍼에서 노출)에 의해 "광전지(photo cell)"에서 반도체 웨이퍼의 로트(lot) 또는 배치 상에 형성된 후, 상기 로트의 하나 이상의 웨이퍼가 검사를 위해 선택되고, 미세구조물은 그의 임계치수, 및 에지폭 및 프로파일 등급과 같은 다른 감광 변수를 측정하고 미세구조물의 SEM 파형을 얻기 위해, 검사될 각각의 웨이퍼 상의 여러 사이트에서 CD-SEM에 의해 이미지화된다. 측정

된 변수는 스텝퍼 포커스 및 노출 설정값과 같은 조절가능한 포토리소그래피 변수에 연결된다. 따라서, 측정된 변수가 설계 치수로부터 벗어나는 경우, 포커스와 노출에 대한 연결된 정보는 광전지로 피드백될 수 있으며, 이에 의해 스텝퍼는 다음 로트에서의 일탈을 보정하기 위해 자동적으로 또는 사용자의 선택으로 조절될 수 있다. 더욱이, 측정된 변수는 또한 상이한 에칭 및/또는 에칭 화학물에 대한 에칭 레시피(recipe)와 같은 조절가능한 에칭 공정변수에 연결된다. 따라서, 측정된 변수가 원하는 값으로부터 벗어나는 경우, 에러를 보정하기 위한 연결된 에칭 방법(recipe)은 에칭기로 피드포워드될 수 있으며, 이러한 방법은 검사된 로트에서 웨이퍼를 처리하기 위해 자동적으로 또는 사용자의 선택으로 수행될 수 있다. 따라서, 본 발명의 피드백 및 피드포워드 메카니즘은 포토레지스트 현상에 후속하는 검사 및 최종 검사에서 로트 대 로트 임계치수 제어를 개선시킨다.

측정된 미세구조물 변수, 조절가능한 포토리소그래피 변수 및 조절가능한 에칭 변수간의 연결은 "라이브러리 빌딩(library building)"을 통해 달성된다. 특히, 본 발명의 일실시예에서, 전형적인 SEM 파형과 같은 기준 파형의 "라이브러리"는 검사될 미세구조물을 제조하는데 사용되는 십자선(reticle)을 이용하여 광전지에서 시험 웨이퍼 상에 형성된 다수의 기준 미세구조물을 이미지화함으로써 달성된다. 각각의 기준 미세구조물은 상이한 스텝퍼 포커스 및 노출 설정값과 같은 상이한 공정변수를 사용하여 형성된다. 기준 SEM 파형을 형성한 후, 원한다면, 각각의 기준 미세구조물의 프로파일이 횡단면 FIB-SEM에 의해 이미지화된다. 따라서, 각각의 기준 SEM 파형은 공지된 스텝퍼 설정값 및 선택적으로 공지된 프로파일과 관련된다. 추가로, 기준 미세구조물과 함께 사용될 때, 소정의 임계치수를 갖는 최종 미세구조물을 형성하는 에칭 레시피는 각각의 기준 파형과 연결된다. 다시 말하면, 기준 미세구조물에서의 일탈을 보상하는 에칭 레시피는 각각의 기준 미세구조물에 연결된다. 연속하여, 최적의 임계치수, 프로파일 및/또는 다른 특성을 갖는 특수한 횡단면 SEM 파형과 관련된 기준 파형이 선택되고, 이를 "최상의 파형(golden waveform)"이라 한다.

공지되지 않은 임계치수의 미세구조물은 일반적으로 SEM으로 이미지화되고, 생성된 파형은 최상의 파형과 비교된다. 미세구조물의 파형이 최상의 파형과 실질적으로 일치하지 않는다면, 이러한 미세구조물의 파형은 기준 미세구조물 파형과 비교되어서 가장 근접하게 일치하는 기준 파형을 찾게 된다. 일치하는 기준 파형의 프로파일 및 스텝퍼 설정값(검사되는 미세구조물의 프로파일 및 스텝퍼 세팅과 대응함)은 이후 최상의 파형과 비교되고 자동 또는 수동식 공정 조절을 위해 광전지로 피드백될 수 있다. 더욱이, 일치하는 기준 파형의 에칭 레시피는 에칭기로 피드포워드되어서 에칭 공정으로 인하여 검사되는 로트의 웨이퍼에서의 미세구조물의 임계치수를 조절한다. 따라서, 검사되는 로트로부터 샘플 미세구조물의 스텝퍼 포커스 및 노출 설정값이 정확하게 지적되고, 각각의 미세구조물의 SEM 파형을 수득하고 이러한 파형을 기준 미세구조물 파형의 라이브러리와 비교함으로써 로트에 대한 최적의 에칭 레시피가 결정되고, 이에 의해 로트 대 로트 임계치수 편차를 감소시키도록 공정변수를 조절하기 위해 광전지로 피드백할 수 있고 에칭기로 피드포워드할 수 있다.

본 발명의 바람직한 실시예에서, 기준 파형의 라이브러리는 시험 웨이퍼 상에 포커스 노출 매트릭스("FEM")로서 형성되는데, 이는 새로운 마스크가 제조될 때 또는 제조 방법이 변화된 후에 최적의 노출/포커스 조합을 얻기 위한, 즉 원하는 임계치수를 유지하면서 웨이퍼에 대한 최적의 해상도를 제공하는 스텝퍼 포커스 및 노출의 조합을 발견함으로써 공정을 최적화시키기 위한 전형적인 기술이다. FEM 공정은 일반적으로 노출 및 포커스 수치가 하나의 노출 위치로부터 다음의 노출 위치로 점진적으로 변화되는 동안, 마스크 패턴을 갖는 시험 웨이퍼의 일련의 영역을 연속적으로 노출시키는 단계를 포함한다. 특히, 포커스가 일축선을 따라 변화되고, 노출이 다른 축선을 따라 변화되는 동안, 시험 웨이퍼는 스텝퍼에서 노출된다. 따라서, 미세구조물의 매트릭스는 노출된 웨이퍼 상에서 수득되며, 각각의 노출 사이트 또는 다이는 상이한 포커스-노출 설정값을 갖는다.

도 1은 포커스-노출 매트릭스의 일부를 도시하고 있다. 매트릭스(101)는 마스크를 통과하는 광 또는 다른 방사선을 사용하여 웨이퍼 표면을 패턴링함으로써 형성된다. 단일 웨이퍼는 다이 크기에 따라 수십 또는 수백개의 다이를 포함할 수도 있는데, 각각의 다이는 도 1에 도시된 노출 영역 중 하나 또는 "셀(cell)"에 대응한다. 편리를 위해, 단지 소수의 다이만을 도시하였다. 매트릭스의 각각의 셀은 주변의 임의의 셀과는 점진적으로 상이한 포커스(f) 및/또는 점진적으로 상이한 노출량(E)을 갖는데, 도면에서는 용어 ($f_n E_m$)으로 나타내었다. 매트릭스 형태에서, 포커스는 일축선을 따라 변화되며, 노출량은 다른 축선을 따라 변화된다.

웨이퍼의 노출 후에, 개별적인 노출 사이트가 현상되고, 이후 미세구조물의 임계치수를 측정하기 위해 전형적인 CD-SEM 스캔으로 검사되며, 생성된 파형은 각각에 각 사이트에 대한 기준 파형을 수득하기 위해 저장된다. 원한다면, 이후 노출 사이트는 각각의 프로파일을 결정하기 위해 원자력 현미경(atomic force microscopy, AFM)으로 이미지화되거나 횡단면 FIB-SEM으로 분할되고 이미지화된다. 임계치수, 횡단면 프로파일의 이미지, 및 다른 측정 변수의 평가가 최상의 미세구조물 특성을 생성하는 포커스 및 노출 설정값의 조합을 결정하기 위해 수행된다. 최상의 특성을 생성하는 스텝퍼 포커스

및 노출 설정값의 조합에 대응하는 기준 파형(즉, 전형적인 SEM 파형)은 이후 최상의 파형으로써 명시된다. 각각의 기준 파형은 또한 측정된 임계치수 및 기준 미세구조물(즉, 에칭 마스크)의 다른 특성을 가지고서 설계 치수에 가장 인접한 임계치수로 완성된 미세구조물을 (에칭 후) 제조하기 위해 최적의 방법으로 실험적으로 결정된 에칭 레시피와 관련된다.

본 발명의 기준 라이브러리의 개념은 도 2a 및 도 2b에 도시되어 있다. 도 1의 FEM에 근거하여 도시된 도 2a에서, 최적의 공정 조건은 셀 마크 "x"로 표시된다. 다른 모든 셀은 바람직하게는 공정 편차의 바람직한 범위 또는 "공정 윈도우(process window)"를 커버하는데, 여기서 Δf_n 및 ΔE_m 은 각각 셀 x로부터의 차이로써 측정되는데, 즉 Δf 및 ΔE 은 모두 셀 x에서 제로이며, 다른 셀의 Δf 및 ΔE 은 최적의 노출 및 포커스에 대한 노출량 및 포커스 설정값이다. 각각의 노출 칼럼 A-E는 상이한 에칭 레시피를 나타낸다. 에칭 레시피 조절은 프로파일이 아닌 임계치수에만 적용되기 때문에, 에칭 레시피의 할당은 노출 칼럼과 정렬된다. 도 2b는 도 2a의 각각의 셀의 팽창을 나타낸다. 측정된 임계치(즉, 박스 I에서) 및 SEM 파형(즉, 박스 II에서)은 셀 내에서 $\Delta f_n \Delta E_m$ (즉, 박스 III에서)에, 에칭 레시피(즉, 박스 IV에서)에, 그리고 검사된 미세구조물의 프로파일의 횡단면 또는 이미지(즉, 박스 V에서)에 연결된다.

본 발명은 도 3에 도시된 바와 같은 검사 기구(300)에서 수행되며, 이러한 검사 기구(300)는 바람직하게 미국 캘리포니아 산타 클라라의 "어플라이드 머티어리얼스, 인코포레이티드"로부터 생산되는 VesaSEMTM과 같은 CD-SEM인 이미저(imager, 310)를 포함하고 있다. 검사 기구(300)는 바람직하게 본원에 개시된 분석을 전자적으로 수행하는 프로세서(320), 및 프로세서(320)의 분석 결과를 디스플레이하는 모니터(330)를 더 포함하고 있다. 프로세서(320)는 반도체 메모리와 같은 메모리 장치(340) 및 처리 정보를 저장하는데 사용되는 "제조 수행 시스템(manufacturing execution system, MES)"으로써 공지된 컴퓨터 소프트웨어 수행 데이터베이스 시스템(350)과 소통할 수 있다. 프로세서(320)는 또한 광전지(360) 및 에칭기(370)와 소통하고 있다.

도 4a는 광전지(360)에서 반도체 웨이퍼(W) 상에 형성된 에칭 마스크와 같은 미세구조물(이후 "타겟 미세구조물(target feature)"라 함)의 검사와 관련하여 수행되는 본 발명의 실시예에 따른 주요 공정 제어 단계를 도시한 흐름도이다. 단계(410)에서, 기준 임계치수 및 SEM 파형 형태의 파형을 포함하는 기준 라이브러리가 생성되며, 검사 기구(300) 또는 MES(350)에 국부적으로 저장된다. 각각의 기준 파형과 관련된 스텝퍼 설정값 및 적절한 에칭 레시피가 파형과 함께 저장된다. 프로파일 이미지는 또한 원한다면 사용자에게 의해 저장될 수 있다. 사용자가 결정하는 광전지(360)와 같은 "임계층"을 형성하는 일련의 공정 단계가 검사되어야 할 때와 같이, 기준 라이브러리는 검사될 각각의 층에 대해 단지 한차례 생성된다. 최상의 파형, 즉 최적의 임계치수 및/또는 다른 특성을 나타내는 기준 미세구조물과 관련된 파형이 단계(420)에서 선택된다.

공지되지 않은 임계치수 및 다른 특성을 갖는 미세구조물을 갖춘 웨이퍼(W)는 광전지(360)로부터 이미저(310)로 도입되고, 타겟 미세구조물은 단계(430)에서 이미저(310)에 의해 이미지화되며, 그의 파형은 타겟 파형으로써 저장된다. 단계(440)에서, 타겟 파형은 저장된 최상의 파형과 비교된다. 타겟 파형과 최상의 파형이 미리결정된 한계값내에서 일치한다면, 타겟 미세구조물의 임계치수는 최상의 파형으로부터 타겟 파형의 편차량을 나타내는 "매칭 스코어(matching score)"와 함께 모니터(330) 상의 디스플레이에 의해 사용자에게 보고된다(단계 441 참조). 검사로부터 수득된 결과(즉, 데이터)는 이후 MES(350)로 송신되고, 웨이퍼(W)는 에칭기(370)로 이송된다.

타겟 파형이 최상의 파형과 일치하지 않는다면, 타겟 파형은 라이브러리 내의 각각의 기준 파형과 비교되어서 타겟 파형과 가장 근접하게 일치하는 기준 파형을 찾는다(단계 450 참조). 보고된 스텝퍼 설정값은 단계(460)에서 최상의 파형과 관련된 설정값과 비교되어서, 최상의 파형을 생성하는 설정값과 타겟 파형을 생성하는 설정값 사이의 차(dEdF)를 결정한다. 즉, 최상의 파형과 관련된 포커스 설정값과 타겟 파형과 관련된 포커스 설정값 사이의 차를 결정하고, 최상의 파형과 관련된 노출 설정값과 타겟 파형과 관련된 노출 설정값 사이의 차를 결정한다. 이러한 정보는 이후 광전지(360)로 송신되는데, 여기서, 이 정보는 요구된 스텝퍼에 대한 조절량 뿐만 아니라 수행되어야 할 특별한 조절(즉, 포커스, 노출, 또는 이들 모두)를 나타냄으로써, 연속적으로 처리된 웨이퍼에서의 임계치수의 편차를 유발하는 스텝퍼 내의 "드리프트(drift)"를 최소화하기 위해 스텝퍼 설정값을 보정하는데 사용된다.

다음으로, dE 및 dF는 단계(470)에서 미리결정된 임계치와 비교된다. 만일, dE 및 dF가 미리결정된 임계치 보다 작다면, 타겟 미세구조물의 임계치수 및 매칭 스코어는 단계(471)에서 보고되며, 검사로부터 수득된 데이터는 이후 MES(350)로 송신되고, 웨이퍼(W)는 에칭기(370)로 이송된다. 반면, 만일 dE 및 dF가 미리결정된 임계치 보다 크다면, 타겟 미세구조물의 임계치수 및 매칭 스코어는 단계(480)에서 dE와 dF, 및 관련된 에칭 레시피와 함께 보고되며, 데이터는 웨이퍼(W) 상의 완성된 미세구조물의 임계치수 편차를 보정하기 위한 에칭 레시피를 조절(또는 "업데이트")하기 위해 에칭기(370)로 송신된다. 에칭 레시피는 일반적으로 약 10% 이하의 범위 내에서 임계치수를 조절할 수 있다.

단계(460) 및 단계(480)의 피드백 및 피드포워드는 수동 또는 자동으로 수행될 수 있다. "수동 모드"에서, 사용자는 보고된 공정 보정 정보를 수득하고, 광전지(360) 및/또는 에칭기(370)에서 이를 수동으로 수행한다. 이는 공정 조절의 필요성을 결정하기 위해 사용자로부터 전문가 입력을 허용한다. "자동 모드"에서, 공정 보정 정보는 광전지(360) 내의 스텝퍼 또는 에칭기(370)로 자동적으로 공급되어서, 방법 업데이트를 통한 보정을 수행한다. 이 모드는 프로세서(320)와 에칭기(370) 사이 및 프로세서(320)와 광전지(360) 사이의 소통을 허용하는 소프트웨어 인터페이스에 의해 수행될 수 있다. 단계(470)의 미리결정된 임계 시험은 업데이트가 필요한지의 여부를 결정하기 위한 감도 필터로서 사용될 수 있다. 자동 모드는 신속한 피드백 및 일관성을 달성할 수 있기 때문에 유리하다.

본 발명의 상기한 실시예는 "최상의 파형" 기술과 관련하여 설명되었다. 그렇지만, 에칭 레시피, 미세구조물 프로파일 및/또는 횡단면에 대해 FEM 셀(또는 dEdF)을 상호연관시킬 수 있는 SEM CD 측정 기술이 본 발명을 수행하기 위해 사용될 수 있음을 이해해야 한다. 이러한 기술의 예는 1999년판 SPIE 회보 3677호에 기술된 마크 피. 데이비드슨(Mark P. Davidson) 및 안드라스 이. 블라다스(Andras E. Vladar)가 쓴 "SEM 선폭 측정을 위한 역산란 접근방법(An Inverse Approach to SEM Line Width Measurements)"에 개시되어 있으며, 이는 본 발명에서 참조하였다. 이러한 기술에서, 미세구조물의 측벽 형태 및 치수(즉, 미세구조물 프로파일)를 예상할 수 있도록, SEM 파형은 몬테 카를로 시뮬레이션의 라이브러리에 일치된다.

일반적으로, 본 발명의 방법은 약 25개의 웨이퍼로 이루어진 웨이퍼 로트가 광전지(360)에 의해 처리된 후에 수행된다. 로트로부터 검사될 웨이퍼(W)의 수가 사용자의 기호에 따라 선택된다. 예컨대, 마이크로프로세서를 제조하는 경우에는, 1 내지 3개의 웨이퍼가 검사용으로 선택되지만, DRAM과 같은 메모리 장치를 제조하는 경우에는 로트 당 단지 한 개의 웨이퍼만이 검사된다. 선택된 각각의 웨이퍼(W) 상의 다수의 사이트, 즉 웨이퍼(W) 당 약 9 내지 17개의 사이트가 일반적으로 본 발명에 따른 방법에 의해 검사된다(즉, 단계 430에서 타겟 미세구조물이 된다).

단계(480)에서 수행될 에칭 레시피를 결정하기 위해, 로트 내의 하나 이상의 웨이퍼(W)로부터 다수의 타겟 미세구조물이 검사될 때, 로트 내의 모든 타겟 미세구조물들의 임계치수의 평균이 수득될 수 있으며, 평균 임계치수와 관련된 에칭 레시피가 로트의 에칭 공정을 조절하기 위해 사용된다. 다음의 로트의 포토리소그래피 공정을 조절하기 위해 단계(460)에서 광전지(360)로 피드백되는 스텝퍼 포커스 및 노출 정보(dEdF)를 결정하기 위해, 로트 내의 다수의 타겟 미세구조물이 검사될 때, 사용자는 이미 수집된 공정 정보를 이용하여, 선택된 웨이퍼(W) 상의 어떠한 사이트를 검사할 것인지를 결정하고 이후 광전지(360)를 조절하기 위해 어떠한 검사된 미세구조물 정보를 사용할 것인지를 결정하게 된다.

이는 본 발명의 실시예의 흐름도인 도 4b에 도시되어 있다. 단계(490)에서, 사용자는 본 발명의 방법을 사용하여 검사하기 전에 다수의 웨이퍼에서 필드 대 필드 임계치수 편차의 지도를 작성한다. 이는 모든 웨이퍼 제조자에 의해 사용되는 표준 공정 제어 기술이다. 여기서는, 어느 웨이퍼의 영역이 일반적으로 설계값 보다 작은 임계치수 편차를 갖는지, 그리고 어느 웨이퍼의 영역이 일반적으로 설계값 보다 큰 임계치수 편차를 갖는지가 나타난다. 예컨대, 어떤 웨이퍼 처리 장치(즉, 광전지(360))는 웨이퍼의 중앙에서 작은 임계치수 편차를 갖고 주변에서 큰 임계치수 편차를 갖는 웨이퍼를 제조한다. 다른 장치는 웨이퍼의 중심 부근에서 큰 임계치수 편차를 갖고 중심을 둘러싼 밴드에서 작은 임계치수 편차를 갖는 웨이퍼를 제조한다. 임계치수 편차의 지도를 작성한 후, 사용자는 단계(491)에서 최악의 임계치수 편차를 나타내는 웨이퍼의 영역 또는 영역들을 확인한다.

다음으로, 사용자는 사용자가 보정하기를 원하는 최소 임계치수 편차를 나타내는 한계 임계치수 편차를 선택한다(단계(492) 참조). 타겟 미세구조물은 이후 본 발명의 방법을 사용하여 단계(493)에서 검사된다(전술한 단계(430) 등). 타겟 미세구조물은 단계(491)에서 확인된 최악의 웨이퍼 부분에서의 필드가 나타나도록 선택된다. 검사된 미세구조물의 필드 대 필드 편차가 미리결정된 임계치(단계(494) 참조) 보다 작은 경우, 타겟 미세구조물 중 어느 하나와 관련된 dEdF는 연속적인 로트의 처리를 조절하는데 사용되는 광전지(360)로 피드백될 수 있는데, 이는 이들이 서로 상대적으로 인접해 있기 때문이다. 반면, 검사된 미세구조물의 필드 대 필드 편차가 단계(492)에서 선택된 임계치 보다 큰 경우, 단계(491)에서 미리결정된 최악의 사이트로부터 검사된 미세구조물과 관련된 dEdF는 광전지(360)로 피드백된다(단계(496) 참조). 따라서, 최악의 임계치수 편차는 연속적인 로트에서 보정된다.

단계(497)에서, 검사된 미세구조물들의 임계치수의 평균이 구해지고, 단계(498)에서, 평균 임계치수와 관련된 에칭 레시피가 에칭 레시피를 조절(또는 "업데이트")하기 위해 에칭기(370)로 피드포워드되어서, 검사된 로트에서의 반도체 상의 미세구조물의 임계치수 편차를 보정한다. 따라서, 본 발명의 실시예는 사용자가 본 발명의 수행과는 무관하게 수집되는 필드 대 필드 임계치수 편차 지도와 같은 정보를 사용할 수 있도록 하여, 최소의 비용 및 검사 시간으로 로트 대 로트 편차를 감소시킨다.

도 5는 본 발명의 실시예를 도시한 블록선도이다. 본 실시예에 따르면, 도 5에 도시된 바와 같이, 프로세서(320)는 버스(502) 또는 정보를 통신하기 위한 다른 통신 기구, 및 정보를 처리하기 위해 버스(502)에 접속된 중앙 처리 장치(504)를 포함하고 있다. 프로세서(320)는 또한 랜덤 액세스 메모리(RAM) 또는 다른 동적 저장 장치와 같은 주메모리(506)를 포함하는데, 이러한 주메모리(506)는 중앙 처리 장치(504)에 의해 수행될 정보 및 명령을 저장하기 위해 버스(502)에 접속되어 있다. 주메모리(506)는 또한 중앙 처리 장치(504)에 의해 수행될 명령을 수행하는 동안 임시 변수 또는 다른 중간 정보를 저장하기 위해 사용될 수도 있다. 프로세서(320)는 중앙 처리 장치(504)를 위한 정적 정보 및 명령을 저장하기 위해 버스(502)에 접속된 판독 전용 기억 장치(ROM)(508) 또는 다른 정적 저장 장치를 더 포함한다. 자기 디스크 또는 광학 디스크와 같은 저장 장치(510)가 제공되며, 정보 및 명령을 저장하기 위해 버스(502)에 접속되어 있다. 또한, 저장 장치(510)는 도 3의 메모리(340)와 같은 역할을 할 수 있다.

프로세서(320)는 버스(502)를 통해 컴퓨터 사용자에게 정보를 디스플레이하기 위한 음극선관(CRT)과 같은 모니터(330)에 접속될 수도 있다. 문자숫자식 및 다른 키를 포함하는 입력 장치(514)는 중앙 처리 장치(504)와 정보 및 명령 선택을 통신하기 위해 버스(502)에 접속되어 있다. 다른 형태의 입력 장치로는 중앙 처리 장치(504)로 명령 정보 및 명령 선택을 송신하고 모니터(30) 상에서 커서 이동을 제어하기 위한 마우스, 트랙볼(trackball), 또는 커서 방향 키와 같은 커서 제어 기구(516)가 있다.

이미저(310)(도 3)는 검사되는 반도체 웨이퍼의 미세구조물을 나타내는 데이터를 버스(502)로 입력한다. 이러한 데이터는 주메모리(506) 및/또는 저장 장치(510) 내에 저장될 수도 있고, 명령을 수행하는 중앙 처리 장치(504)에 의해 사용될 수도 있다. 이미저(310)는 또한 중앙 처리 장치(504)로부터 버스(502)를 통해 명령을 수신할 수도 있다.

본 발명은 반도체 웨이퍼의 표면 상에 형성된 미세구조물을 검사하고 웨이퍼의 처리를 제어하기 위한 프로세서(320)의 사용에 관한 것이다. 본 발명의 일 실시예에 따르면, 웨이퍼 표면의 검사 및 웨이퍼 처리 제어는 주메모리(506)에 포함된 하나 이상의 명령의 하나 이상의 시퀀스를 수행하는 중앙 처리 장치(504)에 응답하여 프로세서(320)에 의해 제공된다. 이러한 명령은 저장 장치(510)와 같은 다른 컴퓨터-판독가능한 매체로부터 주메모리(506) 내로 판독될 수도 있다. 주메모리(506) 내에 포함된 명령 시퀀스의 실행은 중앙 처리 장치(504)로 하여금 전문화된 공정 단계를 수행하도록 한다. 다중 처리 배열에서 하나 이상의 프로세서는 또한 주메모리(506) 내에 포함된 명령 시퀀스를 수행하기 위해 사용될 수도 있다. 선택적 실시예에서, 본 발명을 실시하기 위해 소프트웨어 명령 대신 또는 그와 조합으로 하드웨어 회로가 사용될 수 있다. 따라서, 본 발명의 실시예는 특정 하드웨어 회로 및 소프트웨어의 조합으로 제한되지 않는다. 장치의 프로그래밍은 도 4의 흐름도로 제공된 기술에 의해 당업자들에 의해 용이하게 실시된다.

본원에 사용된 "컴퓨터-판독가능한 매체(computer-readable medium)"란 용어는 실행을 위해 중앙 처리 장치(504)에 명령을 제공하는데 참여하는 임의의 매체를 의미한다. 이러한 매체는 비휘발성 매체, 휘발성 매체, 및 송신 매체(transmission media)의 여러 형태를 가질 수도 있지만, 이들로 제한되지 않는다. 비휘발성 매체는 예컨대 저장 장치(510)와 같은 광학 또는 자기 디스크를 포함한다. 휘발성 매체는 주메모리(506)와 같은 동적 메모리를 포함한다. 송신 매체는 버스(502)를 포함하는 배선으로 이루어진 동축 케이블, 구리선, 및 광섬유를 포함한다. 송신 매체는 고주파수 및 적외선 데이터 통신중에 발생하는 음향파 또는 광파(light wave)의 형태를 가질 수 있다. 컴퓨터-판독가능한 매체의 일반적인 형태는 예컨대 플로피 디스크, 플렉시블 디스크, 하드 디스크, 자기 테이프, 다른 형태의 자기 매체, CD-ROM, DVD, 다른 형태의 광학 매체, 펀치 카드, 페이퍼 테이프, 홀 패턴을 구비한 다른 형태의 물리적 매체, RAM, PROM, 및 EPROM, FLASH-EPROM, 다른 형태의 메모리 칩 또는 카트리지, 또는 컴퓨터가 판독할 수 있는 다른 매체를 포함한다.

컴퓨터-판독가능한 매체의 여러 형태는 실행을 위해 중앙 처리 장치(504)로 하나 이상의 명령의 하나 이상의 시퀀스를 수행하는 것이 포함될 수도 있다. 예컨대, 명령은 원격 컴퓨터의 자기 디스크 상에서 초기에 발생될 수도 있다. 원격 컴퓨터는 동적 메모리 내로 명령을 로딩하고, 모뎀을 사용하여 전화선을 통해 명령을 송신한다. 프로세서(320)로의 모뎀 로컬은 전화선으로 데이터를 수신할 수 있고, 데이터를 적외선 신호로 변화시키기 위해 적외선 변환기를 사용한다. 버스(502)에 접속된 적외선 검출기는 적외선 신호에 반응된 데이터를 수신할 수 있고, 버스(502) 상에 데이터를 배열시킨다. 버스(502)는 데이터를 주메모리(506)로 반응하고, 중앙 처리 장치(504)는 주메모리로부터 데이터를 검색하고 명령을 수행한다. 주메모리(506)에 의해 수신된 명령은 중앙 처리 장치(504)에 의한 수행 이전 또는 이후에 저장 장치(510)에 선택적으로 저장될 수도 있다.

본 발명의 다른 실시예에서, 타겟 파형을 최상의 파형과 비교하는 단계(도 4a의 단계(440) 참조) 및 타겟 파형을 기준 파형 중 하나와 일치시키는 단계(단계(450))는 검사되는 프로파일의 중요한 미세구조물을 나타내는 기준/최상의 파형과 타겟 파형의 선택된 부분만을 비교하는 단계를 포함한다. 가장 적절한 정보를 포함하는 파형의 일부만을 분석함으로써, 공정 시간이 감소된다. 도 6a는 일반적인 미세구조물 프로파일을 도시하고 있고, 도 6b는 도 6a의 미세구조물의 대응 SEM 파형

을 도시하고 있으며, 도 6c는 도 6b의 SEM 파형의 제 1 도함수를 그래프로 도시하고 있다. 부분(601) 및 부분(603)이 검사될 미세구조물 프로파일의 가장 중요한 영역이고, 또한 도 6b에 도시된 SEM 파형의 세그먼트(601b,603b) 및 도 6c에 도시된 제 1 도함수의 세그먼트(601c,603c)에 대응하기 때문에, 타겟과 기준 파형의 제 1 도함수의 세그먼트(601c) 또는 세그먼트(603c)를 일치시키는 것이 유리하다.

본 발명의 또다른 실시예에서, 도 6d에 도시된 흐름도에 도시된 바와 같이, 만일 타겟 파형이 도 4a의 흐름도의 단계(440)에서 최상의 파형과 일치하지 않는다면, 타겟 및 기준 파형의 제 1 도함수가 수득되며(단계 610), 단계(620)에서 도 6c에 도시된 세그먼트(601c,602c,603c)와 같은 세그먼트로 분할된다. 이후, 타겟 파형의 도함수의 각각의 세그먼트(601c,602c,603c)는 기준 파형의 도함수의 대응하는 세그먼트와 독립적으로 일치되는데, 이는 공지된 프로파일의 부분(즉, 도 6a의 부분(601a,602a,603a))과 연관된다. 따라서, 타겟 미세구조물의 프로파일은 매칭 세그먼트의 "빌딩 블록(building blocks)"을 조합(단계(660))함으로써 예상된다. 예상된 프로파일의 평가는 프로파일의 어떤 부분이 설계 표준으로부터 벗어났는지를 나타내며, 이러한 정보는 포커스 및 노출 문제와 같은 포토리소그래피 공정 문제를 밝혀내기 위해 당업자들에 의해 사용될 수 있다.

본 발명의 또다른 실시예에서, 타겟 파형과 최상의 파형을 비교하는 단계(단계(440)) 및 타겟 파형과 기준 파형 중 하나를 일치시키는 단계(단계(450))는 도 6b에 도시된 바와 같은 타겟 및 기준 SEM 파형에 대해 "곡선 맞춤(fit a curve)"하기 위한, 즉 각각의 파형 형태를 나타내는 "공식(formula)" 또는 수학적 함수를 얻기 위한 알고리즘을 사용하는 단계를 포함한다. 이후, 타겟 및 기준 파형을 나타내는 수학적 함수의 대응하는 중요 성분들은 어떤 기준 이미지가 타겟 이미지와 가장 근접하게 일치하는지를 결정하기 위해 비교된다. 예컨대, 타겟 및 기준 파형이 함수 $y=F(x,a,b)$ 로 나타나는 경우, x,a,b 값이 타겟 파형의 x,a,b 값과 가장 근접하게 일치하는 기준 파형이 타겟 파형과 가장 근접하게 일치하는 기준 파형이다.

본 발명의 또다른 실시예에서, 타겟 파형과 최상의 파형을 비교하는 단계(단계(440)) 및 타겟 파형과 기준 파형 중 하나를 일치시키는 단계(단계(450))는 타겟 미세구조물 및 기준 미세구조물의 이미지를 발생시키기 위해 타겟 및 기준 파형을 사용하는 단계 및 이후 발생된 이미지를 비교하는 단계를 포함한다. 즉, 도 6b에 도시된 SEM 파형은 도 6a에 도시된 이미지를 발생시키기 위해 전형적인 컴퓨터 그래픽 기술을 사용하여 조절된다. 발생된 이미지는 이후 경계 분석(boundary analysis) 및 그레이-스케일 분석(grey-scale analysis)과 같은 공지된 패턴 인식 기술에 의해 일치된다.

본 발명의 공정 제어 기술은 포토리소그래피 및 에칭 공정변수를 조절하기 위해 검사 공정 동안 수집된 데이터를 사용함으로써 제조수율을 현저하게 감소시키지 않으면서 로트 대 로트 임계치수 편차가 감소될 수 있다. 본 발명의 방법은 예비 제조 FEM을 형성함으로써 수득된 기준 미세구조물의 라이브러리의 파형과 SEM 파형을 비교함으로써 검사된 미세구조물 스텝퍼 설정값 및 최적의 에칭 레시피를 결정한다. 따라서, 본 발명은 제조 라인을 신설하고 변형시키는 동안 특히 유용하다.

본 발명은 여러 형태의 반도체 장치, 특히 약 $0.18\mu\text{m}$ 이하의 설계 규칙을 갖는 고밀도 반도체 장치의 제조에 유용하다.

본 발명은 종래의 재료, 방법, 및 장치를 사용함으로써 수행될 수 있다. 따라서, 이러한 재료, 장치, 및 방법에 대한 상세한 설명은 본원에서는 생략한다. 진술한 바와 같이, 본 발명의 이해를 돕기 위해, 특정 재료, 구조, 화학물 및 공정 등과 같은 여러 상세한 설명이 기술되었다. 그렇지만, 본 발명은 이러한 상세한 설명에 제한되지 않고 수행될 수 있음을 이해해야 한다. 다른 예로, 잘 알려진 공정 구조는 본 발명이 불필요하게 불명료해지지 않도록 상세한 설명에 개시되지 않았다.

본 명세서에는 본 발명의 바람직한 실시예 및 여러 유용한 실시예만이 기술되어 있다. 그렇지만, 본 발명은 여러 다른 조합으로 사용될 수 있으며, 본 발명의 개념 내에서 변형 및 개조가 가능하다.

발명의 효과

상기한 본 발명에 의하면, 포토리소그래피 및 에칭 공정변수를 조절하기 위해 검사 공정 동안 수집된 데이터를 사용함으로써 제조수율의 저하없이 로트 대 로트 임계치수 편차를 신속하고 정확하게 확인 및 보정할 수 있는 효과가 있다.

도면의 간단한 설명

도 1은 본 발명의 실시예를 실행하는데 사용되는 포커스 노출 매트릭스의 일부를 도시하는 도면.

도 2a 및 도 2b는 본 발명의 실시예를 실행하는데 사용되는 기준 라이브러리의 개념을 설명하는 도면.

도 3은 본 발명의 실시예에 따른 검사 기구의 블록선도.

도 4a 및 도 4b는 본 발명의 실시예에 따른 방법의 연속 단계를 설명하는 흐름도.

도 5는 본 발명의 실시예를 설명하는 블록선도.

도 6a는 본 발명의 방법에 따라 검사되는 미세구조물의 프로파일을 도시하는 도면.

도 6b 및 도 6c는 본 발명의 실시예를 실행하는데 사용되는 파형을 도시하는 그래프.

도 6d는 본 발명의 실시예에 따른 방법의 연속 단계를 설명하는 흐름도.

* 도면의 주요부분에 대한 부호의 설명 *

300 : CD-SEM 310 : 이미저

320 : 프로세서 330 : 모니터

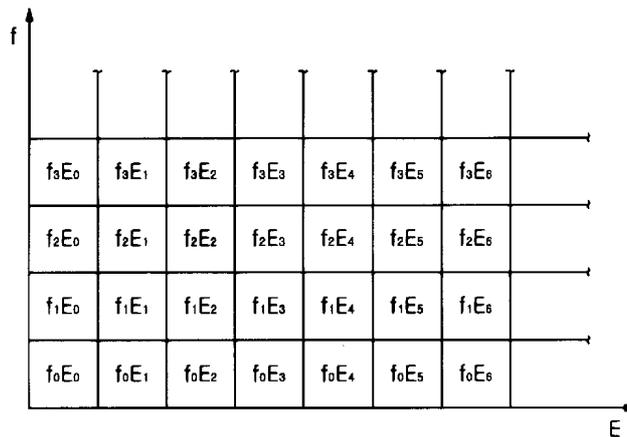
340 : 메모리 350 : 제조 수행 시스템(MES)

360 : 광전지

도면

도면1

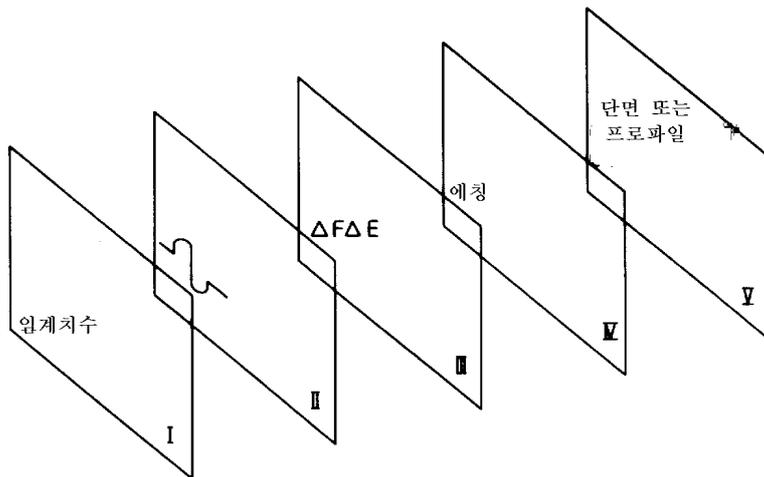
101



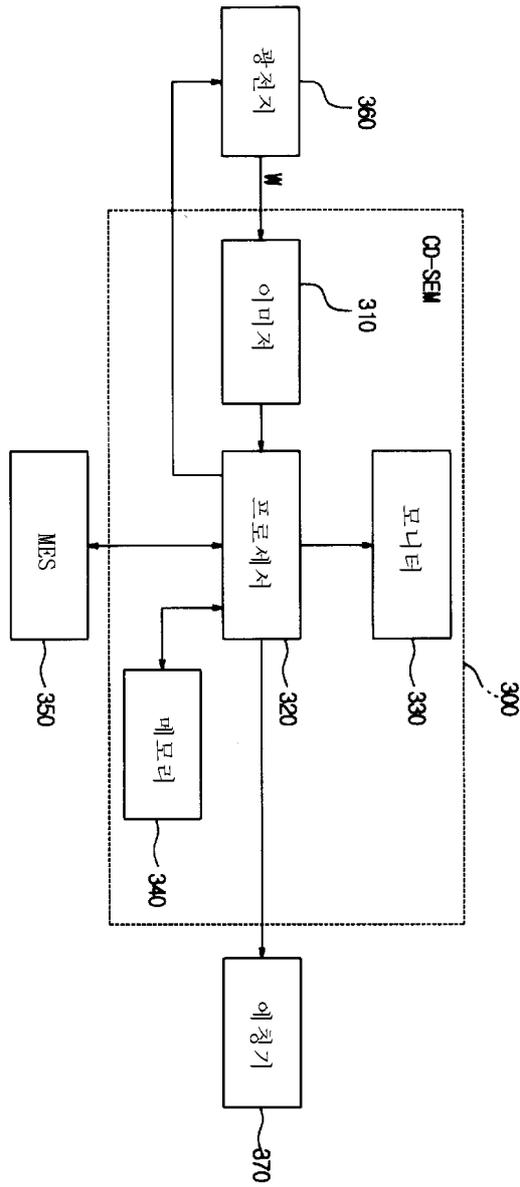
도면2a

	A	B	C	D	E
A	$\Delta f_4 \Delta E_0$	$\Delta f_4 \Delta E_1$	$\Delta f_4 \Delta E_2$	$\Delta f_4 \Delta E_3$	$\Delta f_4 \Delta E_4$
B	$\Delta f_3 \Delta E_0$	$\Delta f_3 \Delta E_1$	$\Delta f_3 \Delta E_2$	$\Delta f_3 \Delta E_3$	$\Delta f_3 \Delta E_4$
C	$\Delta f_2 \Delta E_0$	$\Delta f_2 \Delta E_1$	X	$\Delta f_2 \Delta E_3$	$\Delta f_2 \Delta E_4$
D	$\Delta f_1 \Delta E_0$	$\Delta f_1 \Delta E_1$	$\Delta f_1 \Delta E_2$	$\Delta f_1 \Delta E_3$	$\Delta f_1 \Delta E_4$
E	$\Delta f_0 \Delta E_0$	$\Delta f_0 \Delta E_1$	$\Delta f_0 \Delta E_2$	$\Delta f_0 \Delta E_3$	$\Delta f_0 \Delta E_4$
	A	B	C	D	E

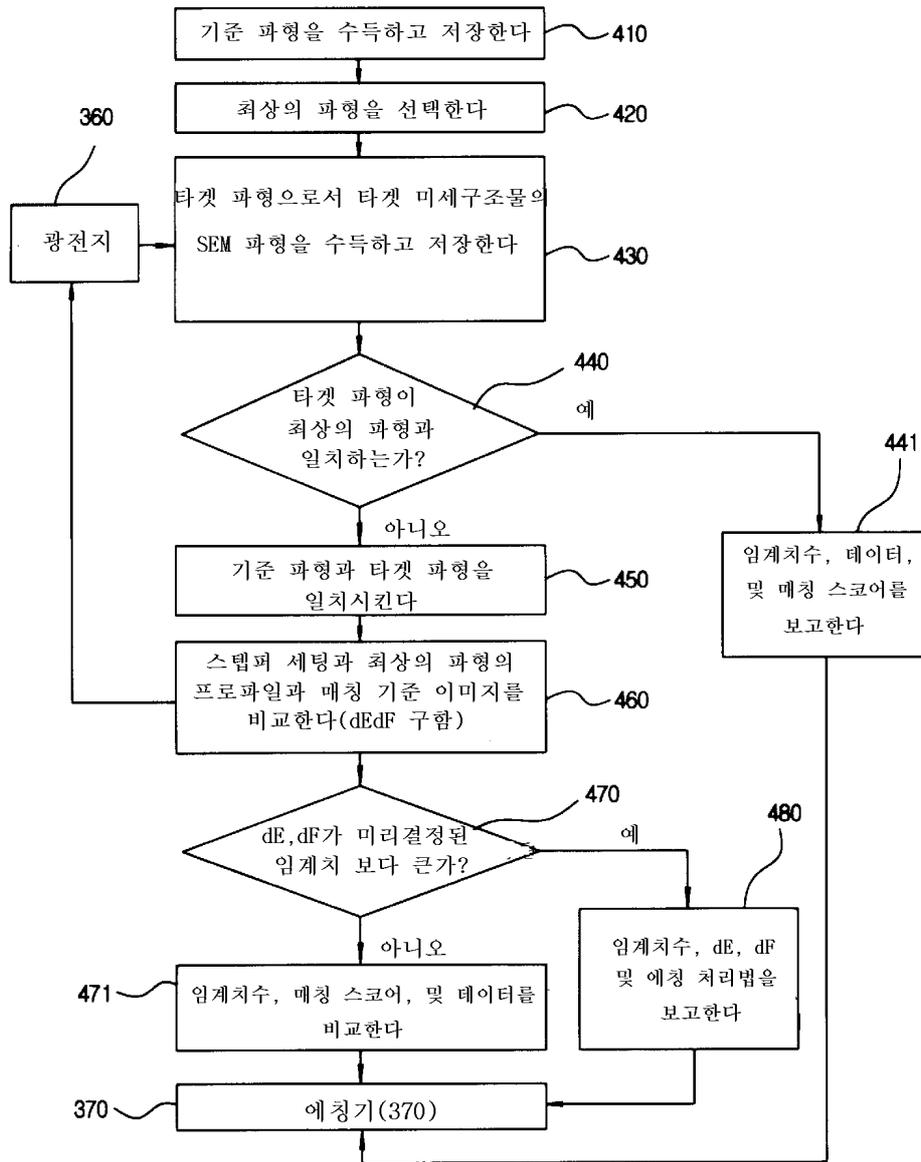
도면2b



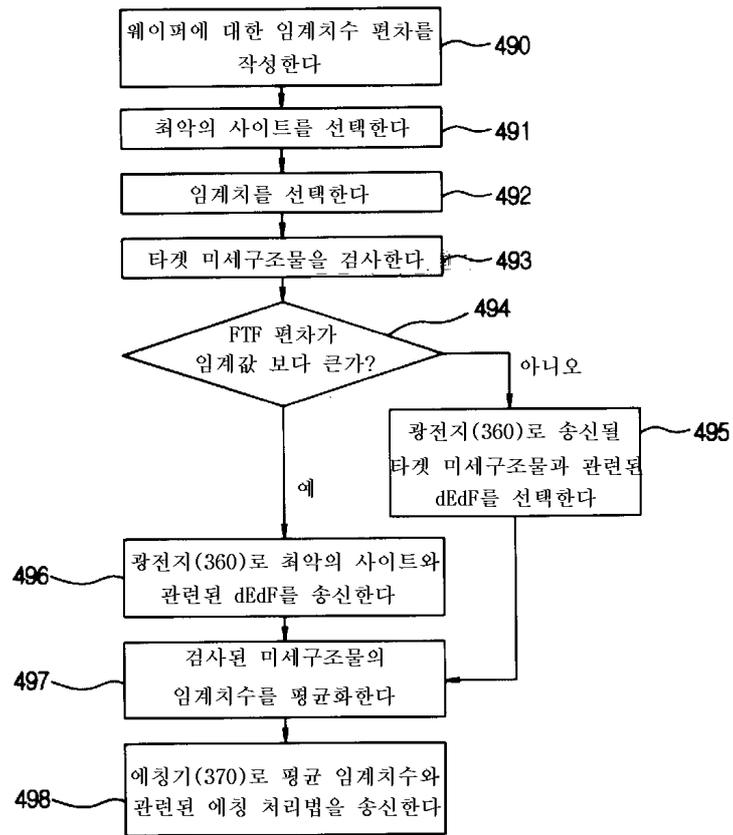
도면3



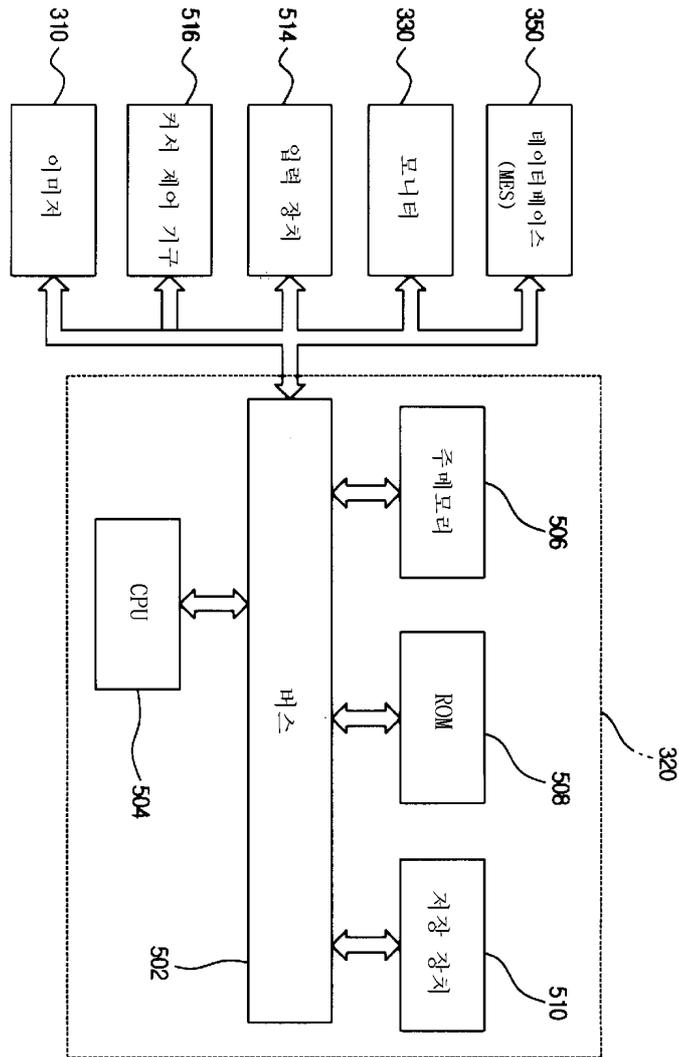
도면4a



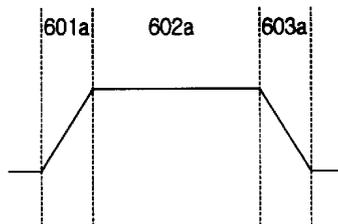
도면4b



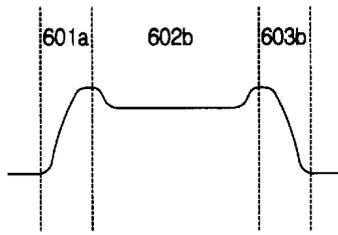
도면5



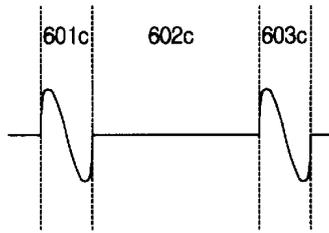
도면6a



도면6b



도면6c



도면6d

