



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2023년07월20일  
 (11) 등록번호 10-2557140  
 (24) 등록일자 2023년07월14일

(51) 국제특허분류(Int. Cl.)  
 G06F 3/041 (2006.01) G06F 3/044 (2006.01)  
 G09G 3/3233 (2016.01) H10K 59/00 (2023.01)

(52) CPC특허분류  
 G06F 3/0416 (2021.08)  
 G06F 3/044 (2021.08)

(21) 출원번호 10-2016-0075308  
 (22) 출원일자 2016년06월16일  
 심사청구일자 2021년06월04일  
 (65) 공개번호 10-2017-0142243  
 (43) 공개일자 2017년12월28일  
 (56) 선행기술조사문헌  
 KR1020150075688 A\*  
 KR1020150108003 A\*  
 KR1020160043230 A\*  
 US20110291977 A1\*  
 \*는 심사관에 의하여 인용된 문헌

(73) 특허권자  
**삼성디스플레이 주식회사**  
 경기도 용인시 기흥구 삼성로 1 (농서동)

(72) 발명자  
**장형욱**  
 세종특별자치시 갈매로 480 (어진동, 한뜰마을2단지) 205동 504호  
**고광범**  
 경기도 수원시 영통구 봉영로1744번길 16 (영통동, 쌍용아파트) 영통동 황골마을 쌍용아파트 244동 904호  
**나현재**  
 서울특별시 도봉구 우이천로 304, 6동 207호 (쌍문동, 쌍문한양아파트)

(74) 대리인  
**특허법인 고려**

전체 청구항 수 : 총 22 항

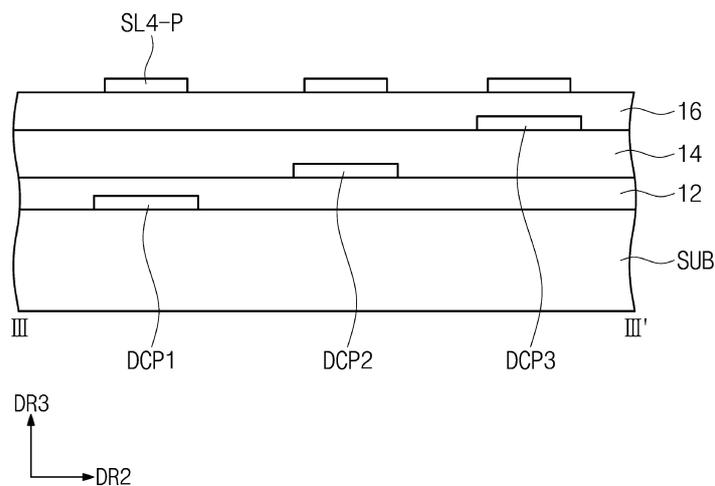
심사관 : 김상택

(54) 발명의 명칭 **표시장치**

**(57) 요약**

표시장치는 회로층을 포함하는 유기발광 표시패널 및 유기발광 표시패널 상에 배치되고, 센서 블록들 및 센서 블록들에 연결된 터치 신호라인들을 포함하는 터치감지유닛을 포함한다. 상기 회로층은 상기 베이스층 상에 배치된 제1 신호라인들, 상기 제1 신호라인들 상에 배치된 제1 층간 절연층, 제1 층간 절연층 상에 배치된 제2 신호라인들, 및 더미 도전패턴들을 포함한다. 상기 터치 신호라인들 중 제1 터치 신호라인들 각각은 터치 배선부 및 상기 터치 배선부의 말단에 연결된 터치 패드부를 포함한다. 상기 더미 도전패턴들은 상기 제1 신호라인들 또는 상기 제2 신호라인들과 동일한 층 상에 배치되고, 상기 터치 패드부에 중첩하는 더미 도전패드를 포함한다.

**대표도** - 도6b



(52) CPC특허분류

**G09G 3/3233** (2013.01)

**H10K 59/40** (2023.02)

G09G 2300/0426 (2013.01)

G09G 2300/0842 (2013.01)

---

## 명세서

### 청구범위

#### 청구항 1

베이스층, 상기 베이스층 상에 배치된 회로층, 상기 회로층 상에 배치된 발광소자층, 및 상기 발광소자층 상에 배치된 박막봉지층을 포함하는 유기발광 표시패널; 및

상기 박막봉지층 상에 배치되고, 각각이 열 방향으로 나열된 센서 블록들을 포함하고 상기 열 방향과 교차하는 행 방향을 따라 나열된 제1 및 제2 센서 열들 및 상기 센서 블록들에 연결된 터치 신호라인들을 포함하는 터치 감지유닛(touch sensing unit)를 포함하고,

상기 센서 블록들 각각은,

제1 센서; 및

상기 열 방향으로 나열된  $i$ 개(여기서  $i$ 는 2 이상의 자연수)의 제2 센서들을 포함하고,

상기 터치 신호라인들은,

상기 센서 블록들의 제1 센서들에 각각 연결된 제1 터치 신호라인들;

상기 센서 블록들 중  $n$ 번째 센서 블록의 상기  $i$ 개의 제2 센서들 중  $j$ 번째(여기서  $j$ 는 1 이상이고  $i$  이하인 자연수) 제2 센서와 상기 센서 블록들 중  $n+1$ 번째 센서 블록의 상기  $i$ 개의 제2 센서들 중  $i-j+1$ 번째 제2 센서를 연결하는 제2 터치 신호라인들; 및

상기 제2 터치 신호라인들 중 상기 제1 센서 열의 제1 센서 블록의 상기  $j$ 번째 제2 센서에 연결된 하나의 제2 터치 신호라인과 상기 제2 터치 신호라인들 중 상기 제2 센서 열의 제1 센서 블록의 상기  $j$ 번째 제2 센서에 연결된 다른 하나의 제2 터치 신호라인에 연결되거나, 상기 제1 터치 신호라인들 중 상기 제1 센서 열의 제1 센서 블록의 상기 제1 센서에 연결된 하나의 제1 터치 신호라인과 상기 제1 터치 신호라인들 중 상기 제2 센서 열의 제1 센서 블록의 상기 제1 센서에 연결된 다른 하나의 제1 터치 신호라인에 연결된 제3 터치 신호라인을 포함하고,

상기 회로층은 상기 베이스층 상에 배치된 제1 신호라인들, 상기 제1 신호라인들 상에 배치된 제1 층간 절연층, 제1 층간 절연층 상에 배치된 제2 신호라인들, 및 상기 제1 신호라인들 또는 상기 제2 신호라인들과 동일한 층 상에 배치된 더미 도선라인을 포함하고,

상기 하나의 제1 터치 신호라인, 상기 다른 하나의 제1 터치 신호라인, 상기 하나의 제2 터치 신호라인, 및 상기 다른 하나의 제2 터치 신호라인 중 상기 제3 터치 신호라인에 연결되지 않은 신호라인은 상기 제3 터치 신호라인과 동일한 층 상에 배치되고,

상기 제3 터치 신호라인에 연결되지 않은 신호라인과 상기 제3 터치 신호라인 중 어느 하나는 상기 더미 도선라인에 연결된 표시장치.

#### 청구항 2

제1 항에 있어서,

상기 제3 터치 신호라인은 상기 하나의 제2 터치 신호라인 및 상기 다른 하나의 제2 터치 신호라인에 연결되고, 상기 제3 터치 신호라인에 연결되지 않은 신호라인은 상기 하나의 제1 터치 신호라인과 상기 다른 하나의 제1 터치 신호라인을 포함하며,

상기 하나의 제1 터치 신호라인과 상기 다른 하나의 제1 터치 신호라인이 상기 더미 도선라인에 연결되고, 상기 제3 터치 신호라인은 상기 더미 도선라인에 중첩하는 표시장치.

#### 청구항 3

제2 항에 있어서,

상기 하나의 제1 터치 신호라인과 상기 다른 하나의 제1 터치 신호라인 각각은 터치 배선부 및 상기 터치 배선부의 말단에 연결된 터치 패드부를 포함하고,

상기 터치 배선부는,

일단이 상기 센서 블록들의 제1 센서들 중 대응하는 제1 센서에 연결되고, 타단이 상기 더미 도전라인에 연결된 제1 배선부; 및

일단이 상기 더미 도전라인에 연결되고, 타단이 상기 터치 패드부에 연결된 제2 배선부를 포함하는 표시장치.

**청구항 4**

제3 항에 있어서,

상기 더미 도전라인은 상기 제1 신호라인들과 동일한 층 상에 배치되고,

상기 제1 배선부는 상기 제1 층간 절연층을 관통하는 제1 콘택홀을 통해 상기 더미 도전라인에 연결된 표시장치.

**청구항 5**

제1 항에 있어서,

상기 제3 터치 신호라인은 상기 하나의 제2 터치 신호라인 및 상기 다른 하나의 제2 터치 신호라인에 연결되고, 상기 제3 터치 신호라인에 연결되지 않은 신호라인은 상기 하나의 제1 터치 신호라인과 상기 다른 하나의 제1 터치 신호라인을 포함하며,

상기 제3 터치 신호라인이 상기 더미 도전라인에 연결되고, 상기 하나의 제1 터치 신호라인과 상기 다른 하나의 제1 터치 신호라인이 상기 더미 도전라인에 중첩하는 표시장치.

**청구항 6**

제5 항에 있어서,

상기 제3 터치 신호라인은,

일단이 상기 더미 도전라인에 연결된 제1 배선부; 및

일단이 상기 더미 도전라인에 연결되고, 상기 제1 배선부와 상기 행 방향으로 이격된 제2 배선부를 포함하는 표시장치.

**청구항 7**

제1 항에 있어서,

상기 제3 터치 신호라인은 상기 하나의 제1 터치 신호라인 및 상기 다른 하나의 제1 터치 신호라인에 연결되고, 상기 제3 터치 신호라인에 연결되지 않은 신호라인은 상기 하나의 제2 터치 신호라인과 상기 다른 하나의 제2 터치 신호라인을 포함하며,

상기 하나의 제2 터치 신호라인과 상기 다른 하나의 제2 터치 신호라인이 상기 더미 도전라인에 연결되고, 상기 제3 터치 신호라인이 상기 더미 도전라인에 중첩하는 표시장치.

**청구항 8**

제7 항에 있어서,

상기 하나의 제2 터치 신호라인과 상기 다른 하나의 제2 터치 신호라인 각각은 터치 배선부 및 상기 터치 배선부의 말단에 연결된 터치 패드부를 포함하고,

상기 터치 배선부는,

일단이 상기 j번째 제2 센서에 연결되고, 타단이 상기 더미 도전라인에 연결된 제1 배선부; 및

일단이 상기 더미 도전라인에 연결되고, 타단이 상기 터치 패드부에 연결된 제2 배선부를 포함하는 표시장치.

**청구항 9**

제1 항에 있어서,

상기 제3 터치 신호라인은 상기 하나의 제1 터치 신호라인 및 상기 다른 하나의 제1 터치 신호라인에 연결되고, 상기 제3 터치 신호라인에 연결되지 않은 신호라인은 상기 하나의 제2 터치 신호라인과 상기 다른 하나의 제2 터치 신호라인을 포함하며,

상기 제3 터치 신호라인이 상기 더미 도전라인에 연결되고, 상기 하나의 제2 터치 신호라인과 상기 다른 하나의 제2 터치 신호라인이 상기 더미 도전라인에 중첩하는 표시장치.

**청구항 10**

제9 항에 있어서,

상기 제3 터치 신호라인은,

일단이 상기 더미 도전라인에 연결된 제1 배선부; 및

일단이 상기 더미 도전라인에 연결되고, 상기 제1 배선부와 상기 행 방향으로 이격된 제2 배선부를 포함하는 표시장치.

**청구항 11**

베이스층, 상기 베이스층 상에 배치된 회로층, 상기 회로층 상에 배치된 발광소자층, 및 상기 발광소자층 상에 배치된 박막봉지층을 포함하는 유기발광 표시패널; 및

상기 박막봉지층 상에 배치되고, 터치 센서 및 상기 터치 센서에 연결된 터치 신호라인들을 포함하는 터치감지 유닛(touch sensing unit)를 포함하고,

상기 회로층은 상기 베이스층 상에 배치된 제1 신호라인들, 상기 제1 신호라인들 상에 배치된 제1 층간 절연층, 제1 층간 절연층 상에 배치된 제2 신호라인들, 상기 제2 신호라인들 상에 배치된 제2 층간 절연층 및 더미 도전패드를 포함하고,

상기 터치 신호라인들 중 제1 터치 신호라인들 각각은 터치 배선부 및 상기 터치 배선부의 말단에 연결된 터치패드부를 포함하고,

상기 더미 도전패드는 상기 제1 신호라인들 또는 상기 제2 신호라인들과 동일한 층 상에 배치되고, 상기 터치패드부에 중첩하며,

상기 더미 도전패드는 제1 더미 도전패드 및 제2 더미 도전패드를 포함하며,

상기 제1 더미 도전패드는 상기 제1 층간 절연층의 하부에 배치되고 상기 제1 신호라인들과 동일한 층 상에 배치되며,

상기 제2 더미 도전패드는 상기 제2 층간 절연층의 하부에 배치되고 상기 제2 신호라인들과 동일한 층 상에 배치된 표시장치.

**청구항 12**

삭제

**청구항 13**

제11 항에 있어서,

상기 터치패드부는 적어도 상기 제1 층간 절연층을 관통하는 제1 컨택홀을 통해 상기 제1 더미 도전패드에 연결된 표시장치.

**청구항 14**

제11 항에 있어서,

상기 터치 패드부는 상기 제2 층간 절연층을 관통하는 제2 컨택홀을 통해 상기 제2 더미 도전패드에 연결된 표시장치.

**청구항 15**

제11 항에 있어서,

상기 제1 더미 도전패드 및 상기 제2 더미 도전패드 각각은 플로팅 전극인 표시장치.

**청구항 16**

제11 항에 있어서,

상기 제2 신호라인들 각각은 신호 배선부 및 상기 신호 배선부의 말단에 연결된 신호 패드부를 포함하고,

상기 터치감지유닛은 상기 터치 패드부와 동일한 층상에 배치되고, 상기 신호 패드부에 연결된 플로팅 전극을 더 포함하는 표시장치.

**청구항 17**

제11 항에 있어서,

상기 터치감지유닛(touch sensing unit)에 중첩하는 광학부재를 더 포함하는 표시장치.

**청구항 18**

제17 항에 있어서,

상기 광학부재로부터 노출된 상기 터치 신호라인들의 일부분을 커버하는 수지층을 더 포함하는 표시장치.

**청구항 19**

제11 항에 있어서,

상기 터치 센서 및 상기 터치 신호라인들은 상기 박막봉지층에 직접 배치된 표시장치.

**청구항 20**

제11 항에 있어서,

상기 발광소자층은 발광영역들과 상기 발광영역들에 인접한 비발광영역을 포함하고,

상기 터치 신호라인들은 상기 비발광영역에 중첩하는 메쉬형상인 표시장치.

**청구항 21**

제20 항에 있어서,

상기 터치 센서는 각각이 열 방향으로 나열된 센서 블록들을 포함하는 복수 개의 센서 열들을 포함하고,

상기 센서 블록들 각각은 상기 터치 신호라인들에 연결된 센서들을 포함하고, 상기 센서들은 상기 비발광영역에 중첩하는 메쉬형상인 표시장치.

**청구항 22**

제21 항에 있어서,

상기 유기발광 표시패널은 상기 박막봉지층에 중첩하는 표시영역 및 상기 박막봉지층에 비중첩하는 비표시영역을 포함하고,

상기 더미 도전패드 및 상기 터치 패드부는 비표시영역에 배치된 표시장치.

**청구항 23**

베이스층, 상기 베이스층 상에 배치된 회로층, 상기 회로층 상에 배치된 발광소자층, 및 상기 발광소자층 상에

배치된 박막봉지층을 포함하는 유기발광 표시패널; 및

상기 박막봉지층 상에 배치되고, 제1 터치센서, 제2 터치센서 및 상기 제1 및 제2 터치센서들과 동일한 층에 배치되고 상기 제1 및 제2 터치센서들에 각각 연결된 제1 및 제2 터치 신호라인들을 포함하는 터치감지유닛(touch sensing unit)를 포함하고,

상기 회로층은 상기 베이스층 상에 배치된 제1 신호라인들, 상기 제1 신호라인들과 절연 교차하는 제2 신호라인, 및 상기 제1 신호라인들 또는 상기 제2 신호라인들과 동일한 층 상에 배치된 더미 도전라인을 포함하고,

상기 제1 터치 신호라인은 일단이 상기 제1 터치센서에 연결되고, 타단이 상기 더미 도전라인에 연결된 제1 배선부 및 일단이 상기 더미 도전라인에 연결되고, 타단이 터치 패드부에 연결된 제2 배선부를 포함하며,

상기 제2 터치 신호라인은 상기 더미 도전라인과 절연 교차하는 표시장치.

### 발명의 설명

#### 기술 분야

[0001] 본 발명은 표시장치에 관한 것으로, 터치감지유닛이 일체화된 표시장치에 관한 것이다.

#### 배경 기술

[0002] 텔레비전, 휴대 전화, 태블릿 컴퓨터, 네비게이션, 게임기 등과 같은 멀티 미디어 장치에 사용되는 다양한 표시 장치들이 개발되고 있다. 표시장치들의 입력장치로써 키보드 또는 마우스 등을 포함한다. 또한, 최근에 표시장치들은 입력장치로써 터치패널을 구비한다.

#### 발명의 내용

##### 해결하려는 과제

[0003] 본 발명의 목적은 구조가 단순하고, 플렉서블리티가 향상된 표시장치를 제공하는 것이다.

##### 과제의 해결 수단

[0004] 본 발명의 일 실시예에 따른 표시장치는 유기발광 표시패널 및 터치감지유닛(touch sensing unit)를 포함한다. 유기발광 표시패널은 베이스층, 상기 베이스층 상에 배치된 회로층, 상기 회로층 상에 배치된 발광소자층, 및 상기 발광소자층 상에 배치된 박막봉지층을 포함한다.

[0005] 터치감지유닛은 상기 박막봉지층 상에 배치되고, 각각이 열 방향으로 나열된 센서 블록들을 포함하고 상기 열 방향과 교차하는 행 방향을 따라 나열된 제1 및 제2 센서 열들 및 상기 센서 블록들에 연결된 터치 신호라인들을 포함할 수 있다.

[0006] 상기 센서 블록들 각각은, 제1 센서 및 상기 열 방향으로 나열된  $i$ 개(여기서  $i$ 는 2 이상의 자연수)의 제2 센서들을 포함할 수 있다.

[0007] 상기 터치 신호라인들은, 상기 센서 블록들의 제1 센서들에 각각 연결된 제1 터치 신호라인들, 상기 센서 블록들 중  $n$ 번째 센서 블록의 상기  $i$ 개의 제2 센서들 중  $j$ 번째(여기서  $j$ 는 1 이상이고  $i$  이하인 자연수) 제2 센서와  $n+1$ 번째 센서 블록의 상기  $i$ 개의 제2 센서들 중  $i-j+1$ 번째 제2 센서를 연결하는 제2 터치 신호라인들 및 제3 터치 신호라인을 포함할 수 있다.

[0008] 상기 제3 터치 신호라인은 상기 제2 터치 신호라인들 중 상기 제1 센서 열의 제1 센서 블록의 상기  $j$ 번째 제2 센서에 연결된 하나의 제2 터치 신호라인과 상기 제2 센서 열의 제1 센서 블록의 상기  $j$ 번째 제2 센서에 연결된 다른 하나의 제2 터치 신호라인에 연결되거나, 상기 제1 터치 신호라인들 중 상기 제1 센서 열의 제1 센서 블록의 상기 제1 센서에 연결된 하나의 제1 터치 신호라인과 상기 제2 센서 열의 제1 센서 블록의 상기 제1 센서에 연결된 다른 하나의 제1 터치 신호라인에 연결된다.

[0009] 상기 회로층은 상기 베이스층 상에 배치된 제1 신호라인들, 상기 제1 신호라인들 상에 배치된 제1 층간 절연층,

제1 층간 절연층 상에 배치된 제2 신호라인들, 및 상기 제1 신호라인들 또는 상기 제2 신호라인들과 동일한 층 상에 배치된 더미 도전라인을 포함할 수 있다.

- [0010] 상기 하나의 제1 터치 신호라인, 상기 다른 하나의 제1 터치 신호라인, 상기 하나의 제2 터치 신호라인, 및 상기 다른 하나의 제2 터치 신호라인 중 상기 제3 터치 신호라인에 연결되지 않은 신호라인은 상기 제3 터치 신호라인과 동일한 층 상에 배치되고, 상기 제3 터치 신호라인에 연결되지 않은 신호라인과 상기 제3 터치 신호라인 중 어느 하나는 상기 더미 도전라인에 연결된다.
- [0011] 상기 제3 터치 신호라인은 상기 하나의 제2 터치 신호라인 및 상기 다른 하나의 제2 터치 신호라인에 연결되고, 상기 제3 터치 신호라인에 연결되지 않은 신호라인은 상기 하나의 제1 터치 신호라인과 상기 다른 하나의 제1 터치 신호라인을 포함하며, 상기 하나의 제1 터치 신호라인과 상기 다른 하나의 제1 터치 신호라인이 상기 더미 도전라인에 연결되고, 상기 제3 터치 신호라인이 상기 더미 도전라인에 중첩한다.
- [0012] 상기 하나의 제1 터치 신호라인과 상기 다른 하나의 제1 터치 신호라인 각각은 터치 배선부 및 상기 터치 배선부의 말단에 연결된 터치 패드부를 포함할 수 있다.
- [0013] 상기 터치 배선부는, 일단이 상기 센서 블록들의 제1 센서들 중 대응하는 제1 센서에 연결되고, 타단이 상기 더미 도전라인에 연결된 제1 배선부 및 일단이 상기 더미 도전라인에 연결되고, 타단이 상기 터치 패드부에 연결된 제2 배선부를 포함할 수 있다.
- [0014] 상기 더미 도전라인은 상기 제1 신호라인들과 동일한 층 상에 배치되고, 상기 제1 배선부는 적어도 상기 제1 층간 절연층을 관통하는 제1 컨택홀을 통해 상기 더미 도전라인에 연결된다.
- [0015] 상기 제3 터치 신호라인은 상기 하나의 제2 터치 신호라인 및 상기 다른 하나의 제2 터치 신호라인에 연결되고, 상기 제3 터치 신호라인에 연결되지 않은 신호라인은 상기 하나의 제1 터치 신호라인과 상기 다른 하나의 제1 터치 신호라인을 포함한다. 상기 제3 터치 신호라인이 상기 더미 도전라인에 연결되고, 상기 하나의 제1 터치 신호라인과 상기 다른 하나의 제1 터치 신호라인이 상기 더미 도전라인에 중첩한다.
- [0016] 상기 제3 터치 신호라인은, 일단이 상기 더미 도전라인에 연결된 제1 배선부 및 일단이 상기 더미 도전라인에 연결되고, 상기 제1 배선부와 상기 행 방향으로 이격된 제2 배선부를 포함할 수 있다.
- [0017] 상기 제3 터치 신호라인은 상기 하나의 제1 터치 신호라인 및 상기 다른 하나의 제1 터치 신호라인에 연결되고, 상기 제3 터치 신호라인에 연결되지 않은 신호라인은 상기 하나의 제2 터치 신호라인과 상기 다른 하나의 제2 터치 신호라인을 포함한다. 상기 하나의 제2 터치 신호라인과 상기 다른 하나의 제2 터치 신호라인이 상기 더미 도전라인에 연결되고, 상기 제3 터치 신호라인이 상기 더미 도전라인에 중첩한다.
- [0018] 상기 하나의 제2 터치 신호라인과 상기 다른 하나의 제2 터치 신호라인 각각은 터치 배선부 및 상기 터치 배선부의 말단에 연결된 터치 패드부를 포함할 수 있다.
- [0019] 상기 터치 배선부는, 일단이 상기 j번째 제2 센서에 연결되고, 타단이 상기 더미 도전라인에 연결된 제1 배선부 및 일단이 상기 더미 도전라인에 연결되고, 타단이 상기 터치 패드부에 연결된 제2 배선부를 포함할 수 있다.
- [0020] 상기 제3 터치 신호라인은 상기 하나의 제1 터치 신호라인 및 상기 다른 하나의 제1 터치 신호라인에 연결되고, 상기 제3 터치 신호라인에 연결되지 않은 신호라인은 상기 하나의 제2 터치 신호라인과 상기 다른 하나의 제2 터치 신호라인을 포함한다. 상기 제3 터치 신호라인이 상기 더미 도전라인에 연결되고, 상기 하나의 제2 터치 신호라인과 상기 다른 하나의 제2 터치 신호라인이 상기 더미 도전라인에 중첩한다.
- [0021] 상기 제3 터치 신호라인은, 일단이 상기 더미 도전라인에 연결된 제1 배선부 및 일단이 상기 더미 도전라인에 연결되고, 상기 제1 배선부와 상기 행 방향으로 이격된 제2 배선부를 포함할 수 있다.
- [0022] 본 발명의 일 실시예에 따른 표시장치는 베이스층, 상기 베이스층 상에 배치된 회로층, 상기 회로층 상에 배치된 발광소자층, 및 상기 발광소자층 상에 배치된 박막봉지층을 포함하는 유기발광 표시패널 및 상기 박막봉지층 상에 배치되고, 터치 센서 및 상기 터치 센서에 연결된 터치 신호라인들을 포함하는 터치감지유닛(touch sensing unit)를 포함할 수 있다.
- [0023] 상기 회로층은 상기 베이스층 상에 배치된 제1 신호라인들, 상기 제1 신호라인들 상에 배치된 제1 층간 절연층, 제1 층간 절연층 상에 배치된 제2 신호라인들, 및 더미 도전패드를 포함할 수 있다. 상기 터치 신호라인들 중 제1 터치 신호라인들 각각은 터치 배선부 및 상기 터치 배선부의 말단에 연결된 터치 패드부를 포함한다. 상기 더미 도전패드는 상기 제1 신호라인들 또는 상기 제2 신호라인들과 동일한 층 상에 배치되고, 상기 터치 패드부

에 중첩한다.

- [0024] 상기 더미 도전패드는 상기 제1 신호라인들과 동일한 층 상에 배치된 제1 더미 도전패드 및 상기 제2 신호라인들과 동일한 층 상에 배치된 제2 더미 도전패드를 포함할 수 있다.
- [0025] 상기 터치 패드부는 적어도 상기 제1 층간 절연층을 관통하는 제1 콘택홀을 통해 상기 제1 더미 도전패드에 연결된다.
- [0026] 상기 회로층은 상기 제2 신호라인들 상에 배치된 제2 층간 절연층을 더 포함한다. 상기 터치 패드부는 상기 제2 층간 절연층을 관통하는 제2 콘택홀을 통해 상기 제2 더미 도전패드에 연결된다.
- [0027] 상기 제1 더미 도전패드 및 상기 제2 더미 도전패드 각각은 플로팅 전극일 수 있다.
- [0028] 상기 제2 신호라인들 각각은 신호 배선부 및 상기 신호 배선부의 말단에 연결된 신호 패드부를 포함한다. 상기 터치감지유닛은 상기 터치 패드부와 동일한 층상에 배치되고, 상기 신호 패드부에 연결된 플로팅 전극을 더 포함할 수 있다.
- [0029] 상기 터치감지유닛(touch sensing unit)에 중첩하는 광학부재를 더 포함할 수 있다.
- [0030] 상기 광학부재로부터 노출된 상기 터치 신호라인들의 일부분을 커버하는 수지층을 더 포함할 수 있다.
- [0031] 상기 터치 센서 및 상기 터치 신호라인들은 상기 박막봉지층에 직접 배치될 수 있다.
- [0032] 상기 발광소자층은 발광영역들과 상기 발광영역들에 인접한 비발광영역을 포함할 수 있다. 상기 터치 신호라인들은 상기 비발광영역에 중첩하는 메쉬형상일 수 있다.
- [0033] 상기 터치 센서는 각각이 열 방향으로 나열된 센서 블록들을 포함하는 복수 개의 센서 열들을 포함할 수 있다. 상기 센서 블록들 각각은 상기 터치 신호라인들에 연결된 센서들을 포함하고, 상기 센서들은 상기 비발광영역에 중첩하는 메쉬형상일 수 있다.
- [0034] 상기 유기발광 표시패널은 상기 박막봉지층에 중첩하는 표시영역 및 상기 박막봉지층에 비중첩하는 비표시영역을 포함할 수 있다. 상기 더미 도전패드 및 상기 터치 패드부는 비표시영역에 배치될 수 있다.
- [0035] 본 발명의 일 실시예에 따른 표시장치는 베이스층, 상기 베이스층 상에 배치된 회로층, 상기 회로층 상에 배치된 발광소자층, 및 상기 발광소자층 상에 배치된 박막봉지층을 포함하는 유기발광 표시패널 및 상기 박막봉지층 상에 배치되고, 제1 터치센서, 제2 터치센서 및 상기 제1 및 제2 터치센서들과 동일한 층에 배치되고 상기 제1 및 제2 터치센서들에 각각 연결된 제1 및 제2 터치 신호라인들을 포함하는 터치감지유닛(touch sensing unit)를 포함할 수 있다.
- [0036] 상기 회로층은 상기 베이스층 상에 배치된 제1 신호라인들, 상기 제1 신호라인들과 절연 교차하는 제2 신호라인, 및 상기 제1 신호라인들 또는 상기 제2 신호라인들과 동일한 층 상에 배치된 더미 도전라인을 포함할 수 있다.
- [0037] 상기 제1 터치 신호라인은 일단이 상기 제1 터치센서에 연결되고, 타단이 상기 더미 도전라인에 연결된 제1 배선부 및 일단이 상기 더미 도전라인에 연결되고, 타단이 터치 패드부에 연결된 제2 배선부를 포함할 수 있다. 상기 제2 터치 신호라인은 상기 더미 도전라인과 절연 교차할 수 있다.

**발명의 효과**

- [0038] 상술한 바에 따르면, 상술한 표시장치는 단층형 터치감지유닛을 포함함으로써 다층형 터치감지유닛을 포함하는 표시장치 대비 구조가 단순해진다. 표시장치가 벤딩되더라도 터치감지유닛에 발생하는 스트레스가 감소된다. 터치감지유닛이 슬립하기 때문이다.
- [0039] 유기발광 표시패널에 배치된 더미 도전패턴들을 이용하여 터치감지유닛의 패드영역을 유기발광 표시패널의 패드영역과 유사한 적층구조로 형성할 수 있다. 표시장치의 패드영역이 균일한 적층구조를 가짐으로써 회로기판과의 본딩 신뢰성이 향상된다.
- [0040] 유기발광 표시패널에 배치된 도전패턴들을 이용함으로써 터치 신호라인들의 교차영역을 구현할 수 있다. 브릿지를 더 형성하기 위한 추가 공정이 요구되지 않고, 단층형 터치감지유닛을 형성할 수 있다.

**도면의 간단한 설명**

- [0041] 도 1a은 본 발명의 일 실시예에 따른 표시장치의 제1 동작에 따른 사시도이다.
- 도 1b는 본 발명의 일 실시예에 따른 표시장치의 제2 동작에 따른 사시도이다.
- 도 1c는 본 발명의 일 실시예에 따른 표시장치의 제3 동작에 따른 사시도이다.
- 도 1d은 본 발명의 일 실시예에 따른 표시장치의 제1 동작에 따른 사시도이다.
- 도 1e는 본 발명의 일 실시예에 따른 표시장치의 제2 동작에 따른 사시도이다.
- 도 2a는 본 발명의 일 실시예에 따른 표시장치의 단면도이다.
- 도 2b는 본 발명의 일 실시예에 따른 표시모듈의 단면도이다.
- 도 3a는 본 발명의 일 실시예에 따른 유기발광 표시패널의 평면도이다.
- 도 3b은 본 발명의 일 실시예에 따른 화소의 등가회로도이다.
- 도 3c 및 도 3d는 본 발명의 일 실시예에 따른 유기발광 표시패널의 부분 단면도들이다.
- 도 3e는 본 발명의 일 실시예에 따른 유기발광 표시패널의 패드영역의 평면도이다.
- 도 3f는 본 발명의 일 실시예에 따른 유기발광 표시패널의 패드영역의 단면도이다.
- 도 4a는 본 발명의 일 실시예에 따른 터치감지유닛의 평면도이다.
- 도 4b는 본 발명의 일 실시예에 따른 센서 블록의 평면도이다.
- 도 4c는 본 발명의 일 실시예에 따른 터치감지유닛의 평면도이다.
- 도 5a는 본 발명의 일 실시예에 따른 터치센서 및 터치 신호라인의 확대된 평면도이다.
- 도 5b는 본 발명의 일 실시예에 따른 표시모듈의 단면도이다.
- 도 6a는 본 발명의 일 실시예에 따른 터치감지유닛의 패드영역의 평면도이다.
- 도 6b는 본 발명의 일 실시예에 따른 터치감지유닛의 패드영역의 단면도이다.
- 도 6c는 본 발명의 일 실시예에 따른 터치감지유닛의 패드영역의 평면도이다.
- 도 6d는 본 발명의 일 실시예에 따른 터치감지유닛의 패드영역의 단면도이다.
- 도 6e는 본 발명의 일 실시예에 따른 표시모듈과 회로기관의 배치관계를 도시한 평면도이다.
- 도 7a는 본 발명의 일 실시예에 따른 터치감지유닛의 패드영역의 평면도이다.
- 도 7b는 본 발명의 일 실시예에 따른 터치감지유닛의 패드영역의 단면도이다.
- 도 7c는 본 발명의 일 실시예에 따른 터치감지유닛의 패드영역의 평면도이다.
- 도 7d는 본 발명의 일 실시예에 따른 터치감지유닛의 패드영역의 단면도이다.
- 도 8은 본 발명의 일 실시예에 따른 표시모듈의 단면도이다.

**발명을 실시하기 위한 구체적인 내용**

- [0042] 이하, 도면을 참조하여 본 발명의 실시예들을 설명한다. 본 명세서에서, 어떤 구성요소(또는 영역, 층, 부분 등)가 다른 구성요소 “상에 있다”, “연결 된다”, 또는 “결합 된다” 고 언급되는 경우에 그것은 다른 구성요소 상에 직접 배치/연결/결합될 수 있거나 또는 그들 사이에 제3의 구성요소가 배치될 수도 있다는 것을 의미한다.
- [0043] 동일한 도면부호는 동일한 구성요소를 지칭한다. 또한, 도면들에 있어서, 구성요소들의 두께, 비율, 및 치수는 기술적 내용의 효과적인 설명을 위해 과장된 것이다. “및/또는” 은 연관된 구성들이 정의할 수 있는 하나 이상의 조합을 모두 포함한다.
- [0044] 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위를 벗어나지 않으면서 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유

사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.

- [0045] 또한, “아래에”, “하측에”, “위에”, “상측에” 등의 용어는 도면에 도시된 구성들의 연관관계를 설명하기 위해 사용된다. 상기 용어들은 상대적인 개념으로, 도면에 표시된 방향을 기준으로 설명된다.
- [0046] "포함하다" 또는 "가지다" 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0047] 도 1a은 본 발명의 일 실시예에 따른 표시장치(DD)의 제1 동작에 따른 사시도이다. 도 1b는 본 발명의 일 실시예에 따른 표시장치(DD)의 제2 동작에 따른 사시도이다. 도 1c는 본 발명의 일 실시예에 따른 표시장치(DD)의 제3 동작에 따른 사시도이다. 도 1d은 본 발명의 일 실시예에 따른 표시장치의 제1 동작에 따른 사시도이다. 도 1e는 본 발명의 일 실시예에 따른 표시장치의 제2 동작에 따른 사시도이다.
- [0048] 도 1a에 도시된 것과 같이 제1 동작 모드에서, 이미지(IM)가 표시되는 표시면(IS)은 제1 방향축(DR1)과 제2 방향축(DR2)이 정의하는 면과 평행하다. 표시면(IS)의 법선 방향, 즉 표시장치(DD)의 두께 방향은 제3 방향축(DR3)이 지시한다. 각 부재들의 전면(또는 상면)과 배면(또는 하면)은 제3 방향축(DR3)에 의해 구분된다. 그러나, 제1 내지 제3 방향축들(DR1, DR2, DR3)이 지시하는 방향은 상대적인 개념으로서 다른 방향으로 변환될 수 있다. 이하, 제1 내지 제3 방향축들은 제1 내지 제3 방향축들(DR1, DR2, DR3)이 각각 지시하는 방향으로 동일한다. 본 실시예에서 플렉서블 표시장치를 도시하였으나, 본 발명은 이에 제한되지 않는다. 본 실시예에 따른 표시장치(DD)는 플랫한 표시장치일 수도 있다.
- [0049] 도 1a 내지 도 1c는 플렉서블 표시장치(DD)의 일례로 폴더블 표시장치를 도시하였다. 그러나, 본 발명은 말려지는 롤러블 플렉서블 표시장치일 수 있고, 특별히 제한되지 않는다. 본 발명에 따른 플렉서블 표시장치(DD)는 텔레비전, 모니터 등과 같은 대형 전자장치를 비롯하여, 휴대 전화, 태블릿, 자동차 네비게이션, 게임기, 스마트워치 등과 같은 중소형 전자장치 등에 사용될 수 있다.
- [0050] 도 1a에 도시된 것과 같이, 플렉서블 표시장치(DD)의 표시면(IS)은 복수 개의 영역들을 포함할 수 있다. 플렉서블 표시장치(DD)는 이미지(IM)가 표시되는 표시영역(DD-DA) 및 표시영역(DD-DA)에 인접한 비표시영역(DD-NDA)을 포함한다. 비표시영역(DD-NDA)은 이미지가 표시되지 않는 영역이다. 도 1a에는 이미지(IM)의 일 예로 화병을 도시하였다. 일 예로써, 표시영역(DD-DA)은 사각형상일 수 있다. 비표시영역(DD-NDA)은 표시영역(DD-DA)을 에워쌀 수 있다. 다만, 이에 제한되지 않고, 표시영역(DD-DA)의 형상과 비표시영역(DD-NDA)의 형상은 상대적으로 디자인될 수 있다.
- [0051] 도 1a 내지 도 1c에 도시된 것과 같이, 표시장치(DD)는 동작 형태에 따라 정의되는 복수 개의 영역들을 포함할 수 있다. 표시장치(DD)는 벤딩축(BX)에 기초하여(on the basis of) 벤딩되는 벤딩영역(BA), 비벤딩되는 제1 비벤딩영역(NBA1), 및 제2 비벤딩영역(NBA2)을 포함할 수 있다. 도 1b에 도시된 것과 같이, 표시장치(DD)는 제1 비벤딩영역(NBA1)의 표시면(IS)과 제2 비벤딩영역(NBA2)의 표시면(IS)이 마주하도록 내측 벤딩(inner-bending)될 수 있다. 도 1c에 도시된 것과 같이, 표시장치(DD)는 표시면(IS)이 외부에 노출되도록 외측 벤딩(outer-bending)될 수도 있다.
- [0052] 본 발명의 일 실시예에서 표시장치(DD)는 복수 개의 벤딩영역(BA)을 포함할 수 있다. 뿐만 아니라, 사용자가 표시장치(DD)를 조작하는 형태에 대응하게 벤딩영역(BA)이 정의될 수 있다. 예컨대, 벤딩영역(BA)은 도 1b 및 도 1c와 달리 제1 방향축(DR1)에 평행하게 정의될 수 있고, 대각선 방향으로 정의될 수도 있다. 벤딩영역(BA)의 면적은 고정되지 않고, 곡률반경에 따라 결정될 수 있다. 본 발명의 일 실시예에서 표시장치(DD)는 도 1a 및 도 1b에 도시된 동작모드만 반복되도록 구성될 수도 있다.
- [0053] 도 1d 및 도 1e는 폴더블 표시장치(DD)의 일례로 비표시영역(DD-NDA)이 폴딩되는 표시장치를 도시하였다. 이와 같이, 본 발명에 따른 표시장치(DD)는 벤딩영역(BA) 및 비벤딩영역(NBA)의 개수가 제한되지 않고, 벤딩되는 영역의 위치가 제한되지 않는다.
- [0054] 도 2a는 본 발명의 일 실시예에 따른 표시장치(DD)의 단면도이다. 도 2b는 본 발명의 일 실시예에 따른 표시모듈(DM)의 단면도이다. 도 2a는 제2 방향축(DR2)과 제3 방향축(DR3)이 정의하는 단면을 도시하였고, 도 2b는 제1 방향축(DR1)과 제3 방향축(DR3)이 정의하는 단면을 도시하였다.
- [0055] 도 2a에 도시된 것과 같이, 표시장치(DD)는 보호필름(PM), 윈도우(WM), 표시모듈(DM), 제1 접착부재(AM1) 및 제

2 접착부재(AM2)를 포함한다. 표시모듈(DM)은 보호필름(PM)과 윈도우(WM) 사이에 배치된다. 제1 접착부재(AM1)는 표시모듈(DM)과 보호필름(PM)을 결합하고, 제2 접착부재(AM2)는 표시모듈(DM)과 윈도우(WM)를 결합한다.

- [0056] 보호필름(PM)은 표시모듈(DM)을 보호한다. 보호필름(PM)은 외부에 노출된 제1 외면(OS-L)을 제공하고, 제1 접착부재(AM1)에 접촉되는 접촉면(AS1)을 제공한다. 이하, 보호필름(PM)의 접촉면(AS1)은 다른 부재의 접촉면과 구분하기 위해 제1 접촉면(AS1)으로 지칭한다. 보호필름(PM)은 외부의 습기가 표시모듈(DM)에 침투하는 것을 방지하고, 외부 충격을 흡수한다.
- [0057] 보호필름(PM)은 플라스틱 필름을 베이스층으로써 포함할 수 있다. 보호필름(PM)은 폴리에테르술폰(PES, polyethersulphone), 폴리아크릴레이트(PAR, polyacrylate), 폴리에테르 이미드(PEI, polyetherimide), 폴리에틸렌 나프탈레이트(PEN, polyethylenenapthalate), 폴리에틸렌 테레프탈레이트(PET, polyethyleneterephthalate), 폴리페닐렌설파이드(PPS, polyphenylene sulfide), 폴리아릴레이트(polyallylate), 폴리이미드(PI, polyimide), 폴리카보네이트(PC, polycarbonate), 폴리아릴렌에테르술폰(poly(aryleneether sulfone)) 및 이들의 조합으로 이루어진 그룹에서 선택된 어느 하나를 포함하는 플라스틱 필름을 포함할 수 있다.
- [0058] 보호필름(PM)을 구성하는 물질은 플라스틱 수지들에 제한되지 않고, 유/무기 복합재료를 포함할 수 있다. 보호필름(PM)은 다공성 유기층 및 유기층의 기공들에 충전된 무기물을 포함할 수 있다. 보호필름(PM)은 플라스틱 필름에 형성된 기능층을 더 포함할 수 있다. 상기 기능층은 수지층을 포함할 수 있다. 상기 기능층은 코팅 방식에 의해 형성될 수 있다.
- [0059] 윈도우(WM)는 외부 충격으로부터 표시모듈(DM)을 보호하고, 사용자에게 입력면을 제공할 수 있다. 윈도우(WM)는 외부에 노출된 제2 외면(OS-U)을 제공하고, 제2 접착부재(AM2)에 접촉되는 접촉면(AS2)을 제공한다. 도 1a 내지 도 1c에 도시된 표시면(IS)이 제2 외면(OS-U)일 수 있다. 이하, 윈도우(WM)의 접촉면(AS2)은 다른 부재의 접촉면과 구분하기 위해 제2 접촉면(AS2)으로 지칭한다.
- [0060] 표시모듈(DM)은 연속공정에 의해 일체로 형성된 유기발광 표시패널(DP) 및 터치감지유닛(TS)을 포함한다. 유기발광 표시패널(DP)은 입력된 영상 데이터에 대응하는 이미지(IM, 도 1a 참조)를 생성한다. 유기발광 표시패널(DP)은 두께 방향(DR3)에서 마주하는 제1 표시패널면(BS1-L) 및 제2 표시패널면(BS1-U)을 제공한다.
- [0061] 터치감지유닛(TS)은 외부입력의 좌표정보를 획득한다. 터치감지유닛(TS)은 제2 표시패널면(BS1-U)에 직접 배치될 수 있다. 본 실시예에서 터치감지유닛(TS)은 유기발광 표시패널(DP)과 연속공정에 의해 제조될 수 있다.
- [0062] 별도로 도시하지 않았으나, 본 발명의 일 실시예에 따른 표시모듈(DM)은 반사방지층을 더 포함할 수도 있다. 반사방지층은 컬러필터 또는 도전층/유전체층/도전층의 적층 구조물 또는 광학부재를 포함할 수 있다. 반사방지층은 외부로부터 입사된 광을 흡수 또는 상쇄간섭 또는 편광시켜 외부광 반사율을 감소시킬 수 있다.
- [0063] 제1 접착부재(AM1) 및 제2 접착부재(AM2) 각각은 광학투명접착필름(OCA, Optically Clear Adhesive film) 또는 광학투명접착수지(OCR, Optically Clear Resin) 또는 감압접착필름(PSA, Pressure Sensitive Adhesive film)일 수 있다. 제1 접착부재(AM1) 및 제2 접착부재(AM2) 각각은 광경화 접착물질 또는 열경화 접착물질을 포함하고, 그 재료는 특별히 제한되지 않는다.
- [0064] 별도로 도시하지 않았으나, 표시장치(DD)는 도 1a 내지 도 1c에 도시된 상태를 유지하기 위해 상기 기능층들을 지지하는 프레임 구조물을 더 포함할 수 있다. 프레임 구조물은 관절 구조 또는 힌지 구조를 포함할 수 있다.
- [0065] 도 1d 및 도 1e에 도시된 표시장치(DD-1)는, 도 1a 내지 도 1c에 도시된 표시장치(DD)와 다르게, 하나의 형태로 고정되어 작동할 수 있다. 표시장치(DD-1)는 도 1e에 도시된 것과 같이 밴딩된 상태로 작동할 수 있다. 표시장치(DD-1)는 밴딩된 상태로 프레임 등에 고정되고, 프레임이 전자장치의 하우징과 결합될 수 있다.
- [0066] 도 1d 및 도 1e에 도시된 표시장치(DD-1)는 도 1a 내지 도 1c에 도시된 표시장치(DD)와 제1 방향(DR1)에 따른 단면이 상이할 수 있다. 도 1d 및 도 1e에 도시된 표시장치(DD-1)는 비밴딩영역(NBA)과 밴딩영역(BA)이 다른 적층 구조를 가질 수 있다. 비밴딩영역(NBA)은 도 2에 도시된 것과 동일한 단면 구조를 갖고, 밴딩영역(BA)은 도 2에 도시된 것과 다른 단면 구조를 가질 수 있다. 밴딩영역(BA)에는 광학부재(LM) 및 윈도우(WM)가 미배치될 수 있다. 즉, 광학부재(LM) 및 윈도우(WM)는 비밴딩영역(NBA)에만 배치될 수 있다. 제2 접착부재(AM2) 및 제3 접착부재(AM3) 역시 밴딩영역(BA)에 미배치될 수 있다.
- [0067] 도 2b에 도시된 것과 같이, 유기발광 표시패널(DP)은 베이스층(SUB), 베이스층(SUB) 상에 배치된 회로층(DP-CL), 발광소자층(DP-OLED), 및 박막봉지층(TFE)을 포함한다. 베이스층(SUB)은 적어도 하나의 플라스틱 필름을

포함할 수 있다. 베이스층(SUB)은 플렉서블한 기판으로 플라스틱 기판, 유리 기판, 메탈 기판, 또는 유/무기 복합재료 기판 등을 포함할 수 있다.

- [0068] 회로층(DP-CL)은 복수 개의 절연층들, 복수 개의 도전층들 및 반도체층을 포함할 수 있다. 회로층(DP-CL)의 복수 개의 도전층들은 신호라인들 또는 화소의 회로부를 구성할 수 있다. 발광소자층(DP-OLED)은 유기발광 다이오드들을 포함한다. 박막봉지층(TFE)은 발광소자층(DP-OLED)을 밀봉한다. 박막봉지층(TFE)은 적어도 2개의 무기 박막들과 그 사이에 배치된 유기 박막을 포함한다. 무기 박막들은 수분으로부터 발광소자층(DP-OLED)을 보호하고, 유기 박막은 먼지 입자와 같은 이물질로부터 발광소자층(DP-OLED)을 보호한다.
- [0069] 본 실시예에서 터치감지유닛(TS)은 단층형일 수 있다. 터치감지유닛(TS)은 단일 도전층을 포함한다. 여기서 단일 도전층이란 "절연층으로 구분되는 도전층이 하나라는 것"을 의미한다. 제1 금속층/제2 금속층/금속 산화물층의 적층구조는 단일 도전층에 해당하고, 제1 금속층/절연층/금속 산화물층은 이중 도전층에 해당한다.
- [0070] 단일 도전층을 패터닝하여 센서들과 터치 신호라인들을 형성한다. 즉, 터치감지유닛(TS)의 센서들은 서로 동일한 층상에 배치된다. 센서들은 박막봉지층(TFE) 상에 직접 배치될 수 있다. 또한, 터치 신호라인들 각각의 일부는 센서들과 동일한 층상에 배치된다. 터치 신호라인들 각각의 일부는 회로층(DP-CL) 상에 배치될 수 있다. 터치감지유닛(TS)의 구조에 대한 상세한 설명은 후술한다.
- [0071] 터치 신호라인들 및 센서들은 ITO(indium tin oxide), IZO(indium zinc oxide), ZnO(zinc oxide), ITZO(indium tin zinc oxide), PEDOT, 금속 나노 와이어, 그래핀을 포함할 수 있다. 터치 신호라인들 및 센서들은 금속층, 예컨대 폴리브덴, 은, 티타늄, 구리, 알루미늄, 또는 이들의 합금을 포함할 수 있다. 터치 신호라인들 및 센서들은 서로 동일한 물질을 포함하거나, 서로 상이한 물질을 포함할 수 있다.
- [0072] 본 실시예에 따른 표시모듈(DM)은 단층형 터치감지유닛을 포함함으로써 다층형 터치감지유닛을 포함하는 표시모듈(DM) 대비 구조가 단순해진다. 표시모듈(DM)이 도 1b 및 도 1c에 도시된 것과 같이 벤딩되더라도 터치감지유닛(TS)에 발생하는 스트레스가 감소된다. 터치감지유닛(TS)이 슬립하기 때문이다.
- [0073] 도 3a는 본 발명의 일 실시예에 따른 유기발광 표시패널(DP)의 평면도이다. 도 3b는 본 발명의 일 실시예에 따른 화소(PX)의 등가회로도이다. 도 3c 및 도 3d는 본 발명의 일 실시예에 따른 유기발광 표시패널(DP)의 부분 단면도들이다. 도 3e는 본 발명의 일 실시예에 따른 유기발광 표시패널(DP)의 패드영역의 평면도이다. 도 3f는 본 발명의 일 실시예에 따른 유기발광 표시패널(DP)의 패드영역의 단면도이다.
- [0074] 도 3a에 도시된 것과 같이, 유기발광 표시패널(DP)은 평면상에서 표시영역(DA)과 비표시영역(NDA)을 포함한다. 유기발광 표시패널(DP)의 표시영역(DA) 및 비표시영역(NDA)은 표시장치(DD)의 표시영역(DD-DA) 및 비표시영역(DD-NDA)에 각각 대응한다. 유기발광 표시패널(DP)의 표시영역(DA) 및 비표시영역(NDA)은 표시장치(DD)의 표시영역(DD-DA) 및 비표시영역(DD-NDA)과 반드시 동일할 필요는 없고, 유기발광 표시패널(DP)의 구조/디자인에 따라 변경될 수 있다.
- [0075] 유기발광 표시패널(DP)은 복수 개의 신호라인들(SGL) 및 복수 개의 화소들(PX)을 포함한다. 복수 개의 화소들(PX)이 배치된 영역이 표시영역(DA)으로 정의된다. 본 실시예에서 비표시영역(NDA)은 표시영역(DA)의 테두리를 따라 정의될 수 있다.
- [0076] 복수 개의 신호라인들(SGL)은 게이트 라인들(GL), 데이터 라인들(DL), 전원 라인(PL), 및 제어신호 라인(CSL)을 포함한다. 게이트 라인들(GL)은 복수 개의 화소들(PX) 중 대응하는 화소(PX)에 각각 연결되고, 데이터 라인들(DL)은 복수 개의 화소들(PX) 중 대응하는 화소(PX)에 각각 연결된다. 전원 라인(PL)은 복수 개의 화소들(PX)에 연결된다. 비표시영역(NDA)의 일측에는 게이트 라인들(GL)이 연결된 게이트 구동회로(DCV)가 배치될 수 있다. 제어신호 라인(CSL)은 게이트 구동회로(DCV)에 제어신호들을 제공할 수 있다.
- [0077] 게이트 라인들(GL), 데이터 라인들(DL), 전원 라인(PL), 및 제어신호 라인(CSL) 중 일부는 동일한 층에 배치되고, 일부는 다른 층에 배치된다. 게이트 라인들(GL), 데이터 라인들(DL), 전원 라인(PL), 및 제어신호 라인(CSL) 중 어느 하나의 층에 배치된 신호라인들이 제1 신호라인으로 정의될 때, 다른 하나의 층에 배치된 신호라인들은 제2 신호라인으로 정의될 수 있다. 또 다른 하나의 층에 배치된 신호라인들은 제3 신호라인으로 정의될 수 있다.
- [0078] 게이트 라인들(GL), 데이터 라인들(DL), 전원 라인(PL), 및 제어신호 라인(CSL) 각각은 신호 배선부와 신호 배선부의 말단에 연결된 신호 패드부를 포함할 수 있다. 신호 배선부는 게이트 라인들(GL), 데이터 라인들(DL), 전원 라인(PL), 및 제어신호 라인(CSL) 각각의 신호 패드부를 제외한 부분으로 정의될 수 있다. 신호 패드부의

예로써 제어 패드부(CSL-P), 데이터 패드부(DL-P), 및 전원 패드부(PL-P)가 도시되었다. 게이트 패드부는 미 도시되었으나, 게이트 구동회로(DCV)와 중첩하며 게이트 구동회로(DCV)에 연결될 수 있다. 별도로 표기하지 않았으나, 제어 패드부(CSL-P), 데이터 패드부(DL-P), 및 전원 패드부(PL-P)가 얼라인되어 있는 비표시영역(NDA)의 일부분은 패드영역으로 정의된다. 후술하는 것과 같이, 터치감지유닛(TS)의 패드부들은 상술한 유기발광 표시패널(DP)의 패드부들과 인접하게 배치될 수 있다.

- [0079] 도 3b에는 어느 하나의 게이트 라인(GL)과 어느 하나의 데이터 라인(DL), 및 전원 라인(PL)에 연결된 화소(PX)를 예시적으로 도시하였다. 화소(PX)의 구성은 이에 제한되지 않고 변형되어 실시될 수 있다.
- [0080] 화소(PX)는 표시소자로써 유기발광 다이오드(OLED)를 포함한다. 유기발광 다이오드(OLED)는 전면 발광형 다이오드이거나, 배면 발광형 다이오드일 수 있다. 화소(PX)는 유기발광 다이오드(OLED)를 구동하기 위한 회로부로써 제1 트랜지스터(TFT1, 또는 스위칭 트랜지스터), 제2 트랜지스터(TFT2, 또는 구동 트랜지스터), 및 커패시터(CAP)를 포함한다.
- [0081] 제1 트랜지스터(TFT1)는 게이트 라인(GL)에 인가된 주사 신호에 응답하여 데이터 라인(DL)에 인가된 데이터 신호를 출력한다. 커패시터(CAP)는 제1 트랜지스터(TFT1)로부터 수신한 데이터 신호에 대응하는 전압을 충전한다.
- [0082] 제2 트랜지스터(TFT2)는 유기발광 다이오드(OLED)에 연결된다. 제2 트랜지스터(TFT2)는 커패시터(CAP)에 저장된 전하량에 대응하여 유기발광 다이오드(OLED)에 흐르는 구동전류를 제어한다. 유기발광 다이오드(OLED)는 제2 트랜지스터(TFT2)의 턴-온 구간 동안 발광한다.
- [0083] 도 3c은 도 3b에 도시된 등가회로의 제1 트랜지스터(TFT1) 및 커패시터(CAP)에 대응하는 부분의 단면을 도시하였다. 도 3d는 도 3b에 도시된 등가회로의 제2 트랜지스터(TFT2) 및 유기발광 다이오드(OLED)에 대응하는 부분의 단면을 도시하였다.
- [0084] 도 3c 및 도 3d에 도시된 것과 같이, 베이스층(SUB) 상에 회로층(DP-CL)이 배치된다. 베이스층(SUB) 상에 제1 트랜지스터(TFT1)의 반도체 패턴(AL1: 이하, 제1 반도체 패턴) 및 제2 트랜지스터(TFT2)의 반도체 패턴(AL2, 이하 제2 반도체 패턴)이 배치된다. 제1 반도체 패턴(AL1) 및 제2 반도체 패턴(AL2)은 아몰포스 실리콘, 폴리 실리콘, 금속 산화물 반도체에서 서로 동일하게 또는 서로 다르게 선택될 수 있다.
- [0085] 별도로 도시하지 않았으나, 베이스층(SUB)의 일면 상에 기능층들이 더 배치될 수 있다. 기능층들은 배리어층 또는 버퍼층 중 적어도 어느 하나를 포함한다. 제1 반도체 패턴(AL1) 및 제2 반도체 패턴(AL2)은 배리어층 또는 버퍼층 상에 배치될 수 있다.
- [0086] 베이스층(SUB) 상에 제1 반도체 패턴(AL1) 및 제2 반도체 패턴(AL2)을 커버하는 제1 절연층(12)이 배치된다. 제1 절연층(12)은 유기층 및/또는 무기층을 포함한다. 특히, 제1 절연층(12)은 복수 개의 무기 박막들을 포함할 수 있다. 복수 개의 무기 박막들은 실리콘 나이트라이드층 및 실리콘 옥사이드층을 포함할 수 있다.
- [0087] 제1 절연층(12) 상에 제1 트랜지스터(TFT1)의 제어전극(GE1: 이하, 제1 제어전극) 및 제2 트랜지스터(TFT2)의 제어전극(GE2, 이하, 제2 제어전극)이 배치된다. 제1 절연층(12) 상에 커패시터(CAP)의 제1 전극(E1)이 배치된다. 제1 제어전극(GE1), 제2 제어전극(GE2), 및 제1 전극(E1)은 게이트 라인들(GL, 도 3a 참조)과 동일한 포토 리소그래피 공정에 따라 제조될 수 있다. 다시 말해, 제1 전극(E1)은 게이트 라인들(GL)과 동일한 물질로 구성되고, 동일한 적층 구조를 갖고, 동일한 층 상에 배치될 수 있다.
- [0088] 제1 절연층(12) 상에 제1 제어전극(GE1) 및 제2 제어전극(GE2) 및 제1 전극(E1)을 커버하는 제2 절연층(14)이 배치된다. 제2 절연층(14)은 유기층 및/또는 무기층을 포함한다. 특히, 제2 절연층(14)은 복수 개의 무기 박막들을 포함할 수 있다. 복수 개의 무기 박막들은 실리콘 나이트라이드층 및 실리콘 옥사이드층을 포함할 수 있다.
- [0089] 제2 절연층(14) 상에 데이터 라인들(DL, 도 3a 참조)이 배치될 수 있다. 제2 절연층(14) 상에 제1 트랜지스터(TFT1)의 입력전극(SE1: 이하, 제1 입력전극) 및 출력전극(DE1: 이하, 제1 출력전극)이 배치된다. 제2 절연층(14) 상에 제2 트랜지스터(TFT2)의 입력전극(SE2: 이하, 제2 입력전극) 및 출력전극(DE2: 이하, 제2 출력전극)이 배치된다. 제1 입력전극(SE1)은 데이터 라인들(DL) 중 대응하는 데이터 라인으로부터 분기된다. 전원 라인(PL, 도 3a 참조)은 데이터 라인들(DL)과 동일한 층 상에 배치될 수 있다. 제2 입력전극(SE2)은 전원 라인(PL)로부터 분기될 수 있다.
- [0090] 제2 절연층(14) 상에 커패시터(CAP)의 제2 전극(E2)이 배치된다. 제2 전극(E2)은 데이터 라인들(DL) 및 전원 라인(PL)과 동일한 포토리소그래피 공정에 따라 제조될 수 있고, 동일한 물질로 구성되고, 동일한 적층 구조를 갖

고, 동일한 층 상에 배치될 수 있다.

- [0091] 제1 입력전극(SE1)과 제1 출력전극(DE1)은 제1 절연층(12) 및 제2 절연층(14)을 관통하는 제1 관통홀(CH1)과 제2 관통홀(CH2)을 통해 제1 반도체 패턴(AL1)에 각각 연결된다. 제1 출력전극(DE1)은 제1 전극(E1)에 전기적으로 연결될 수 있다. 예컨대, 제1 출력전극(DE1)은 제2 절연층(14)을 관통하는 관통홀(미 도시)을 통해 제1 전극(E1)에 연결될 수 있다. 제2 입력전극(SE2)과 제2 출력전극(DE2)은 제1 절연층(12) 및 제2 절연층(14)을 관통하는 제3 관통홀(CH3)과 제4 관통홀(CH4)을 통해 제2 반도체 패턴(AL2)에 각각 연결된다. 한편, 본 발명의 다른 실시예에서 제1 트랜지스터(TFT1)와 제2 트랜지스터(TFT2)는 바텀 게이트 구조로 변형되어 실시될 수 있다.
- [0092] 제2 절연층(14) 상에 제1 입력전극(SE1), 제1 출력전극(DE1), 제2 입력전극(SE2), 및 제2 출력전극(DE2)을 커버하는 제3 절연층(16)이 배치된다. 제3 절연층(16)은 유기층 및/또는 무기층을 포함한다. 특히, 제3 절연층(16)은 평탄면을 제공하기 위해서 유기물질을 포함할 수 있다.
- [0093] 제1 절연층(12), 제2 절연층(14), 및 제3 절연층(16) 중 어느 하나는 화소의 회로 구조에 따라 생략될 수 있다. 제2 절연층(14), 및 제3 절연층(16) 각각은 층간 절연층(inter dielectric layer)으로 정의될 수 있다. 층간 절연층은 층간 절연층을 기준으로 하부에 배치된 도전패턴과 상부에 배치된 도전패턴의 사이에 배치되어 도전패턴들을 절연시킨다.
- [0094] 회로층(DP-CL)은 더미 도전패턴들을 포함한다. 더미 도전패턴들은 반도체 패턴들(AL1, AL2), 제어전극들(GE1, GE2), 또는 출력전극들(DE1, DE2)과 동일한 층에 배치된다. 더미 도전패턴들은 비표시영역(NDA, 도 3a 참조)에 배치될 수 있다. 더미 도전패턴들에 대한 상세한 설명은 후술한다.
- [0095] 제3 절연층(16) 상에 발광소자층(DP-OLED)이 배치된다. 제3 절연층(16) 상에 화소정의막(PXL) 및 유기발광 다이오드(OLED)가 배치된다. 제3 절연층(16) 상에 애노드(AE)가 배치된다. 애노드(AE)는 제3 절연층(16)을 관통하는 제5 관통홀(CH5)을 통해 제2 출력전극(DE2)에 연결된다. 화소정의막(PXL)에는 개구부(OP)가 정의된다. 화소정의막(PXL)의 개구부(OP)는 애노드(AE)의 적어도 일부분을 노출시킨다.
- [0096] 발광소자층(DP-OLED)은 발광영역(PXA)과 발광영역(PXA)에 인접한 비발광영역(NPXA)을 포함한다. 비발광영역(NPXA)은 발광영역(PXA)을 에워싸을 수 있다. 본 실시예에서 발광영역(PXA)은 애노드(AE)에 대응하게 정의되었다. 그러나, 발광영역(PXA)은 이에 제한되지 않고, 발광영역(PXA)은 광이 발생하는 영역으로 정의되면 충분하다. 발광영역(PXA)은 개구부(OP)에 의해 노출된 애노드(AE)의 일부영역에 대응하게 정의될 수도 있다.
- [0097] 정공 제어층(HCL)은 발광영역(PXA)과 비발광영역(NPXA)에 공통으로 배치될 수 있다. 별도로 도시되지 않았으나, 정공 제어층(HCL)과 같은 공통층은 복수 개의 화소들(PX, 도 3a 참조)에 공통으로 형성될 수 있다.
- [0098] 정공 제어층(HCL) 상에 유기 발광층(EML)이 배치된다. 유기 발광층(EML)은 개구부(OP)에 대응하는 영역에만 배치될 수 있다. 즉, 유기 발광층(EML)은 복수 개의 화소들(PX) 각각에 분리되어 형성될 수 있다.
- [0099] 유기 발광층(EML) 상에 전자 제어층(ECL)이 배치된다. 전자 제어층(ECL) 상에 캐소드(CE)가 배치된다. 캐소드(CE)는 복수 개의 화소들(PX)에 공통적으로 배치된다.
- [0100] 본 실시예에서 패터닝된 유기 발광층(EML)을 예시적으로 도시하였으나, 유기 발광층(EML)은 복수 개의 화소들(PX)에 공통적으로 배치될 수 있다. 이때, 유기 발광층(EML)은 백색 광을 생성할 수 있다. 또한, 유기 발광층(EML)은 다층구조를 가질 수 있다.
- [0101] 본 실시예에서 박막방지층(TFE)은 캐소드(CE)를 직접 커버한다. 본 발명의 일 실시예에서, 캐소드(CE)를 커버하는 캡핑층이 더 배치될 수 있다. 이때 박막방지층(TFE)은 캡핑층을 직접 커버한다.
- [0102] 도 3e는 도 3a의 AA 영역을 확대 도시하였고, 도 3f는 도 3e의 I-I'에 대응하는 단면을 도시하였다. 제어신호 라인(CSL)은 제어 배선부(CSL-L) 및 제어 패드부(CSL-P)를 포함한다. 데이터 라인(DL)은 데이터 배선부(DL-L) 및 데이터 패드부(DL-P)를 포함한다.
- [0103] 제3 절연층(16) 상에 더미 패턴들(DMP1, DMP2)이 배치된다. 더미 패턴들(DMP1, DMP2)은 애노드(AE)과 동일한 포토리소그래피 공정에 따라 제조될 수 있다. 다시 말해, 더미 패턴들(DMP1, DMP2)은 애노드(AE)와 동일한 물질로 구성되고, 동일한 적층 구조를 갖고, 동일한 층 상에 배치될 수 있다.
- [0104] 더미 패턴들(DMP1, DMP2)은 플로팅 전극일 수 있다. 더미 패턴들(DMP1, DMP2)은 평면 상에서 다른 도전패턴들과 연결되지 않는다. 더미 패턴들(DMP1, DMP2)은 대응하는 패드부 이외에는 연결되지 않는다. 제1 더미 패턴(DMP1)은 제어 패드부(CSL-P)와 제1 콘택홀(CNT1)을 통해 연결된다. 제2 더미 패턴(DMP2)은 데이터 패드부(DL-P)와

제2 콘택홀(CNT2)을 통해 연결된다. 제1 콘택홀(CNT1)은 제2 절연층(14) 및 제3 절연층(16)을 관통한다. 제2 콘택홀(CNT2)은 제3 절연층(16)을 관통한다.

- [0105] 별도로 도시하지 않았으나, 전원 패드부(PL-P)에 대응하는 단면은 데이터 패드부(DL-P)에 대응하는 단면과 실질적으로 동일할 수 있다.
- [0106] 본 발명의 일 실시예에서 더미 패턴들(DMP1, DMP2)은 터치감지유닛(TS)의 일부를 구성할 수 있다. 더미 패턴들(DMP1, DMP2)은 후술하는 터치 신호라인들과 동일한 포토리소그래피 공정에 따라 제조될 수 있다. 다시 말해, 더미 패턴들(DMP1, DMP2)은 터치 신호라인들과 동일한 물질로 구성되고, 동일한 적층 구조를 갖고, 동일한 층상에 배치될 수 있다.
- [0107] 도 4a는 본 발명의 일 실시예에 따른 터치감지유닛(TS)의 평면도이다. 도 4b는 본 발명의 일 실시예에 따른 센서 블록(SB)의 평면도이다. 도 4c는 본 발명의 일 실시예에 따른 터치감지유닛의 평면도이다.
- [0108] 도 4a에 도시된 것과 같이, 터치감지유닛(TS)은 터치 센서 및 터치 센서에 연결된 복수 개의 터치 신호라인들(SL1 내지 SL4)을 포함한다. 터치 센서는 표시영역(DA)에 배치된 복수 개의 센서 블록들(SB)을 포함한다. 박막봉지층(TFE, 도 2b 참조)은 적어도 표시영역(DA)에 중첩할 수 있고, 센서 블록들(SB)은 박막봉지층(TFE)에 직접 배치될 수 있다. 복수 개의 터치 신호라인들(SL1 내지 SL4)의 일부는 박막봉지층(TFE)에 배치될 수 있다. 어느 터치 신호라인들(SL1) 각각의 일부분은 박막봉지층(TFE)에 배치되고, 일부분은 제3 절연층(16, 도 6a 내지 도 6d 참조) 상에 배치될 수 있다.
- [0109] 센서 블록들(SB)은 복수 개의 센서 열들(TSC1 내지 TSC6)을 정의하거나, 복수 개의 센서 행들(TSL1 내지 TSL3)을 정의할 수 있다. 복수 개의 센서 열들(TSC1 내지 TSC6) 각각은 열 방향(도 4a에서 제1 방향(DR1))으로 나열된 복수 개의 센서 블록들(SB)을 포함할 수 있다. 복수 개의 센서 열들(TSC1 내지 TSC6)은 행방향(도 4a에서 제2 방향(DR2))으로 나열된다.
- [0110] 도 4a에는 매트릭스 형태로 배열된 복수 개의 센서 블록들(SB)을 도시하였으나, 이에 제한되지 않는다. 복수 개의 센서 열들(TSC1 내지 TSC6)은 서로 다른 개수의 센서 블록들(SB)을 포함할 수 있고, 복수 개의 센서 행들(TSL1 내지 TSL3)은 서로 다른 개수의 센서 블록들(SB)을 포함할 수 있다. 복수 개의 센서열들(TSC1 내지 TSC6) 및/또는 복수 개의 센서 행들(TSL1 내지 TSL3)은 박막봉지층(TFE) 상에서 사선방향으로 정의될 수도 있다.
- [0111] 도 4b에 도시된 것과 같이, 복수 개의 센서 블록들(SB) 각각은 제1 센서(RP) 및 복수 개의 제2 센서들(TP1 내지 TP<sub>i</sub>)을 포함한다. 제1 센서(RP)는 복수 개의 제2 센서들(TP1 내지 TP<sub>i</sub>)로부터 분리된다. 센서 블록(SB)은 제1 센서(RP)와 그에 인접하게 배치되고, 소정의 방향으로 나열된 *i*개(여기서 *i*는 2 이상의 자연수)의 제2 센서들(TP1 내지 TP<sub>i</sub>)을 포함한다. 상기 *i*개의 제2 센서들(TP1 내지 TP<sub>i</sub>)은 하나의 센서 그룹을 이룬다. 제2 센서들(TP1 내지 TP<sub>i</sub>)이 나열된 방향은 제1 센서(RP)의 연장방향과 실질적으로 동일할 수 있다.
- [0112] 여기서, 센서 블록(SB)이 "1개의 제1 센서"를 포함하느냐 "복수 개의 제1 센서들"을 포함하느냐는 것은 전기적으로 절연된 제1 센서의 개수에 따라 결정된다. 센서 블록(SB)이 2개의 패턴을 포함하더라도, 터치 신호라인에 의해 전기적으로 연결된 2개의 도전패턴은 1개의 제1 센서로 정의된다. 이는 제2 센서(TP1 내지 TP<sub>i</sub>)에도 동일하게 적용된다. 즉, 도 4b에 도시된 *i*개의 제2 센서들(TP1 내지 TP<sub>i</sub>)은 서로 전기적으로 분리된다. 도 4a에는 3개의 제2 센서들(TP1 내지 TP3)을 포함하는 센서 블록(SB)이 예시적으로 도시되었다.
- [0113] 이하, 센서 열들(TSC1 내지 TSC6)은 왼쪽에서 오른쪽으로, 센서 행들(TSL1 내지 TSL3)은 상측에서 하측으로, *i*개의 제2 센서들(TP1 내지 TP<sub>i</sub>)은 상측에서 하측으로 갈수록 구성들의 순서가 증가되는 것으로 설명된다.
- [0114] 복수 개의 제2 센서들(TP1 내지 TP<sub>i</sub>)이 외부 입력 검출을 위한 검출신호(또는 전송신호)를 수신할 때, 제1 센서(RP)는 복수 개의 제2 센서들(TP1 내지 TP<sub>i</sub>)에 정전 결합(capacitively coupling) 된다. 입력 수단이 정전 결합된 제1 센서(RP)와 복수 개의 제2 센서들(TP1 내지 TP<sub>i</sub>) 중 특정한 제2 센서 상에 배치되면, 제1 센서(RP)와 상기 특정한 제2 센서 사이의 정전용량(capacity)이 변화된다. 터치 검출회로는 상기 특정한 제2 센서로부터 상기 변화된 정전용량을 검출하여 입력 수단의 좌표정보를 산출한다.
- [0115] 제1 센서(RP)가 외부 입력 검출을 위한 검출신호를 수신할 수 있고, 이때 터치 검출회로는 상기 특정한 제2 센서로부터 상기 변화된 정전용량을 검출하여 입력 수단의 좌표정보를 산출한다.
- [0116] 다시, 도 4a를 참조하여 복수 개의 센서 블록들(SB)과 복수 개의 터치 신호라인들(SL1 내지 SL4)의 연결관계를 설명한다. 복수 개의 센서 블록들(SB)과 복수 개의 터치 신호라인들(SL1 내지 SL4)의 연결관계는 제1 센서 열

(TSC1) 및 제2 센서 열(TSC2)을 중심으로 설명한다.

- [0117] 터치 신호라인들(SL1 내지 SL4)은 제1 터치 신호라인들(SL1), 제2 터치 신호라인들(SL2), 제3 터치 신호라인들(SL3) 및 제4 터치 신호라인들(SL4)을 포함한다. 제1 터치 신호라인들(SL1)은 제1 센서 열(TSC1)의 센서 블록들(SB)의 제1 센서들(RP)에 각각 연결된다.
- [0118] 제1 터치 신호라인들(SL1)은 터치 배선부와 터치 배선부의 말단에 연결된 터치 패드부(SL1-P)를 포함할 수 있다. 터치 배선부는 제1 터치 신호라인들(SL1) 각각의 터치 패드부(SL1-P)를 제외한 부분으로 정의될 수 있다. 제1 터치 신호라인들(SL1)의 터치 패드부들(SL1-P)은 비표시영역(NDA)에 정렬될 수 있다.
- [0119] 제2 터치 신호라인들(SL2)은 센서 열의 센서 블록들(SB) 중 n번째 센서 블록의 i개의 제2 센서들 중 j번째(여기서 j는 1 이상이고 i 이하인 자연수) 제2 센서와 n+1번째 센서 블록의 i개의 제2 센서들 중 i-j+1번째 제2 센서를 연결한다. 이하, 제1 센서 열(TSC1)에 대응하는 3개의 제2 신호라인들(SL2-1, SL2-2, SL2-3)을 참조하여 상세히 설명한다.
- [0120] 어느 하나의 제2 터치 신호라인(SL2-1)은 첫번째 센서 블록(SB)의 첫번째 제2 센서(TP1), 두번째 센서 블록(SB)의 세번째 제2 센서(TP3), 및 세번째 센서 블록(SB)의 첫번째 제2 센서(TP1)를 연결한다. 다른 하나의 제2 터치 신호라인(SL2-2)은 첫번째 내지 세번째 센서 블록들(SB)의 두번째 제2 센서들(TP2)을 연결한다. 나머지 하나의 제2 터치 신호라인(SL2-3)은 첫번째 센서 블록(SB)의 세번째 제2 센서(TP3), 두번째 센서 블록(SB)의 첫번째 제2 센서(TP1), 및 세번째 센서 블록(SB)의 세번째 제2 센서(TP3)를 연결한다.
- [0121] 제1 센서 열(TSC1)에 대응하는 제2 터치 신호라인들(SL2)과 제2 센서 열(TSC2)에 대응하는 제2 터치 신호라인들(SL2)은 제3 터치 신호라인들(SL3)을 통해 연결될 수 있다. 제3 터치 신호라인들(SL3)은 하나의 센서 블록에 배치된 제2 센서들의 개수와 동일한 개수로 제공될 수 있다. 즉, i개의 제3 터치 신호라인들(SL3)이 제공될 수 있다. 본 실시예에서 3개의 제3 터치 신호라인들(SL3)이 도시되었다.
- [0122] 제1 센서 열(TSC1)에 대응하는 어느 하나의 제2 터치 신호라인(SL2-1)과 제2 센서 열(TSC2)에 대응하는 어느 하나의 제2 터치 신호라인(SL2-1)은 3개의 제3 터치 신호라인들(SL3) 중 어느 하나의 제3 터치 신호라인(SL3)에 의해 연결된다. 제1 센서 열(TSC1)에 대응하는 다른 하나의 제2 터치 신호라인(SL2-2)과 제2 센서 열(TSC2)에 대응하는 다른 하나의 제2 터치 신호라인(SL2-2)은 3개의 제3 터치 신호라인들(SL3) 중 다른 하나의 제3 터치 신호라인(SL3)에 의해 연결된다. 제3 터치 신호라인(SL3)에 의해 복수 개의 센서 열들(TSC1 내지 TSC6)에 배치된 대응하는 제2 센서들(TP1, TP2, TP3)은 서로 전기적으로 연결된다.
- [0123] 제4 터치 신호라인들(SL4)은 제3 터치 신호라인들(SL3)의 개수와 동일한 개수로 제공될 수 있다. 즉, i개의 제4 터치 신호라인들(SL4)이 제공될 수 있다. i개의 제4 터치 신호라인들(SL4)은 i개의 제3 터치 신호라인들(SL3)에 1:1 대응하게 연결된다.
- [0124] 제4 터치 신호라인들(SL4)은 터치 배선부와 터치 배선부의 말단에 연결된 터치 패드부(SL4-P)를 포함할 수 있다. 터치 배선부는 제4 터치 신호라인들(SL4) 각각의 터치 패드부(SL4-P)를 제외한 부분으로 정의될 수 있다. 제4 터치 신호라인들(SL4)의 터치 패드부들(SL4-P)은 비표시영역(NDA)에 정렬될 수 있다.
- [0125] 제3 터치 신호라인들(SL3)과 제4 터치 신호라인들(SL4)에 의해 패드의 개수가 감소될 수 있다. 그에 따라 터치 감지유닛(TS)의 패드영역에서 발생하는 쇼트 불량량이 감소될 수 있다.
- [0126] 도 4c의 터치감지유닛(TS)은 도 4a의 터치감지유닛(TS)과 터치 신호라인들의 연결관계가 상이하다.
- [0127] 제2 터치 신호라인들(SL2)은 터치 배선부와 터치 배선부의 말단에 연결된 터치 패드부(SL2-P)를 포함할 수 있다. 제1 센서 열(TSC1)에 대응하는 제1 터치 신호라인들(SL1)과 제2 센서 열(TSC2)에 대응하는 제1 터치 신호라인들(SL1)은 제3 터치 신호라인들(SL3)을 통해 연결될 수 있다. 제3 터치 신호라인들(SL3)은 하나의 센서열에 배치된 제1 센서들의 개수와 동일한 개수로 제공될 수 있다. 본 실시예에서 3개의 제3 터치 신호라인들(SL3)이 도시되었다.
- [0128] 제1 센서 열(TSC1)의 첫번째 제1 센서(RA)와 제2 센서 열(TSC2)의 첫번째 제1 센서(RA)는 3개의 제3 터치 신호라인들(SL3) 중 어느 하나의 제3 터치 신호라인(SL3)에 의해 연결된다. 제1 센서 열(TSC1)의 두번째 제1 센서(RA)와 제2 센서 열(TSC2)의 두번째 제1 센서(RA)는 3개의 제3 터치 신호라인들(SL3) 중 다른 하나의 제3 터치 신호라인(SL3)에 의해 연결된다. 제1 센서 열(TSC1)의 세번째 제1 센서(RA)와 제2 센서 열(TSC2)의 세번째 제1 센서(RA)는 3개의 제3 터치 신호라인들(SL3) 중 또 다른 하나의 제3 터치 신호라인(SL3)에 의해 연결된다. 제4 터치 신호라인들(SL4)은 제3 터치 신호라인들(SL3)의 개수와 동일한 개수로 제공될 수 있다. 즉, i개의 제4 터치

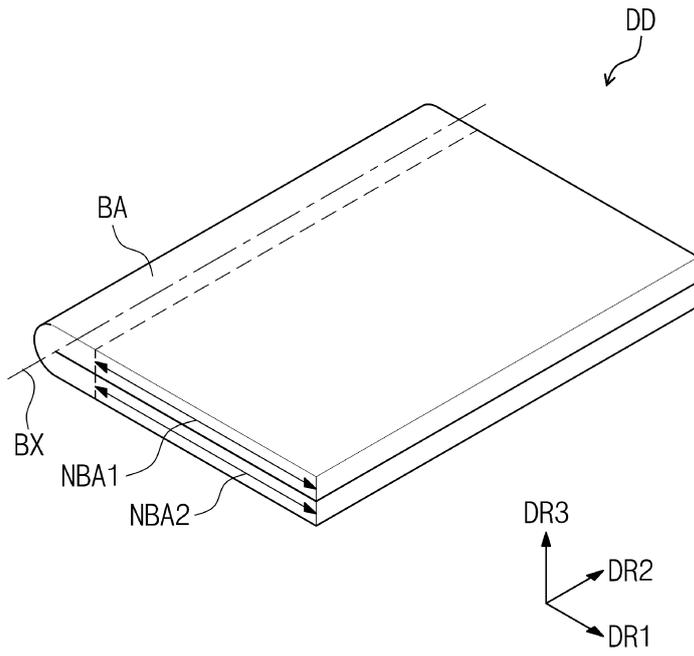
치 신호라인들(SL4)이 제공될 수 있다.

- [0129] 도 5a는 본 발명의 일 실시예에 따른 터치센서(TP) 및 터치 신호라인(SL2)의 확대된 평면도이다. 도 5b는 본 발명의 일 실시예에 따른 표시모듈(DM)의 단면도이다. 도 5a는 하나의 제2 센서(TP)와 그에 연결된 제2 터치 신호라인(SL2)의 일부를 도시하였다. 도 5b는 도 5a의 II-II'에 대응하는 단면을 도시하였다.
- [0130] 표시영역(DA)은 복수 개의 발광영역들(PXA)과 복수 개의 발광영역들(PXA)을 에워싸는 비발광영역(NPXA)을 포함한다. 제2 센서(TP)와 제2 터치 신호라인(SL2) 각각은 비발광영역(NPXA)에 중첩하는 메쉬형상일 수 있다. 별도로 도시하지 않았으나, 제1 센서(RP) 역시 메쉬형상일 수 있다.
- [0131] 제2 센서(TP)는 제1 방향(DR1)으로 연장된 복수 개의 세로부분들과 제2 방향(DR2)으로 연장된 복수 개의 가로부분들을 포함한다. 상기 복수 개의 세로부분들과 상기 복수 개의 가로부분들은 메쉬선으로 정의될 수 있다. 메쉬선의 선폭은 수 마이크로일 수 있다.
- [0132] 상기 복수 개의 세로부분들과 상기 복수 개의 가로부분들은 서로 연결되어 복수 개의 터치 개구부들(TS-OP)을 형성한다. 도 5a에서 하나의 터치 개구부(TS-OP)는 점선으로 도시되었다. 터치 개구부들(TS-OP)이 발광영역들(PXA)에 일대일 대응하는 것으로 도시하였으나 이에 제한되지 않는다. 하나의 터치 개구부(TS-OP)는 2 이상의 발광영역들(PXA)에 대응할 수 있다. 도 5b에는 외부에 노출된 메쉬선을 도시하였으나, 표시모듈(DM)은 박막봉지층(TFE)에 배치되어 메쉬선을 커버하는 절연층을 더 포함할 수 있다.
- [0133] 도 6a 내지 도 6d는 본 발명의 일 실시예에 따른 터치감지유닛(TS)의 패드영역의 평면과 단면을 도시하였다. 도 6a는 도 4a의 BB 영역을 확대 도시하였고, 도 6b는 도 6a의 III-III'에 대응하는 단면을 도시하였다. 도 6c는 도 4a의 BB 영역을 확대 도시하였고, 도 6d는 도 6c의 III-III'에 대응하는 단면을 도시하였다. 도 6e는 본 발명의 일 실시예에 따른 표시모듈(DM)과 회로기판(PCB)의 배치관계를 도시한 평면도이다.
- [0134] 도 6a 및 도 6b에 도시된 것과 같이, 제4 터치 신호라인들(SL4) 각각은 터치 배선부(SL4-L)와 터치 배선부(SL4-L)의 말단에 연결된 터치 패드부(SL4-P)를 포함한다. 도 3a 내지 3f를 참조하여 설명한 더미 도전패드들은 도 6a 및 도 6b에 도시된 더미 도전패드(DCP1, DCP2, DCP3)를 포함할 수 있다. 더미 도전패드(DCP1, DCP2, DCP3)는 터치 패드부(SL4-P)에 중첩한다.
- [0135] 더미 도전패드(DCP1, DCP2, DCP3)는 단면 상 위치에 따라 구분되는 제1 더미 도전패드(DCP1), 제2 더미 도전패드(DCP2), 및 제3 더미 도전패드(DCP3)를 포함할 수 있다. 제1 더미 도전패드(DCP1)는 제1 반도체 패턴(AL1, 도 3c 참조)과 동일한 포토리소그래피 공정에 따라 제조될 수 있다. 다시 말해, 제1 더미 도전패드(DCP1)은 제1 반도체 패턴(AL1)과 동일한 물질로 구성되고, 동일한 적층 구조를 갖고, 동일한 층 상에 배치될 수 있다. 제2 더미 도전패드(DCP2)는 제1 제어전극(GE1, 도 3c 참조)과 동일한 포토리소그래피 공정에 따라 제조될 수 있다. 제3 더미 도전패드(DCP3)는 제1 입력전극(SE1, 도 3c 참조)과 동일한 포토리소그래피 공정에 따라 제조될 수 있다.
- [0136] 더미 도전패드(DCP1, DCP2, DCP3)는 제1 더미 도전패드(DCP1), 제2 더미 도전패드(DCP2), 및 제3 더미 도전패드(DCP3) 중 어느 하나의 도전패드를 복수 개 포함할 수도 있다.
- [0137] 도 6c 및 도 6d에 도시된 것과 같이, 더미 도전패드(DCP1, DCP2, DCP3)는 제2 더미 도전패드(DCP2), 및 제3 더미 도전패드(DCP3)를 포함할 수 있다. 3개의 터치 패드부들(SL4-P) 중 하나는 제1 콘택홀(CNT1)을 통해 제2 더미 도전패드(DCP2)에 연결된다. 3개의 터치 패드부들(SL4-P) 중 2개는 제2 콘택홀(CNT2)을 통해 제3 더미 도전패드(DCP3)에 각각 연결된다. 제1 콘택홀(CNT1)은 제2 절연층(14) 및 제3 절연층(16)을 관통한다. 제2 콘택홀(CNT2)은 제3 절연층(16)을 관통한다.
- [0138] 더미 도전패드(DCP1, DCP2, DCP3)는 플로팅 전극일 수 있다. 더미 도전패드(DCP1, DCP2, DCP3)는 평면 상에서 다른 도전패드들과 연결되지 않는다. 더미 도전패드(DCP1, DCP2, DCP3)는 대응하는 터치 패드부 이외에는 연결되지 않는다.
- [0139] 도 6f에 도시된 것과 같이, 터치감지유닛(TS)의 터치 패드부들(SL1-P, SL4-P)은 유기발광 표시패널(DP)의 신호패드부들(CSL-P, DL-P, PL-P)과 정렬될 수 있다. 터치 패드부들(SL1-P, SL4-P)과 신호패드부들(CSL-P, DL-P, PL-P)이 정렬되어 표시장치의 패드영역을 정의한다. 패드영역에서 터치감지유닛(TS)과 유기발광 표시패널(DP)은 하나의 회로기판(PCB)과 본딩될 수 있다. 이방성 도전 필름(Anisotropic Conductive Film: ACF) 또는 솔더 범프를 통해 본딩할 수 있다. 회로기판(PCB)은 플렉서블 회로기판일 수 있고, 터치 패드부들(SL1-P, SL4-P)과 신호패드부들(CSL-P, DL-P, PL-P)에 대응하는 패드들(PCB-P)을 포함한다.

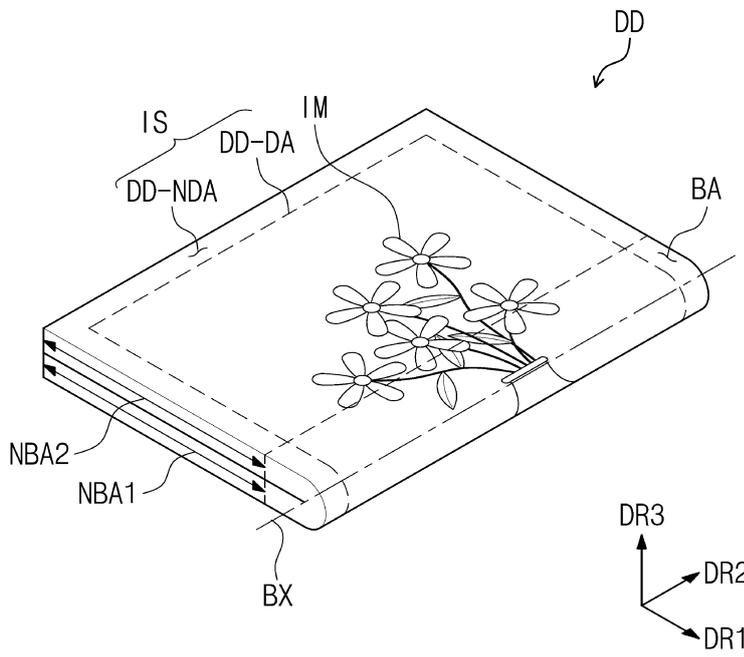
- [0140] 회로기판(PCB)에는 유기발광 표시패널(DP) 및/또는 터치감지유닛(TS)을 제어하기 위한 구동 IC가 실장될 수 있다.
- [0141] 별도로 도시하지 않았으나, 도 6e에 도시된 비표시영역(DD-NDA)에 구동 IC가 실장될 수 있다. 구동 IC(예컨대 구동 IC의 입력단자들)는 터치 패드부들(SL1-P, SL4-P)과 신호 패드부들(CSL-P, DL-P, PL-P)에 이방성 도전 필름(Anisotropic Conductive Film: ACF) 또는 솔더 범프를 통해 본딩할 수 있다. 이때, 비표시영역(DD-NDA)에는 구동 IC(예컨대 구동 IC의 출력단자들)와 회로기판(PCB)을 전기적으로 연결하기 위한 패드들이 추가적으로 배치될 수 있다.
- [0142] 터치감지유닛(TS)의 패드영역과 유기발광 표시패널(DP)의 패드영역이 유사한 적층 구조를 가짐으로써 표시장치의 패드영역과 회로기판(PCB)과의 본딩 신뢰성이 향상된다. 도 3f, 도 6b, 및 도 6d에 도시된 것과 같이, 유기발광 표시패널(DP)에 배치된 더미 도전패드(DCP1, DCP2, DCP3)를 이용하여 터치감지유닛(TS)의 패드영역을 유기발광 표시패널(DP)의 패드영역과 유사한 적층구조로 형성할 수 있다. 터치감지유닛(TS)의 패드영역과 유기발광 표시패널(DP)의 패드영역은 공통적으로 제3 절연층(16) 상에 도전패턴이 배치되고, 제3 절연층(16)의 하층에 또 다른 도전패턴이 배치된다. 제3 절연층(16) 상에 배치된 도전패턴이 회로기판(PCB)의 패드들(PCB-P)과 본딩된다.
- [0143] 도 7a 내지 도 7d는 본 발명의 일 실시예에 따른 터치감지유닛(TS)의 패드영역의 평면과 단면을 도시하였다. 도 7a는 도 4a의 CC 영역을 확대 도시하였고, 도 7b는 도 7a의 IV-IV'에 대응하는 단면을 도시하였다. 도 7c는 도 4a의 CC 영역을 확대 도시하였고, 도 7d는 도 7c의 IV-IV'에 대응하는 단면을 도시하였다.
- [0144] 도 3a 내지 3f를 참조하여 설명한 더미 도전패턴들은 도 7a 내지 도 7d에 도시된 더미 도전라인(DCL)을 포함할 수 있다. 더미 도전라인(DCL)은 복수개 제공될 수 있다. 더미 도전라인들(DCL)은 서로 동일한 층상에 배치되거나, 서로 다른 층상에 배치될 수 있다.
- [0145] 더미 도전라인(DCL)은 제1 제어전극(GE1, 도 3c 참조)과 동일한 포토리소그래피 공정에 따라 제조되거나, 제1 입력전극(SE1, 도 3c 참조)과 동일한 포토리소그래피 공정에 따라 제조될 수 있다. 도 7b에는 제1 제어전극(GE1)과 동일한 포토리소그래피 공정에 따라 제조된 더미 도전라인(DCL)이 도시되었고, 도 7d에는 제1 입력전극(SE1)과 동일한 포토리소그래피 공정에 따라 제조된 더미 도전라인(DCL)이 도시되었다.
- [0146] 도 7a 및 도 7b에 도시된 것과 같이, 제1 터치 신호라인들(SL1) 각각의 터치배선부(SL1-L)는 제1 배선부(SL1-L1) 및 제2 배선부(SL1-L2)를 포함한다. 제1 배선부(SL1-L1)의 일단은 대응하는 제1 센서(RP, 도 4a 참조)에 연결되고, 타단은 더미 도전라인(DCL)에 연결된다. 제2 배선부(SL1-L2)의 일단은 더미 도전라인(DCL)에 연결되고, 타단은 제1 터치 신호라인(SL1)의 터치 패드부(SL1-P, 도 4a 참조)에 연결된다. 제1 배선부(SL1-L1)의 타단과 제2 배선부(SL1-L2)의 일단은 제1 콘택홀들(CNT1)을 통해 더미 도전라인(DCL)에 연결된다. 도 7a에 도시된 3개의 더미 도전라인들(DCL) 중 적어도 하나는 제2 절연층(14) 상에 배치될 수도 있다.
- [0147] 도 7c 및 도 7d에 도시된 것과 같이, 제3 터치 신호라인들(SL3) 각각은 제1 배선부(SL3-L1) 및 제2 배선부(SL3-L2)를 포함한다. 제1 배선부(SL3-L1)의 일단은 제2 콘택홀들(CNT2)을 통해 더미 도전라인(DCL)에 연결되고, 제2 배선부(SL3-L2)의 일단은 제2 콘택홀들(CNT2)을 통해 더미 도전라인(DCL)에 연결된다. 제1 배선부(SL3-L1)와 제2 배선부(SL3-L2)는 행 방향(제2 방향(DR2))으로 이격된다.
- [0148] 유기발광 표시패널(DP)에 배치된 도전패턴들을 이용함으로써 터치 신호라인들(SL1, SL3)의 교차영역을 구현할 수 있다. 브릿지를 더 형성하기 위한 추가 공정이 요구되지 않고, 단층형 터치감지유닛(TS)을 형성할 수 있다.
- [0149] 이상에서 도 7a 내지 도 7d는 도 4a의 CC 영역을 기준으로 설명하였으나, 도 4c의 CC 영역도 동일하게 적용될 수 있다. 도 7a 내지 도 7d에 설명된 제1 터치 신호라인(SL1)이 제2 터치 신호라인(SL2)으로 변경되면 도 4c의 CC 영역의 교차영역이 구현될 수 있다.
- [0150] 도 8은 본 발명의 일 실시예에 따른 표시모듈(DM1)의 단면도이다. 표시모듈(DM1)은 터치감지유닛(TS)에 중첩하는 광학부재(LM)를 더 포함할 수 있다. 광학부재(LM)는 편광필름과 위상지연필름을 포함할 수 있다. 광학부재(LM)는 접착부재(미도시)를 통해 박막봉지층(TFE) 및 터치감지유닛(TS)과 결합될 수 있다. 광학부재(LM)는 적어도 표시영역(DA, 도 3a 참조)에 중첩한다.
- [0151] 표시모듈(DM1)은 광학부재(LM)로부터 노출된 터치 신호라인들(SL1 내지 SL4)의 일부분을 커버하는 수지층(TF)을 더 포함할 수 있다. 수지층(TF)은 광학부재(LM)로부터 노출된 터치 신호라인들(SL1 내지 SL4)의 일부가 산화되는 것을 방지한다. 수지층(TF)은 밀봉재료일 수 있다. 또한, 수지층(TF)은 "터피(Tuffy)"로 알려져 있는 방식



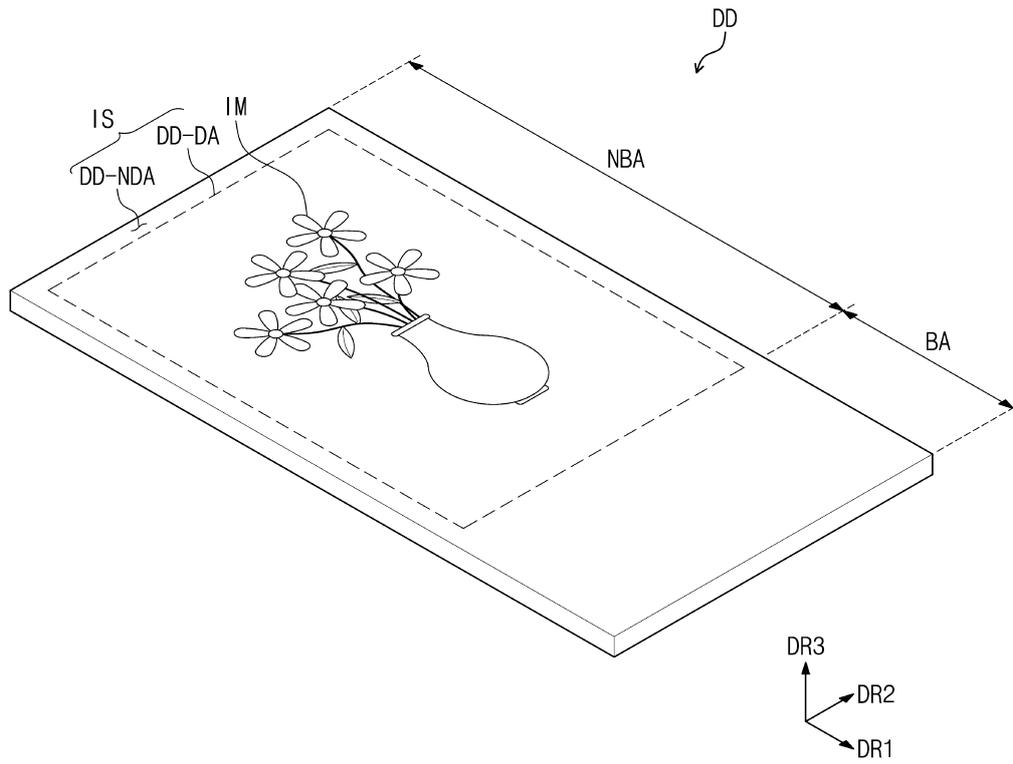
도면1b



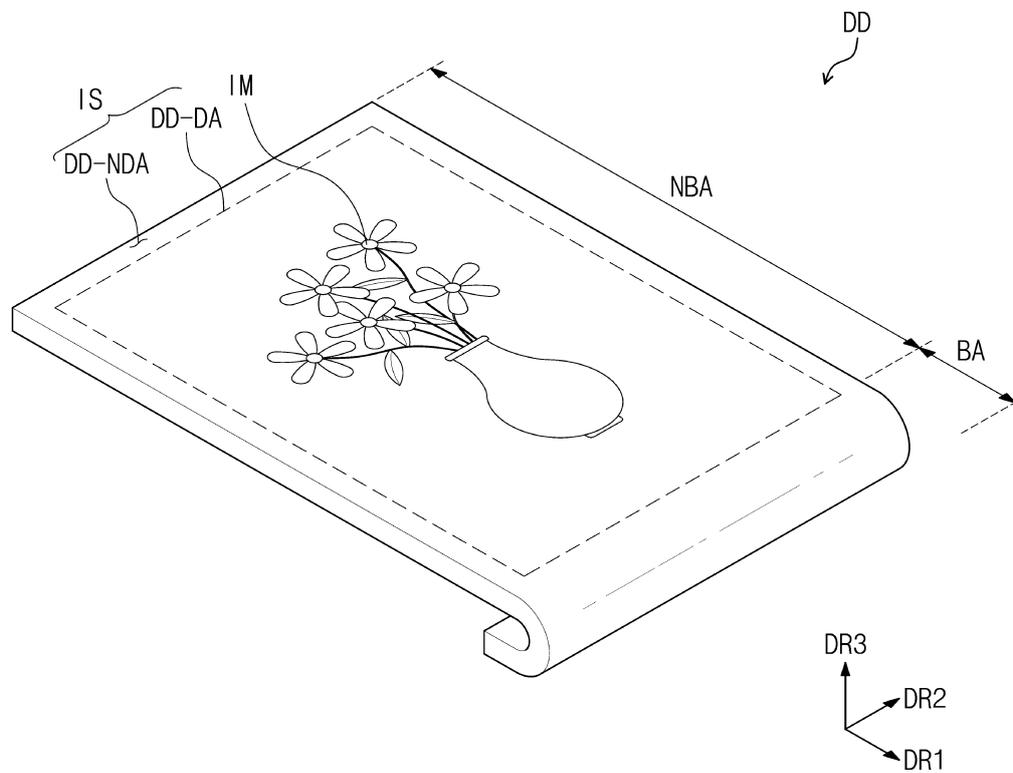
도면1c



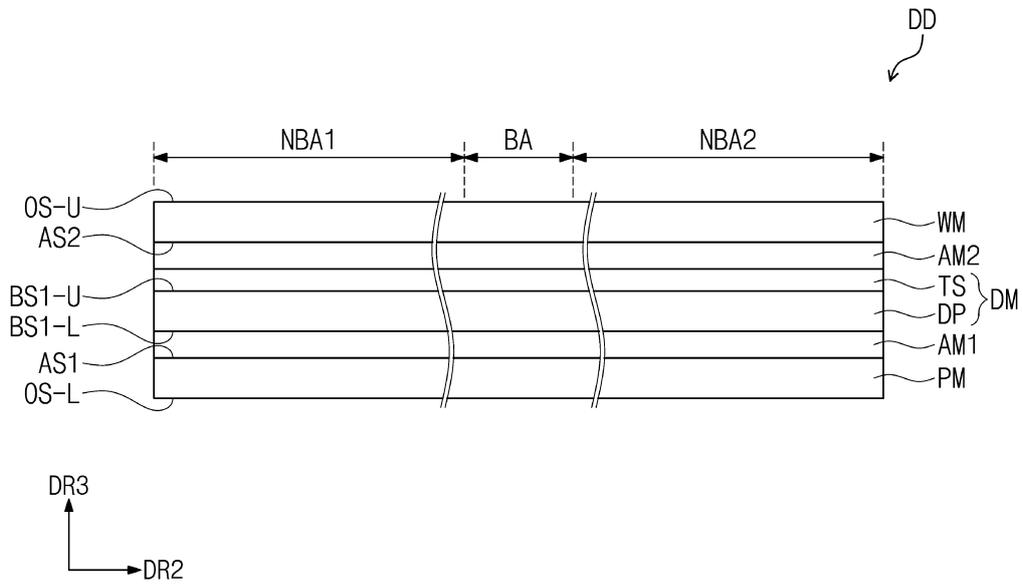
도면1d



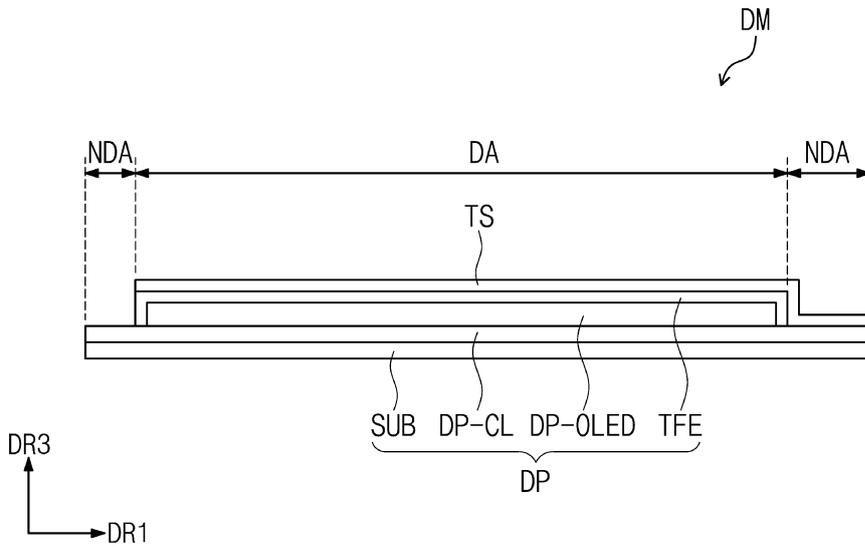
도면1e



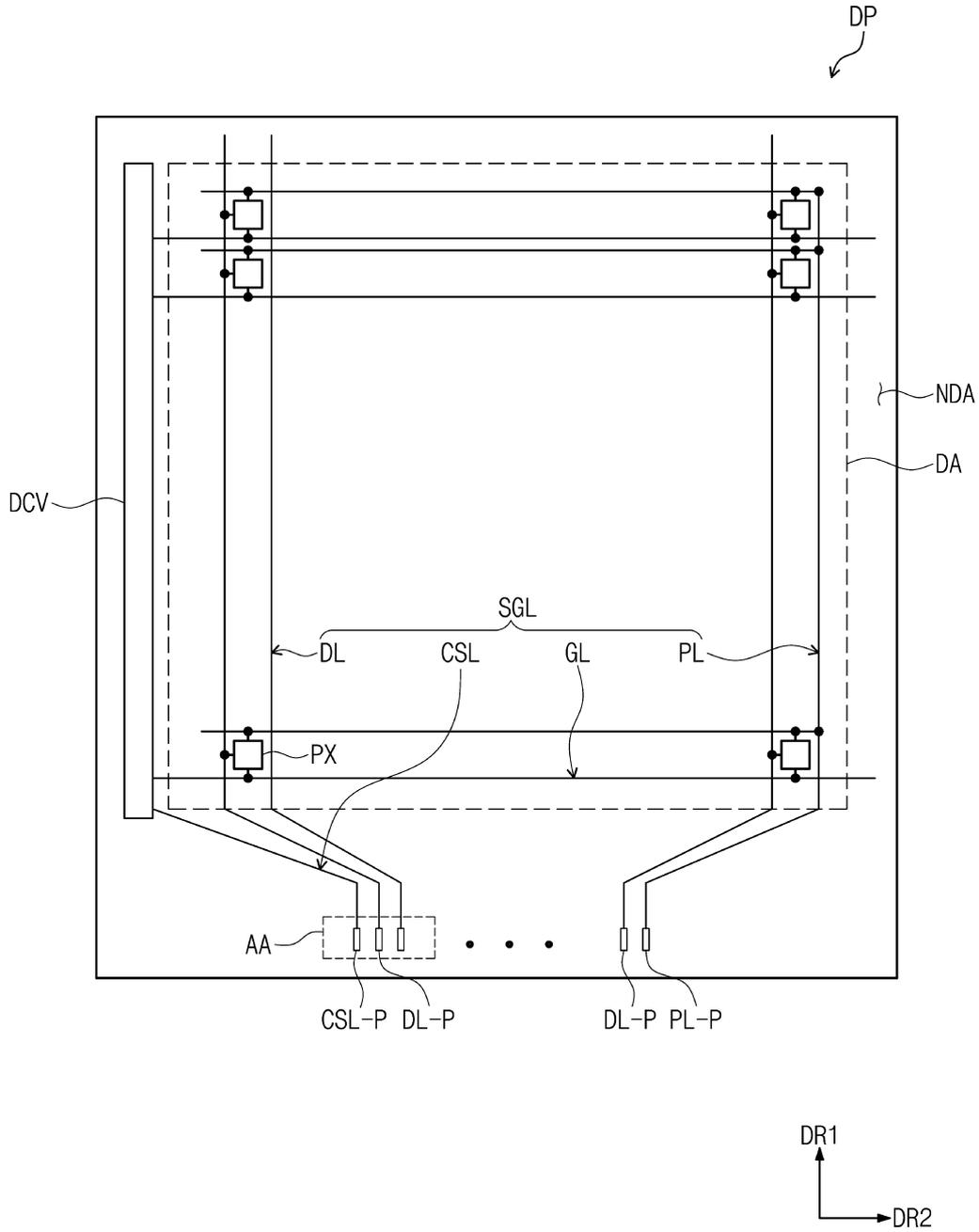
도면2a



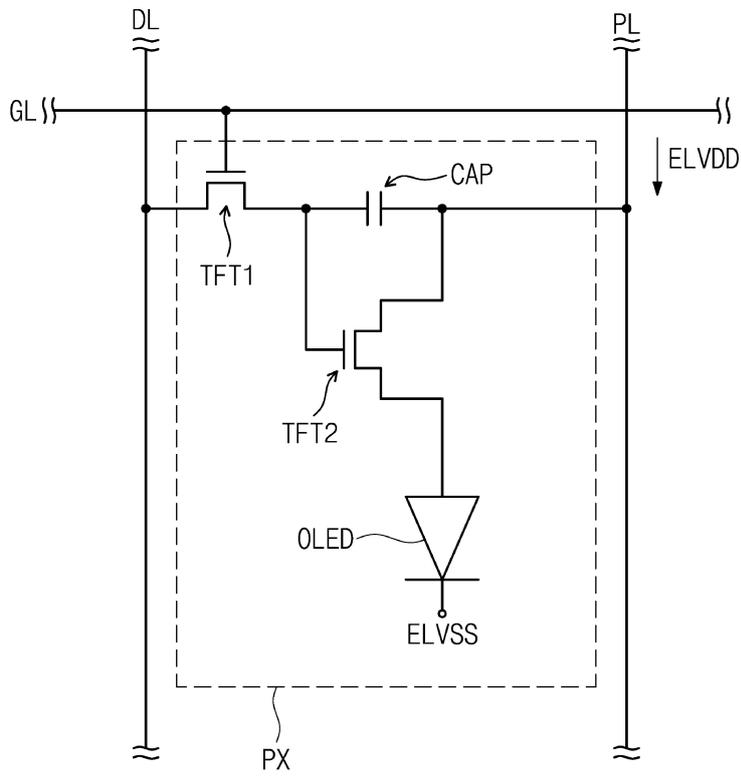
도면2b



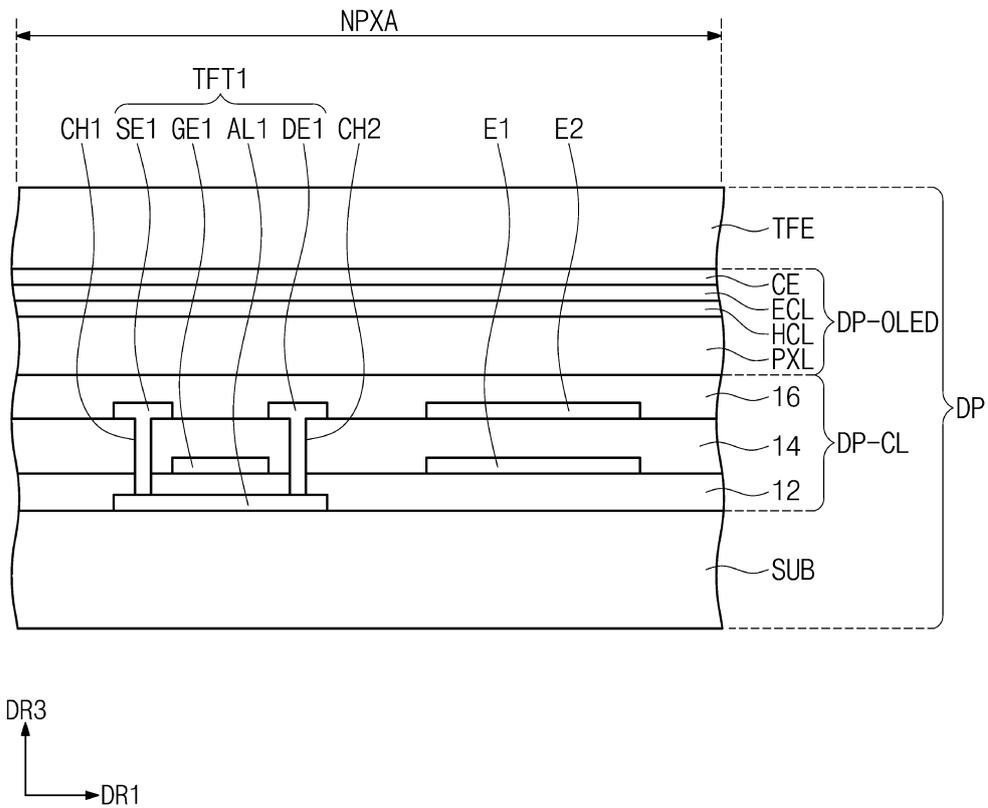
도면3a



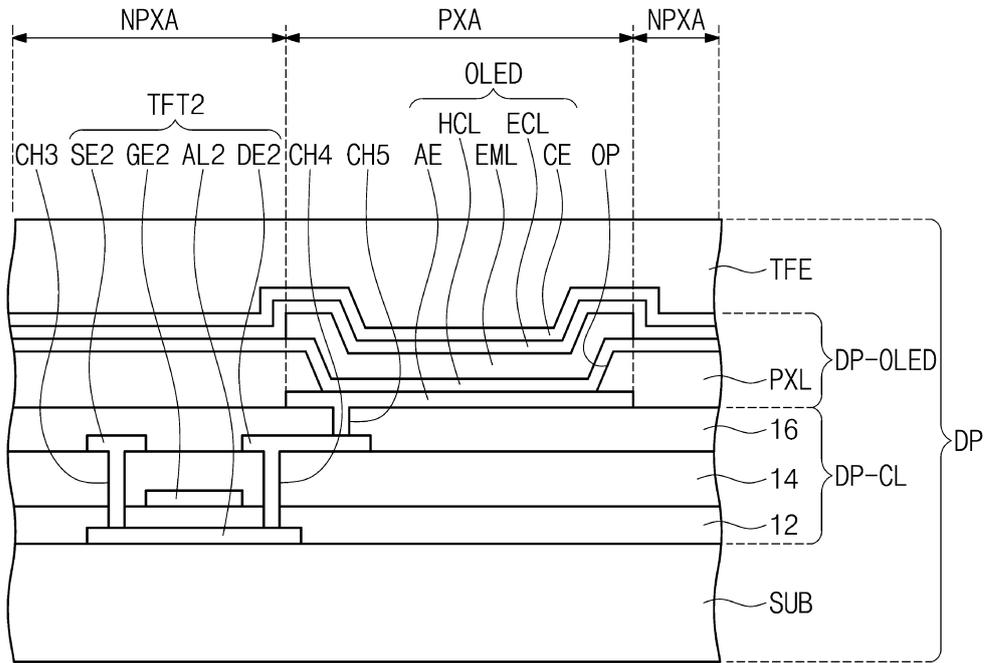
도면3b



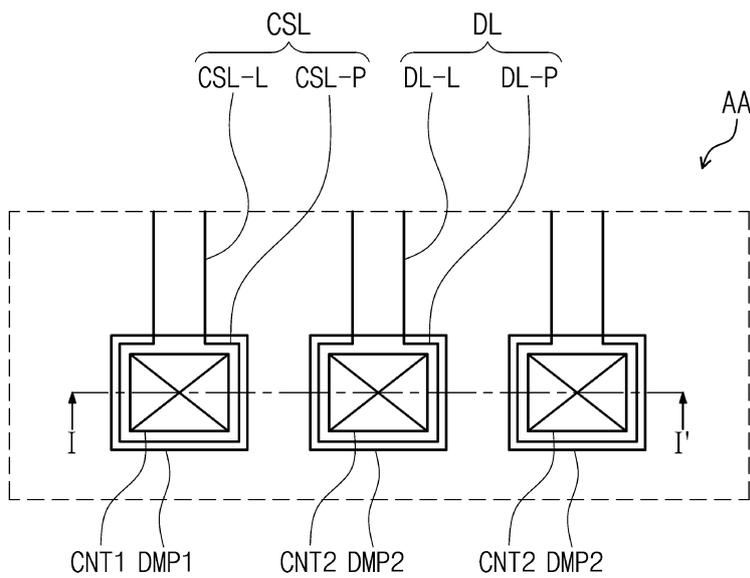
도면3c



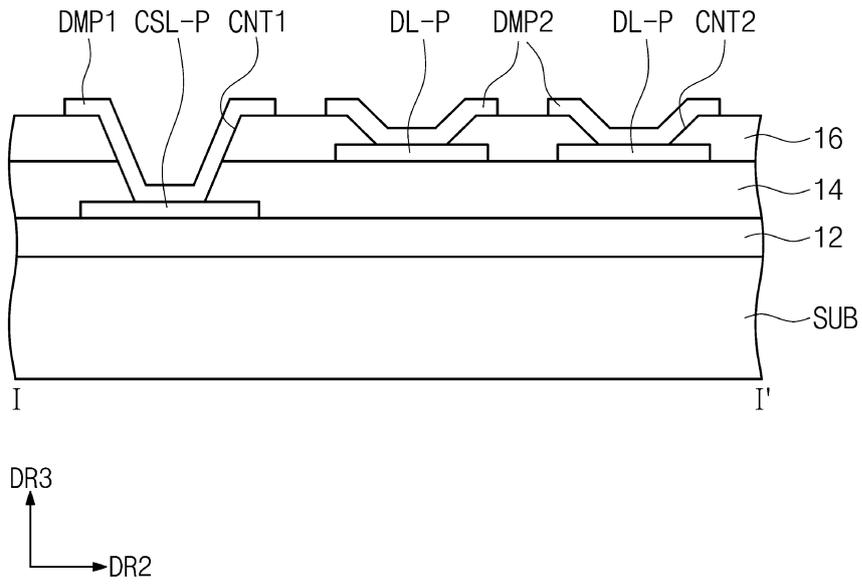
도면3d



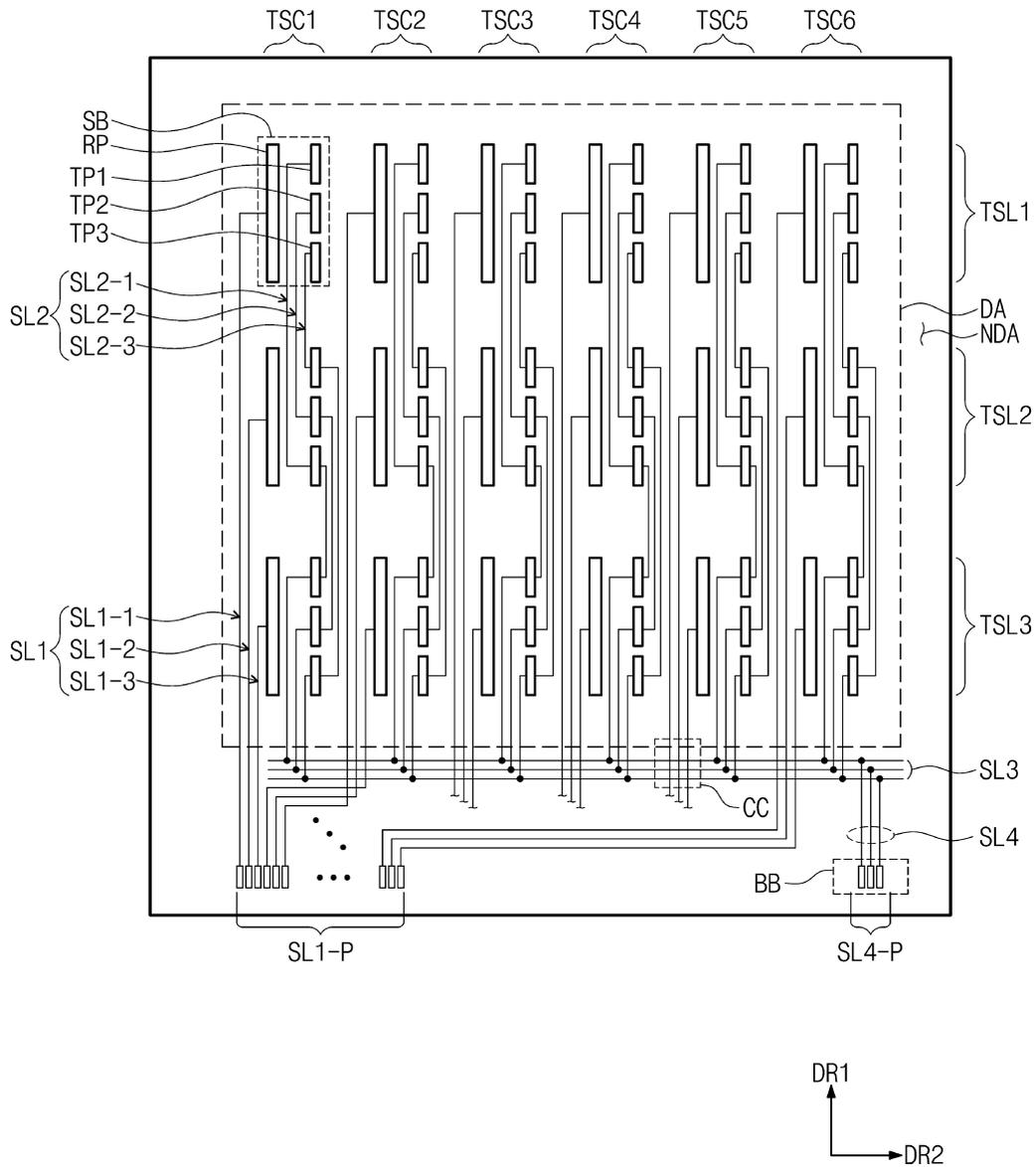
도면3e



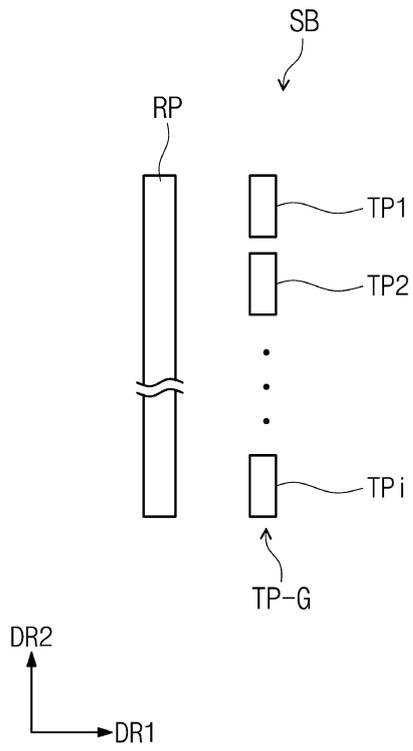
도면3f



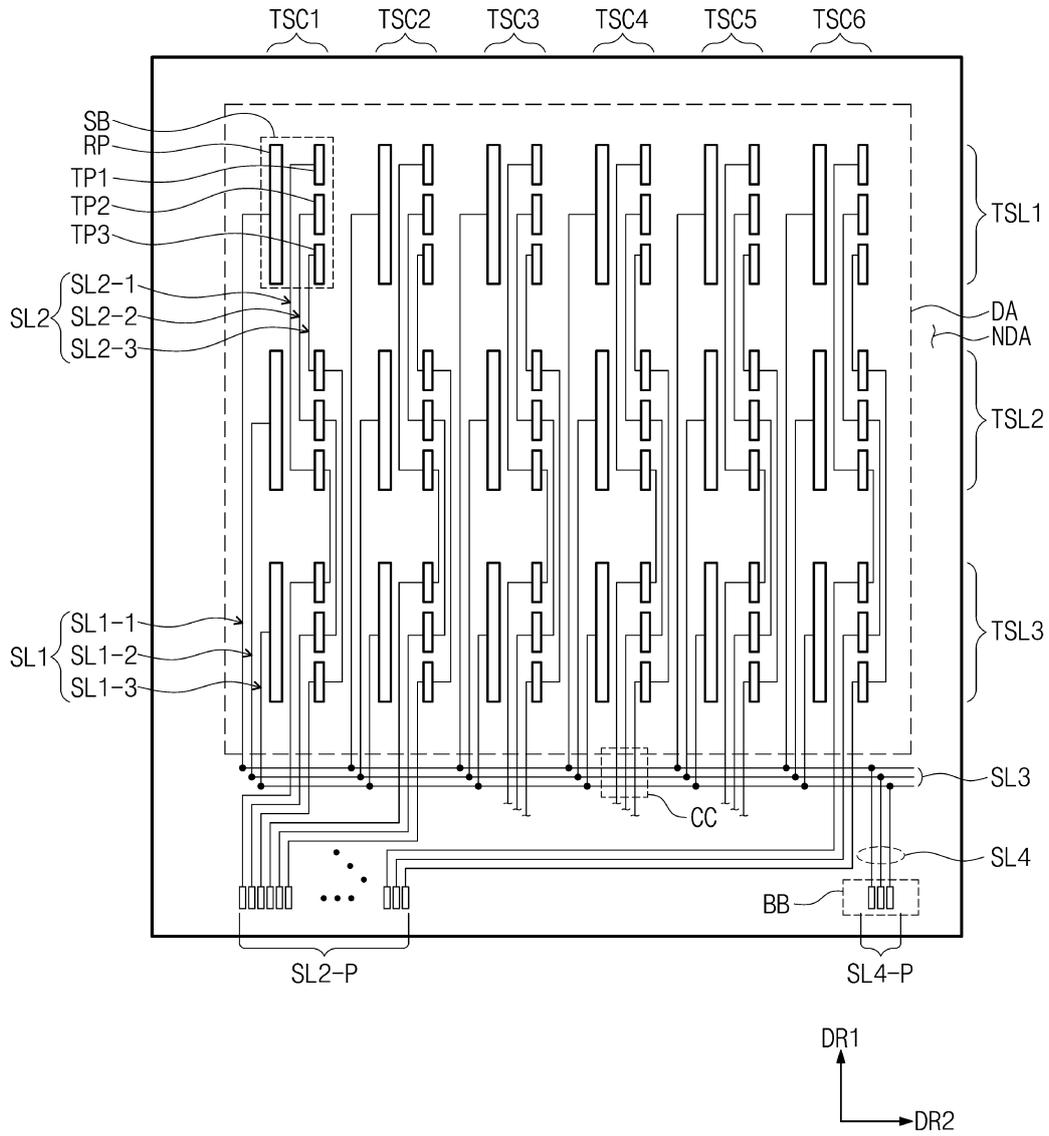
도면4a



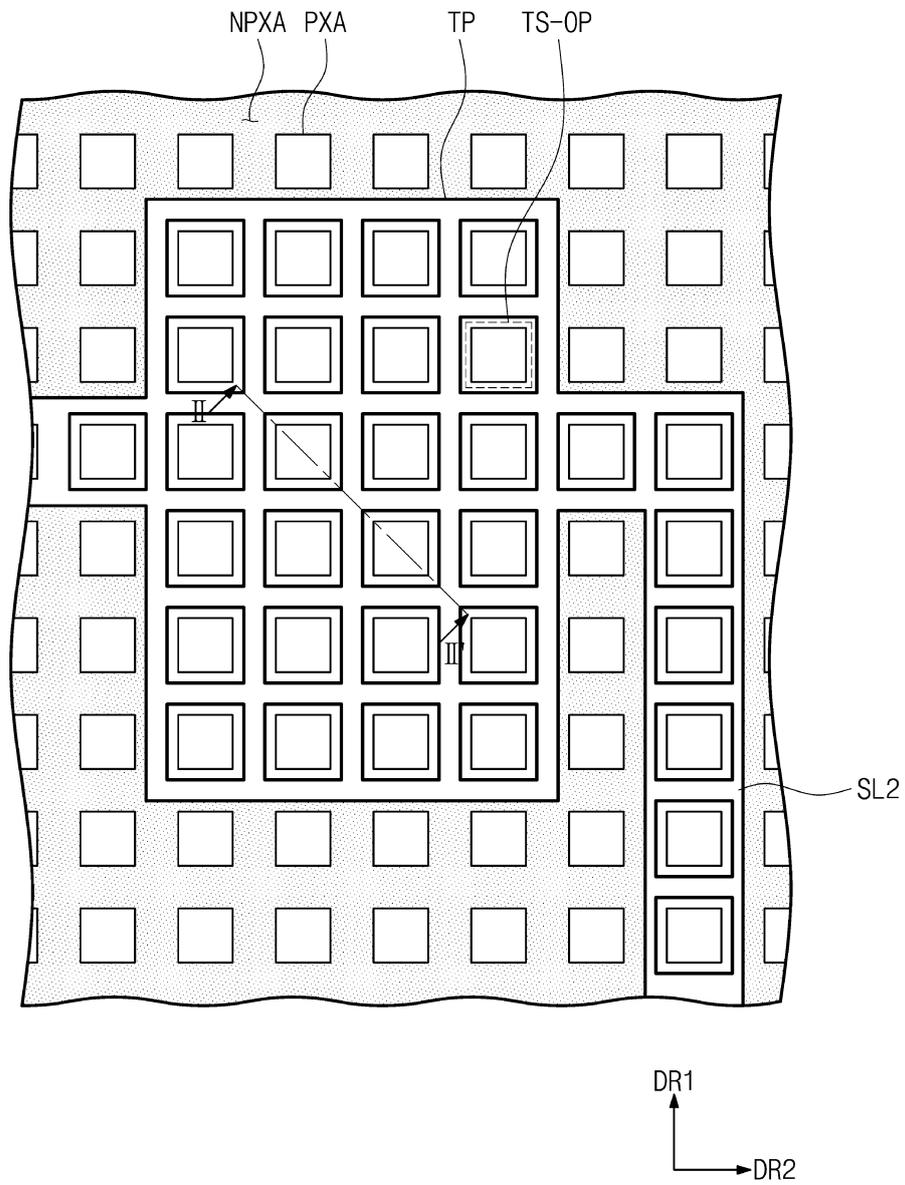
도면4b



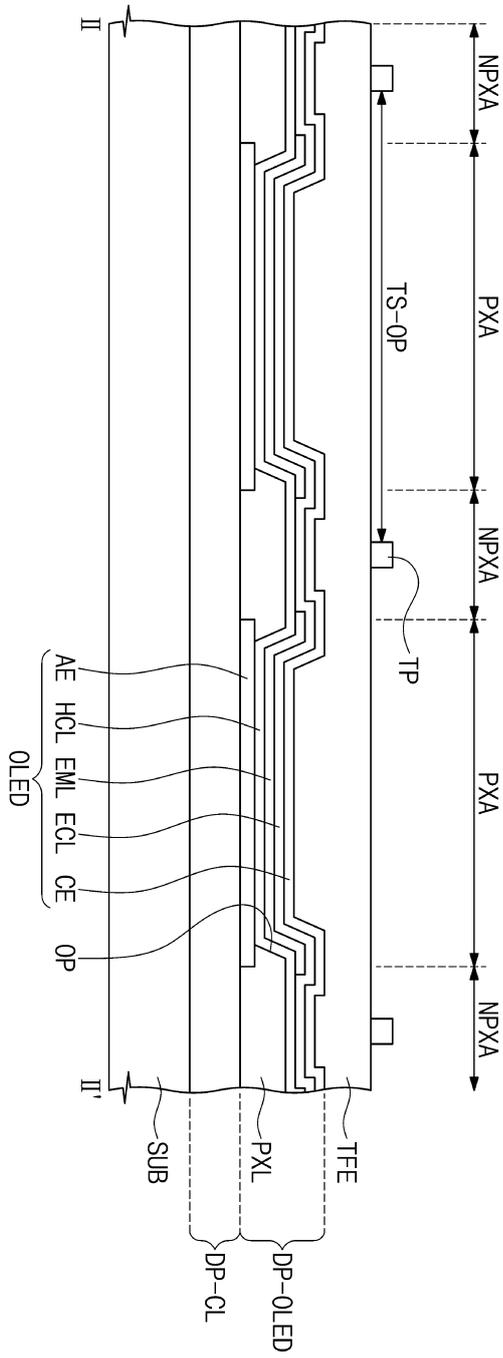
도면4c



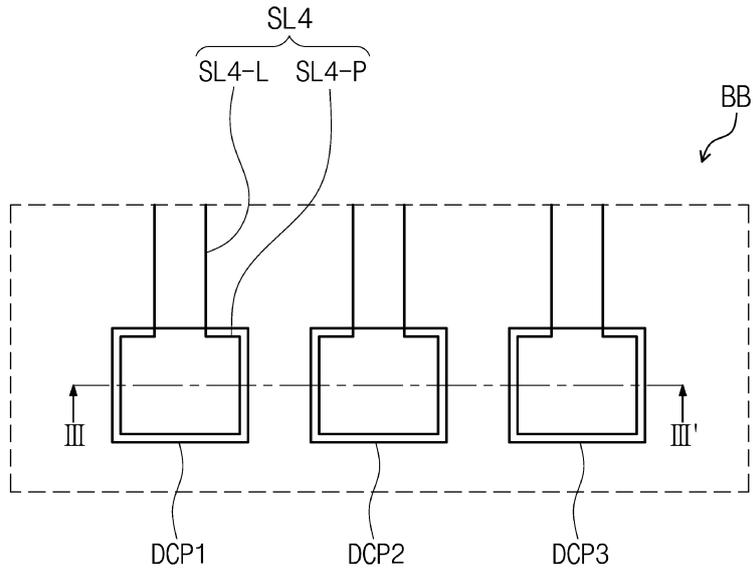
도면5a



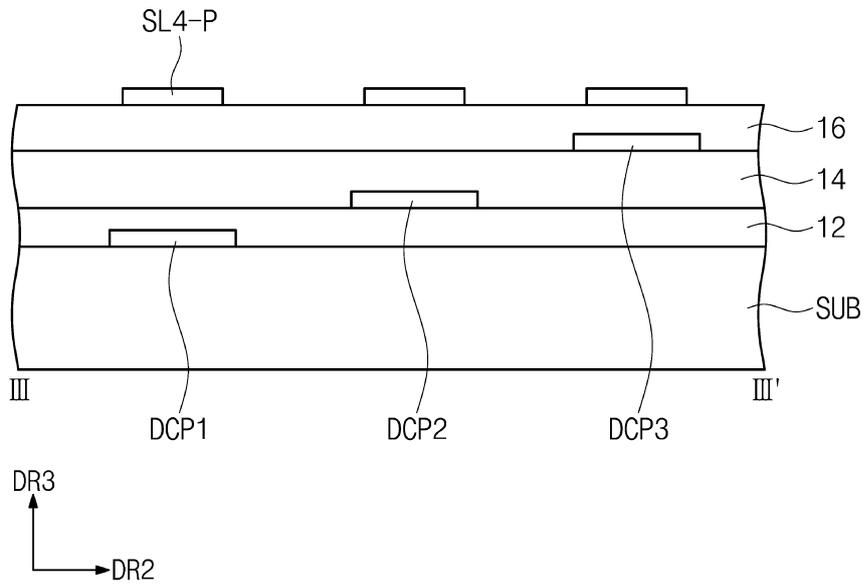
도면5b



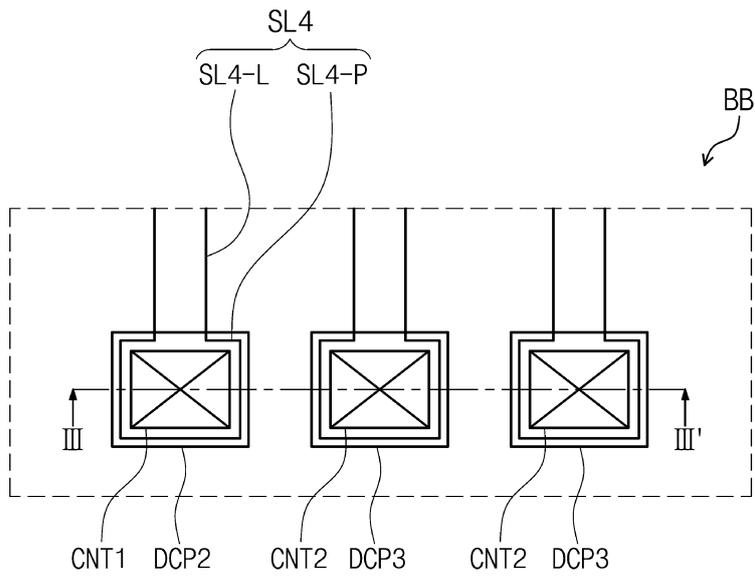
도면6a



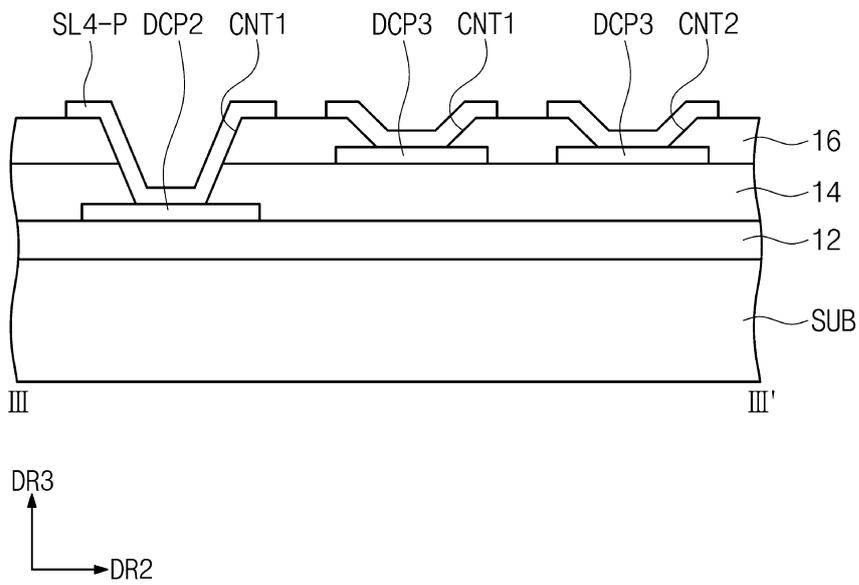
도면6b



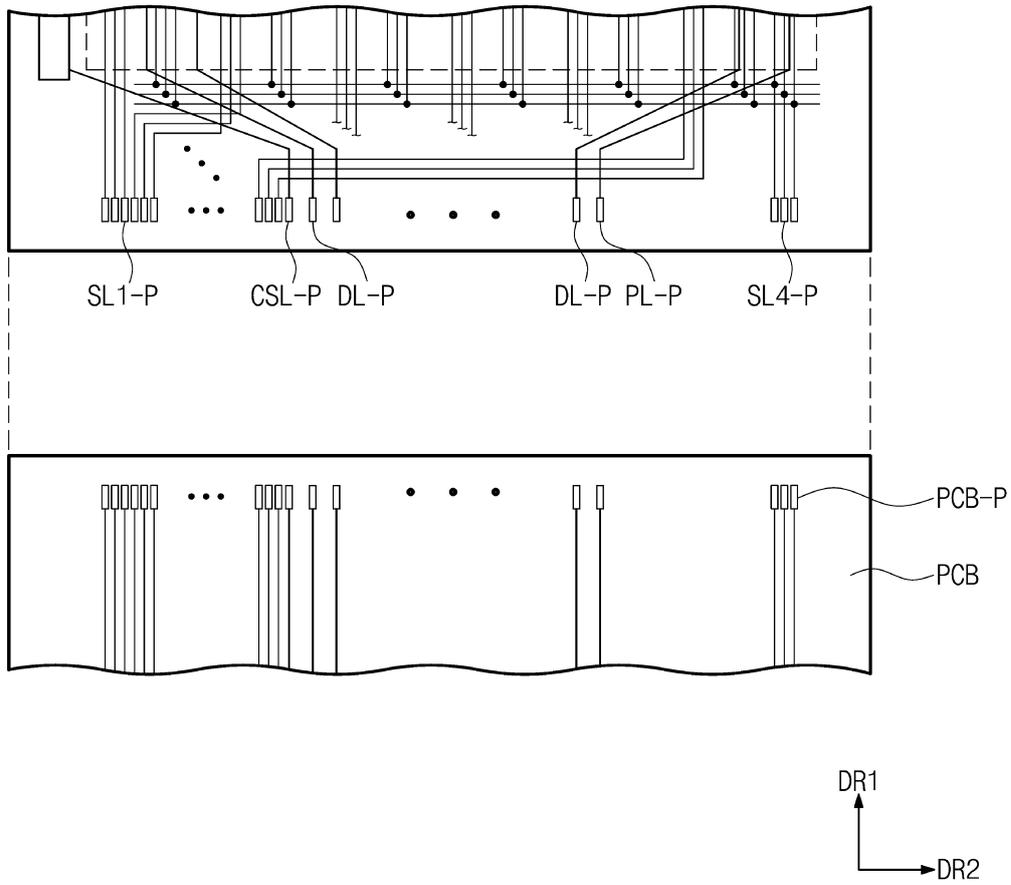
도면6c



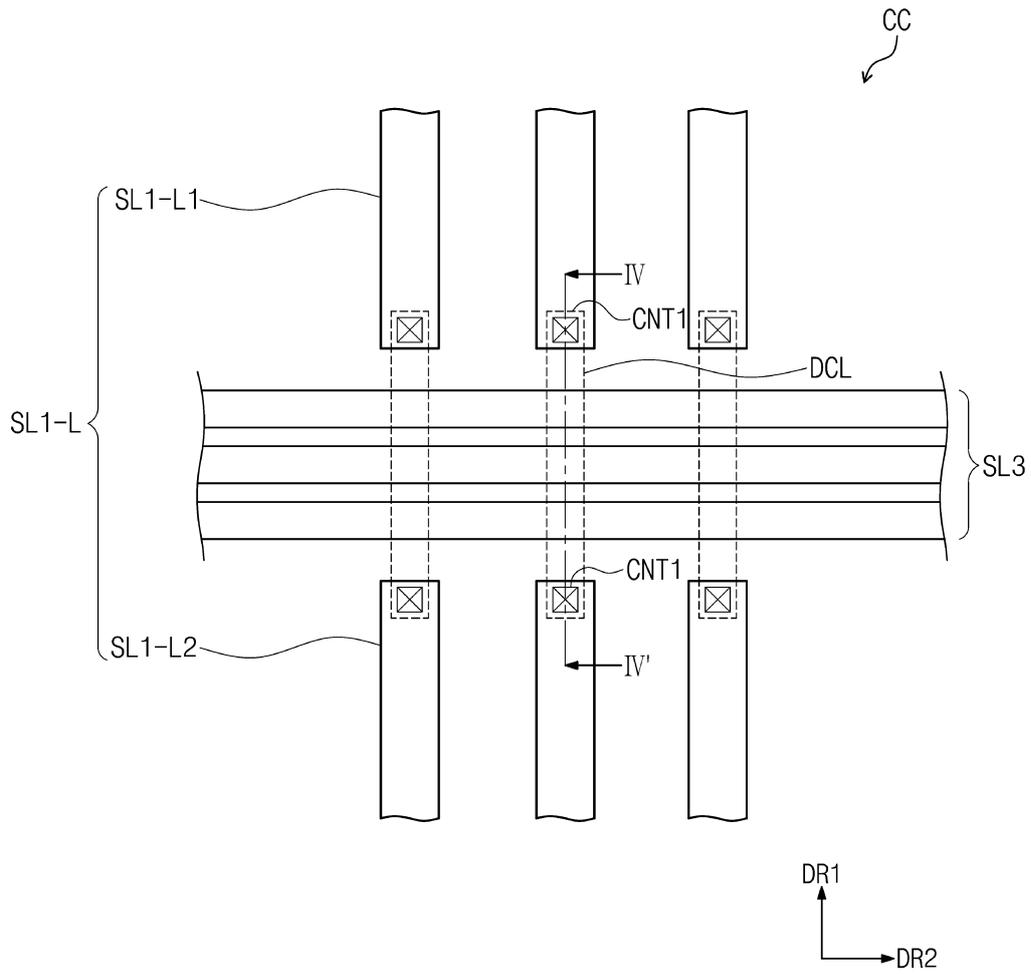
도면6d



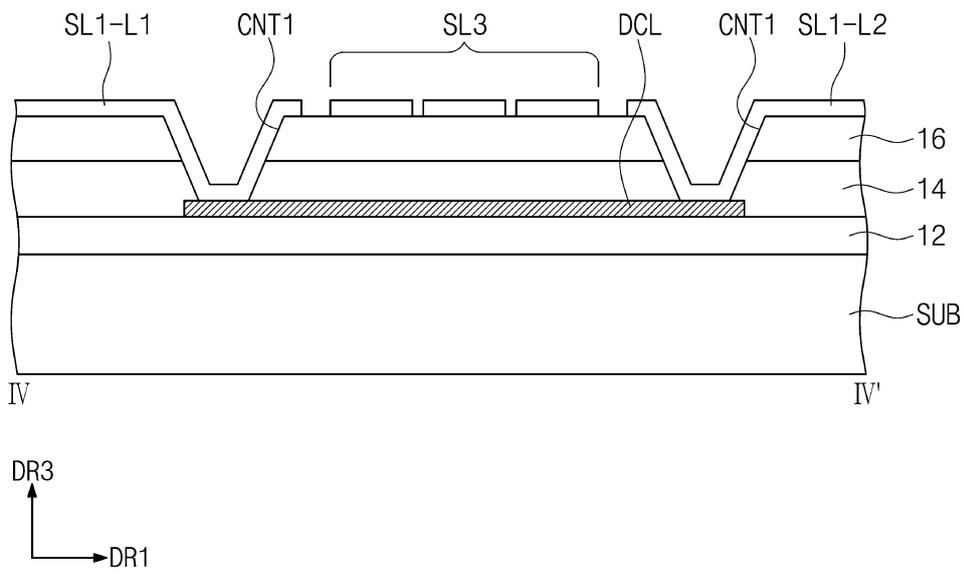
도면6e



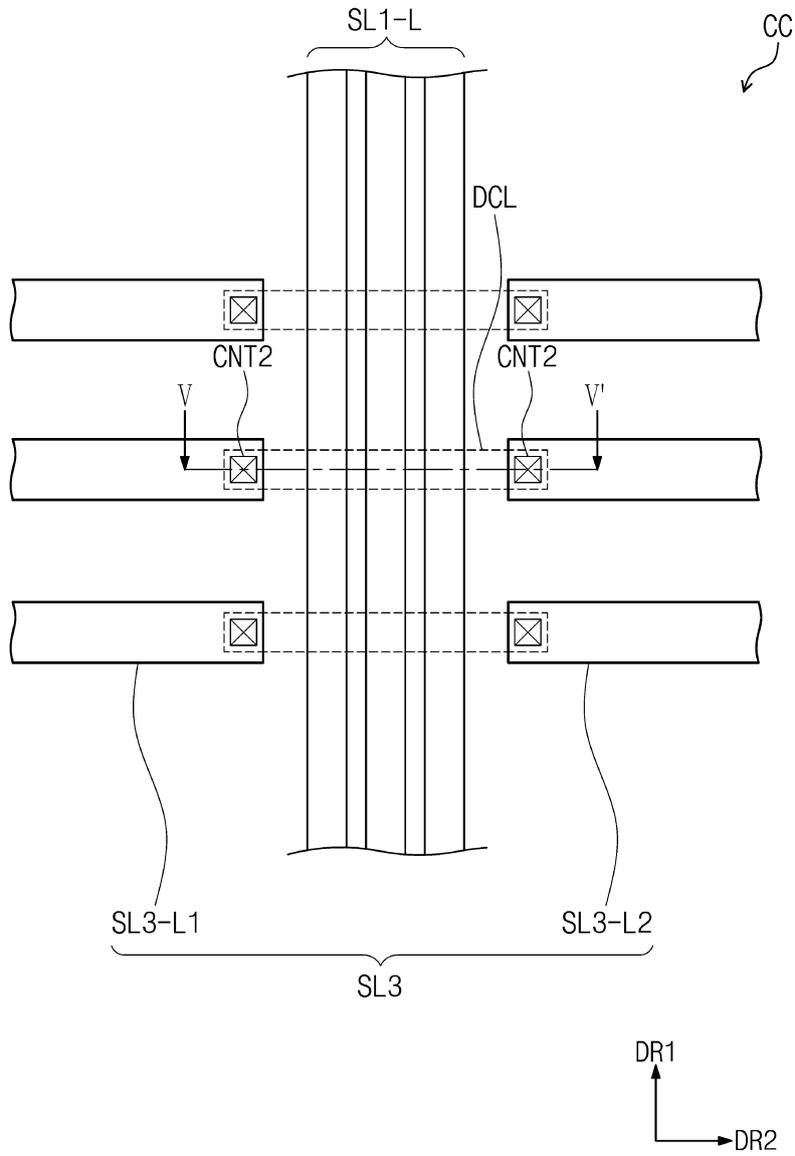
도면7a



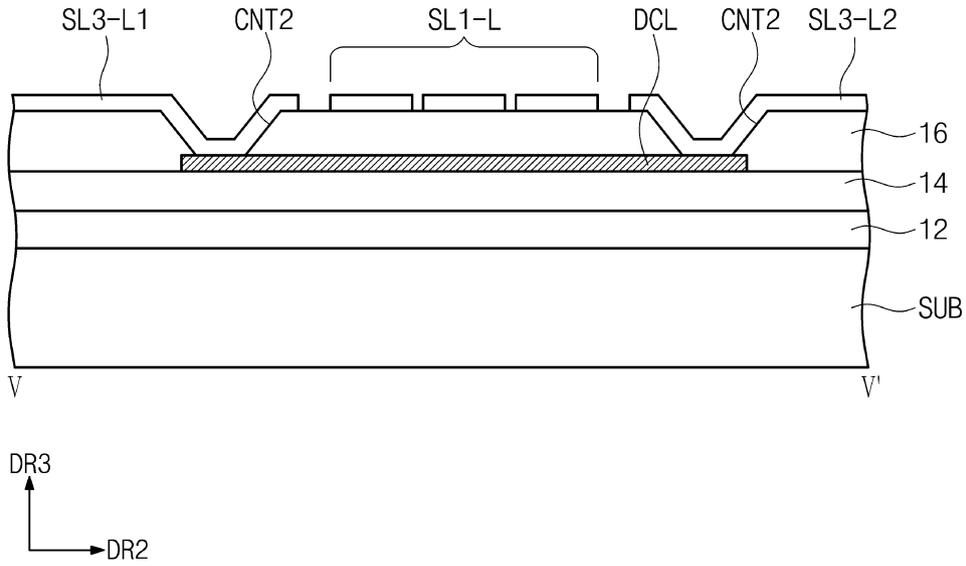
도면7b



도면7c



도면7d



도면8

