



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년09월10일
(11) 등록번호 10-1306843
(24) 등록일자 2013년09월04일

(51) 국제특허분류(Int. Cl.)
H01L 51/50 (2006.01) H05B 33/26 (2006.01)
(21) 출원번호 10-2012-0019225
(22) 출원일자 2012년02월24일
심사청구일자 2012년02월24일
(65) 공개번호 10-2013-0097510
(43) 공개일자 2013년09월03일
(56) 선행기술조사문헌
KR1020060093154 A
KR1020110074844 A

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
신아람
서울특별시 서초구 서초4동 삼풍아파트 14동 1206호
유준석
경기도 고양시 일산서구 대화동 대화마을9단지아파트 903동 1101호
박수정
서울특별시 마포구 상암동 월드컵파크 6단지 609동 1501호
(74) 대리인
특허법인네이트

전체 청구항 수 : 총 10 항

심사관 : 박성웅

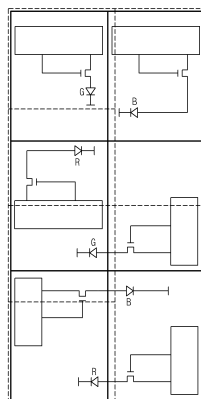
(54) 발명의 명칭 유기전계발광표시장치

(57) 요약

본 발명은, 단위화소 내에서 세로 방향으로 순차배치된 제 1 서브픽셀 및 제 2 서브픽셀과, 이와 인접배치된 제 3 서브픽셀을 포함하는 유기발광표시장치에 있어서, 기관 상에 위치하며, 적어도 두개의 서브픽셀 일부와 중첩된 영역에 대응되도록 형성되는 발광다이오드 구동소자; 상기 발광다이오드 구동소자 상에서 한 개의 서브픽셀 영역과 대응되도록 형성되는 제 1 전극; 상기 제 1 전극 상에 위치하며, 상기 한 개의 서브픽셀이 발광하도록 형성되는 유기발광층; 및 상기 유기발광층 상에 위치하며, 상기 기관의 전면에 형성되는 제 2 전극;을 포함하는 상부발광방식의 유기전계발광표시장치에 관한 것이다.

이에 따라, 발광다이오드 구동소자의 설계 자유도 및 집적 자유도를 개선시킬 수 있으며, 고색재현을 및 고해상도의 유기전계발광표시장치를 구현할 수 있다.

대표도 - 도6



특허청구의 범위

청구항 1

단위화소 내에서 세로 방향으로 순차배치된 제 1 서브픽셀 및 제 2 서브픽셀과, 상기 제 1 및 제 2 서브픽셀과 가로 방향으로 인접배치되며 상기 제 1 및 제 2 서브픽셀 두개의 서브픽셀의 세로 방향의 폭과 동일한 크기의 길이 방향의 폭을 갖는 제 3 서브픽셀을 포함하는 유기전계발광표시장치에 있어서,

기관 상에 위치하며, 적어도 두개의 서브픽셀 일부와 중첩된 영역에 대응되도록 형성되는 발광다이오드 구동소자;

상기 발광다이오드 구동소자 상에서 한 개의 서브픽셀 영역과 대응되도록 형성되는 제 1 전극;

상기 제 1 전극 상에 위치하며, 상기 한 개의 서브픽셀이 발광하도록 형성되는 유기발광층; 및

상기 유기발광층 상에 위치하며, 상기 기관의 전면에 형성되는 제 2 전극을 포함하며, 상기 제 1, 2, 3 서브픽셀을 갖는 상기 단위화소는 사각형 형태를 이루며, 상기 제 3 서브픽셀은 상기 제 1 및 제 2 서브픽셀보다 더 큰 면적을 갖는 것을 특징으로 하는, 유기전계발광표시장치.

청구항 2

제 1 항에 있어서,

상기 발광다이오드 구동소자는,

구동 박막트랜지스터, 스위칭 박막트랜지스터 및 커패시터를 포함하고,

상기 구동 박막트랜지스터 상에 형성된 드레인 전극은 제 1 연결부를 통해 연결배선과 연결되는 것을 특징으로 하는, 유기전계발광표시장치.

청구항 3

제 2 항에 있어서,

상기 제 1 전극은,

제 2 연결부를 통해 상기 연결배선과 연결되는 것을 특징으로 하는, 유기전계발광표시장치.

청구항 4

제 3 항에 있어서,

상기 제 2 연결부는,

상기 제 1 전극의 일끝단에 위치하며, 인접하는 서브픽셀에 대응되는 제 1 전극의 제 2 연결부와 일방향을 이루는 것을 특징으로 하는, 유기전계발광표시장치.

청구항 5

제 1 항에 있어서,

상기 제 1 서브픽셀이 녹색 서브픽셀, 상기 제 2 서브픽셀이 적색 서브픽셀, 상기 제 3 서브픽셀이 청색 서브픽셀임을 특징으로 하는, 유기전계발광표시장치.

청구항 6

제 1 항에 있어서,

상기 제 1 서브픽셀이 적색 서브픽셀, 상기 제 2 서브픽셀이 녹색 서브픽셀, 상기 제 3 서브픽셀이 청색 서브픽셀임을 특징으로 하는, 유기전계발광표시장치.

청구항 7

제 1 항에 있어서,

상기 제 1 서브픽셀 및 상기 제 2 서브픽셀은,

상기 발광다이오드 구동소자가 형성되는 영역의 가로변 길이보다 크고, 세로변 길이보다 작은 영역에 형성되는 것을 특징으로 하는, 유기전계발광표시장치.

청구항 8

제 1 항에 있어서,

상기 제 3 서브픽셀은,

상기 발광다이오드 구동소자가 형성되는 영역의 가로변 길이보다 작고, 세로변 길이보다 큰 영역에 형성되는 것을 특징으로 하는, 유기전계발광표시장치.

청구항 9

제 1 항에 있어서,

상기 발광다이오드 구동소자는,

4개 이하의 서브픽셀 일부와 중첩된 영역에 형성되는 것을 특징으로 하는, 유기전계발광표시장치.

청구항 10

제 1 항에 있어서,

세로로 인접한 두개의 화소에 6개의 발광다이오드 구동소자가 형성되는 것을 특징으로 하는, 유기전계발광표시장치.

명세서

기술분야

[0001] 본 발명은 유기전계발광표시장치에 관한 것으로서, 보다 구체적으로는 상부발광방식(Top Emission)의 유기전계발광표시장치에 관한 것이다.

배경기술

[0002] 유기전계발광표시장치는 제1 전극과 제2 전극으로부터 각각 전자와 정공을 발광부 내로 주입시켜 주입된 정공과 전자가 결합하여 생성된 엑시톤(exciton)이 여기상태로부터 기저상태로 떨어질 때 발광하는 장치이다.

[0003] 유기전계발광표시장치는 넓은 시야각, 고속 응답성, 고 콘트라스트 등의 뛰어난 특징을 가지고 있으므로 그래픽 디스플레이의 픽셀, 텔레비전 영상 디스플레이나 표면광원(Surface Light Source)의 픽셀로서 사용될 수

있으며, 얇고 가벼우며 색감이 좋기 때문에 차세대 평면 디스플레이에 적합한 장치이다. 또한, 플라스틱과 같이 휘 수 있는(Flexible) 투명 기판을 이용하여 형성할 수 있는 장점이 있다.

[0004] 또한, 유기전계발광표시장치는 빛이 방출되는 방향에 따라 상부발광(Top Emission) 방식과 하부발광(Bottom Emission)방식으로 나뉘게 되는데, 하부 발광방식은 안정성 및 공정의 자유도가 높은 편이나, 개구율의 제한이 있어 고해상도 제품에 적용하기 어려워 최근에는 상부발광방식이 주로 이용되고 있다.

[0005] 도 1은 스트라이프(stripe) 타입의 화소구조를 개략적으로 도시한 도면이다.

[0006] 도 1에 도시한 바와 같이, 종래의 스트라이프 타입의 화소(P)은 적, 녹, 청 서브픽셀(SPr, SPg, SPb)이 가로방향을 따라 배치된 구조로서, 각 서브픽셀에는 서로 다른 색을 발광하는 발광영역(EA, 도 1의 점선)이 형성된다.

[0007] 통상적으로, 상기와 같은 화소 구조의 유기전계발광표시장치는 다수의 개구부 패턴을 갖는 웨도우 마스크를 이용하여 유기물질을 기판에 증착시킨다. 즉, 소정의 패턴형태로서 다수의 이격하는 패턴을 갖는 유기발광층을 형성되며, 유기발광층의 유기박막패턴은 각각 적, 녹, 청의 색을 발하게 된다.

[0008] 이때, 유기전계발광표시장치가 상부발광방식이라 할지라도, 서로 다른 색을 발광하는 유기박막패턴은 인접한 유기박막패턴과의 경계가 모호함에 따라 발생하는 섀도잉 현상(Shadowing Effect)을 방지해야 하므로 서로 일정간격의 이격거리를 유지해야 한다. 유기박막패턴 사이의 이격거리는 실질적으로 비발광영역으로서 데드존(Dead zone)이라 하는 데, 이러한 데드존으로 인해 고색재현율 및 고해상도를 구현하는데 어려운 문제점이 있다.

[0009] 또한, 유기전계발광표시장치는 유기 발광다이오드를 구동하는 방식에 따라 패시브 매트릭스형(PMOLED)와 액티브 매트릭스형(AMOLED)으로 분류된다. 액티브 매트릭스형 유기전계발광 표시장치는 다수의 주사선, 다수의 데이터선 및 다수의 전원선들과, 상기 선들에 연결되어 매트릭스 형태로 배열되는 다수의 화소를 구비한다.

[0010] 상기 화소는 통상적으로 발광다이오드와, 이에 공급되는 전류량을 제어하는 구동 박막트랜지스터와, 구동 박막트랜지스터로 데이터신호를 전달하기 위한 스위칭 박막트랜지스터와, 데이터신호의 전압을 유지하기 위한 스토리지 커패시터로 구성된다.

[0011] 액티브 매트릭스형 유기전계발광표시장치는 소비전력이 적은 이점이 있으나, 구동 박막트랜지스터의 게이트와 소스전극 간의 전압, 즉 구동 박막트랜지스터의 문턱전압(threshold voltage) 편차에 따라서 구동소자를 통해 흐르는 전류의 세기가 변하게 되므로 표시 불균일을 초래한다.

[0012] 즉, 화소 내에 구비된 박막트랜지스터는 제조 공정 변수에 따라 박막트랜지스터의 특성이 변하게 되고, 이에 따라 화소 간 구동 박막트랜지스터의 문턱전압 편차가 존재하다. 현재에는 화소 간 불균일 현상을 극복하고자 구동 박막트랜지스터의 문턱전압을 보상할 수 있는 보상회로를 화소 내에 추가로 형성하고 있다. 그러나, 보상회로는 다수의 구동소자를 포함하고 있으므로, 각 서브픽셀의 한정된 영역내에 보상 회로를 모두 집적시켜야 한다.

[0013] 따라서, 서브픽셀의 제한된 면적 내에 상기 보상회로를 추가로 포함해야 함에 따라 발광다이오드 구동소자들의 설계 자유도 및 집적 자유도가 더욱 제한을 받게 되는 문제점이 있다.

발명의 내용

해결하려는 과제

[0014] 본 발명은 상술한 문제점을 해결하기 위한 것으로서, 단위화소 내에서 유기박막패턴 사이의 이격거리를 일정 간격으로 유지시킬 수 있는 구조를 도입한, 상부발광방식의 유기전계발광표시장치를 제공하는 것을 그 기술적 과제로 한다.

[0015] 또한, 본 발명은 발광다이오드에 의해 정의되는 서브픽셀과, 발광다이오드를 구동하기 위한 구동소자들의 설계 자유도 및 집적 자유도 개선을 통하여, 고색재현율 및 고해상도를 구현할 수 있는 유기전계발광표시장치를 제공하는 것을 그 기술적 과제로 한다.

과제의 해결 수단

- [0016] 상술한 목적을 달성하기 위한 본 발명의 일 측면에 따른 유기전계발광표시장치는, 단위화소 내에서 세로 방향으로 순차배치된 제 1 서브픽셀 및 제 2 서브픽셀과, 상기 제 1 및 제 2 서브픽셀과 가로 방향으로 인접배치되며 상기 제 1 및 제 2 서브픽셀 두개의 서브픽셀의 세로 방향의 폭과 동일한 크기의 길이 방향의 폭을 갖는 제 3 서브픽셀을 포함하는 유기전계발광표시장치에 있어서, 기관 상에 위치하며, 적어도 두개의 서브픽셀 일부와 중첩된 영역에 대응되도록 형성되는 발광다이오드 구동소자; 상기 발광다이오드 구동소자 상에서 한 개의 서브픽셀 영역과 대응되도록 형성되는 제 1 전극; 상기 제 1 전극 상에 위치하며, 상기 한 개의 서브픽셀이 발광하도록 형성되는 유기발광층; 및 상기 유기발광층 상에 위치하며, 상기 기관의 전면에 형성되는 제 2 전극을 포함하며, 상기 제 1, 2, 3 서브픽셀을 갖는 상기 단위화소는 사각형 형태를 이루며, 상기 제 3 서브픽셀은 상기 제 1 및 제 2 서브픽셀보다 더 큰 면적을 갖는 것을 특징으로 한다.
- [0017] 또한, 상술한 목적을 달성하기 위한 본 발명의 일 측면에 따른 유기전계발광표시장치는 상기 발광다이오드 구동소자가 구동 박막트랜지스터, 스위칭 박막트랜지스터 및 커패시터를 포함하고, 상기 구동 박막 트랜지스터 상에 형성된 드레인 전극은 제 1 연결부를 통해 연결배선과 연결되는 것을 특징으로 한다.
- [0018] 또한, 상술한 목적을 달성하기 위한 본 발명의 일 측면에 따른 유기전계발광표시장치는 상기 제 1 전극이 제 2 연결부를 통해 상기 연결배선과 연결되는 것을 특징으로 한다.
- [0019] 또한, 상술한 목적을 달성하기 위한 본 발명의 일 측면에 따른 유기전계발광표시장치는 상기 제 2 연결부가 상기 제 1 전극의 일끝단에 위치하며, 인접하는 서브픽셀에 대응되는 제 1 전극의 제 2 연결부와 일방향을 이루는 것을 특징으로 한다.
- [0020] 또한, 상술한 목적을 달성하기 위한 본 발명의 일 측면에 따른 유기전계발광표시장치는 상기 제 1 서브픽셀이 녹색 서브픽셀, 상기 제 2 서브픽셀이 적색 서브픽셀, 상기 제 3 서브픽셀이 청색 서브픽셀임을 특징으로 한다.
- [0021] 또한, 상술한 목적을 달성하기 위한 본 발명의 일 측면에 따른 유기전계발광표시장치는 상기 제 1 서브픽셀이 적색 서브픽셀, 상기 제 2 서브픽셀이 녹색 서브픽셀, 상기 제 3 서브픽셀이 청색 서브픽셀임을 특징으로 한다.
- [0022] 또한, 상술한 목적을 달성하기 위한 본 발명의 일 측면에 따른 유기전계발광표시장치는 상기 제1서브픽셀 및 상기 제2서브픽셀이 상기 발광다이오드 구동소자가 형성되는 영역의 가로변 길이보다 크고, 세로변 길이보다 작은 영역에 형성되는 것을 특징으로 한다.
- [0023] 또한, 상술한 목적을 달성하기 위한 본 발명의 일 측면에 따른 유기전계발광표시장치는 상기 제3서브픽셀이 상기 발광다이오드 구동소자가 형성되는 영역의 가로변 길이보다 작고, 세로변 길이보다 큰 영역에 형성되는 것을 특징으로 한다.
- [0024] 또한, 상술한 목적을 달성하기 위한 본 발명의 일 측면에 따른 유기전계발광표시장치는 상기 발광다이오드 구동소자가 4개 이하의 서브픽셀 일부와 중첩된 영역에 형성되는 것을 특징으로 한다.
- [0025] 또한, 상술한 목적을 달성하기 위한 본 발명의 일 측면에 따른 유기전계발광표시장치는 세로로 인접한 두개의 화소에 6개의 발광다이오드 구동소자가 형성되는 것을 특징으로 한다.

발명의 효과

- [0026] 본 발명에 따르면, 각 서브픽셀에 대한 구동소자의 형성 위치를 변경함으로써 단위화소 내에 형성되는 구동소자의 설계면적을 증가시킬 수 있다.
- [0027] 이에 따라, 발광다이오드 구동소자의 설계 자유도 및 집적 자유도를 개선시키면서도, 고색재현율 및 고해상도의 유기전계발광표시장치를 구현할 수 있다.

도면의 간단한 설명

- [0028] 도 1은 스트라이프(stripe) 타입의 화소구조를 개략적으로 도시한 도면.

- 도 2는 본 발명의 일실시예에 따른 상부발광방식의 유기전계발광표시장치를 도시한 단면도.
- 도 3은 본 발명의 일실시예에 따른 화소구조를 개략적으로 도시한 도면.
- 도 4는 본 발명의 일실시예에 따른 화소의 등가회로도를 개략적으로 도시한 평면도.
- 도 5는 본 발명의 일실시예에 따른 구동서브픽셀의 배치를 개략적으로 도시한 평면도.
- 도 6은 본 발명의 일실시예에 따른 화소회로부의 배치를 개략적으로 도시한 평면도; 및
- 도 7은 본 발명의 일실시예에 따른 제 1 전극의 배치를 개략적으로 도시한 평면도.

발명을 실시하기 위한 구체적인 내용

- [0029] 이하, 첨부되는 도면들을 참고하여 본 발명의 실시예들에 대해 상세히 설명한다.
- [0030] 도 2는 본 발명의 일실시예에 따른 상부발광방식의 유기전계발광표시장치(200)를 도시한 단면도이다. 각 서브픽셀은 동일한 구조를 가지므로, 단위 서브픽셀을 예로 들어 설명한다.
- [0031] 도 2에 도시한 바와 같이, 기판(201) 상에 반도체층(221), 제 1 절연막(211), 게이트 전극(222), 제 2 절연막(212), 콘택홀(224), 소스 전극(223a)과 드레인 전극(223b), 및 보호막(213)이 차례로 형성된다.
- [0032] 이때, 반도체층(221)은 폴리 실리콘으로 형성될 수 있으며, 이 경우 소정 영역이 불순물로 도핑될 수 있다. 반도체층(221)은 폴리 실리콘이 아닌 아모포스 실리콘으로 형성될 수 있으나, 폴리 실리콘으로 형성될 경우, 아모포스 실리콘을 형성시킨 후, 이를 결정화시켜 폴리 실리콘으로 변화시킨다. 이러한 결정화 방법으로는 RTA(Rapid Thermal Annealing)공정, SPC법(Solid Phase Crystallization), ELA법(Excimer Laser Annealing), MIC(Metal Induced Crystallization), MILC법(Metal Induced Lateral Crystallization) 또는 SLS법(Sequential Lateral Solidification) 등 다양한 방법이 적용될 수 있다.
- [0033] 제 1 절연막(211)은 반도체층(221)과 게이트 전극(222) 사이를 절연하기 위해 그 사이에 형성된 것으로, 실리콘 산화막(SiO_x) 또는 실리콘 질화막(SiN_x) 등과 같은 절연성 물질로 형성될 수 있으며, 이외에도 다양한 절연성의 유기물질 등으로 형성될 수 있다. 또한, 제 2 절연막(212)도 제 1 절연막(211)과 같이 다양한 절연성의 유기물질로 형성될 수 있다.
- [0034] 게이트 전극(222)은 다양한 도전성 물질로 형성될 수 있는데, 예컨대 Mg, Al, Ni, Cr, Mo, W, MoW 또는 Au 등의 물질로 형성될 수 있으며, 이 경우에도 단일층뿐만 아니라 복수층의 형상 등 다양한 변형이 가능하다.
- [0035] 콘택홀(224)은 제 2 절연막(212)과 제 1 절연막(211)을 선택적으로 제거하여 소스 및 드레인 영역을 노출시키도록 형성된다.
- [0036] 소스 전극(223a) 및 드레인 전극(223b)은 제 2 절연막(212) 상에 단일층 또는 복수층으로 형성되어 콘택홀(224)이 매립되도록 한다. 여기서, 소스 전극(223a) 및 드레인 전극(223b)은 전술한 게이트 전극(222)과 동일한 물질로 형성될 수 있다.
- [0037] 보호막(213)은 소스 전극(223a) 및 드레인 전극(223b) 상에 구비되어 구동 박막트랜지스터(DRTFT)의 평탄화 및 보호하는 역할을 한다. 여기서, 보호막(213)은 다양한 형태로 구성될 수 있는데, BCB (benzocyclobutene) 또는 아크릴(acryl) 등과 같은 유기물, 또는 SiN_x와 같은 무기물로 형성될 수 있고, 단층으로 형성되거나 이중 혹은 다중층으로 구성될 수 있는 등 다양한 변형이 가능하다.
- [0038] 이와 같이, 구동 박막트랜지스터(DRTFT)가 형성될 수 있으며, 이에 의해 구동 박막트랜지스터(DRTFT)상에는 다양한 디스플레이를 적용할 수 있다. 본 명세서에서는 발광다이오드(OLED)를 예시하고 있으나, 본 발명의 사상은 이에 제한되지 아니하며, 본 발명에 다양한 디스플레이를 적용할 수 있다.
- [0039] 도 2에 도시한 바와 같이, 발광다이오드(OLED)는 제 1 전극(231), 제 2 전극(233), 및 이의 사이에 형성된 유기 발광층(232)을 포함한다. 이에 의해, 상기 구동 박막트랜지스터(DRTFT)의 드레인 전극(223b)과, 상기 발광다이오드(OLED)의 제 1 전극(231)이 전기적으로 연결되도록 한다.
- [0040] 이때, 제 1 전극(231)은 단위 서브픽셀에 독립적으로 형성되어 드레인 전극(223b)과 접촉된다. 여기서, 제 1 전극(231)은 애노드(Anode) 전극의 역할을 하기 위하여 불투명한 도전성물질로 이루어질 수 있으며, 일함수 값이

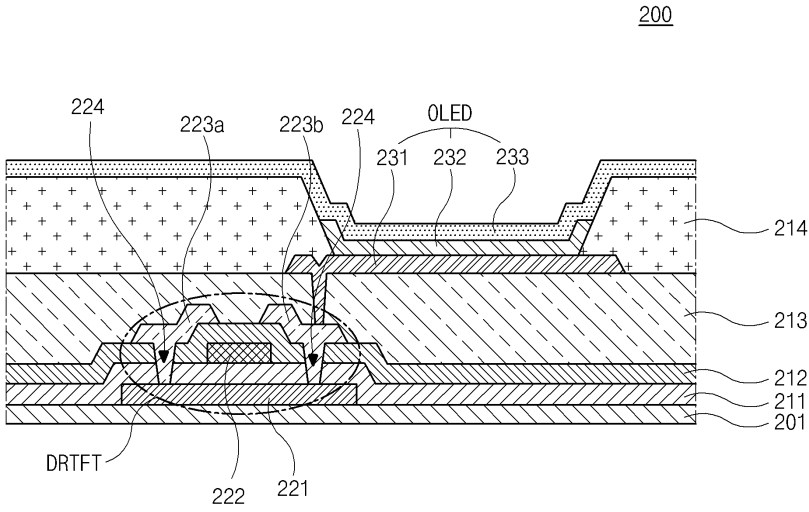
제 2 전극에 비해 비교적 낮은 금속물질, 예를 들면 알루미늄(Al), 알루미늄납(AlNd), 은(Ag), 마그네슘(Mg), 금(Au), 알루미늄-마그네슘 합금(AlMg) 중에서 선택된 하나의 물질로 형성되는 것이 바람직하다.

- [0041] 제 2 전극(233)은 유기발광층(232) 상의 기관(201) 전면에서 형성된다. 여기서, 제 2 전극(233)은 캐소드(Cathode) 전극의 역할을 하기 위하여 일함수 값이 비교적 큰 투명 도전성 물질, 예를 들면 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)로 형성되는 것이 바람직하다.
- [0042] 유기발광층(232)은 단위 서브픽셀에 대응되도록 패터닝되어 형성된다. 여기서, 유기발광층(232)은 발광물질로 이루어진 단일층으로 구성되거나, 또는 발광 효율을 높이기 위해 정공주입막(hole injection layer), 정공수송막(hole transporting layer), 발광물질막(emitting material layer), 전자수송막(electron transporting layer), 및 전자주입막(electron injection layer)의 다중층으로 구성될 수 있다.
- [0043] 한편, बैं크층(214)은 상기 제 1 전극(231)의 적어도 일부가 노출되도록 패터닝되어 형성되면서 제 1 전극(231) 상에 개구부를 구비하며, 상기 개구부 내에 유기발광층(232)이 형성된다. 여기서, बैं크층(214)은 실리콘 산화막(SiO_x) 또는 실리콘 질화막(SiN_x) 등과 같은 절연성 물질로 형성될 수 있으며, 이외에도 다양한 절연성의 유기물질 등으로 형성될 수 있다.
- [0044] 따라서, 본 발명의 일실시예에 따른 유기전계발광표시장치는 선택된 색 신호에 따라 제 1 전극(231)과 제 2 전극(233)에 소정의 전압이 인가되면, 정공과 전자가 유기발광층(232)으로 수송되어 엑시톤(exciton)을 이루고, 상기 엑시톤이 여기상태에서 기저상태로 천이될 때 빛이 발생되어 가시광선의 형태로 방출된다. 이때 발광된 빛이 투명한 제 2 전극(233)을 통과하여 외부로 나가게 되어 임의의 화상을 구현하게 된다.
- [0045] 마지막으로, 각 서브픽셀의 발광다이오드를 외부로부터 보호하기 위하여 봉지(encapsulation) 과정을 수행해야 하는데, 본 발명에서는 일반적인 박막 봉지(thin film encapsulation) 방법을 사용할 수 있다. 이와 같은 박막 봉지 방법은 기 공지된 기술이므로 본 명세서에서는 이에 대한 상세한 설명은 생략하도록 한다.
- [0046] 이상 설명한 바와 같이, 기관 상에 발광다이오드(OLED)를 직접 형성하는 것을 일실시예로 들어 설명하였으나, 제 1 기관에는 발광다이오드 구동소자를 형성하고, 제 2 기관에는 발광다이오드를 형성한 후, 제 1 및 제 2 기관을 합착하는 등의 다양한 박막봉지방법이 적용될 수 있다.
- [0047] 또한, 단위화소 내에 형성된 스위칭 박막트랜지스터(미도시)와 구동 박막트랜지스터(DRTFT) 이외에도 구동 박막트랜지스터의 문턱전압을 보상하기 위한 보상회로 즉, 다수의 구동소자가 추가로 형성될 수 있으며, 이들을 포함하는 발광다이오드 구동소자들은 화소 내에서 자유롭게 배치될 수 있다.
- [0048] 도 3은 본 발명의 일실시예에 따른 화소구조를 개략적으로 도시한 도면이다.
- [0049] 화소(P) 내에는 다수의 서브픽셀들이 매트릭스 형태로 배열되고, 상기 다수의 서브픽셀들에는 R, G, B 유기박막패턴이 각각 형성되어 색을 발광하게 된다.
- [0050] 도 3에 도시된 바와 같이, 적, 녹, 청 서브픽셀(SP_r, SP_g, SP_b)이 하나의 화소(P)를 이루게 되고, 별개의 발광다이오드(OLED)가 형성되어 R, G, B의 서로 다른 색을 발광하는 영역을 이룬다. 이때, 각 서브픽셀의 발광영역(EA, 도 3의 점선)은 유기박막패턴이 형성된 영역으로서, बैं크 오픈 영역에 해당된다.
- [0051] 구체적으로, 본 발명에서는 녹, 적 서브픽셀(SP_g, SP_r)이 세로 방향으로 반복 배열되고, 청 서브픽셀(SP_b)이 상기 녹, 적 서브픽셀(SP_g, SP_r)과 인접되게 반복 배열된다.
- [0052] 예를 들어, 녹 서브픽셀(SP_g)과 적 서브픽셀(SP_r)이 하나의 서브픽셀이라고 가정한다면, 녹, 적 서브픽셀(SP_g, SP_r)과 청 서브픽셀(SP_b)은 가로방향으로 반복 배열되고, 세로방향으로 동일 색상이 배열되어 전체 화소의 구조가 스트라이프(stripe) 배열을 이루게 된다.
- [0053] 이상 설명한 바와 같이, 녹, 적 서브픽셀(SP_g, SP_r)의 순차배치를 일실시예로 들어 설명하였으나, 적, 녹 서브픽셀(SP_r, SP_g)의 순차배치, 적, 녹, 녹, 적 서브픽셀(SP_r, SP_g, SP_g, SP_r)의 순차배치, 또는 녹, 적, 적, 녹 서브픽셀(SP_g, SP_r, SP_r, SP_g)의 순차배치 등의 다양한 실시예가 적용될 수 있다.
- [0054] 도 4는 본 발명의 일실시예에 따른 화소의 등가회로도를 개략적으로 도시한 평면도이다.
- [0055] 도 4에 도시한 바와 같이, 단위화소 내에서 화소회로부(400)는 스위칭회로(SWC), 구동 박막트랜지스터(DRTFT),

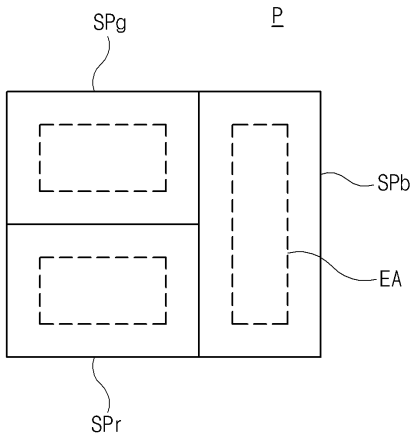
및 발광다이오드(OLED)를 구비한다. 이때, 스위칭회로(SWC)는 다수의 스위칭 박막트랜지스터(미도시)와 다수의 스토리지 커패시터(미도시)가 포함된 발광다이오드 구동소자로 정의된다.

- [0056] 이에 따라, 본 발명에 따른 화소회로부(400)는 다음과 같이 동작할 수 있다.
- [0057] 우선, 스위칭 박막트랜지스터는 게이트 라인(GL)으로부터의 스캔신호에 응답하여 턴-온 됨으로써 소스 전극과 드레인 전극 사이의 전류를 도통시키고, 턴-온 기간동안 데이터라인(DL)으로부터의 데이터전압을 구동 박막트랜지스터의 게이트 전극과, 스토리지 커패시터에 인가한다.
- [0058] 구동 박막트랜지스터(DRTFT)는 소스전극과 게이트 전극간의 전압에 따라 발광다이오드(OLED)에 흐르는 전류를 제어하고, 스토리지 커패시터는 구동 박막트랜지스터(DRTFT)의 게이트 전위를 소정 기간 동안 일정하게 유지시킨다.
- [0059] 발광다이오드(OLED)는 구동 박막트랜지스터(DRTFT)를 통해 인가되는 구동전류에 의하여 발광하게 된다.
- [0060] 한편, 도 5 및 도 6은 본 발명의 일실시예에 따른 구동서브픽셀 및 화소회로화소회로부의 배치를 개략적으로 도시한 평면도이다.
- [0061] 구동서브픽셀(DSP)은 발광다이오드를 구동하기 위한 구동소자가 형성되는 영역으로 정의된다.
- [0062] 도 5에 도시한 바와 같이, 녹, 적 서브픽셀이 세로 방향으로 반복 배열되고, 청 서브픽셀이 상기 녹, 적 서브픽셀과 인접되게 반복 배열되는 화소 구조를 예로 들면, 세로로 인접한 두개의 화소는 녹, 적, 청 서브픽셀(SPg1, SPr1, SPb1)과 녹, 적, 청 서브픽셀(SPg2, SPr2, SPb2)로 구분될 수 있다.
- [0063] 이에 따라, 본 발명의 일실시예에 따른 유기전계발광표시장치는 세로로 인접한 두개의 화소 내에 적어도 두개의 서브픽셀 일부와 중첩된 영역에 대응되면서 6개의 구동서브픽셀(DSP)을 이룬다.
- [0064] 따라서, 도 6에 도시한 바와 같이, 화소회로부의 스위칭회로(SWC), 구동 박막트랜지스터(DRTFT)가 구동서브픽셀(DSP) 내에 형성되고, 화소회로부의 발광다이오드(OLED)는 상기 구동서브픽셀(DSP) 내에 형성하거나, 또는 이와 이웃하는 구동서브픽셀(DSP)에 형성된다. 즉, 발광다이오드(OLED)는 구동서브픽셀(DSP)이 정의된 영역과 상관없이 서브픽셀에 대응되는 영역에 형성되면서 서로 다른 색을 발광한다.
- [0065] 세로로 인접한 두개의 화소를 기준으로 볼 때, 상기 화소영역 중앙부의 좌측에는 세로방향의 일방향으로 녹, 적, 청색을 발광하는 구동서브픽셀(DSP)이 순차적으로 형성된다. 또한, 화소영역 중앙부의 우측에는 세로방향의 일방향으로 청, 녹, 적의 색을 발광하는 구동서브픽셀(DSP)이 순차적으로 형성된다.
- [0066] 구체적으로, 화소영역 중앙부의 좌측의 경우 세로방향의 일방향으로 다음과 같이 발광하는 구동서브픽셀(DSP)을 이룬다. 즉, 녹 서브픽셀(SPg1) 및 적 서브픽셀(SPr1)의 일부 영역에는 녹색을 발광하는 구동서브픽셀(DSP)이 형성된다. 적 서브픽셀(SPr1) 및 녹 서브픽셀(SPg2)의 일부 영역에는 적색을 발광하는 구동서브픽셀(DSP)이 형성된다. 녹 서브픽셀(SPg2) 및 적 서브픽셀(SPr2)의 일부 영역에는 청색을 발광하는 구동서브픽셀(DSP)이 형성된다.
- [0067] 또한, 화소영역 중앙부의 우측의 경우 세로방향의 일방향으로 다음과 같이 발광하는 구동서브픽셀(DSP)을 이룬다. 즉, 녹 서브픽셀(SPg1), 적 서브픽셀(SPr1), 및 청 서브픽셀(SPb1)의 일부 영역에는 청색을 발광하는 구동서브픽셀(DSP)이 형성된다. 적 서브픽셀(SPr1), 녹 서브픽셀(SPg2), 청 서브픽셀(SPb1), 및 청 서브픽셀(SPb2)의 일부 영역에는 녹색을 발광하는 구동서브픽셀(DSP)이 형성된다. 녹 서브픽셀(SPg2), 적 서브픽셀(SPr2), 및 청 서브픽셀(SPb2)의 일부 영역에는 적색을 발광하는 구동서브픽셀(DSP)이 형성된다.
- [0068] 따라서, 본 발명의 일실시예에 따른 유기전계발광표시장치는 적어도 두개의 서브픽셀 일부와 중첩된 영역에 구동서브픽셀(DSP)이 정의됨에 따라 발광다이오드 구동소자를 설계할 수 있는 면적이 증가하게 된다.
- [0069] 한편, 도 7은 본 발명의 일실시예에 따른 제 1 전극의 배치를 개략적으로 도시한 평면도이다.
- [0070] 도 7에 도시한 바와 같이, 세로로 인접한 두개의 화소 내에 각 서브픽셀에 대응되는 영역에 독립적으로 제 1 전극(A)가 형성된다.
- [0071] 이때, 본 발명의 일실시예에 따른 유기전계발광표시장치에서 상기 구동 박막트랜지스터 상에 형성된 드레인전극

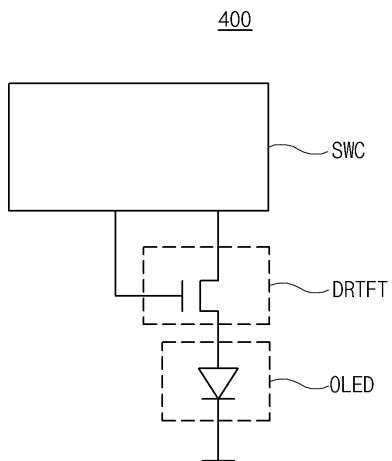
도면2



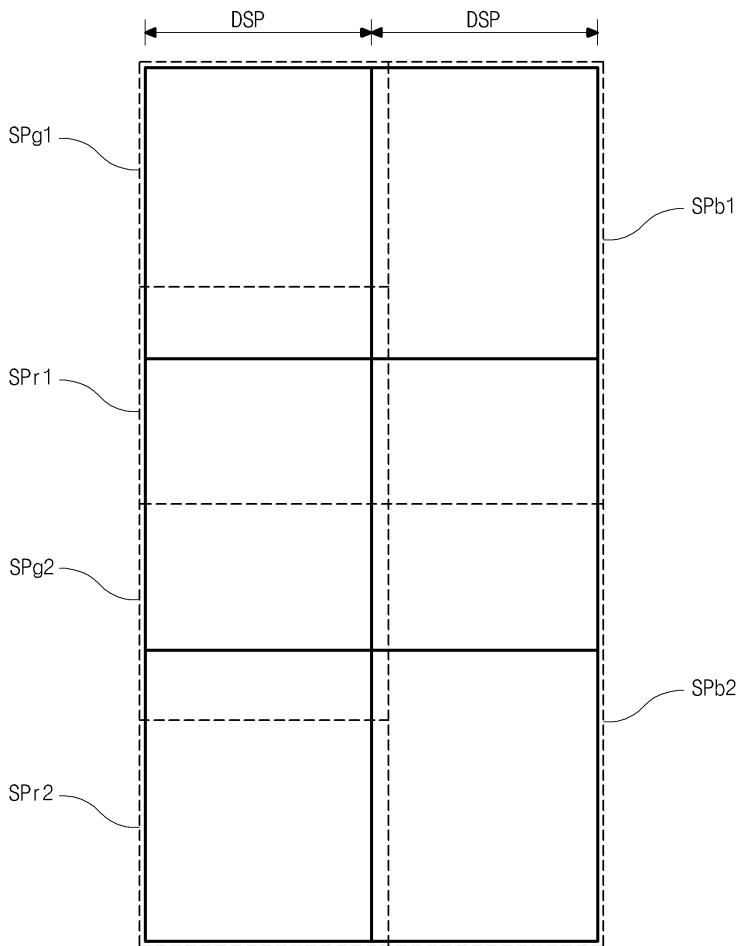
도면3



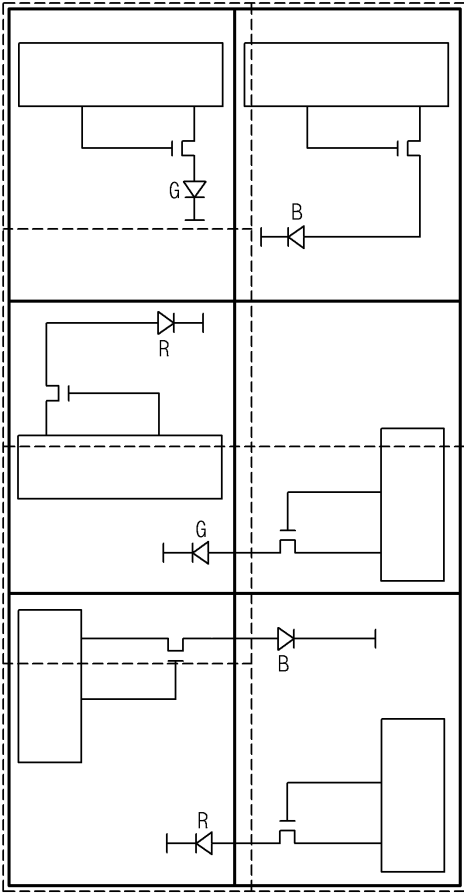
도면4



도면5



도면6



도면7

