

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁴ H04L 11/00	(11) 공개번호 특 1989-0001325
	(43) 공개일자 1989년 03월 20일
(21) 출원번호	특 1988-0007838
(22) 출원일자	1988년 06월 28일
(30) 우선권주장	067,945 1987년 06월 29일 미국(US)
(71) 출원인	디지털 이큅먼트 코퍼레이션 마리에타 엠. 에디에르
(72) 발명자	미합중국 01754 매사추세츠주 메이나트드 스트리트 146 데이비드 에스. 그론달스키
(74) 대리인	미합중국 02138 매사추세츠주 캄브릿지 애버딘 애비뉴 44 이세진, 장수길, 최종왕

심사청구 : 없음

(54) 제어된 사다리꼴 회전율을 갖는 버스 전송기

요약

내용 없음

대표도

도 1

명세서

[발명의 명칭]

제어된 사다리꼴 회전율을 갖는 버스 전송기

[도면의 간단한 설명]

제1도는 본 발명에 따라 구성된 디지털 데이터 버스 전송기의 개략 회로도.

제2도는 제1도에 도시한 전송기를 이해하는데 유용한 제1도에 도시한 회로의 2지점에서의 신호 파형을 설명하는 도면.

본 내용은 요부공개 건이므로 전문 내용을 수록하지 않았음.

(57) 청구의 범위

청구항 1

A. 출력 단자 및 제어 단자를 포함하고, 이 출력 단자와 제어 단자 사이에 귀환 경로를 제공하기 위해 출력 단자와 제어 단자 사이에 비교적 큰 캐패시턴스를 갖고 있는 구동기 장치, 및 B. 입력 신호의 상태에 응답하여 구동기 장치의 제어 단자를 제어하기 위한 제어 노드를 정하고, 제어 방식으로 구동기 장치를 턴온 및 오프시키도록 제어 노드로 및 제어 노드로부터의 전류 흐름을 제어하기 위한 전류원장치를 포함하는 제어 버퍼 장치로 구성되고, 상기 귀환 경로가 구동기 장치가 턴온 및 오프되는 비를 제어하여 출력단자에서의 신호의 전압 레벨을 제어하는 것을 특징으로 하는 버스 전송기 회로.

청구항 2

제1항에 있어서, 구동기 장치가, 출력 단자가 버스 라인에 접속되기 위한 드레인 단자를 구성하고 제어 단자가 게이트 단자를 구성하며, 소오스 공급 전원에 접속되기 위한 소오스 단자 장치를 포함하고, 게이트 단자에서의 다른 캐패시턴스를 상당히 지배하는 게이트 단자와 드레인 단자 사이의 캐패시턴스를 갖고 있는 MOSFET 구동기 트랜지스터 장치를 포함하는 것을 특징으로 하는 버스 전송기 회로.

청구항 3

제1항에 있어서, 제어 버퍼 장치가 MOSFET 트랜지스터 장치와 풀-업 전류원으로 구성되는 풀-업 장치, 및 풀-다운 MOSFET 트랜지스터 장치와 풀-다운 전류원 장치로 구성되는 풀-다운 장치를 포함하고, 풀-업 MOSFET 트랜지스터 장치와 풀-다운 MOSFET 트랜지스터 장치가 제어 노드에 함께 접속되며 입력 신호에 의해 직렬로 제어되고, 풀-업 MOSFET 트랜지스터 장치와 풀-다운 MOSFET 트랜지스터를 통해 제어 노드로 흐르는 전류가 각각의 전류원에 의하여 제어되는 것을 특징으로 하는 버스 전송기 회로.

청구항 4

제1항에 있어서, 구동기 장치의 게이트 단자에 접속되고, 입력 신호가 레벨을 시프트할 때 선택된 레벨로 제어 노드의 상태를 조정하여 구동기 장치의 고속 턴-오프를 용이하게 하기 위하여 입력 신호의 보수화에 의해 제어되는 풀-다운 트랜지스터 장치를 포함하는 것을 특징으로 하는 버스 전송기 회로.

청구항 5

A. 버스 라인에 접속된 드레인 단자와 소오스 단자 사이의 전류 흐름을 제어하는 게이트 단자, 및 드레인 단자와 게이트 단자 사이에 계한 경로를 제공하기 위해 커다란 게이트와 드레인 간 캐패시턴스를 갖고 있는 MOSFET 트랜지스터 장치로 구성되는 버스 구동기 장치 ; 및 B. (i) 온 상태 및 오프 상태를 갖고 있는 MOSFET 풀-업 트랜지스터와, 온 상태에 있을 때, MOSFET 풀-업 트랜지스터를 통하는 전류의 흐름을 제어하기 위한 풀-업 전류원을 갖고 있는 풀-업 장치, 및 (ii) 온 상태 및 오프 상태를 갖고 있는 MOSFET 풀-다운 트랜지스터와, 온 상태에 있을 때, MOSFET 풀-다운 트랜지스터를 통하는 전류의 흐름을 제어하기 위한 풀-다운 전류원을 갖고 있는 풀-다운 장치로 구성된 버퍼 장치로 구성되고 ; MOSFET 풀-업 트랜지스터와 MOSFET 풀-다운 트랜지스터가 입력 신호에 의하여 직렬로 제어되고, MOSFET 풀-업 트랜지스터 또는 MOSFET 풀-다운 트랜지스터 중의 한 트랜지스터가 입력 신호의 교호 상태에 응답하여 온으로 되며, 이 풀-업 장치와 풀-다운 장치가 제어 노드를 형성하도록 함께 접속되고, 버스 구동기 장치 게이트 단자가 제어 노드에 접속되는 것을 특징으로 하는 버스 전송기 회로.

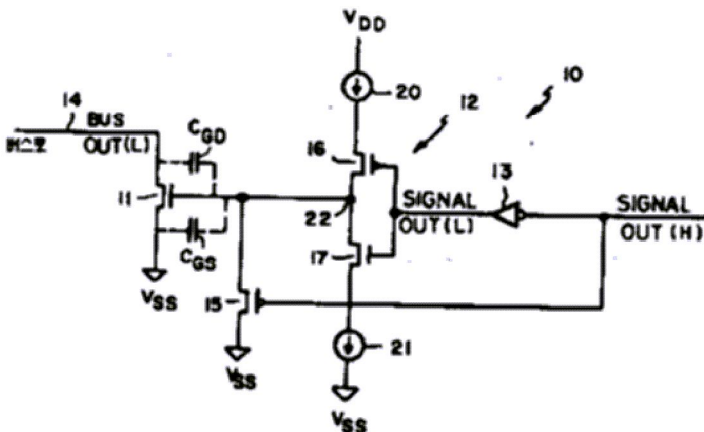
청구항 6

제5항에 있어서, 버스 구동기 장치의 게이트 단자에 접속되고, 입력 신호가 레벨을 시프트할 때, 선택된 레벨로 제어 노드의 상태를 조정하여 버스 구동기 장치의 고속 턴-오프를 용이하게 하기 위하여 입력 신호의 보수화에 의해 제어되는 풀-다운 트랜지스터 장치를 포함하는 것을 특징으로 하는 버스 전송기 회로.

※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

도면1



도면2

