



(12) 发明专利

(10) 授权公告号 CN 108369818 B

(45) 授权公告日 2024. 01. 30

(21) 申请号 201680000816.1

(22) 申请日 2016.03.09

(65) 同一申请的已公布的文献号
申请公布号 CN 108369818 A

(43) 申请公布日 2018.08.03

(85) PCT国际申请进入国家阶段日
2016.09.05

(86) PCT国际申请的申请数据
PCT/CN2016/075958 2016.03.09

(87) PCT国际申请的公布数据
W02017/152392 ZH 2017.09.14

(73) 专利权人 华为技术有限公司
地址 518129 广东省深圳市龙岗区坂田华为总部办公楼

(72) 发明人 石亮 底晔佳 沙行勉 王元钢
单东方

(74) 专利代理机构 深圳中一联合知识产权代理有限公司 44414

专利代理师 郭鸿

(51) Int.Cl.
G11C 11/406 (2006.01)

(56) 对比文件
US 2015193299 A1, 2015.07.09
US 2008301525 A1, 2008.12.04
JP 2008071490 A, 2008.03.27
US 2015052415 A1, 2015.02.19
CN 1728277 A, 2006.02.01
JP 2008112445 A, 2008.05.15
JP 2012133642 A, 2012.07.12
US 2001028576 A1, 2001.10.11
US 2015288847 A1, 2015.10.08
US 6199139 B1, 2001.03.06
CN 105242871 A, 2016.01.13
CN 1655280 A, 2005.08.17

审查员 张慧敏

权利要求书3页 说明书14页 附图5页

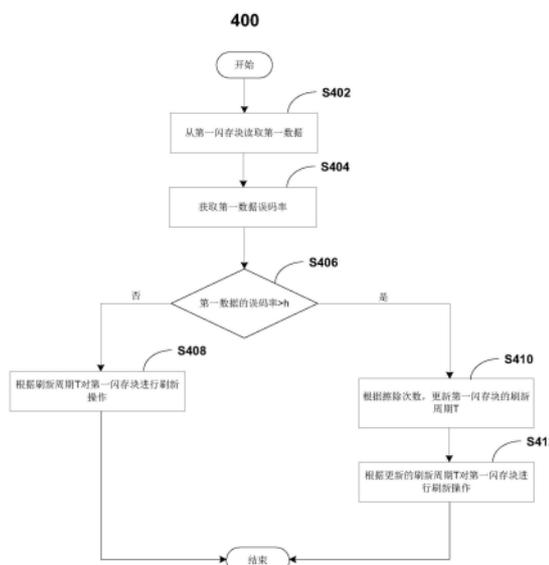
(54) 发明名称

一种闪存设备的刷新方法和装置

(57) 摘要

一种闪存设备的刷新方法和装置,实现了对闪存设备的刷新操作的优化。该方法包括:存储控制器(112)从第一闪存块中读取第一数据(S402),并确定第一数据的误码率(S404);在误码率大于预设的阈值的情况下(S406),存储控制器(112)根据第一闪存块的擦除次数,确定第一闪存块的刷新周期(S410),并根据确定的刷新周期,对第一闪存块进行刷新操作(S412)。该方法考虑到闪存设备(108)的闪存块之间的工艺差异,以闪存块为粒度,通过对闪存块实际误码率的监控,在最大限度上挖掘了闪存块的性能潜力,即保证了保存的数据的正确性,又最大限度的推迟了刷新周期的更新,减缓了因刷新操作对闪存块的磨损,从而在总体上提升了闪存设备的

性能。



1. 一种闪存设备的刷新方法,其特征在于,所述方法包括:

存储控制器实时从第一闪存块中读取第一数据,并确定所述第一数据的误码率,所述第一数据是所述第一闪存块中的任意有效页的数据;

所述存储控制器在所述误码率大于预设的阈值的情况下,根据所述第一闪存块的擦除次数,确定所述第一闪存块的刷新周期;

所述存储控制器根据所述刷新周期,对所述第一闪存块进行刷新操作。

2. 根据权利要求1所述的方法,其特征在于,所述存储控制器实时从第一闪存块中读取第一数据,并确定所述第一数据的误码率,包括:

所述存储控制器实时从所述第一闪存块中读取所述第一数据,并使用纠错码对所述第一数据进行译码,得到第二数据;

所述存储控制器根据所述第一数据和所述第二数据,确定所述第一数据的误码率。

3. 根据权利要求1所述的方法,其特征在于,所述存储控制器根据所述刷新周期,对所述第一闪存块进行刷新操作,包括:

所述存储控制器在所述第一闪存块中任一有效页的数据的保存时间达到所述刷新周期时,对所述第一闪存块进行刷新操作。

4. 根据权利要求1所述的方法,其特征在于,所述存储控制器对所述第一闪存块进行刷新操作,包括:

所述存储控制器从所述第一闪存块中读取第三数据;

所述存储控制器对所述第三数据进行纠错码译码,得到第四数据;

所述存储控制器从所述闪存设备中选取第二闪存块,并将所述第四数据写入所述第二闪存块。

5. 根据权利要求1所述的方法,其特征在于,所述存储控制器对所述第一闪存块进行刷新操作,包括:

所述存储控制器从所述第一闪存块中读取第三数据;

所述存储控制器对所述第三数据进行纠错码译码,得到第四数据;

所述存储控制器根据所述第四数据,对所述第一闪存块的存储单元的浮栅补充电荷。

6. 根据权利要求1-5任一项所述的方法,其特征在于,所述方法还包括:

所述存储控制器接收写访问请求;

所述存储控制器根据闪存块的刷新周期,确定第三闪存块,并将所述写访问请求的待写入数据写入所述第三闪存块,其中,所述第三闪存块为当前可用的闪存块中刷新周期最大的闪存块。

7. 根据权利要求1-5任一项所述的方法,其特征在于,所述方法还包括:

所述存储控制器接收写访问请求;

所述存储控制器根据所述写访问请求的待写入数据的待保存时间,确定第四闪存块,并将所述待写入数据写入所述第四闪存块,其中所述第四闪存块的刷新周期与所述待写入数据的待保存时间呈负相关关系。

8. 一种存储控制器,其特征在于,包括:处理器、存储器和总线;

所述存储器用于存储执行指令,所述处理器与所述存储器通过所述总线连接,当所述存储控制器运行时,所述处理器执行所述存储器存储的所述执行指令,以使所述存储控制

器执行权利要求1-7任一项所述的方法。

9. 一种闪存设备的刷新装置,其特征在于,所述装置包括:

读取单元,用于实时从第一闪存块中读取第一数据,并确定所述第一数据的误码率,所述第一数据是所述第一闪存块中的任意有效页的数据;

确定单元,用于在所述误码率大于预设的阈值的情况下,根据所述第一闪存块的擦除次数,确定所述第一闪存块的刷新周期;

刷新单元,用于根据所述刷新周期,对所述第一闪存块进行刷新操作。

10. 根据权利要求9所述的装置,其特征在于,所述读取单元具体用于:

实时从所述第一闪存块中读取所述第一数据,并使用纠错码对所述第一数据进行译码,得到第二数据;

根据所述第一数据和所述第二数据,确定所述第一数据的误码率。

11. 根据权利要求9所述的装置,其特征在于,所述刷新单元用于根据所述刷新周期,对所述第一闪存块进行刷新操作,包括:

所述刷新单元用于在所述第一闪存块中任一有效页的数据的保存时间达到所述刷新周期时,对所述第一闪存块进行刷新操作。

12. 根据权利要求9所述的装置,其特征在于,所述装置还包括写入单元;

所述刷新单元用于对所述第一闪存块进行刷新操作,包括:

所述刷新单元用于控制所述读取单元从所述第一闪存块中读取第三数据,并控制所述读取单元对所述第三数据进行纠错码译码,得到第四数据;

所述刷新单元用于控制所述写入单元从所述闪存设备中选取第二闪存块,并控制所述写入单元将所述第四数据写入所述第二闪存块。

13. 根据权利要求9所述的装置,其特征在于,所述装置还包括写入单元;

所述刷新单元用于对所述第一闪存块进行刷新操作,包括:

所述刷新单元用于控制所述读取单元从所述第一闪存块中读取第三数据并控制所述读取单元对所述第三数据进行纠错码译码,得到第四数据;

所述刷新单元用于控制所述写入单元根据所述第四数据,对所述第一闪存块的存储单元的浮栅补充电荷。

14. 根据权利要求9-13任一项所述的装置,其特征在于,所述装置还包括接收单元和写入单元;

所述接收单元用于接收写访问请求;

所述写入单元用于根据闪存块的刷新周期,确定第三闪存块,并将所述写访问请求的待写入数据写入所述第三闪存块,其中,所述第三闪存块为当前可用的闪存块中刷新周期最大的闪存块。

15. 根据权利要求9-13任一项所述的装置,其特征在于,所述装置还包括接收单元和写入单元;

所述接收单元用于接收写访问请求;

所述写入单元用于根据所述写访问请求的待写入数据的待保存时间,确定第四闪存块,并将所述待写入数据写入所述第四闪存块,其中所述第四闪存块的刷新周期与所述待写入数据的待保存时间呈负相关关系。

16. 一种闪存设备,其特征在于,所述闪存设备包括闪存阵列和权利要求9-15任一项所述的刷新装置,所述闪存阵列用于存储数据,所述刷新装置用于对所述存储阵列中的闪存块进行刷新操作。

一种闪存设备的刷新方法和装置

技术领域

[0001] 本发明实施例涉及计算机领域,尤其涉及一种闪存设备的刷新方法和装置。

背景技术

[0002] 由于良好的随机访问性能、低密度、低功耗等优点,基于闪存的固态硬盘(Solid State Drive,SSD)已经逐步取代传统磁盘,成为重要的存储介质。近年来,闪存技术迅速发展,存储密度由单比特存储元发展到最近的多比特存储元,如6比特,制造工艺由65纳米展到最近的10纳米。

[0003] 这些发展使得闪存的存储密度快速增加,同时也使得闪存的可靠性大大降低,闪存的保持时间越来越短。保持时间指的是写入闪存的数据可以被可靠读出的时间长度。在闪存设备中,数据通过充入存储单元的浮栅中的电荷量表征,但随着时间的推移,电荷会流失。为了使存储单元中数据可以被可靠读出,可以在其电荷流失到数据出错前将数据读出,然后存入一个新的位置,这个操作叫刷新。随着尺寸的减小,闪存块之间的工艺差异(Process Variation,PV)现象也越来越明显。工艺差异使闪存设备的闪存块拥有不同的忍耐力,这一现象体现在很多方面,如最大可擦写次数(P/E cycles),保持时间不同等。

[0004] 刷新是针对保持时间降低最直接的解决方案,但刷新也带来了冗余的操作,这个操作会影响闪存的性能和寿命。现有技术中,无法对闪存的刷新进行灵活有效的调控,需要新的技术来解决这一问题。

发明内容

[0005] 有鉴于此,本发明公开了一种闪存设备的刷新方法和装置,考虑到闪存块之间的工艺差异,以闪存块为粒度,实现对闪存设备灵活的刷新操作。

[0006] 第一方面,本申请提供了一种闪存设备的刷新方法,该方法包括:存储控制器从第一闪存块中读取第一数据,并确定第一数据的误码率,在第一数据的误码率大于预设的阈值的情况下,存储控制器根据第一闪存块的擦除次数,确定第一闪存块的刷新周期,并根据确定的刷新周期,对第一闪存块进行刷新操作。

[0007] 存储控制器以闪存块为粒度,根据数据的实际误码率,确定是否对闪存块的刷新周期进行更新,从而在保证数据正确性的情况下,最大程度的推迟闪存块刷新周期的更新,减缓因刷新操作对闪存块带来的磨损。

[0008] 结合第一方面,在第一方面第一种可能的实现方式中,存储控制器从第一闪存块中读取第一数据,并确定第一数据的误码率,具体包括:存储控制器从第一闪存块中读取第一数据,并使用纠错码对第一数据进行译码,得到第二数据,并根据第一数据和第二数据,确定第一数据的误码率。

[0009] 具体的,因为第二数据为译码后的可信数据,存储控制器通过比较第一数据和第二数据的不同数据位,从而确定第一数据的误码率。

[0010] 结合第一方面或第一方面以上任一种可能的实现方式,在第一方面第二种可能的

实现方式中,存储控制器根据刷新周期,对第一闪存块进行刷新操作,包括:存储控制器在第一闪存块中任一有效页的数据的保存时间达到刷新周期时,对第一闪存块进行刷新操作。

[0011] 具体的,存储控制器可以在一次刷新操作或擦除操作结束后,记录第一闪存块中有效页的数据的保存时间,如果有有效页的数据的保存时间到达刷新周期,则对第一闪存块进行刷新操作,以保证数据的正确性。

[0012] 可选的,因为对第一闪存块中的所有的有效页的数据的保存时间进行监控,会增加存储控制器的负担,存储控制器也可以在上一次擦除操作或刷新操作后,时间达到刷新周期时,对第一闪存块进行刷新操作。

[0013] 结合第一方面或第一方面以上任一种可能的实现方式,在第一方面第三种可能的实现方式中,存储控制器对第一闪存块进行刷新操作,包括:存储控制器从第一闪存块中读取第三数据,并对第三数据进行纠错码译码,得到第四数据;存储控制器从闪存设备中选取第二闪存块,并将第四数据写入第二闪存块。

[0014] 其中,存储控制器可以从当前可用的闪存块中刷新周期最大的闪存块作为第二闪存块,从而实现了闪存设备的磨损均衡,增加了闪存设备的寿命。

[0015] 结合第一方面或第一方面以上任一种可能的实现方式,在第一方面第四种可能的实现方式中,存储控制器对第一闪存块进行刷新操作,包括:存储控制器从第一闪存块中读取第三数据,并对第三数据进行纠错码译码,得到第四数据;存储控制器根据第四数据,对第一闪存块的存储单元的浮栅补充电荷。

[0016] 存储控制器根据译码得到的第四数据,对第一闪存块的存储单元泄漏的电荷进行补充,从而使第一闪存块中的数据重新达到精确值,并避免了因刷新操作对第一闪存块带来的擦除操作,增大了第一闪存块的寿命。

[0017] 结合第一方面或第一方面以上任一种可能的实现方式,在第一方面第五种可能的实现方式中,该方法还包括:存储控制器接收写访问请求,并根据闪存块的刷新周期,确定第三闪存块,并将写访问请求的待写入数据写入第三闪存块,其中,第三闪存块为当前可用的闪存块中刷新周期最大的闪存块。

[0018] 因为闪存块的刷新周期是闪存块寿命的表征,所以存储控制器接收到写访问请求后,优先将数据保存在刷新周期长的闪存块,从而实现了闪存设备的磨损均衡,增加了闪存设备的寿命。

[0019] 结合第一方面或第一方面以上任一种可能的实现方式,在第一方面第四种可能的实现方式中,该方法还包括:存储控制器接收写访问请求,并根据写访问请求的待写入数据的待保存时间,确定第四闪存块,并将待写入数据写入第四闪存块,其中第四闪存块的刷新周期与待写入数据的待保存时间呈负相关关系。

[0020] 具体实现过程中,存储控制器可以对数据的待保存时间进行预估,例如,可以根据数据的冷热程度对数据的待保存时间进行区分,热数据的待保存时间较短,冷数据的待保存时间较长,可以将热数据放在刷新周期长的闪存块,将冷数据放在刷新周期短的闪存块。因为热数据的更新频率较大,会对闪存块带来频繁的擦除操作,所以把热数据放在刷新周期长的闪存块,从而实现闪存设备的磨损均衡。

[0021] 第二方面,本申请提供了一种可读介质,包括执行指令,当存储控制器的处理器执

行执行指令时,该存储控制器执行第一方面或第一方面的任一种可能的实现方式中的方法。

[0022] 第三方面,本申请提供了一种存储控制器,包括:处理器、存储器和总线;存储器用于存储执行指令,处理器与存储器通过总线连接,当存储控制器运行时,处理器执行存储器存储的执行指令,以使存储控制器执行第一方面或第一方面的任一种可能的实现方式中的方法。

[0023] 第四方面,本申请提供了一种闪存设备的刷新装置,该装置包括:读取单元,用于从第一闪存块中读取第一数据,并确定第一数据的误码率;确定单元,用于在误码率大于预设的阈值的情况下,根据第一闪存块的擦除次数,确定第一闪存块的刷新周期;刷新单元,用于根据刷新周期,对第一闪存块进行刷新操作。

[0024] 结合第四方面,在第四方面第一种可能的实现方式中,读取单元具体用于:从第一闪存块中读取第一数据,使用纠错码对第一数据进行译码,得到第二数据,并根据第一数据和第二数据,确定第一数据的误码率。

[0025] 结合第四方面或第四方面以上任一种可能的实现方式,在第四方面第二种可能的实现方式中,刷新单元用于根据刷新周期,对第一闪存块进行刷新操作,包括:刷新单元在第一闪存块中任一有效页的数据的保存时间达到刷新周期时,对第一闪存块进行刷新操作。

[0026] 结合第四方面或第四方面以上任一种可能的实现方式,在第四方面第三种可能的实现方式中,该装置还包括写入单元;刷新单元用于对第一闪存块进行刷新操作,包括:刷新单元用于控制读取单元从第一闪存块中读取第三数据,并控制读取单元对第三数据进行纠错码译码,得到第四数据;刷新单元用于控制写入单元从闪存设备中选取第二闪存块,并控制写入单元将第四数据写入第二闪存块。

[0027] 结合第四方面或第四方面以上任一种可能的实现方式,在第四方面第四种可能的实现方式中,该装置还包括写入单元;刷新单元用于对第一闪存块进行刷新操作,包括:刷新单元用于控制读取单元从第一闪存块中读取第三数据并控制读取单元对第三数据进行纠错码译码,得到第四数据;刷新单元用于控制写入单元根据第四数据,对第一闪存块的存储单元的浮栅补充电荷。

[0028] 结合第四方面或第四方面以上任一种可能的实现方式,在第四方面第五种可能的实现方式中,该装置还包括接收单元和写入单元;接收单元用于接收写访问请求;写入单元用于根据闪存块的刷新周期,确定第三闪存块,并将写访问请求的待写入数据写入第三闪存块,其中,第三闪存块为当前可用的闪存块中刷新周期最大的闪存块。

[0029] 结合第四方面或第四方面以上任一种可能的实现方式,在第四方面第六种可能的实现方式中,该装置还包括接收单元和写入单元;接收单元用于接收写访问请求;写入单元用于根据写访问请求的待写入数据的待保存时间,确定第四闪存块,并将待写入数据写入第四闪存块,其中第四闪存块的刷新周期与待写入数据的待保存时间呈负相关关系。

[0030] 第四方面为第一方面方法对应的装置实现方式,所以第一方面或第一方面任一种可能的实现方式中的描述对应适用于第四方面或四七方面任一种可能的实现方式,在此不再赘述。

[0031] 第五方面,本申请提供了一种闪存设备,该闪存设备包括闪存阵列和第四方面或

第四方面任一种可能的实现方式中的刷新装置,该闪存阵列用于存储数据,刷新装置用于对存储阵列中的闪存块进行刷新操作。

[0032] 根据本发明公开的技术方案,考虑到闪存设备的闪存块之间的工艺差异,通过对闪存块实际误码率的监控,在最大限度上挖掘了闪存块的性能潜力,即保证了保存的数据的正确性,又最大限度的推迟了刷新周期的更新,减缓了因刷新操作对闪存块的磨损,从而在总体上提升了闪存设备的性能。

附图说明

[0033] 为了更清楚地说明本发明实施例的技术方案,下面将对实施例描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0034] 图1为依据本发明一实施例的闪存设备访问系统的逻辑结构示意图;

[0035] 图2为依据本发明一实施例的闪存存储单元的示意性结构图;

[0036] 图3为依据本发明一实施例的存储控制器硬件结构示意图;

[0037] 图4为依据本发明一实施例的闪存设备的刷新方法的示范性流程图;

[0038] 图5为依据本发明一实施例的闪存设备的刷新方法的示范性流程图;

[0039] 图6为依据本发明一实施例的闪存设备的刷新装置的逻辑结构示意图。

具体实施方式

[0040] 下面将结合附图,对本发明实施例进行描述。

[0041] 根据本发明实施例,如果不考虑闪存块之间的工艺差异,则在对闪存设备进行刷新操作的时候,会根据相同频率对所有的闪存块进行统一的刷新,但是因为不同的闪存块之间存在工艺差异,有的闪存块的性能较好,其内部的存储单元的电荷泄露不明显,对数据的保持时间较长,可以以较大的刷新周期对其进行刷新;而有的闪存块性能较差,其内部的存储单元的电荷泄露明显,对数据的保持时间较短,应该以较小的刷新周期对其进行刷新。

[0042] 如果不考虑工艺差异,使用同样的频率对闪存设备进行刷新操作,一方面,没有充分挖掘性能较好的闪存块的性能,过于频繁的刷新操作会加速对其的磨损;另一方面,可能导致性能较差的数据块的数据出错,因为性能较差的数据块需要更小的刷新频率。考虑到不同闪存块的工艺差异,以闪存块为粒度采用不同的频率对闪存设备进行刷新操作,会进一步提升闪存设备的性能。

[0043] 图1为依据本发明一实施例的闪存设备访问系统的逻辑结构示意图100,如图1所示,系统100包括操作系统102和闪存设备108。

[0044] 操作系统102包括用于控制和管理常规系统任务(例如内存管理、存储设备控制、电源管理等等)以及有助于各种软硬件组件之间通信的各种软件组件和/或驱动器。操作系统102可以为Darwin、RTXC、LINUX、UNIX、OS X、MAC OS、WINDOWS或诸如Vxworks之类的嵌入式操作系统,本发明实施例对此不进行限定。

[0045] 具体的,操作系统102包括文件系统104和驱动程序106。其中,文件系统104是操作系统102用于明确闪存设备108上的文件的方法和数据结构,即在闪存设备108上组织文件

的方法。文件系统104可以为FAT、NTFS、exFAT、RAW、Ext2、Ext3、Ext4、Btrfs、ZFS、HFS、HFS+、ReiserFS、JFS、VMFS、XFS或VXFS等之类的任意类型。

[0046] 操作系统102上运行有用户的应用程序,应用程序以访问底层硬件的形式实现人机交互,驱动程序106是应用程序与硬件交互的桥梁,一方面,应用程序通过对驱动程序106发送相应的指令,实现对硬件的控制,另一方面,驱动程序106将硬件读写的状态、从硬件上获得的数据传送给应用程序,从而实现应用程序与底层硬件间的交互。

[0047] 操作系统102通过高级技术附加装置(Advanced Technology Attachment,ATA)与闪存设备108相连接。

[0048] 闪存设备108为基于闪存的存储设备,例如可以为SSD,闪存设备108包括缓存110、存储控制器112和闪存阵列130。

[0049] 其中,存储控制器112包含主机接口114、闪存转换层(Flash Translation Layer,FTL)116和闪存接口128。

[0050] 主机接口114用于与主机连接,控制与操作系统102之间的数据传输。

[0051] 闪存接口128用于与闪存阵列130连接,控制与闪存阵列130之间的数据传输。

[0052] 闪存转换层116包含刷新模块118、磨损平衡(Wear leveling,WL)模块120、地址转换模块122、校验纠错(Error Checking and Correction,ECC)模块124和垃圾回收(Garbage Collection,GC)模块126。

[0053] 闪存阵列130可以被分为多个块,每个块又可以分成多个页面。数据可以直接以页面为单位写入,但是要想擦除数据却需要以块为单位,而且未擦除就无法写入。但操作系统102读写数据一般是按硬盘(Hard Disk Drive,HDD)的扇区尺寸进行的,这导致操作系统102现在使用的文件系统104无法管理SSD,需要更换更先进、复杂的文件系统去解决这个问题,但这样就会加重操作系统102的负担。为了不加重操作系统102的负担,闪存设备108采用软件的方式把闪存阵列130的操作虚拟成磁盘的独立扇区操作,这就是闪存转换层116的功能。

[0054] 闪存转换层116存在于文件系统104和物理介质(闪存阵列130)之间,操作系统102只需跟原来一样操作逻辑块地址(Logical Block Address,LBA)即可,而逻辑地址到物理块地址(Physics Block Address,PBA)的所有转换工作,就全交由闪存转换层116负责。

[0055] 刷新模块118用于对闪存块进行刷新操作,由于闪存的存储单元使用充入浮栅的电荷量来表征数据,但是随着时间的推移,浮栅的电荷会有流失,这就造成了存储单元存储的数据不准确。为了使数据后续被准确的读出,刷新模块118在存储单元浮栅内的电荷流失到数据出错之前,对闪存块进行刷新。

[0056] 具体的,在本发明实施例中,刷新模块118的刷新操作可以是将闪存块的数据读出,并写到一个新的位置;也可以是将闪存块的数据读出,根据读取的数据对闪存块的存储单元进行本地充电,使存储单元的浮栅内的电荷量重新达到准确的电荷量。更具体的,在将闪存块的数据读出之后,还可以对读取后的数据进行ECC校验,并将ECC校验后的结果写到一个新的位置,或根据ECC校验后的结果,对存储单元进行本地充电。

[0057] 闪存阵列130的寿命是以编程/擦除次数来计算的,而磨损平衡模块120就是确保闪存阵列130内的闪存块被均衡使用的一种机制。若没有这个机制,闪存阵列130内的闪存块就无法在同一时间达到生命周期。因为用户在逻辑地址空间里的数据更新速度是不同

的,有部分是经常需要更新,而有些却长期不需要变更,因此若没有WL机制,那些经常被更新的数据所在的闪存块寿命会首先被消耗完毕,变更较少的数据所在的闪存块损耗就要小得多。为了避免出现这种状况,便需要WL这个机制来保持闪存阵列130内的每个闪存块的磨损程度在相对一致的状态。

[0058] 具体的,磨损平衡模块120结合地址转换模块122共同发挥作用,每次操作系统102上应用程序重写或更新相同的逻辑地址时,地址转换模块122动态的映射这一逻辑地址到另一个不同的物理地址,并把这个映射关系存放在一个特定的“地址映射表”里。过期的物理地址就被标记为“无效”并等待随后的擦除操作。而磨损平衡模块120就是在这一映射过程中,控制每一个存储颗粒的编程/擦除频率,这样一来,所有的闪存块就能被控制在一个相同磨损范围,并同时“老化”。

[0059] 校验纠错模块124用于数据读取时的差错检测和修正。当数据写入的时候,存储控制器112内部的校验纠错模块124根据数据生成ECC签名。ECC签名一般保存于闪存页后部的备用区(Spare Area, SA),当从闪存页读取数据的时候,纠错校验模块124读取ECC签名,并根据读取的数据和ECC签名判断是否出现数据错误。如果检测到读取的数据包含错误比特,就需要使用ECC算法来修正检测到的错误。ECC算法可以为BCH编码或LDPC编码等,本发明实施例以LDPC编码对方案进行描述说明,但应了解,本发明实施例并不对ECC采用的编码算法进行限定。

[0060] 垃圾回收模块126具体用于把一个闪存块里的“有效”页数据复制到另一个闪存块里,然后将之前的闪存块完全擦除。与传统HDD不同,闪存阵列130并不能直接覆盖原来的数据,闪存设备108必须要把旧的数据先擦除,然后才可以把新的数据写入。对于闪存阵列130来说,垃圾回收就是指把现存数据重新转移到其他闪存位置,并且把一些无用的数据彻底擦除的过程。闪存阵列130数据可以直接以页面为单位写入,但是要想擦除数据却需要以块为单位。因此要擦除无用的数据,闪存阵列130首先需要把一个块内包含有用的数据先拷贝到另一个块中的页面内,这样原来块中包含的无用数据才能够以块为单位擦除。擦除后,才能够写入新的数据。

[0061] 缓存110用于在启动时存储逻辑地址到物理地址的“地址映射表”等数据,存储控制器112将“地址映射表”等保存在闪存阵列130中,每次重启后,从闪存阵列130中把“地址映射表”等数据载入缓存110中。根据本发明实施例,存储控制器112维护有闪存阵列130中闪存块的刷新周期,具体的,存储控制器可以使用刷新周期表来保存闪存块的刷新周期,刷新周期表中包含闪存块的物理地址与刷新周期的对应关系。存储控制器可以将刷新周期表保存于闪存阵列130,每次启动后,从闪存阵列130中把刷新周期表载入缓存110中。

[0062] 闪存阵列130可以使用单阶存储单元(Single-level cell, SLC)或多阶存储单元(Multi-level cell, MLC),其中,每个SLC单元存储1比特的信息,每个MLC单元则可以存储1比特以上的数据。本发明实施例对此并不进行限定。

[0063] 应理解,图1的目的仅仅是示例性的引入系统100的参与者以及它们的相互关系。因此,所描绘的系统100被大大地简化,本发明实施例仅仅对其进行概括性的说明,系统100在实际使用时可以包含更多或更少的组件,本发明实施例并不对其实现方式进行任何的限定。

[0064] 图2为依据本发明一实施例的存储单元200的示意性结构图,如图2所示数据在闪

存的存储单元中是以电荷形式存储的,存储单元通过浮栅内的电子的电荷量来区分不同的数据状态。存储电荷的多少,取决于图2中的控制栅所被施加的电压,其控制的是向存储单元的浮栅中充入电荷的多少。数据的表示,以浮栅所存储的电荷的提供的电压是否超过一个特定的阈值 V_{th} 来表示。

[0065] 以SLC进行举例说明,对于闪存的写入(编程),就是对控制栅施加电压,使得浮栅存储的电荷够多,提供的电压超过阈值 V_{th} ,就表示“0”;对于闪存的擦除操作,就是对浮栅放电,使浮栅提供的电压低于阈值 V_{th} ,就表示“1”。对于浮栅中有电荷的存储单元,由于浮栅的感应作用,在源和漏之间将形成带正电的空间电荷区,这时无论控制栅上有没有施加偏置电压,作为存储单元的晶体管都将处于导通状态。对于浮栅中没有电荷的存储单元,只有当控制栅上施加有适当的偏置电压时,在源和漏之间才能形成带正电的空间电荷区,源和漏才能导通,在没有给控制栅施加偏置电压时,晶体管是截止的。

[0066] 如果晶体管的源接地而漏接位线,在无偏置电压的情况下,检测晶体管的导通状态就可以获得存储单元中的数据,如果位线上的电平为低,说明晶体管处于导通状态,读取的数据为“0”,如果位线上为高电平,则说明晶体管处于截止状态,读取的数据为“1”。

[0067] 应理解,图2是对存储单元的示例性说明,在具体实现中,存储单元的结构可以有其他实现形式,本发明实施例对此并不进行限定。

[0068] 图3是依据本发明一实施例的存储控制器300的硬件结构示意图。如图3所示,存储控制器300包括处理器302、存储器304、输入/输出接口306、通信接口308和总线310。其中,处理器302、存储器304、输入/输出接口306和通信接口308通过总线310实现彼此之间的通信连接。

[0069] 处理器302是存储控制器300的控制中心,用于执行相关程序,以实现本发明实施例所提供的技术方案。处理器302可以采用通用的中央处理器(Central Processing Unit, CPU),微处理器,应用专用集成电路(Application Specific Integrated Circuit, ASIC),或者一个或多个集成电路,用于执行相关程序,以实现本发明实施例所提供的技术方案。

[0070] 除非另有说明,在本发明中,一个用于执行特定功能的组件,例如,处理器302或存储器304,可以通过配置一个通用的组件来执行相应功能来实现,也可以通过一个专门执行特定功能的专用组件来实现,本申请并不对此进行限定。

[0071] 存储器304可以是只读存储器(Read Only Memory, ROM),静态存储设备,动态存储设备或者随机存取存储器(Random Access Memory, RAM)。存储器304可以存储操作系统和其他应用程序。在通过软件或者固件来实现本发明实施例提供的技术方案时,用于实现本发明实施例提供的技术方案的程序代码保存在存储器304中,并由处理器302来执行。存储器304可以与处理器302集成在一起或集成在处理器302的内部,也可以是独立于处理器302的一个或多个存储单元。

[0072] 供处理器302执行的程序代码可以存储在与其连接的闪存中或存储器304中。可选的,存储器304为RAM,存储在闪存内部的程序代码(例如,通信模块或刷新模块等)被拷贝到存储器304中,以供处理器302执行。

[0073] 存储器304还可以用于存储本发明实施例的地址映射表等,更具体的,系统启动时,存储控制器300将存储于闪存中的地址映射表等载入存储器304,以供处理器302使用。

[0074] 如图3所示,存储控制器300的存储器304中包含刷新模块,处理器302执行该刷新

模块程序代码,实现对闪存设备的刷新操作。

[0075] 可选的,存储器304还包含图1存储控制器112中的磨损平衡模块130、地址转换模块122、校验纠错模块124和垃圾回收模块126中的一种或多种。

[0076] 输入/输出接口306用于接收输入的数据和信息,输出操作结果等数据。

[0077] 通信接口308使用例如但不限于收发器一类的收发装置,来实现存储控制器300与其他设备或通信网络之间的通信。

[0078] 总线310可包括一通路,在存储控制器300各个部件(例如处理器302、存储器304、输入/输出接口306和通信接口308)之间传送信息。

[0079] 应注意,尽管图3所示的计存储控制器300仅仅示出了处理器302、存储器304、输入/输出接口306、通信接口308以及总线310,但是在具体实现过程中,本领域的技术人员应当明白,存储控制器300还包含实现正常运行所必须的其他器件。同时,根据具体需要,本领域的技术人员应当明白,存储控制器300还可包含实现其他附加功能的硬件器件。此外,本领域的技术人员应当明白,存储控制器300也可仅仅包含实现本发明实施例所必须的器件,而不必包含图3中所示的全部器件。

[0080] 图3所示的硬件结构以及上述描述适用于本发明实施例所提供的各种闪存设备的刷新装置和系统,适用于执行本发明实施例所提供的各种闪存设备的刷新方法。

[0081] 图4为依据本发明一实施例的闪存设备的刷新方法400,实现以闪存块为粒度对闪存设备进行刷新操作,如图4所示,方法400包括:

[0082] S402:存储控制器从第一闪存块中读取第一数据。

[0083] 第一数据可以是第一闪存块中的任意有效页的数据,可以为第一闪存块中一个或多个有效页的数据,也可以为第一闪存块中所有有效页的数据,本发明实施例对此并不进行限定。此处的有效页是指保存有有效数据的闪存页。

[0084] 可以由存储控制器对第一闪存块的任意读操作触发方法400,本发明实施例并不对读操作的形式进行限定。例如,可以由操作系统的读操作触发方法400,也可以由存储控制器对闪存设备进行垃圾回收时的读操作来触发方法400,也可以由存储控制器对闪存设备进行刷新操作时的读操作来触发方法400。

[0085] S404:存储控制器获取第一数据的误码率。

[0086] 具体的,存储控制器从第一闪存块中读取第一数据后,使用ECC对读取的第一数据进行译码,得到第二数据,并根据第一数据和第二数据,确定第一数据的误码率。

[0087] 举例说明,若第一数据的大小为100bit,ECC译码成功后,比较第一数据和第二数据,若第二数据与第一数据不同的bit位共有10bit,因为第二数据为ECC译码成功后的数据,则说明第一数据有10bit出错,所以第一数据的误码率为10%。

[0088] 其中,ECC可以为LDPC或BCH等,本发明实施例并不对ECC的具体种类进行限定。

[0089] S406:存储控制器判断第一数据的误码率是否大于预设的阈值h,若误码率大于阈值h,则执行步骤S410,否则执行步骤S408。

[0090] 具体的,预设的阈值h为提前设定的闪存块的误码率的阈值,若数据误码率大于阈值h,则说明闪存块内部的数据有较大的出错风险,应该通过调整刷新周期,从而将闪存块的误码率控制在不大于阈值h的范围内。

[0091] S408:存储控制器根据刷新周期T对第一闪存块进行刷新操作。

[0092] 因为第一数据的误码率不大于阈值 h ,则说明当前第一闪存块的刷新周期仍然是可用的,数据出错的风险在可控的范围内,能够保证读操作时数据顺利的ECC译码。第一数据块内保存的数据的误码率达到阈值 h 之前,不需要对刷新周期进行更新,从而挖掘了第一闪存块的性能潜力,减缓了对第一闪存块的刷新操作,减缓了刷新操作对第一闪存块的磨损,延长了第一闪存块的寿命。

[0093] 存储控制器可以在第一闪存块中任一有效页的数据的保存时间达到了刷新周期 T 时,对第一闪存块进行刷新操作。具体的,存储控制器可以在一次刷新操作或擦除操作结束后,记录第一闪存块中有效页的数据的保存时间,如果有有效页的数据的保存时间到达刷新周期 T ,则对第一闪存块进行刷新操作,以保证数据的正确性。

[0094] 对第一闪存块中的所有的有效页的数据的保存时间进行监控,会增加存储控制器的负担,在另外一种实现方式中,存储控制器可以在上一次擦除操作或刷新操作后,时间达到刷新周期 T 时,对第一闪存块进行刷新操作。

[0095] 在本发明实施例中,刷新操作可以为:存储控制器从第一闪存块中读取第三数据,使用纠错码对第三数据进行译码,得到第四数据,并从闪存设备中选取第二闪存块,将第四数据写入第二闪存块。其中,第三数据可以为第一闪存块中所有有效数据;也可以为第一闪存块中的保存时间达到刷新周期 T 的有效数据,即实际需要刷新操作的有效数据。

[0096] 存储控制器可以从当前可用的闪存块中刷新周期最大的闪存块作为第二闪存块,从而实现了闪存设备的磨损均衡,增加了闪存设备的寿命,存储控制器也可以采用其他方式选取第二闪存块,本发明实施例并不限定存储控制器选取第二闪存块的方式。

[0097] 刷新操作还可以为:存储控制器从第一闪存块中读取第三数据,使用纠错码对第三数据进行译码,得到第四数据,并根据第四数据,对第一闪存块的存储单元的浮栅补充电荷。即根据ECC译码后的第四数据,对第一闪存块内部的存储单元泄露的电荷进行补充,使存储单元的浮栅内的电荷量重新达到准确的电荷量。

[0098] S410:存储控制器根据擦除次数,更新第一闪存块的刷新周期 T 。

[0099] 存储控制器维护有闪存设备的闪存块的刷新周期,具体的,存储控制器可以将闪存块的刷新周期组织成刷新周期表,刷新周期表中保存有闪存块的物理地址与刷新周期的对应关系,存储控制器可以将刷新周期表保存于闪存设备中,并在系统运行时,将闪存设备中保存的刷新周期表加载到存储控制器的缓存中。当第一闪存块的误码率大于预设的阈值 h 时,存储控制器可以根据第一闪存块的物理地址在刷新周期表中查找到第一闪存块的刷新周期,并对第一闪存块的刷新周期 T 进行更新。应理解,刷新周期表仅仅是举例说明,本发明实施例并不对存储控制器维护第一闪存块的刷新周期的方式进行限定。

[0100] 因为第一数据的误码率已经大于预设的阈值 h ,说明第一闪存块的刷新周期已经不足以确保第一闪存块中数据的正确性,需要增大第一闪存块的刷新频率,所以存储控制器根据第一闪存块的擦除次数,重新确定第一闪存块的刷新周期 T ,即根据第一闪存块的擦除次数,更新第一闪存块的刷新周期 T 。

[0101] 影响闪存块的保持时间的因素主要是闪存块的擦除次数,随着擦除次数的增加,闪存块的保持时间会逐渐减小,而闪存块的保持时间决定了闪存块的刷新周期,闪存块的保持时间越小,为了保证数据的正确性,刷新周期就越小,保持时间越长,刷新周期就可以越大。

[0102] 闪存设备的刷新周期与擦除次数之间存在一个一般性的对应关系,如式(1)所示,擦除次数越大,刷新周期越小。刷新周期与擦除次数呈负相关关系。

$$[0103] \quad T = \frac{RBER_{th}}{M * 10^{-13} * C} + N \quad (\text{式1})$$

[0104] 其中,M、N为常数,RBER_{th}为ECC支持的最大误码率,C为闪存块的擦除次数。应理解,式(1)仅仅是对这一对应关系的示例性说明,根据闪存设备的制备工艺不同,刷新周期与擦除次数之间的具体的对应关系可以不同。

[0105] 这一对应关系可以通过测试,并根据统计学得出,可以根据这一对应关系和擦除次数得出一个刷新周期。为了保证闪存块保存的数据的正确性和避免刷新周期频繁的更新,根据这一对应关系得出的刷新周期是一个保守的值,即根据这一对应关系得出的刷新周期小于闪存块实际支持的刷新周期,所以根据这一对应关系确定的刷新周期可以供闪存块使用一段时间,直至闪存块的误码率大于预设的阈值h,则需要再次根据擦除次数和这一对应关系重新确定刷新周期。其中,闪存块实际支持的刷新周期是指保证闪存块的误码率不大于阈值h的最大刷新周期。

[0106] 因为闪存设备的闪存块之间存在工艺差异,所以根据这一对应关系得出的一般值与闪存块的实际支持的刷新周期存在一定的差异。有的闪存块的性能较好,内部的存储单元的电荷泄露不明显,对数据的保持时间较长,在更新刷新周期后,可能经过大量的擦除操作,其实际支持的刷新周期仍大于根据这一对应关系得出的刷新周期,根据这一对应关系得出的刷新周期适用的时间较长,为了减缓刷新操作,可以减少对其的更新;而有的闪存块性能较差,内部的存储单元的电荷泄露明显,对数据的保持时间较短,在更新刷新周期之后,可能经过少量的擦除操作,实际支持的刷新周期很快就小于了根据这一对应关系得出的一般值,根据这一对应关系得出的刷新周期适用的时间较短,为了保证数据的正确性,需要对其进行频繁的更新。

[0107] 本发明实施例考虑到不同闪存块之间的工艺差异,以闪存块为粒度,根据刷新周期与擦除次数之间的对应关系,结合闪存块内存储的数据的实际误码率大小,在保证闪存块存储的数据正确性的前提下,挖掘闪存块的性能潜力。

[0108] 一方面,本发明实施例公开的技术方案延缓了对性能较好的闪存块的刷新周期的更新,从而减缓了刷新操作给性能较好的闪存块带来的磨损;另一方面,本发明实施例公开的技术方案加快了对性能较差的闪存块的刷新周期的更新,从而保证了其内部存储的数据的正确性。根据本发明实施例公开的技术方案,即保证了闪存设备存储数据的正确性,又挖掘了闪存设备的性能潜力,减缓刷新操作给闪存设备带来的磨损,在总体上提升了闪存设备的性能。

[0109] S412:存储控制器根据更新的刷新周期T对第一闪存块进行刷新操作。

[0110] 具体描述参见步骤S408,在此不再赘述。

[0111] 可选的,方法400还包括:存储控制器接收写访问请求,并根据闪存块的刷新周期,确定第三闪存块,其中,第三闪存块为当前可用的闪存块中刷新周期最大的闪存块,存储控制器将写访问请求的待写入数据写入第三闪存块。因为闪存块不能覆盖写,要经过擦除操作才能进行写操作,其中,当前可用的闪存块是指经过擦除操作后,可进行写操作的闪存块。

[0112] 一次写访问请求可以分多条指令发送给存储控制器,例如,在一次写访问请求中,操作系统可以先将待写入的虚拟地址发送给存储控制器,存储控制器根据当前可用的闪存块,确定待写入的物理地址,并建立待写入的虚拟地址与待写入的物理地址之间的映射关系,操作系统然后将待写入数据发送给存储控制器,存储控制器将待写入数据写入确定的物理地址指示的存储区域。操作系统也可以使用一条指令将待写入数据和待写入的虚拟地址发送给存储控制器。应理解,本发明实施例并不对写访问请求的具体实现形式进行限定。

[0113] 因为刷新周期本质上是由闪存块的保持时间决定的,所以存储控制器根据闪存块的刷新周期,确定第三闪存块,可以具体为:存储控制器可以根据闪存块的保持时间,确定第三闪存块。

[0114] 因为闪存块的刷新周期(或保持时间)是闪存块寿命的表征,所以存储控制器接收到写访问请求后,优先将数据保存在刷新周期(或保持时间)长的闪存块,从而实现了闪存设备的磨损均衡,增加了闪存设备的寿命。

[0115] 可选的,方法400还包括:存储控制器接收写访问请求,并根据写访问请求的待写入数据的待保存时间,确定第四闪存块,其中第四闪存块的刷新周期与待写入数据的待保存时间呈负相关关系,存储控制器将待写入数据写入第四闪存块。其中,待保存时间是指待写入数据将要在闪存设备中保存的时间。

[0116] 具体实现过程中,存储控制器可以对数据的待保存时间进行预估,例如,可以根据数据的冷热程度对数据的待保存时间进行区分,热数据的待保存时间较短,冷数据的待保存时间较长,可以将热数据放在刷新周期长的闪存块,将冷数据放在刷新周期短的闪存块。

[0117] 因为闪存不能覆盖写,必须要先擦除才能进行写操作,所以数据的更新会带来擦除操作,从而带来对闪存块的磨损,而热数据的更新频率较大,会对闪存块带来频繁的擦除操作,所以把热数据放在刷新周期长的闪存块,从而实现对闪存设备的磨损均衡。根据本发明实施例公开的技术方案,考虑到闪存设备的闪存块之间的工艺差异,通过对闪存块实际误码率的监控,在最大限度上挖掘了闪存块的性能潜力,即保证了保存的数据的正确性,又最大限度的推迟了刷新周期的更新,减缓了因刷新操作对闪存块的磨损,从而在总体上提升了闪存设备的性能。

[0118] 图5为依据本发明一实施例的闪存设备的刷新方法500,实现以闪存块为粒度对闪存设备进行刷新操作,如图5所示,方法500包括:

[0119] S502:存储控制器判断第一闪存块的数据保存时间是否大于刷新周期 T ,如果数据保存时间大于刷新周期 T ,则执行步骤S504。

[0120] 存储控制器可以在第一闪存块中任一有效页的数据的保存时间达到了刷新周期 T 时,执行步骤S504。具体的,存储控制器可以在一次刷新操作或擦除操作结束后,记录第一闪存块中有效页的数据的保存时间,如果有有效页的数据的保存时间到达刷新周期 T ,则执行步骤S504。

[0121] 对第一闪存块中的所有的有效页的数据的保存时间进行监控,会增加存储控制器的负担,在另外一种实现方式中,存储控制器可以在上一次擦除操作或刷新操作后,时间达到刷新周期 T 时,执行步骤S504。

[0122] S504:存储控制器从第一闪存块中读取数据,将译码后的结果写入第二闪存块,并获取数据的误码率。

[0123] 具体的,存储控制器从第一闪存块中读取第三数据,使用纠错码对第三数据进行译码,得到第四数据,并从闪存设备中选取第二闪存块,将第四数据写入第二闪存块,并根据第三数据和第四数据,确定第三数据的误码率。其中,第三数据可以为第一闪存块中所有有效数据。

[0124] 在另外一种实现方式中,步骤S504可以为:存储控制器从第一闪存块中读取第三数据,使用纠错码对第三数据进行译码,得到第四数据,并根据第四数据,对第一闪存块的存储单元的浮栅补充电荷,即根据ECC译码后的第四数据,对第一闪存块内部的存储单元泄露的电荷进行补充,使存储单元的浮栅内的电荷量重新达到准确的电荷量。并根据第三数据和第四数据,确定第三数据的误码率,

[0125] S506:存储控制器判断数据的误码率是否大于预设的阈值 h ,若数据的误码率大于预设的阈值 h ,则执行步骤S508,否则保持第一闪存块的刷新周期 T 不变。

[0126] 具体描述参照步骤S406,在此不再赘述。

[0127] S508:存储控制器根据第一闪存块的擦除次数,确定并更新第一闪存块的刷新周期 T 。

[0128] 具体描述参照步骤S410,在此不再赘述。

[0129] 应理解,图5实施例为图4实施例的一种具体实现方式,图4实施例的特征描述适用于图5实施例,在此不再赘述。

[0130] 根据本发明实施例公开的技术方案,以闪存块为粒度,在每一次刷新操作时,判断数据的误码率是否大于预设的阈值 h ,如果误码率大于预设的阈值 h ,则说明对闪存块的刷新周期已经不能保证闪存块存储的数据的正确性,则根据擦除次数重新确定刷新周期;如果数据的误码率不大于预设的阈值 h ,则表明当前刷新周期仍足以保证闪存块存储的数据的正确性,则仍可以保持当前的刷新周期不变,从而挖掘出闪存块的最大性能潜力,最大程度的延缓对闪存块的刷新操作,减缓刷新操作对闪存块的磨损。

[0131] 图6为依据本发明一实施例的闪存设备的刷新装置600的逻辑结构示意图,如图6所示,装置600包括读取单元602、确定单元604和刷新单元606,其中,

[0132] 读取单元602,用于从第一闪存块中读取第一数据,并确定第一数据的误码率。

[0133] 在具体实现过程中,读取单元602可以由图3所示的处理器302和存储器304来实现。更具体的,可以由处理器302执行存储器304中的刷新模块,以从第一闪存块中读取第一数据,并确定第一数据的误码率。

[0134] 其中,读取单元602具体用于:从第一闪存块中读取第一数据,并使用纠错码对第一数据进行译码,得到第二数据,并根据第一数据和第二数据,确定第一数据的误码率。

[0135] 确定单元604,用于在误码率大于预设的阈值的情况下,根据第一闪存块的擦除次数,确定第一闪存块的刷新周期。

[0136] 在具体实现过程中,确定单元604可以由图3所示的处理器302和存储器304来实现。更具体的,可以由处理器302执行存储器304中的刷新模块,以根据第一闪存块的擦除次数,确定第一闪存块的刷新周期。其中,第一闪存块的刷新周期与第一闪存块的擦除次数呈负相关关系。

[0137] 刷新单元606,用于根据刷新周期,对第一闪存块进行刷新操作。

[0138] 在具体实现过程中,刷新单元606可以由图3所示的处理器302和存储器304来实

现。更具体的,可以由处理器302执行存储器304中的刷新模块,以根据刷新周期,对第一闪存块进行刷新操作。

[0139] 可选的,刷新单元606用于根据刷新周期,对第一闪存块进行刷新操作,包括:刷新单元606在第一闪存块中任一有效页的数据的保存时间达到了刷新周期时,对第一闪存块进行刷新操作。

[0140] 装置600还包括写入单元608。

[0141] 在具体实现过程中,写入单元608可以由图3所示的处理器302和存储器304来实现。更具体的,可以由处理器302执行存储器304中的刷新模块,以对闪存设备的闪存块进行写入操作。

[0142] 可选的,刷新单元606用于对第一闪存块进行刷新操作,包括:刷新单元606用于控制读取单元602从第一闪存块中读取第三数据,并控制读取单元602对第三数据进行纠错码译码,得到第四数据;刷新单元606用于控制写入单元608从闪存设备中选取第二闪存块,并控制写入单元608将第四数据写入第二闪存块。

[0143] 可选的,刷新单元606用于对第一闪存块进行刷新操作,包括:刷新单元606用于控制读取单元602从第一闪存块中读取第三数据并控制读取单元602对第三数据进行纠错码译码,得到第四数据;刷新单元606用于控制写入单元608根据第四数据,对第一闪存块的存储单元的浮栅补充电荷。

[0144] 装置600还包括接收单元610,接收单元610用于接收写访问请求。

[0145] 在具体实现过程中,接收单元610可以由图3所示的处理器302,存储器304和通信接口308来实现。更具体的,可以由处理器302执行处理器304中的通信模块,以使通信接口308接收接收来自操作系统的访问请求。

[0146] 可选的,写入单元608还用于根据闪存块的刷新周期,确定第三闪存块,并将写访问请求的待写入数据写入第三闪存块,其中,第三闪存块为当前可用的闪存块中刷新周期最大的闪存块。

[0147] 可选的,写入单元608还用于根据写访问请求的待写入数据的待保存时间,确定第四闪存块,并将待写入数据写入第四闪存块,其中第四闪存块的刷新周期与待写入数据的待保存时间呈负相关关系。

[0148] 应理解,为了描述方便,本发明实施例的读取单元602、确定单元604、刷新单元606和写入单元608的功能可以集合在图3所示的刷新模块内,由处理器302执行刷新模块的不同部分,实现不同的功能,但在具体实现中,可以根据功能,将刷新模块进行进一步的细化,本发明实施例对此不进行限定。

[0149] 本发明实施例是存储控制器的装置实施例,图4和图5实施例部分的特征描述,适用于本发明实施例,在此不再赘述。

[0150] 在本申请所提供的几个实施例中,应该理解到,所揭露的系统,设备和方法,可以通过其它的方式实现。例如,以上所描述的装置实施例仅仅是示意性的,例如,所述模块的划分,仅仅为一种逻辑功能划分,实现时可以有另外的划分方式,例如多个模块或组件可以结合或者可以集成到另一个系统,或一些特征可以忽略,或不执行。另一点,所显示或讨论的相互之间的耦合或直接耦合或通信连接可以是通过一些接口,装置或模块的间接耦合或通信连接,可以是电性,机械或其它的形式。

[0151] 所述作为分离部件说明的模块可以是或者也可以不是物理上分开的,作为模块显示的部件可以是或者也可以不是物理模块,即可以位于一个地方,或者也可以分布到多个网络模块上。可以根据实际的需要选择其中的部分或者全部模块来实现本实施例方案的目的。

[0152] 另外,在本发明各个实施例中的各功能模块可以集成在一个处理模块中,也可以是各个模块单独物理存在,也可以两个或两个以上模块集成在一个模块中。上述集成的模块既可以采用硬件的形式实现,也可以采用硬件加软件功能模块的形式实现。

[0153] 上述以软件功能模块的形式实现的集成的模块,可以存储在一个计算机可读取存储介质中。上述软件功能模块存储在一个存储介质中,包括若干指令用以使得一台计算机设备(可以是个人计算机,服务器,或者网络设备等)执行本发明各个实施例所述方法的部分步骤。而前述的存储介质包括:移动硬盘、只读存储器、随机存取存储器、磁碟或者光盘等各种可以存储程序代码的介质。

[0154] 最后应说明的是:以上实施例仅用以说明本发明的技术方案,而非对其限制;尽管参照前述实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明各实施例技术方案的保护范围。

100

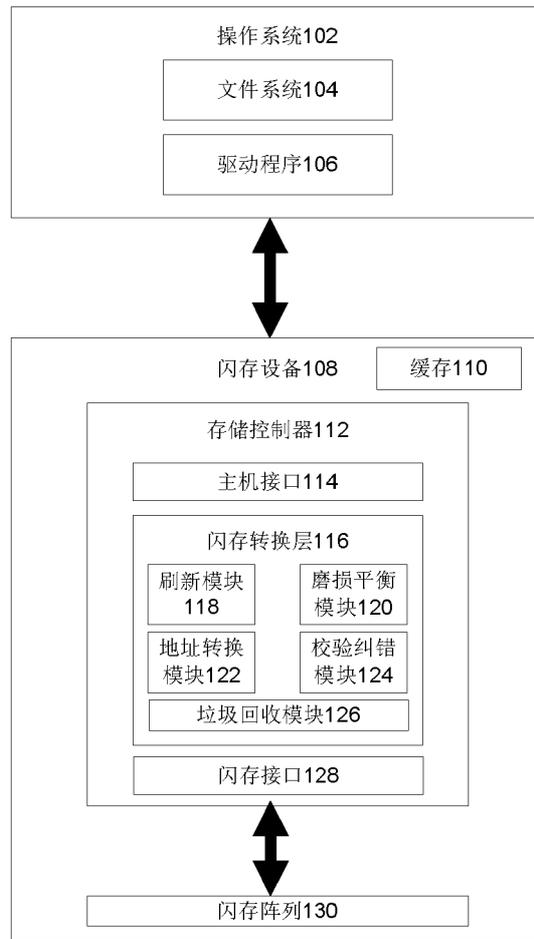


图1

200

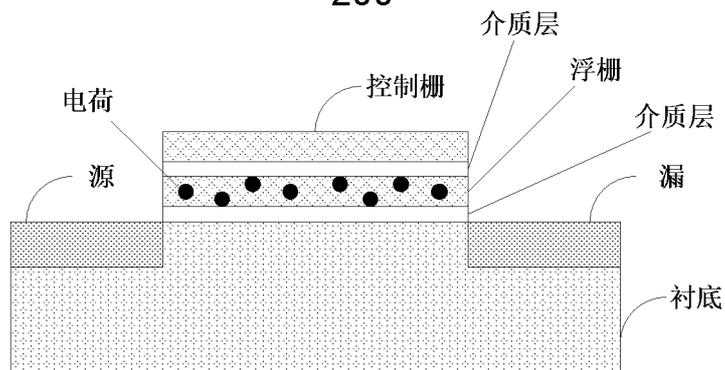


图2

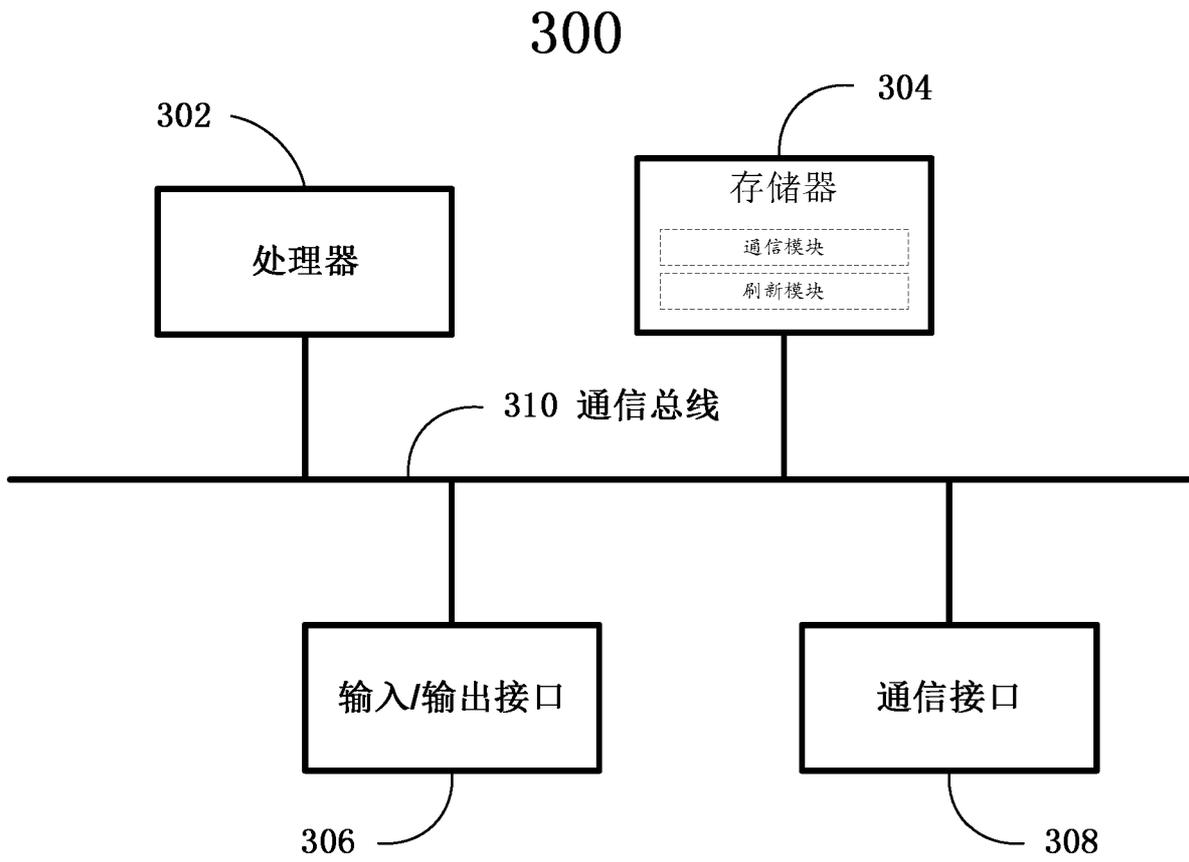


图3

400

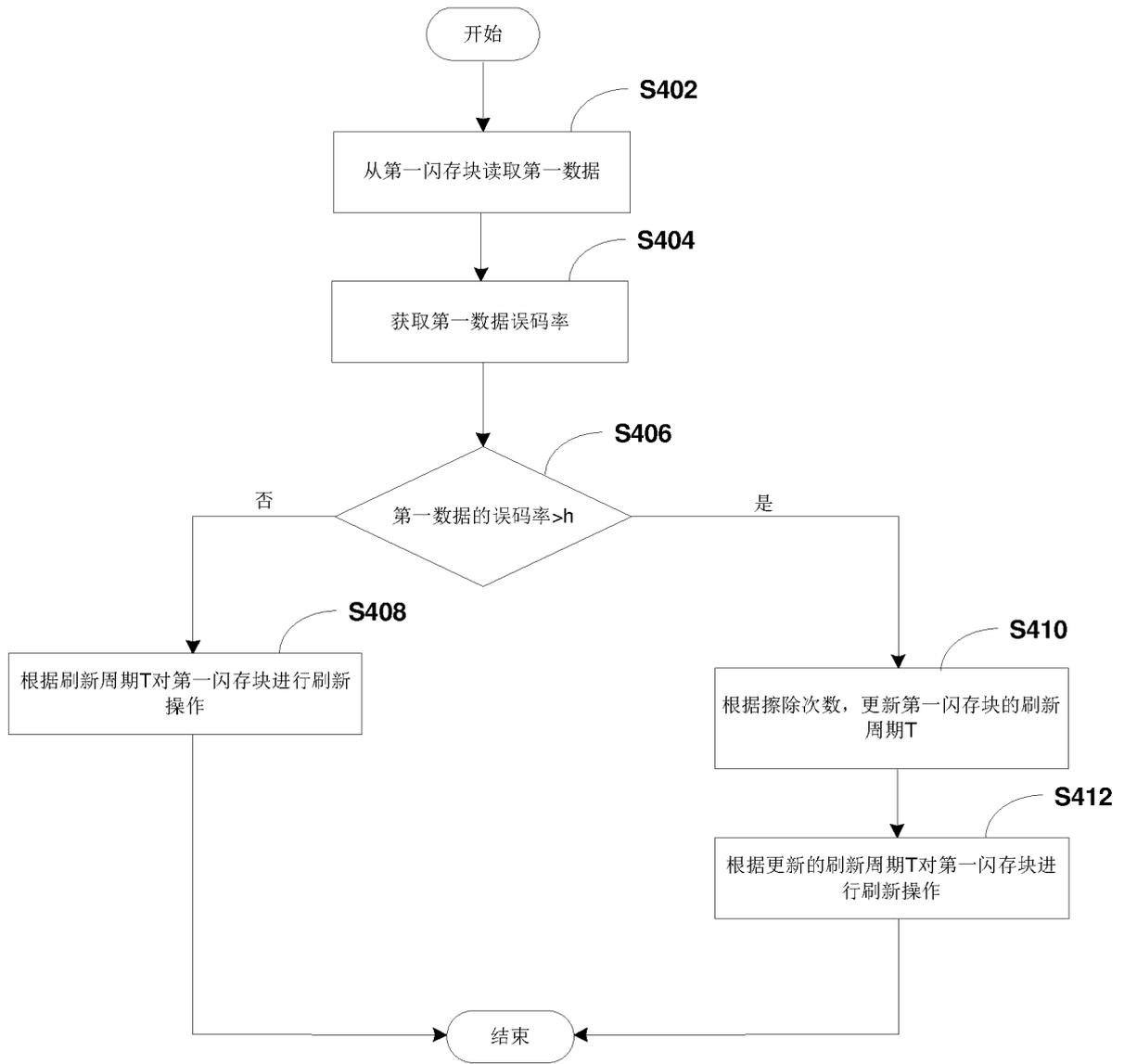


图4

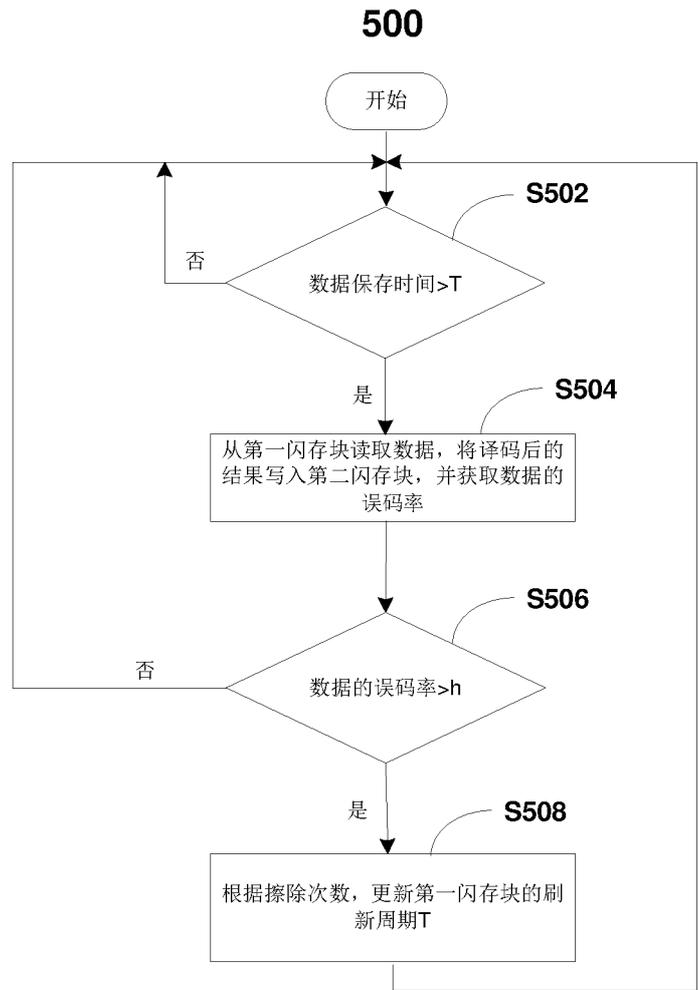


图5

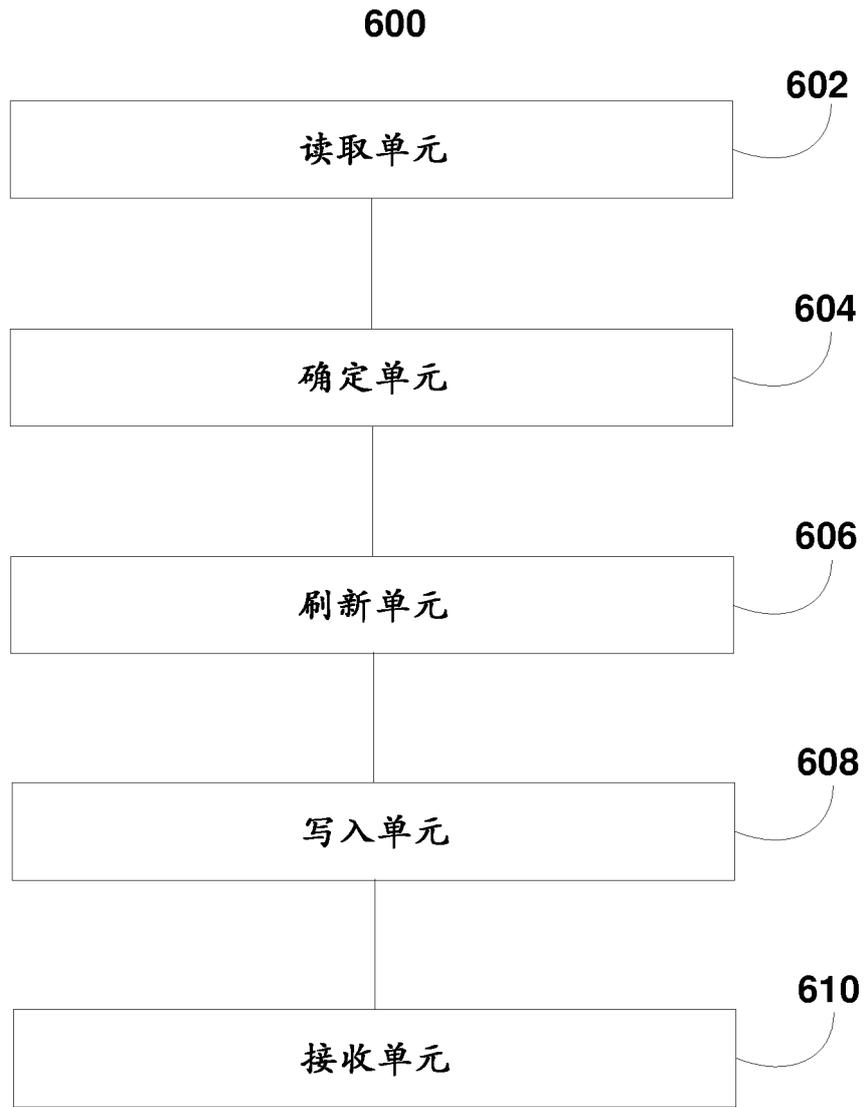


图6