

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3626072号
(P3626072)

(45) 発行日 平成17年3月2日(2005.3.2)

(24) 登録日 平成16年12月10日(2004.12.10)

(51) Int. Cl.⁷

H02M 3/28

F I

H02M 3/28

F

請求項の数 3 (全 15 頁)

(21) 出願番号	特願2000-162414 (P2000-162414)	(73) 特許権者	000005821
(22) 出願日	平成12年5月31日 (2000.5.31)		松下電器産業株式会社
(65) 公開番号	特開2001-346379 (P2001-346379A)	(74) 代理人	100062926
(43) 公開日	平成13年12月14日 (2001.12.14)		弁理士 東島 隆治
審査請求日	平成15年3月14日 (2003.3.14)	(72) 発明者	石井 卓也
			大阪府門真市大字門真1006番地 松下電器産業株式会社内
		(72) 発明者	▲浜▼口 敏夫
			大阪府門真市大字門真1006番地 松下電器産業株式会社内
		(72) 発明者	村上 孝晴
			大阪府門真市大字門真1006番地 松下電器産業株式会社内

最終頁に続く

(54) 【発明の名称】 スイッチング電源装置

(57) 【特許請求の範囲】

【請求項1】

直流入力電源と、
 少なくとも1次巻線と2次巻線を有するトランスと、
 前記1次巻線と直列に接続されて直列回路を構成し、その直列回路が前記直流入力電源に並列に接続された第1のスイッチング手段と、
 等価的に前記1次巻線の両端にコンデンサを介して接続された第2のスイッチング手段と、
 前記2次巻線と直列に接続された第3のスイッチング手段と、
前記第1のスイッチング手段をターンオフした後に前記第2のスイッチング手段をターンオンし、前記第2のスイッチング手段をターンオフした後に前記第1のスイッチング手段をターンオンし、前記第3のスイッチング手段と前記2次巻線との直列回路の出力を検出し、第2のスイッチング手段のオン時間を固定とし、前記出力を安定化すべく前記第1のスイッチング手段のオン時間を調整する第1の制御駆動回路と、
 前記第2のスイッチング手段のターンオン後に前記第3のスイッチング手段をオン状態とし、前記第2のスイッチング手段のターンオフより前に前記第3のスイッチング手段をオフ状態とする第2の制御駆動回路とを具備し、
前記トランスの2次巻線に流れる電流が前記トランスの漏れインダクタンスを含む前記トランスの1次巻線または2次巻線に等価的に直列に接続されたインダクタンス素子と前記コンデンサとの共振波形となるように構成されたスイッチング電源装置。

10

20

【請求項 2】

直流入力電源と、

前記直流入力電源に並列に接続される第 1 のスイッチング手段と第 2 のスイッチング手段との直列回路と、

少なくとも 1 次巻線と 2 次巻線を有するトランスと、

前記第 1 のスイッチング手段または前記第 2 のスイッチング手段のいずれかの両端に前記 1 次巻線を介して接続されるコンデンサと、

前記 2 次巻線と直列に接続された第 3 のスイッチング手段と、

前記第 1 のスイッチング手段をターンオフした後に前記第 2 のスイッチング手段をターンオンし、前記第 2 のスイッチング手段をターンオフした後に前記第 1 のスイッチング手段をターンオンし、前記第 3 のスイッチング手段と前記 2 次巻線との直列回路の出力を検出し、第 2 のスイッチング手段のオン時間を固定とし、前記出力を安定化すべく前記第 1 のスイッチング手段のオン時間を調整する第 1 の制御駆動回路と、

前記第 2 のスイッチング手段のターンオン後に前記第 3 のスイッチング手段をオン状態とし、前記第 2 のスイッチング手段のターンオフより前に前記第 3 のスイッチング手段をオフ状態とする第 2 の制御駆動回路とを具備し、

前記トランスの 2 次巻線に流れる電流が前記トランスの漏れインダクタンスを含む前記トランスの 1 次巻線または 2 次巻線に等価的に直列に接続されたインダクタンス素子と前記コンデンサとの共振波形となるように構成されたスイッチング電源装置。

【請求項 3】

前記第 2 の制御駆動回路は、前記第 3 のスイッチング手段のゲート端子にインダクタンス素子の一端を接続し、前記インダク端子素子の他端を“H”レベルにプルアップする第 1 のトランジスタと“L”レベルにプルダウンする第 2 のトランジスタとが接続され、前記第 3 のスイッチング手段の電圧が低下した時に前記第 1 のトランジスタを所定時間だけオン状態とし、前記第 1 のトランジスタのターンオフ後に前記第 2 のトランジスタを所定時間だけオン状態とし、前記第 3 のスイッチング手段のオフ時間中は前記第 1 のトランジスタのオフ状態を持続するように構成された請求項 1 または 2 記載のスイッチング電源装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は各種電子機器に用いられるスイッチング電源装置に関し、特にスイッチング電源装置における同期整流回路に関するものである。

【0002】

【従来の技術】

各種電子機器に用いられる従来のスイッチング電源装置における同期整流回路に関する技術は、例えば特開平 5 - 1 3 7 3 2 6 号公報に開示されている。図 8 及び図 9 は特開平 5 - 1 3 7 3 2 6 号公報に開示されたスイッチング電源装置に示す回路図である。

【0003】

図 8 に示す従来のスイッチング電源装置において、交流入力 V_{in} は整流用ダイオードブリッジ 601 により整流され、平滑用コンデンサ 602 に直流高電圧（例えば 100V）が形成されるよう構成されている。制御回路（図示なし）でオンオフ制御されるパワー MOSFET 603 により、トランス 604 の励磁インダクタンスにはエネルギーが蓄積され、放出されるよう構成されている。トランス 604 の 2 次巻線には整流用ダイオード 620 が接続されており、トランスの 2 次巻線の電流はダイオード 620 を経て平滑用コンデンサ 606 に充電される。またその電流は、平滑リアクトル 608 と平滑用コンデンサ 607 とにより平滑され、直流出力 V_{out} として直流電圧を出力するよう構成されている。このように構成された従来のスイッチング電源装置は、ダイオード 620 を用いているため、低電圧（例えば 3V）の直流出力を得る場合、装置全体の損失におけるダイオード 620 による損失の割合が大きくなるという問題があった。

10

20

30

40

50

【 0 0 0 4 】

図 9 に示す従来のスイッチング電源装置は、図 8 に示したスイッチング電源回路における問題点を解決するために提案されたものである。図 9 に示すスイッチング電源装置において、ダイオード 6 2 0 の代わりにパワー MOS F E T 7 0 5 が接続されている。図 9 に示すスイッチング電源装置において、パワー MOS F E T 7 0 5 としては N チャンネル MOS F E T が用いられており、そのオンオフ制御をトランス 7 0 4 の補助 2 次巻線 7 0 4 C において発生する電圧で行っている。図 9 に示す従来のスイッチング電源装置は、図 8 に示した装置のダイオ - ドで整流回路を構成したものに比べて、導通損失が小さくなり、電源全体の効率は高くなっていった。

【 0 0 0 5 】

図 1 0 は図 9 に示したスイッチング電源回路の同期整流回路における波形図である。図 1 0 の (a) は主スイッチング手段であるパワートランジスタ 6 0 3 に流れる 1 次側電流波形であり、図 1 0 の (b) はトランス 7 0 4 の補助 2 次巻線 7 0 4 C に発生する電圧波形であり、図 1 0 の (c) はパワー MOS F E T 7 0 5 に流れる 2 次側電流の波形を示す。同期整流とは、上記のようにパワー MOS F E T 7 0 5 のようなスイッチング素子を整流用スイッチング手段として使用することである。

【 0 0 0 6 】

【 発明が解決しようとする課題 】

上記のようなスイッチング電源装置において課題となるのは、同期整流用スイッチング手段のオンオフ制御のタイミングを高精度に行うことである。例えば、図 9 に示したスイッチング電源装置において、同期整流用スイッチング手段をターンオンするタイミングが早過ぎると、同期整流用スイッチング手段の電圧が十分低下していないために多大なターンオン損失が発生する。逆に、同期整流用スイッチング手段をターンオンするタイミングが遅過ぎるとその同期整流用スイッチング手段の内部のボディダイオードでの導通損失を増大させてしまう。一方、同期整流用スイッチング手段をターンオフするタイミングが早過ぎると前記ボディダイオードでの導通損失を増大させる。逆に、同期整流用スイッチング手段をターンオフするタイミングが遅過ぎると主スイッチング手段との同時オン期間が発生し、その結果、短絡電流による多大な損失が発生した。

【 0 0 0 7 】

図 9 に示した従来のスイッチング電源装置において、同期整流用スイッチング手段 7 0 5 のターンオフは補助 2 次巻線 7 0 4 C の電圧反転によって行われ、この電圧反転は主スイッチング手段 6 0 2 がターンオンすることにより生じる。従って、瞬時ではあるが、主スイッチング手段 6 0 2 と同期整流用スイッチング手段 7 0 5 とは、同時オン期間が発生している。その結果、短絡電流による多大な損失が発生していた。

本発明は、同期整流用スイッチング手段をオンオフするタイミングが好適となるようなスイッチング電源装置を提供することを目的とする。

【 0 0 0 8 】

【 課題を解決するための手段 】

上記目的を達成するために、本発明に係るスイッチング電源装置は、
 直流入力電源と、
 少なくとも 1 次巻線と 2 次巻線を有するトランスと、
 前記 1 次巻線と直列に接続されて直列回路を構成し、その直列回路が前記直流入力電源に並列に接続された第 1 のスイッチング手段と、
 等価的に前記 1 次巻線の両端にコンデンサを介して接続された第 2 のスイッチング手段と、
 前記 2 次巻線と直列に接続された第 3 のスイッチング手段と、
前記第 1 のスイッチング手段をターンオフした後に前記第 2 のスイッチング手段をターンオンし、前記第 2 のスイッチング手段をターンオフした後に前記第 1 のスイッチング手段をターンオンし、前記第 3 のスイッチング手段と前記 2 次巻線との直列回路の出力を検出し、第 2 のスイッチング手段のオン時間を固定とし、前記出力を安定化すべく前記第 1 の

10

20

30

40

50

スイッチング手段のオン時間を調整する第1の制御駆動回路と、
前記第2のスイッチング手段のターンオン後に前記第3のスイッチング手段をオン状態とし、前記第2のスイッチング手段のターンオフより前に前記第3のスイッチング手段をオフ状態とする第2の制御駆動回路とを具備し、

前記トランスの2次巻線に流れる電流が前記トランスの漏れインダクタンスを含む前記トランスの1次巻線または2次巻線に等価的に直列に接続されたインダクタンス素子と前記コンデンサとの共振波形となるように構成されている。

このように構成されたスイッチング電源装置は、トランスの2次側を流れる電流が共振波形であるため同期整流用としてのスイッチング手段の駆動タイミングによる導通損失の発生が少なく、スイッチング手段と並列に接続されたダイオードの電流容量が低減できる。 10

【0009】

発明の他の観点によるスイッチング電源装置は、
直流入力電源と、

前記直流入力電源に並列に接続される第1のスイッチング手段と第2のスイッチング手段との直列回路と、

少なくとも1次巻線と2次巻線を有するトランスと、

前記第1のスイッチング手段または前記第2のスイッチング手段のいずれかの両端に前記1次巻線を介して接続されるコンデンサと、

前記2次巻線と直列に接続された第3のスイッチング手段と、

前記第1のスイッチング手段をターンオフした後に前記第2のスイッチング手段をターンオンし、前記第2のスイッチング手段をターンオフした後に前記第1のスイッチング手段をターンオンし、前記第3のスイッチング手段と前記2次巻線との直列回路の出力を検出し、第2のスイッチング手段のオン時間を固定とし、前記出力を安定化すべく前記第1のスイッチング手段のオン時間を調整する第1の制御駆動回路と、 20

前記第2のスイッチング手段のターンオン後に前記第3のスイッチング手段をオン状態とし、前記第2のスイッチング手段のターンオフより前に前記第3のスイッチング手段をオフ状態とする第2の制御駆動回路とを具備し、

前記トランスの2次巻線に流れる電流が前記トランスの漏れインダクタンスを含む前記トランスの1次巻線または2次巻線に等価的に直列に接続されたインダクタンス素子と前記コンデンサとの共振波形となるように構成されている。 30

このように構成されたスイッチング電源装置は、トランスの2次側を流れる電流が共振波形であるため同期整流用のスイッチング手段の駆動タイミングによる導通損失の発生が少なく、スイッチング手段と並列に接続されたダイオードの電流容量が低減できる。

【0010】

【発明の実施の形態】

以下、本発明のスイッチング電源装置に係る好ましい実施の形態について添付の図面を参照しつつ説明する。

【0011】

《実施の形態1》

図1は本発明に係る実施の形態1のスイッチング電源装置の構成を示す回路図である。図2は図1に示したスイッチング電源装置の要部における波形図である。図1に示すように、入力直流電源1は、第1の制御駆動回路9及び第1のスイッチング手段2と第2のスイッチング手段7とコンデンサ8との直列回路に並列接続されている。第1の制御駆動回路9は、第1のスイッチング手段2と第2のスイッチング手段7を所定のオン時間とオフ時間と休止期間を有して交互にオンオフ制御する。第1のスイッチング手段2はNチャンネルMOSFETであり、第2のスイッチング手段7はNチャンネルMOSFETである。トランス3は、1次巻線31と2次巻線32とを有している。第1のスイッチング手段2と1次巻線31の直列回路は入力直流電源1に並列に接続されている。また、第2のスイッチング手段7とコンデンサ8との直列回路は1次巻線31に並列に接続されている。 40

【0012】

トランス3の2次巻線32には、第3のスイッチング手段41とダイオード42の並列回路が接続されている。第3のスイッチング手段41はNチャンネルMOSFETであり、第2の制御駆動回路10により所定のオン時間とオフ時間でオンオフ制御されている。図1に示すように、第3のスイッチング手段41とダイオード42の並列回路と2次巻線32との直列回路には、出力コンデンサ5及び負荷6が並列に接続されている。

図1に示す実施の形態1のスイッチング電源装置において、2次巻線32に接続されている第3のスイッチング手段41とダイオード42との並列回路は、第2の制御駆動回路10と出力コンデンサ5とともに整流平滑回路を構成している。この整流平滑回路が負荷6へ出力直流電圧を供給するよう構成されている。

【0013】

実施の形態1のスイッチング電源装置において、第1の制御駆動回路9は、出力直流電圧を安定化すべく、第1スイッチング手段2と第2のスイッチング手段7におけるオン時間とオフ時間を決定する機能を有している。第2の制御駆動回路10は第2のスイッチング手段7がターンオン時より所定期間遅く第3のスイッチング手段41をターンオンし、第2のスイッチング手段7のターンオフ時より所定期間早くターンオフする機能を有する。

【0014】

次に、実施の形態1のスイッチング電源装置における各スイッチング手段の動作について説明する。

図2は実施の形態1のスイッチング電源装置における要部の波形図である。図2の(a)は第1のスイッチング手段2のゲート電圧波形、(b)は第2のスイッチング手段7のゲート電圧波形、(c)はトランス3の1次巻線31に流れる1次側電流波形、(d)はトランス3の2次巻線32に流れる2次側電流波形、(e)は第3のスイッチング手段41のゲート電圧波形である。

【0015】

まず、第1のスイッチング手段2がオン状態の時(図2の(a)において"ON"にて示す領域)、入力直流電源1から図2の(c)のように1次巻線31に1次側電流が流れて、トランス3に励磁エネルギーが蓄積される。第1のスイッチング手段2がターンオフすると(図2の(a)参照)、蓄積された励磁エネルギーを放出するためにトランス3の各巻線電圧は反転する。トランス3に励磁エネルギーが蓄積されて、1次巻線31の電圧がコンデンサ8の電圧に達したとき、1次側電流は第2のスイッチング手段7のボディダイオードを介してコンデンサ8に流れ出す(図2の(c)参照)。そして、第1の制御駆動回路9が所定の休止期間後、第2のスイッチング手段7をターンオンする(図2の(b)参照)。その後2次巻線32の電圧は出力コンデンサ5の電圧に達し、ダイオード42を介して電流が流れ出す(図2の(d)参照)。

【0016】

第2の制御駆動回路10は第2のスイッチング手段7に遅れて第3のスイッチング手段41をターンオンする(図2の(e)参照)。このとき、2次巻線32を流れる2次側電流はコンデンサ8とトランス3の漏れインダクタンスとの共振のため、図2の(d)に示すような電流波形になる。第2の制御駆動回路10で設定されたオン時間経過後に第3のスイッチング手段41はターンオフし(図2の(e)参照)、2次側電流はダイオード42を流れるようになる。そして、2次巻線32を流れる2次側電流は共振波形であるのでやがてゼロになる(図2の(d)参照)。1次巻線31の1次側電流は、第2のスイッチング手段7がオン状態のため励磁エネルギーの放出が終わった後も逆方向に流れ続け、トランス3を逆方向に励磁していく(図2の(c)参照)。

【0017】

次に、第1の制御駆動回路9で設定されたオン時間が終了して第2のスイッチング手段7がターンオフすると、逆方向に蓄積された励磁エネルギーが放出されるため、トランス3の各巻線電圧が反転する。この結果、1次巻線31の電圧は、入力直流電源1の電圧に達し、1次巻線31の電流が第1のスイッチング手段2のボディダイオードを介して入力直流電源1に回生される。その後、第1の制御駆動回路9は所定の休止期間経過後、第1の

10

20

30

40

50

スイッチング手段 2 をターンオンする (図 2 の (a) 参照) 。

以上の動作を繰返すことにより、出力コンデンサ 5 には電力が伝達され、負荷 6 に出力直流電圧が供給される。この出力直流電圧は第 1 の制御駆動回路 9 によって検出され、第 1 のスイッチング手段 2 及び第 2 のスイッチング手段 7 のオン時間とオフ時間とを調節する。このように第 1 のスイッチング手段 2 と第 2 のスイッチング手段 7 のオンオフの時間を調節することにより、スイッチング電源装置の出力直流電圧の安定化を図ることができる。

【 0 0 1 8 】

以上のように、実施の形態 1 のスイッチング電源装置において、第 2 の制御駆動回路 1 0 は、第 2 のスイッチング手段 7 のターンオン時から所定期間経過後に第 3 のスイッチング手段 4 1 をターンオンし、第 2 のスイッチング手段 7 のターンオフ時より所定期間前に第 3 のスイッチング手段 4 1 をターンオフするよう構成されている。これにより、実施の形態 1 のスイッチング電源装置は、トランス 3 の 2 次側電流の整流期間における前後の僅かな時間においてのみ電流はダイオード 4 2 に流れている。しかし、トランス 3 の 2 次側電流は共振波形であるので、その 2 次側電流のほとんどは第 3 のスイッチング手段 4 1 を流れており、ダイオード 4 2 に流れる電流は非常に少ない値である。このために、同期整流による導通損失の低減効果が損なわれることがなく、ダイオード 4 2 にも電流定格の小さなものが使用できる。

【 0 0 1 9 】

なお、実施の形態 1 においては、第 2 のスイッチング手段 7 とコンデンサ 8 の直列回路がトランス 3 の 1 次巻線 3 1 に並列に接続された構成のスイッチング電源装置を示したが、第 2 のスイッチング手段 7 とコンデンサ 8 の直列回路が第 1 のスイッチング手段 2 の両端に接続された構成でも、実施の形態 1 のスイッチング電源装置と同様の効果を奏する。

【 0 0 2 0 】

《 実施の形態 2 》

次に、本発明に係る実施の形態 2 のスイッチング電源装置について添付の図面を参照しつつ説明する。図 3 は本発明の第 2 の実施の形態のスイッチング電源装置の構成を示す回路図である。図 3 において、前述の図 1 に示した実施の形態 1 のスイッチング電源装置と同様の機能、構成を有するものには同じ符号を付して、その説明は省略する。実施の形態 2 のスイッチング電源装置が実施の形態 1 のスイッチング電源装置と異なる点は、第 2 のスイッチング手段 7 とコンデンサ 8 の接続位置である。実施の形態 2 のスイッチング電源装置においては、第 1 のスイッチング手段 2 と第 2 のスイッチング手段 7 との直列回路が入力直流電源 1 に並列に接続され、1 次巻線 3 1 とコンデンサ 8 との直列回路が第 2 のスイッチング手段 7 に並列に接続されている。

【 0 0 2 1 】

次に、実施の形態 2 のスイッチング電源装置における各スイッチング手段の動作について説明する。

まず、第 1 のスイッチング手段 2 がオン状態の時、入力直流電源 1 からコンデンサ 8 を介してトランス 3 の 1 次巻線 3 1 に 1 次側電流が流れてトランス 3 に励磁エネルギーが蓄積される。この状態において、第 1 のスイッチング手段 2 がターンオフすると、蓄積された励磁エネルギーは放出されるため、トランス 3 の各巻線電圧は反転する。トランス 3 の 1 次巻線 3 1 の電圧はコンデンサ 8 の電圧に達し、1 次側電流は第 2 のスイッチング手段 7 のボディダイオードを介してコンデンサ 8 に流れ出す。第 1 の制御駆動回路 9 は所定の休止期間経過後、第 2 のスイッチング手段 7 をターンオンする。その後、2 次巻線 3 2 の電圧は出力コンデンサ 5 の電圧に達し、ダイオード 4 2 を介して電流が流れ出す。第 2 の制御駆動回路 1 0 は第 2 のスイッチング手段 7 のターンオン時の後、所定期間経過後に第 3 のスイッチング手段 4 1 をターンオンする。このとき、トランス 3 の 2 次巻線 3 2 を流れる 2 次側電流は、コンデンサ 8 とトランス 3 の漏れインダクタンスとの共振電流となる。

【 0 0 2 2 】

第 2 の制御駆動回路 1 0 において設定されたオン時間経過後に第 3 のスイッチング手段 4

10

20

30

40

50

1がターンオフし、2次側電流はダイオード42を流れる。このときの2次側電流は共振波形であるのでやがてゼロになる。トランス3の1次側電流は、第2のスイッチング手段7がオン状態であるので励磁エネルギーの放出が終わった後も逆方向に流れ続け、トランス3を逆方向に励磁する。

【0023】

次に、第1の制御駆動回路9において設定された第2のスイッチング手段7のオン時間が終了して第2のスイッチング手段7がターンオフすると、逆方向に蓄積された励磁エネルギーが放出される。このように、励磁エネルギーが放出されるため、トランス3の各巻線電圧が反転し、1次巻線31の電圧は入力直流電源1とコンデンサ8との電位差に達する。これにより、トランス3の1次巻線31を流れる電流は、第1のスイッチング手段2のボディダイオードを介して入力直流電源1に回生される。そして、第1の制御駆動回路9は所定の休止期間経過後、第1のスイッチング手段2をターンオンする。

10

以上の動作を繰返すことにより出力コンデンサ5には電力が伝達され、負荷6に出力直流電圧が供給される。この出力直流電圧は第1の制御駆動回路9によって検出され、第1のスイッチング手段2と第2のスイッチング手段7のオン時間とオフ時間が調節される。第1のスイッチング手段2と第2のスイッチング手段7のオンオフの時間が調節されることにより、スイッチング電源装置の安定化を達成することができる。

【0024】

実施の形態2のスイッチング電源装置において、第2の制御駆動回路10は第3のスイッチング手段41を、第2のスイッチング手段7のオンから所定期間経過後にターンオンし、第2のスイッチング手段7のオフより所定期間前にターンオフするよう構成されている。これにより、2次側電流の整流期間における前後の僅かな時間のみにおいてダイオード42に電流が流れる。しかし、トランス3における2次側電流は共振波形であるので、そのほとんどが第3のスイッチング手段41を流れ、ダイオード42を流れる電流は非常に少ない値である。この結果、ダイオード42を用いても同期整流による導通損失の低減効果が損なわれることがなく、ダイオード42にも電流定格の小さなものが使用できる。

20

【0025】

なお、実施の形態2においては、トランス3の1次巻線31とコンデンサ8との直列回路が第2のスイッチング手段7と並列に接続された構成のスイッチング電源装置を示したが、1次巻線31とコンデンサ8との直列回路が第1のスイッチング手段2と並列に接続された構成でも、実施の形態2のスイッチング電源装置と同様の効果を奏する。

30

以上のように実施の形態2のスイッチング電源装置によれば、2次側を流れる電流が共振波形であるため同期整流用スイッチング手段の駆動タイミングによる導通損失の発生が少なく、同期整流用スイッチング手段と並列に接続されるダイオードの電流容量が低減できる。

【0026】

《実施の形態3》

次に、本発明に係る実施の形態3のスイッチング電源装置について添付の図面を参照しつつ説明する。図4は、本発明の実施の形態3のスイッチング電源装置として、前述の実施の形態において用いられていた第1の制御駆動回路9及び第2の制御駆動回路10の具体的な構成を示す回路図である。図4において、前述の図1に示した実施の形態1のスイッチング電源装置と同様の機能、構成を有するものには同じ符号を付して、その説明は省略する。

40

【0027】

図4において、トランス3は第1の補助巻線33、第2の補助巻線34、第3の補助巻線35を有しており、各第1、第2及び第3の補助巻線33、34、35には、ダイオードとコンデンサで構成された第1、第2及び第3の整流平滑回路100、200、300がそれぞれ接続されている。第1、第2及び第3の整流平滑回路100、200、300は、第1、第2及び第3の補助巻線33、34、35に発生するフライバック電圧を整流平滑する。

50

第1の補助巻線33の電圧は、抵抗101とコンデンサ102によって検出される。検出された第1の補助巻線33の電圧は、コンパレータ103の負極入力端子に入力され、第1の補助巻線33の電圧がゼロ電圧と比較される。

【0028】

第2のスイッチング手段7のターンオフによるトランス3の各巻線電圧反転に伴って、補助巻線33の電圧が負電圧になると抵抗101とコンデンサ102による所定の遅延時間の後、コンパレータ103は“H”信号を出力し、電力増幅器104を介して第1のスイッチング手段2をオンにする。

出力直流電圧は抵抗120, 121によって検出され誤差増幅器122によって基準電圧123と比較増幅され、フォトカプラ124を介して1次側へ帰還される。フォトカプラ124のフォトトランジスタは抵抗104とともにコンパレータ103の出力に接続され、コンパレータ103が“H”信号を出力するとコンデンサ105を充電する。コンデンサ105の充電電圧はコンパレータ108によって基準電圧107と比較される。この充電電圧が基準電圧107に達するとコンパレータ108は“H”信号を出力し、トランジスタ109をオン状態とすることにより、第1のスイッチング手段2をターンオフする。

【0029】

フォトカプラ124のフォトトランジスタを流れる電流は、出力直流電圧が設定値以上になると増加し、低くなると減少する。即ち第1のスイッチング手段2のオン時間は出力直流電圧が設定値以上になると短くなり、低くなると長くなるように制御される。

【0030】

次に、第2の補助巻線34に発生する電圧は、抵抗201とコンデンサ202によって検出される。検出された第2の補助巻線34の電圧は、コンパレータ203の正極入力端子に入力され、ゼロ電圧と比較される。第1のスイッチング手段2のターンオフによるトランス3の各巻線電圧の反転に伴って、第2の補助巻線34の電圧が正電圧になると抵抗201とコンデンサ202による所定の遅延時間の後、コンパレータ203は“H”信号を出力する。この“H”信号は、電力増幅器204を介して第2のスイッチング手段7をオン状態とする。コンパレータ203の出力端子には抵抗205が接続されており、この抵抗205の一端に接続されたコンデンサ206はコンパレータ203が“H”信号を出力すると充電される。コンデンサ206の充電電圧は、コンパレータ208によって基準電圧207と比較される。この充電電圧が基準電圧207に達するとコンパレータ208は“H”信号を出力し、トランジスタ209をオン状態にする。トランジスタ209のオン状態により、第2のスイッチング手段7がターンオフする。第2のスイッチング手段7のオン時間は抵抗205とコンデンサ206との時定数で決定される。

【0031】

次に、第3の補助巻線35に発生する電圧は、抵抗301とコンデンサ302によって検出される。検出された第3の補助巻線35の電圧は、コンパレータ303の正極入力端子に入力され、ゼロ電圧と比較される。

第1のスイッチング手段2のターンオフによるトランス3の各巻線電圧の反転に伴って、第3の補助巻線35の電圧は正電圧になる。第3の補助巻線35が正電圧になると、抵抗301とコンデンサ302による所定の遅延時間の後、コンパレータ303は“H”信号を出力する。この“H”信号により、電力増幅器304を介して第3のスイッチング手段41はオン状態となる。抵抗301とコンデンサ302による遅延時間は、抵抗201とコンデンサ202による遅延時間より長く設定されており、第3のスイッチング手段41が第2のスイッチング手段7より所定時間遅れてターンオンするよう設定されている。

【0032】

抵抗305はコンパレータ303の出力端子に接続され、コンパレータ303が“H”信号を出力するとコンデンサ306を充電する。コンデンサ306の充電電圧はコンパレータ308によって基準電圧307と比較される。この充電電圧が基準電圧307に達すると、コンパレータ308は“H”信号を出力し、トランジスタ309をオン状態にする。トランジスタ309のオン状態により、第3のスイッチング手段41はターンオフする。

10

20

30

40

50

第3のスイッチング手段41のオン時間は抵抗305とコンデンサ306との時定数で決定される。この時定数は抵抗205とコンデンサ206との時定数で設定される第2のスイッチング手段7のオン時間より短く設定されており、第3のスイッチング手段41は第2のスイッチング手段7より所定時間前にターンオフするよう構成されている。

【0033】

上記のように、実施の形態3においては、第2のスイッチング手段7のオン時間を固定とし、出力直流電圧を安定化すべく第1のスイッチング手段2のオン時間を調整するとともに、第2のスイッチング手段7は第1のスイッチング手段2がオフした後の所定時間経過後にオン状態となるように設定されており、第1のスイッチング手段2は第2のスイッチング手段7がオフした後の所定時間経過後にオン状態となるように設定されている。実施の形態3のスイッチング電源装置においては、第1のスイッチング手段2と第2のスイッチング手段7のオンオフ制御をすることにより、第3のスイッチング手段41のオン時間の設定を容易に行うことができる。

10

【0034】

実施の形態3のスイッチング電源装置においては、2次側電流の導通時間を決定する第2のスイッチング手段のオン時間を固定化することにより、同期整流用スイッチング手段のオン時間も固定化でき、同期整流用スイッチング手段をオンオフする制御駆動回路の構成を簡素化することができる。

【0035】

《実施の形態4》

次に、本発明に係る実施の形態4のスイッチング電源装置について添付の図面を参照しつつ説明する。図5は、本発明の実施の形態4のスイッチング電源装置として、前述の実施の形態において用いられていた第2の制御駆動回路10の具体的な構成を示す回路図である。図5において、前述の図1に示した実施の形態1のスイッチング電源装置と同様の機能、構成を有するものには同じ符号を付して、その説明は省略する。図6は実施の形態3のスイッチング電源装置における第2の制御駆動回路10の要部波形図である。図6において、(a)は第3の補助巻線35に発生する電圧波形、(b)はトランジスタ409のソース-ゲート電圧波形、(c)はコンデンサ415の電圧波形、(d)はトランジスタ411のゲート-ソース電圧波形、(e)はトランジスタ411のゲート-ソース電圧波形、及び(f)は第3のスイッチング手段41のゲート-ソース電圧波形である。

20

30

【0036】

以下、実施の形態4のスイッチング電源装置における構成をその動作とともに説明する。トランス3における第3の補助巻線35に発生した電圧(図6の(a)参照)は、ダイオードとコンデンサで構成された整流平滑回路300によって直流電圧に変換される。まず、第1のスイッチング手段2(図1参照)がオン状態の時、抵抗401を介してMOSFET400のゲートに電圧が供給されるのでMOSFET400がオン状態となり、第3のスイッチング手段41はオフ状態になる。この時、第3の補助巻線35に発生している電圧は、抵抗402を介して第1のトランジスタであるMOSFET409をオフ状態とし、抵抗414を介してトランジスタ412をオフ状態としている。トランジスタ412がオフ状態のため、第2のトランジスタであるMOSFET411もオフ状態となっ

40

【0037】

第1のスイッチング手段2のターンオフにより、前述の実施の形態1に記載したようにトランス3の各巻線電圧は反転する。トランス3の各巻線電圧が反転することにより、抵抗401を介してゲートに接続されたMOSFET400はオフ状態となる。また、ダイオード403とコンデンサ405を介して接続された第1のトランジスタであるMOSFET409はオン状態となる(図6の(b)と(e)参照)。このため、インダクタンス素子410には第3の補助巻線35の電圧を整流平滑回路300によって得られる直流電圧が印加され、インダクタンス素子410と第3のスイッチング手段41のゲート-ソース間に等価的に存在する寄生キャパシタンスとの共振が生じ、第3のスイッチング手段41

50

のゲート電圧は徐々に上昇する（図6の（f）参照）。

【0038】

第3のスイッチング手段41は、そのゲート電圧の上昇に伴い、第1のスイッチング手段2のターンオフ、第2のスイッチング手段7のターンオンに続いてターンオンする。この時、ダイオード42は既に導通状態になっているが、2次側電流はこれまでの実施の形態の説明の通り共振電流であるので、ダイオード42には大きな電流が流れることがない。MOSFET409のゲート電圧は、コンデンサ405が充電されるに従って低下していき、やがてMOSFET409はオフ状態となる。MOSFET409がオフ状態となるまでの時間は、抵抗408とコンデンサ405との時定数で設定できる。MOSFET409がターンオフすると、インダクタンス素子410の電圧は反転し、MOSFET411のボディダイオードを介して流れる電流により第3のスイッチング手段41のゲートに電圧が供給される。

10

【0039】

一方、第1のスイッチング手段2のターンオフにより、トランス3の各巻線電圧は反転する。このトランス3の巻線電圧の反転に伴い、抵抗414を介して接続されたコンデンサ415が充電される。やがてコンデンサ415の電圧はトランジスタ412をベースドライブしてオン状態とする（図6の（c）及び（d）参照）。トランジスタ412がオン状態となると、MOSFET411もオン状態となる。トランジスタ412がオン状態となるまでの時間は、コンデンサ416と抵抗414の時定数で設定できる。このトランジスタ412がオン状態となるまでの時間は、第1のトランジスタ409のオフより後に設定されている。即ち、MOSFET411のボディダイオードが導通している時にトランジスタ412をオン状態とする。この状態において、インダクタンス素子410と寄生キャパシタンスとの共振は続き、やがて寄生キャパシタンスを放電するようになる。この結果、第3のスイッチング手段41のゲート電圧は低下する。第3のスイッチング手段41のゲート電圧の低下に伴い、第3のスイッチング手段41はターンオフとなるが、共振電流である2次側電流はピークを過ぎてゼロ電流もしくはそれに近くなっている。即ち、インダクタンス素子410のインダクタンスは第3のスイッチング手段41のゲート寄生キャパシタンスとの共振周期が2次側電流の共振周期とほぼ等しくなるよう設定されている。そして、2次側電流が流れなくなり、第2のスイッチング手段7のターンオフに伴うトランス3の巻線電圧の反転は、MOSFET400をオン状態にして、第3のスイッチング手段41のオフ状態を持続させる。

20

30

【0040】

以上のように、実施の形態4のスイッチング電源装置においては、トランス3の2次側電流が共振電流であるため、その2次側電流を整流する同期整流素子である第3のスイッチング手段41を従来のように高速にオンオフ制御する必要はなくなり、その駆動電圧も共振波形とすることができ、駆動損失及びスイッチングノイズを低減することができる。

【0041】

《実施の形態5》

次に、本発明に係る実施の形態5のスイッチング電源装置について添付の図面を参照しつつ説明する。図7は、本発明の実施の形態5のスイッチング電源装置として、前述の実施の形態において用いられていた第2の制御駆動回路10の具体例な構成を示す回路図である。図7において、前述の図1に示した実施の形態1のスイッチング電源装置と同様の機能、構成を有するものには同じ符号を付して、その説明は省略する。

40

【0042】

以下、実施の形態5のスイッチング電源装置における構成をその動作とともに説明する。トランス3における第3の補助巻線35に発生した電圧は、ダイオードとコンデンサの並列回路で構成された整流平滑回路300によって直流電圧に変換される。

まず、第1のスイッチング手段2（図1参照）がオン状態の時、第3の補助巻線35は、ダイオード508を介して第3のスイッチング手段41のゲートに負の電圧を印加するので、第3のスイッチング手段41はオフ状態である。同時にダイオード505及びトラン

50

ジスタ504のエミッタ電圧はゼロ電圧に比べて高電位にあるので、トランジスタ504はオフ状態とし、トランジスタ506及びトランジスタ501がオン状態となる。

【0043】

次に、第1のスイッチング手段2のターンオンに伴い、トランス3の各巻線電圧が反転し、第2のスイッチング手段7がオン状態となると、ダイオード42を介してトランス3の2次側電流が流れ始める。このため、ダイオード505のカソード端子はゼロ電圧以下になり、ダイオード505及びトランジスタ504がオン状態となり、トランジスタ506及びトランジスタ501はオフ状態とする。トランジスタ504がオン状態となることにより、抵抗502を介してベース電流供給されたトランジスタ500がオン状態となり、第3のスイッチング手段41をオン状態とする。第3のスイッチング手段41を流れる2次側電流は共振電流であるので、やがて第3のスイッチング手段41を流れる電流が減少し、第3のスイッチング手段41での順方向電圧も低下する。第3のスイッチング手段41の順方向電圧がなくなって、ゼロ電圧を下回ろうとするとダイオード505およびトランジスタ501がオフ状態となり、逆にトランジスタ506及びトランジスタ501がオン状態となる。この結果、第3のスイッチング手段41のゲートの電圧が低くなり、第3のスイッチング手段41はオフ状態となる。

10

【0044】

以上のように、実施の形態5のスイッチング電源装置によれば、第3のスイッチング手段41の順方向に電流が流れる場合にのみ第3のスイッチング手段41をオン状態とすることができる。

20

従って、実施の形態5のスイッチング電源装置において、同期整流用スイッチング手段のターンオンの前とターンオフの後に、並列に接続されたダイオードに電流が流れる構成であるため、その順方向電圧を検出して第3のスイッチング手段41のオンオフ制御することができ、制御駆動回路を簡単な構成で得ることができる。

【0045】

【発明の効果】

以上、実施の形態に詳細に説明したところから明らかなように、本発明は次の効果を有する。

本発明のスイッチング電源装置は、2次側を流れる電流が共振波形であるため同期整流用スイッチング手段の駆動タイミングによる導通損失の発生が少なく、同期整流用スイッチング手段と並列に接続されるダイオードの電流容量が低減できる。

30

また、本発明のスイッチング電源装置は、2次側電流の導通時間を決定する第2のスイッチング手段のオン時間を固定化することにより、同期整流用スイッチング手段のオン時間も固定化でき、同期整流用スイッチング手段をオンオフする制御駆動回路の構成を簡素化することができる。

また、本発明のスイッチング電源装置は、同期整流用スイッチング手段をオンオフする駆動電圧を、2次側電流の共振周期に近い共振周期を有する共振波形とすることにより駆動損失及びスイッチングノイズを低減することができる。

さらに、本発明のスイッチング電源装置は、同期整流用スイッチング手段のターンオン前とターンオフ後に、並列に接続されるダイオードに電流を流すことができる構成であるため、その順方向電圧を検出してオンオフ制御する制御駆動回路を簡単な構成で構築できる。

40

【図面の簡単な説明】

【図1】本発明の実施の形態1におけるスイッチング電源装置の構成を示す回路図である。

【図2】図1に示したスイッチング電源装置の要部における波形図である。

【図3】本発明の実施の形態2におけるスイッチング電源装置の構成を示す回路図である。

【図4】本発明の実施の形態3におけるスイッチング電源装置の制御駆動回路の構成を示す回路図である。

50

【図5】本発明の実施の形態4におけるスイッチング電源装置の制御駆動回路の構成を示す回路図である。

【図6】図5に示したスイッチング電源装置の要部における波形図である。

【図7】本発明の実施の形態5におけるスイッチング電源装置の制御駆動回路の構成を示す回路図である。

【図8】従来のスイッチング電源装置の構成を示す回路図である。

【図9】従来の別のスイッチング電源装置の構成を示す回路図である。

【図10】図9に示した従来のスイッチング電源装置の要部における波形図である。

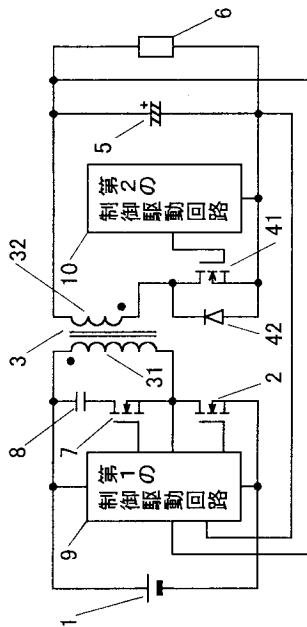
【符号の説明】

- 1 入力直流電源
- 2 第1のスイッチング手段
- 3 トランス
- 5 出力コンデンサ
- 6 負荷
- 7 第2のスイッチング手段
- 8 コンデンサ
- 9 第1の制御駆動回路
- 10 第2の制御駆動回路
- 31 1次巻線
- 32 2次巻線
- 41 第3のスイッチング手段
- 42 ダイオード

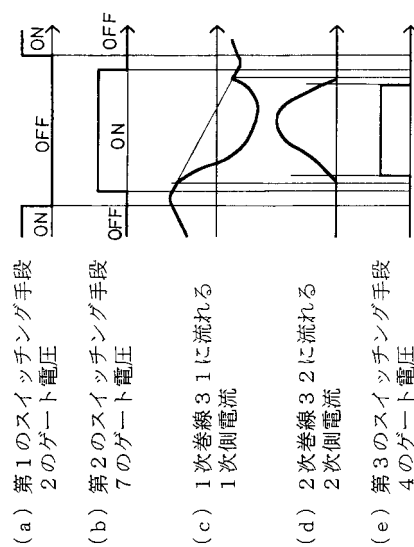
10

20

【図1】

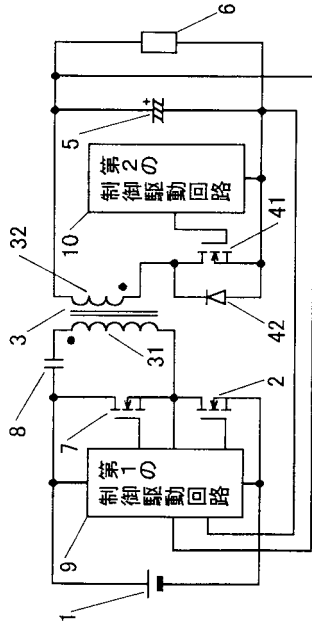


【図2】

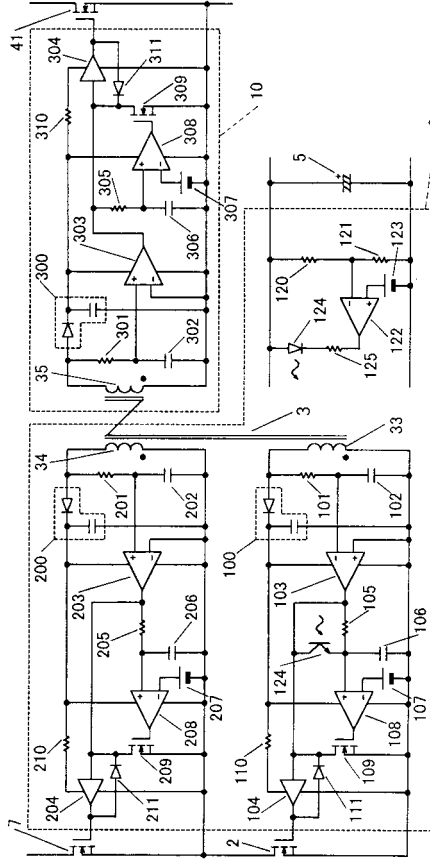


- (a) 第1のスイッチング手段 2のゲート電圧
- (b) 第2のスイッチング手段 7のゲート電圧
- (c) 1次巻線31に流れる 1次側電流
- (d) 2次巻線32に流れる 2次側電流
- (e) 第3のスイッチング手段 4のゲート電圧

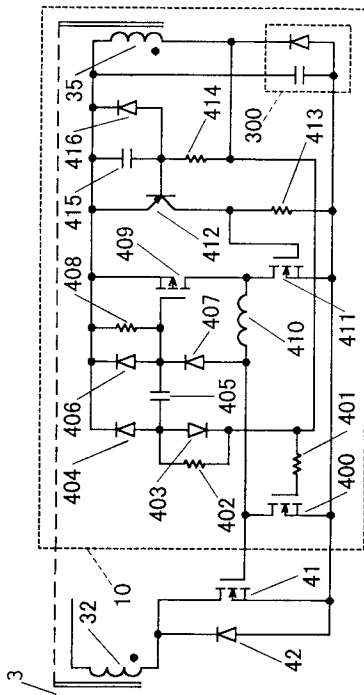
【 図 3 】



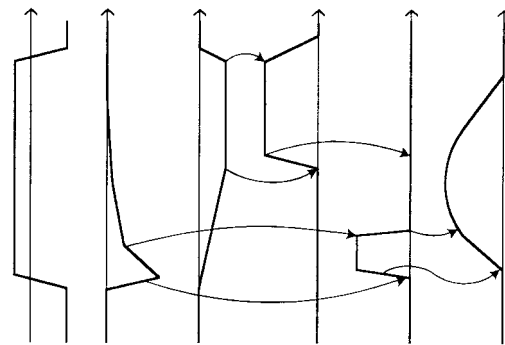
【 図 4 】



【 図 5 】

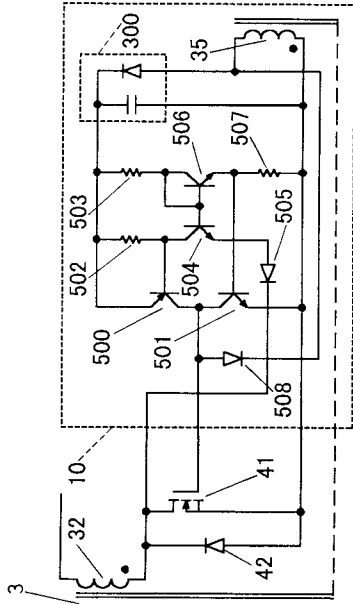


【 図 6 】

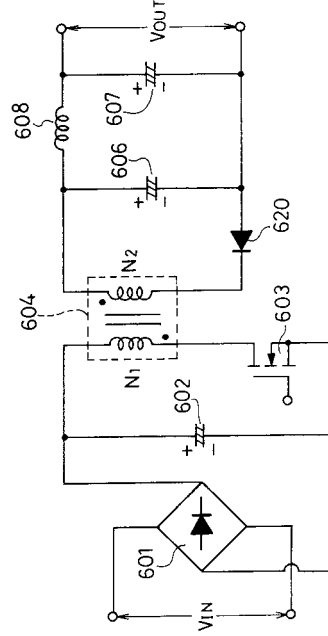


- (a) 第3の補助巻線35に発生する電圧
- (b) トランジスタ409のソース-ゲート電圧
- (c) コンデンサ415の電圧
- (d) トランジスタ411のゲート-ソース電圧
- (e) トランジスタ411のドレイン-ソース電圧
- (f) 第3のスイッチング手段41のゲート-ソース電圧

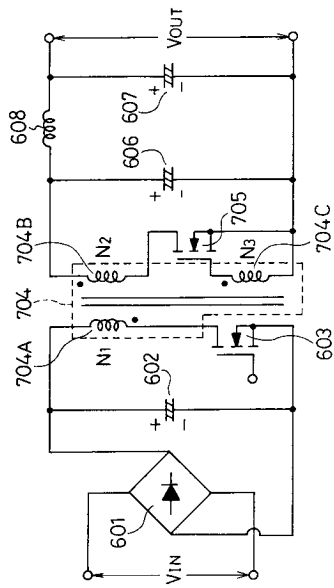
【 図 7 】



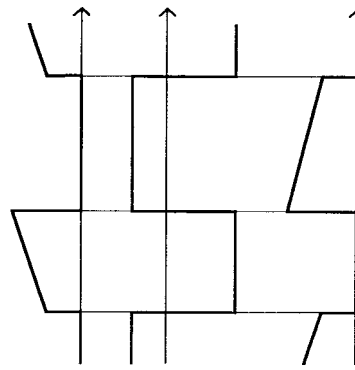
【 図 8 】



【 図 9 】



【 図 10 】



- (a) 1次巻線704Aに流れる1次側電流
- (b) 補助2次巻線704Cに発生する電圧
- (c) 2次巻線704Bに流れる2次側電流

フロントページの続き

審査官 川端 修

- (56)参考文献 特開平11-187664(JP,A)
特開平05-191972(JP,A)
特開平09-163736(JP,A)
特開2000-014137(JP,A)

- (58)調査した分野(Int.Cl.⁷, DB名)
H02M 3/28