

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-231824

(P2013-231824A)

(43) 公開日 平成25年11月14日(2013.11.14)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/34 (2006.01)	G09G 3/34 C	2K101
G09G 3/20 (2006.01)	G09G 3/20 641B	5C080
G02F 1/167 (2006.01)	G09G 3/20 621B	
	G09G 3/20 641A	
	G09G 3/20 641K	
審査請求 未請求 請求項の数 6 O L (全 16 頁) 最終頁に続く		

(21) 出願番号	特願2012-103311 (P2012-103311)	(71) 出願人	000005957 三菱鉛筆株式会社 東京都品川区東大井5丁目23番37号
(22) 出願日	平成24年4月27日 (2012.4.27)	(74) 代理人	100121083 弁理士 青木 宏義
		(74) 代理人	100138391 弁理士 天田 昌行
		(74) 代理人	100132067 弁理士 岡田 喜雅
		(74) 代理人	100137903 弁理士 菅野 亨
		(74) 代理人	100150304 弁理士 溝口 勉
最終頁に続く			

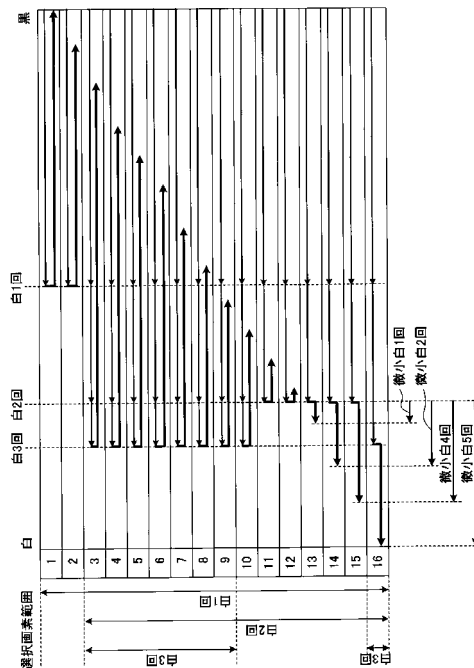
(54) 【発明の名称】 電気泳動表示装置およびその駆動方法

(57) 【要約】

【課題】対象画素の階調制御を容易かつ精度よく実現すること。

【解決手段】対象画素対して当該画素の目標階調に応じて決まる回数だけ第1の電圧パルスを印加して第1の表示状態に遷移させ、第1の表示状態からみて目標階調が第1の電圧パルスによる階調変化方向とは逆方向であれば、第1の電圧パルスとは逆極性であって1走査当たりの階調変化量が第1の電圧パルスよりも小さい第2の電圧パルスを、目標階調までの階調距離に応じた回数だけ印加し、第1の表示状態からみて目標階調が第1の電圧パルスによる階調変化方向と同一方向であれば、第1の電圧パルスと同一極性であって1走査当たりの階調変化量が第1の電圧パルスよりも小さい第3の電圧パルスを目標階調までの階調距離に応じた回数だけ印加することを特徴とする電気泳動表示装置である。

【選択図】 図5



【特許請求の範囲】

【請求項 1】

少なくとも一方が光透過性を有する一对の基板と、前記一对の基板のうち一方の基板の基板面に形成された複数の画素電極と、前記一对の基板のうち他方の基板の基板面に前記複数の画素電極に対向して形成された共通電極と、前記一对の基板間に形成されたスペースに封入された移動速度の異なる少なくとも2種類の帯電粒子を分散させてなる液状体と、前記画素電極と前記共通電極との間に前記帯電粒子を移動させる電位差を発生させる電圧パルスを生じると共に、前記電圧パルスを印加すべき対象画素を選択する選択信号を生じする駆動回路と、を具備し、

前記駆動回路は、

10

対象画素対して当該画素の目標階調に応じて決まる回数だけ第1の電圧パルスを印加して第1の表示状態に遷移させ、第1の表示状態からみて目標階調が第1の電圧パルスによる階調変化方向とは逆方向であれば、第1の電圧パルスとは逆極性であって1回当たりの階調変化量が第1の電圧パルスよりも小さい第2の電圧パルスを、目標階調までの階調距離に応じた回数だけ印加し、第1の表示状態からみて目標階調が第1の電圧パルスによる階調変化方向と同一方向であれば、第1の電圧パルスと同一極性であって1回当たりの階調変化量が第1の電圧パルスよりも小さい第3の電圧パルスを目標階調までの階調距離に応じた回数だけ印加することを特徴とする電気泳動表示装置。

【請求項 2】

前記駆動回路は、

20

前記第2及び第3の電圧パルスとして、前記第1の電圧パルスよりも画素選択時間が短い電圧パルスを生じすることを特徴とする請求項1記載の電気泳動表示装置。

【請求項 3】

前記駆動回路は、

前記第2及び第3の電圧パルスとして、前記第1の電圧パルスと画素選択時間が同じ電圧パルスを生じ、前記第2及び又は第3の電圧パルスを複数階印加する場合の繰り返し周期が、前記第1の電圧パルスの繰り返し周期よりも長いことを特徴とする請求項1記載の電気泳動表示装置。

【請求項 4】

前記駆動回路は、

30

前記第1の表示状態に遷移させる前に、対象画素にリセットパルスを印加して、移動速度が遅い帯電粒子を、光透過性を有する基板側の電極に集結させることを特徴とする請求項1から請求項3のいずれかに記載の電気泳動表示装置。

【請求項 5】

前記駆動回路は、

制御対象エリアとなる全画素または所定エリアの画素の全体に対して、各画素の前記画素電極および前記共通電極間に、電圧の極性が交互に反転するシェイキングパルスを印加することを特徴とする請求項1から請求項4のいずれかに記載の電気泳動表示装置。

【請求項 6】

少なくとも一方が光透過性を有する一对の基板と、前記一对の基板のうち一方の基板の基板面に複数の画素電極と、前記一对の基板のうち他方の基板の基板面に前記複数の画素電極に対向して形成された共通電極と、前記一对の基板間に形成されたスペースに封入された移動速度の異なる少なくとも2種類の帯電粒子を分散させてなる液状体と、前記画素電極と前記共通電極との間に前記帯電粒子を移動させる電位差を発生させる電圧パルスを生じると共に、前記電圧パルスを印加すべき対象画素を選択する選択信号を生じする駆動回路と、を具備した電気泳動表示装置の駆動方法において、

40

対象画素対して当該画素の目標階調に応じて決まる回数だけ第1の電圧パルスを印加して第1の表示状態に遷移させ、第1の表示状態からみて目標階調が第1の電圧パルスによる階調変化方向とは逆方向であれば、第1の電圧パルスとは逆極性であって1回当たりの階調変化量が第1の電圧パルスよりも小さい第2の電圧パルスを、目標階調までの階調距

50

離に応じた回数だけ印加し、第1の表示状態からみて目標階調が第1の電圧パルスによる階調変化方向と同一方向であれば、第1の電圧パルスと同一極性であって1回当たりの階調変化量が第1の電圧パルスよりも小さい第3の電圧パルスを目目標階調までの階調距離に応じた回数だけ印加することを特徴とする電気泳動表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電界等の作用により可逆的に視認状態を変化させる電気泳動表示装置およびその駆動方法に関する。

10

【背景技術】

【0002】

従来、電気泳動表示装置の階調を制御する方法として、駆動パルスのパルス長を制御しながら対象画素の電極間に電圧を印加する方法（例えば、特許文献1参照）と、パルス長は変化させずに、対象画素の電極間に駆動パルスを印加する回数（印加回数）のみを制御して階調表示を行う方法（例えば、特許文献2参照）とが提案されている。特許文献1に記載の駆動方法では、リセット期間 T_r にあっては、各画素電極にリセット電圧を書き込み、次に、書込期間にあっては、画像データの指示する階調値に応じた期間だけ、各画素電極に印加電圧を印加する。この後、各画素電極に共通電極電圧を書き込み、これにより、画素容量に蓄積された電荷を放電し、分散系に電界を作用させるようにする。この後、表示画像を保持する。また、特許文献2に記載の駆動方法では、相対的に移動度が大きくマイナスに帯電した複数の第1粒子と、相対的に移動度が小さくプラスに帯電した複数の第2粒子とを含有する電気泳動層を、対向配置された第1電極及び第2電極で挟んだ構造において、第1電極と第2電極の間に第1電極が第2電極よりも相対的に高電位となる第1電圧を印加し、次いで第1電極と第2電極の間に第1電極が第2電極よりも相対的に低電位となるパルス状の第2電圧を間欠的に複数回印加し、複数回印加される第2電圧の各々は略同一のパルス幅及び略同一の電圧値を有し、第2電圧の印加回数が階調に応じて設定される。

20

【先行技術文献】

【特許文献】

30

【0003】

【特許文献1】特開2002-116733号公報

【特許文献2】特開2009-237543号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかしながら、上述した特許文献1記載の駆動方法は、純黒色表示から純白色表示までの範囲で直線的な階調変化を実現しようとする、極めて短いパルスの長さを精密に制御する必要があり、多階調を表現することが困難であった。

また、上述した特許文献2記載の駆動方法では、多階調表示を実現するためには、パルスを高速で多回数印加する必要があり、そのような要求を満たすためにはドライバに高速動作の性能が要求された。

40

【0005】

本発明は、このような問題点に鑑みてなされたものであり、画素電極に印加するパルス長又は印加タイミングを制御するスイッチング素子又はドライバに対する要求性能を上げることなく、多階調を実現でき、高品質の画像を表示可能な電気泳動表示装置およびその駆動方法を提供することを目的とする。

【課題を解決するための手段】

【0006】

本発明の電気泳動表示装置は、少なくとも一方が光透過性を有する一対の基板と、前記

50

一对の基板のうち一方の基板の基板面に形成された複数の画素電極と、前記一对の基板のうち他方の基板の基板面に前記複数の画素電極に対向して形成された共通電極と、前記一对の基板間に形成されたスペースに封入された移動速度の異なる少なくとも2種類の帯電粒子を分散させてなる液状体と、前記画素電極と前記共通電極との間に前記帯電粒子を移動させる電位差を発生させる電圧パルスとを生成すると共に、前記電圧パルスを印加すべき対象画素を選択する選択信号を生成する駆動回路と、を具備し、前記駆動回路は、対象画素対して当該画素の目標階調に応じて決まる回数だけ第1の電圧パルスを印加して第1の表示状態に遷移させ、第1の表示状態からみて目標階調が第1の電圧パルスによる階調変化方向とは逆方向であれば、第1の電圧パルスとは逆極性であって1回当たりの階調変化量が第1の電圧パルスよりも小さい第2の電圧パルスを、目標階調までの階調距離に応じた回数だけ印加し、第1の表示状態からみて目標階調が第1の電圧パルスによる階調変化方向と同一方向であれば、第1の電圧パルスと同一極性であって1回当たりの階調変化量が第1の電圧パルスよりも小さい第3の電圧パルスを目標階調までの階調距離に応じた回数だけ印加することを特徴とする。

10

【0007】

この構成により、第1の電圧パルスと、第1の電圧パルスとは逆極性であって1回当たりの階調変化量が第1の電圧パルスよりも小さい第2の電圧パルスと、第1の電圧パルスと同一極性であって1回当たりの階調変化量が第1の電圧パルスよりも小さい第3の電圧パルスを組み合わせることで階調制御するので、極めて短いパルスの長さを精密に制御し、又はパルスを高速で多回数印加する必要がなくなり、画素電極に印加するパルス長又は印加タイミングを制御するスイッチング素子又はドライバに対する要求性能を上げることなく、多階調を実現できる。

20

【0008】

上記電気泳動表示装置において、前記駆動回路は、前記第2及び第3の電圧パルスとして、前記第1の電圧パルスよりも画素選択時間が短い電圧パルスを生成することを特徴とする。これにより、第1の電圧パルスと、第1の電圧パルスよりも画素選択時間が短い電圧パルスを組み合わせることで、目標階調に徐々に近づけるので、極めて短いパルスの長さを精密に制御して目標階調に到達させる場合に比べて、スイッチング素子又はドライバに対する要求性能を緩和できる。

【0009】

上記電気泳動表示装置において、前記第2及び第3の電圧パルスとして、前記第1の電圧パルスと画素選択時間が同じ電圧パルスを生成し、前記第2及び又は第3の電圧パルスを複数階印加する場合の繰り返し周期が、前記第1の電圧パルスの繰り返し周期よりも長いことを特徴とする。これにより、第2及び第3の電圧パルスとして、前記第1の電圧パルスと画素選択時間が同じ電圧パルスを用いるので、TFT等の種類や表示画像の画像データの転送速度の関係で、微小選択時間（例えば、10 μ 秒）による書き込みが実現困難な場合に適用可能である。

30

【0010】

上記電気泳動表示装置において、移動速度が遅い帯電粒子を、光透過性を有する基板側の電極に集結させても良い。これにより、初期状態から所望の階調表示への移行時間を短縮できる。

40

【0011】

上記電気泳動表示装置において、制御対象エリアとなる全画素または所定エリアの画素の全体に対して、各画素の前記画素電極および前記共通電極間に、電圧の極性が交互に反転するシェイキングパルスを印加しても良い。これにより、シェイキングパルスを印加することにより長時間放置されて大きな塊となった帯電粒子をほぐすことができ、その後印加される書き込みパルスにより帯電粒子がより容易に移動可能となる。

【発明の効果】**【0012】**

本発明によれば、画素電極に印加するパルス長又は印加タイミングを制御するスイッチ

50

ング素子又はドライバに対する要求性能を上げることなく、多階調を実現でき、高品質の画像を表示できる。

【図面の簡単な説明】

【0013】

【図1】本実施の形態に係る電気泳動表示装置の全体構成図である。

【図2】上記電気泳動表示装置における画素の電氣的な構成を示す回路図である。

【図3】上記電気泳動表示装置における表示部の部分断面図である。

【図4】第1の実施の形態における階調制御を示すフロー図である。

【図5】第1の実施の形態における階調変化の遷移状態を示す図である。

【図6】黒基準及び白基準での反射率変化の特性を示す図である。

10

【図7】図5に示す階調変化を実現した電圧パルスの組み合わせを示す図である。

【図8】第2の実施の形態における階調制御を示すフロー図である。

【図9】第2の実施の形態における階調変化の遷移状態を示す図である。

【図10】図9に示す階調変化を実現した電圧パルスの組み合わせを示す図である。

【図11】標準選択パルスを走査周期T及び走査周期T2で繰り返し印加した場合の電極間の電圧変化を示す図である。

【発明を実施するための形態】

【0014】

以下、本発明の実施の形態について添付図面を参照して詳細に説明する。

図1は、本発明の第1の実施の形態に係る電気泳動表示装置の全体構成図である。この電気泳動表示装置1は、マトリクス状に画素配置された表示部2と、表示部2に画像信号を供給するデータ線駆動回路3と、表示部2に走査信号を供給する走査線駆動回路4と、表示部2の各画素に共通電位を与える共通電位供給回路5と、装置全体の動作を制御するコントローラ6と、を備えて構成される。このうち、データ線駆動回路3、走査線駆動回路4、共通電位供給回路5およびコントローラ6は、駆動回路を構成する。

20

【0015】

表示部2には、データ線駆動回路3から列方向(Y方向)に並列に伸びるn本のデータ線X1からXnが延在するとともに、これらのデータ線と交差して走査線駆動回路4から行方向(X方向)に並列に伸びるm本の走査線Y1からYmが延在している。表示部2において、データ線(X1, X2, ... Xn)と、走査線(Y1, Y2, ... Ym)とが交差する各交差部に画素20がそれぞれ形成されている。このように、表示部2には、n行m列のマトリクス状に複数の画素20が配置されている。

30

【0016】

データ線駆動回路3は、コントローラ6から供給されるタイミング信号に基づいて、各データ線(X1, X2, ... Xn)に画像信号を供給する。画像信号は、高電位VH(例えば、30V)または低電位VL(例えば、0V)の電位をとる。

【0017】

走査線駆動回路4は、コントローラ6から供給されるタイミング信号に基づいて、各走査線(Y1, Y2, ... Ym)に固定パルス幅の走査信号を順次供給する。これにより、駆動対象となる画素20に対して、走査信号が供給される。走査信号によって階調制御対象となる画素を選択するので、走査信号のことを選択信号と呼ぶこともできる。

40

【0018】

表示部2を構成する各画素20には、共通電位供給回路5から共通電位線11を介して共通電位Vcomが印加される。共通電位Vcomは、高電位VH(例えば、40V)又は低電位VL(例えば、0V)である。

【0019】

コントローラ6は、クロック信号、スタートパルス等のタイミング信号を、データ線駆動回路3、走査線駆動回路4および共通電位供給回路5に供給して各回路を制御する。コントローラ6は、対象画素の階調データをデータ線駆動回路3または共通電位供給回路5に供給する。データ線駆動回路3または共通電位供給回路5は、階調データに応じて書込

50

みパルスの印加回数および電圧値を決定し、走査線駆動回路4の画素行選択動作に同期して対象画素に画像信号または共通電位を供給する。

【0020】

図2は、画素20の電気的な構成を示す等価回路図である。表示部2にマトリクス状に配置された各画素20は同一構成であるので、画素20を構成する各部には共通の符号を付して説明する。

【0021】

画素20は、画素電極21と、共通電極22と、電気泳動素子23と、画素スイッチング用トランジスタ24と、保持容量25と、を備えている。画素スイッチング用トランジスタ24は、例えば、N型トランジスタで構成される。画素スイッチング用トランジスタ24は、TFT(Thin Film Transistor)で構成することが望ましい。画素スイッチング用トランジスタ24のゲートは、対応する行の走査線(Y1, Y2, ... Ym)に電氣的に接続されている。画素スイッチング用トランジスタ24のソースは、対応する列のデータ線(X1, X2, ... Xn)に電氣的に接続されている。また、画素スイッチング用トランジスタ24のドレインは、画素電極21および保持容量25に電氣的に接続されている。画素スイッチング用トランジスタ24は、データ線駆動回路3からデータ線(X1, X2, ... Xn)を介して供給される画像信号を、走査線駆動回路4から対応する行の走査線(Y1, Y2, ... Ym)を介してパルスの供給される走査信号に応じたタイミングで、画素電極21および保持容量25に出力する。

【0022】

画素電極21には、データ線駆動回路3からデータ線(X1, X2, ... Xn)および画素スイッチング用トランジスタ24を介して、画像信号が供給される。画素電極21は、電気泳動素子23を介して共通電極22と互いに対向して配置されている。共通電極22は、共通電位Vcomが供給される共通電位線11に電氣的に接続されている。

【0023】

電気泳動素子23は、複数の電気泳動粒子を含んでなる液体であり、電極間に図示しない封止材にて漏れ出さないように保持されている。

【0024】

保持容量25は、誘電体膜を介して対向配置された一对の電極からなり、一方の電極が画素電極21および画素スイッチング用トランジスタ24に電氣的に接続され、他方の電極が共通電位線11に電氣的に接続されている。保持容量25によって、画像信号を一定期間維持することができる。

【0025】

次に、電気泳動表示装置1の表示部2の具体的な構成について、図3に基づいて説明する。図3は、電気泳動表示装置1における表示部2の部分断面図である。表示部2は、素子基板28と、対向基板29とが、図示しないスペーサを介して対向配置され、基板間に電気泳動素子23が封入された構成となっている。なお、本実施の形態では、対向基板29側に画像を表示することを前提として説明する。

【0026】

素子基板28は、例えば、ガラスやプラスチック等からなる基板である。素子基板28上には、ここでは図示を省略するが、図2を参照して上述した画素スイッチング用トランジスタ24、保持容量25、走査線(Y1, Y2, ... Ym)、データ線(X1, X2, ... Xn)、共通電位線11などが作り込まれた積層構造が形成されている。この積層構造の上層側に、複数の画素電極21がマトリクス状に設けられている。

【0027】

対向基板29は、例えば、ガラスやプラスチック等からなる光透過性の基板である。対向基板29における素子基板28との対向面上には、共通電極22が、複数の画素電極21と対向して形成されている。共通電極22は、例えば、マグネシウム銀(MgAg)、インジウムスズ酸化物(ITO)、インジウム亜鉛酸化物(IZO)などの透明導電材料から形成されている。

10

20

30

40

50

【0028】

電気泳動素子23は、正に帯電した黒色粒子83と、負に帯電した白色粒子82と、これらの黒色粒子83および白色粒子82を分散させる分散媒81と、からなる電気泳動表示用液であり、素子基板28と対向基板29との間に封入されている。また、素子基板28と対向基板29との間には、基板間の間隙を規定値に保つための図示しないスペーサが設けられ、基板の端面には間隙を封止するための図示しない封止材が設けられている。

【0029】

図3において、画素電極21と共通電極22との間に、相対的に共通電極22の電位が高くなるように電圧が印加された場合には、正に帯電した黒色粒子83は、クーロン力によって画素電極21側に引き寄せられるとともに、負に帯電した白色粒子82は、クーロン力によって共通電極22側に引き寄せられる。この結果、表示面側（共通電極22側）には、白色粒子82が集まり、表示部2の表示面は白色表示となる。一方、画素電極21と共通電極22との間に、相対的に画素電極21の電位が高くなるように（相対的に共通電極22の電位が低くなるように）電圧が印加された場合には、正に帯電した黒色粒子83は、クーロン力によって共通電極22側に引き寄せられるとともに、負に帯電した白色粒子82は、クーロン力によって画素電極21側に引き寄せられる。この結果、表示面側（共通電極22側）には、黒色粒子83が集まり、表示部2の表示面は黒色表示となる。

【0030】

なお、白色粒子82、黒色粒子83に用いる顔料を、例えば、赤色、緑色、青色などの顔料に変えることによって、表示部2の表示面を赤色表示、緑色表示、青色表示などに行うことができる。

【0031】

また、粒子を同じ電界下においた場合に、粒子の大きさ、その他の要因によって、例えば白粒子と黒粒子の移動速度が異なる。本実施の形態においては白粒子の方が黒粒子よりも移動速度が速いものとして説明する。

【0032】

次に、以上のように構成された電気泳動表示装置1において好適な階調表示を実現するための駆動方法について説明する。階調表示の解像度は、一例として、純黒色表示（最低側飽和反射率）を1階調目、純白色表示（最高側飽和反射率）を16階調目とする。さらに、1階調目を表示すべき画素を画素1、2階調目を表示すべき画素を画素2、以下同様に対応づけて、16階調目を表示すべき画素を画素16とする。

【0033】

図4及び図5を参照して、画素1から画素16に対して所要の階調表示を実現するための駆動方法を説明する。図4は画素1から画素16を所要階調に変化させるまでのフロー図であり、図5は図4に示すフロー図に対応した階調遷移図である。図5において左端に縦（縦軸）に示す番号1から16は画素番号に対応し、横軸は階調に対応している。画素1から画素16は、図2に示す画素20に相当する。

【0034】

まず、全画素1～16を、黒色表示（1階調目：最低側飽和反射率）へとリセットする（ステップS1）。このため、全画素1～16に対して、共通電極22に低電位VLを印加し、画素電極21に高電位VHを印加する。ステップS1のリセット直後は、全画素1～16は黒色表示（1階調目）となる。

【0035】

次に、全画素1～16に対して、白書き込みを1回行う（ステップS2）。白書き込みは、共通電極22に高電位VHを印加し、画素電極21に低電位VLを印加し、書き込み対象画素20の画素スイッチング用トランジスタ24のゲートに走査信号となる標準選択パルスを印加する。共通電極22に印加される電位と、画素電極21に印加される電位と、画素スイッチング用トランジスタ24のゲートに印加される標準選択パルスによって、画素電極間に印加される第1の電圧パルスが生成される。標準選択パルスのパルス長は、例えば40μ秒であり、画素20への白書き込み時間である選択時間は40μ秒である。

走査線駆動回路4が、画素1から画素16に対して順番に標準選択パルスを印加して全画素1～16を1回走査する。標準選択パルスによる白書き込みによって、全画素1～16の階調表示は図5に示す“白1回”まで変化する。この結果、画素1及び画素2は、図5に示すように第1の表示状態に到達する。

【0036】

ここで、白書き込みを行う前に、全画素1～16を黒色表示へとリセットする意義について説明する。図6は画素20を黒色表示の状態から白書き込みの走査を繰り返して白色表示へと階調変化させた場合の変化特性(黒基準)と、画素20を白色表示の状態から黒書き込みの走査を繰り返して黒色表示へと階調変化させた場合の変化特性(白基準)とを示している。白基準での変化特性に比べて、黒基準での変化特性は1回目走査と2回目走査との変化率の差がより大きいことが判る。このことより、黒基準の方が白基準よりも走査回数の組み合わせによる反射率の選択範囲が広いことが判る。よって、黒基準(黒色表示)から階調変化させることにより反射率の選択範囲が広いので、より所要の階調を実現しやすい。

10

【0037】

また、ステップS2において白書き込みを1回行う前に、全画素1～16に対してシェイキングパルスを印加しても良い。データ線駆動回路3、走査線駆動回路4、共通電位供給回路5及びコントローラ6等からなる駆動回路は、制御対象エリアとなる全画素又は所定エリアの画素に対して、各画素20の画素電極21と共通電極22との間に、短時間に電圧の極性が交互に反転するシェイキングパルスを印加する。

20

【0038】

次に、画素1及び画素2を除いた、画素3～画素16に対して2回目の白書き込みを行う(ステップS3)。走査線駆動回路4が、画素3から画素16に対して順番に標準選択パルスを印加して全画素3～16を1回走査する。この2回目の白書き込みによって、画素3～16の階調表示は図5に示す“白2回”まで変化する。2回目の白書き込みによる階調変化量が1回目の白書き込みより小さいのは、図6に示すように黒基準では1回目走査よりも2回目走査の変化量が小さいからである。2回目の白書き込みによって画素11～画素15は第1の表示状態に到達する。

【0039】

次に、画素3～画素10及び画素16に対して3回目の白書き込みを行う(ステップS4)。走査線駆動回路4が、画素3から画素10及び画素16に対して順番に標準選択パルスを印加して全画素3～10、16を1回走査する。この3回目の白書き込みによって、画素3～10、16の階調表示は図5に示す“白3回”まで変化する。2回目の白書き込みによる階調変化量が2回目の白書き込みより小さい。3回目の白書き込みによって画素3～画素10、画素16は第1の表示状態に到達する。

30

【0040】

次に、画素1から画素12に対して第1の電圧パルスとは逆極性の第2の電圧パルスによって微小黒書き込みを行って、画素1から画素12の階調表示を黒色表示側へ折り返す。ここで、微小黒書き込みは、全体の走査時間はそのままとし、書き込み対象画素20の選択時間を短くして、等価的に画素電極22への印加電圧を下げて、黒書き込みを行う。等価的に印加電圧を下げるのは微妙な階調制御を容易にするためである。本例では、微小黒書き込みは、標準選択パルスによる標準選択時間(40 μ 秒)よりも小さい選択時間(例えば10 μ 秒)となる微小選択パルスの印加によって実現される。また、黒書き込みであるので、共通電極22に低電位VLを印加し、画素電極21に高電位VHを印加した状態で、微小選択パルスを書き込み対象画素20の画素スイッチング用トランジスタ24のゲートに印加する。微小黒書き込みのための微小選択パルスと、共通電極22の印加電位と、画素電極21の印加電位とで、第2の電圧パルスを生成する。

40

【0041】

黒色表示側への折り返し対象画素である画素1から画素12に対して、1回目の微小黒書き込みを行う(ステップS5)。走査線駆動回路4が、画素1から画素12に対して順

50

番に微小選択パルスを印加して画素 1 から画素 1 2 を 1 回走査する。例えば、図 5 に示す画素 1 2 は、白 2 回の階調位置から黒色表示側へ微小黒書き込み 1 回で折り返した階調位置を示している。

【 0 0 4 2 】

以下同様に、ステップ S 6 ~ ステップ S 1 5 によって、ステップ番号が増加するたびに最終画素番号を 1 減らしながら、画素 2 から画素 1 2 に対して、2 回目から 1 1 回目の微小黒書き込みを行う。図 5 に示す画素 1 から画素 1 2 の階調表示は微小黒書き込みを打ち切った時点での階調である。

【 0 0 4 3 】

以上の階調制御によって、画素 1 から第 1 2 までの階調表示が 1 階調目から 1 2 階調目まで表示できたことになる。

10

【 0 0 4 4 】

次に、画素 1 3 から画素 1 6 に対して第 1 の電圧パルスと同一極性であって選択時間の短い第 3 の電圧パルスによって微小白書き込みを行って、画素 1 3 から画素 1 6 の階調表示を白色表示側へ階調度を継ぎ足す。ここで、微小白書き込みは、微小黒書き込みと同様に、全体の走査時間はそのままとし、書き込み対象画素 2 0 の選択時間を短くして、等価的に画素電極 2 2 への印加電圧を下げて、白書き込みを行う。微小白書き込みのための微小選択パルスと、共通電極 2 2 の印加電位と、画素電極 2 1 の印加電位とで、第 3 の電圧パルスを生成する。

【 0 0 4 5 】

20

白色表示側への継ぎ足し対象画素である画素 1 3 から画素 1 6 に対して、1 回目の微小白書き込みを行う (ステップ S 1 6)。走査線駆動回路 4 が、画素 1 3 から画素 1 6 に対して順番に微小選択パルスを印加して画素 1 3 から画素 1 6 を 1 回走査する。例えば、図 5 に示す画素 1 3 は、白 2 回の階調位置から白色表示側へ微小白書き込み 1 回で継ぎ足された階調位置を示している。

【 0 0 4 6 】

以下同様に、ステップ S 1 7 ~ ステップ S 2 0 によって、ステップ番号が増加するたびに開始画素番号を 1 増やししながら、画素 1 3 から画素 1 6 に対して、2 回目から 5 回目の微小白書き込みを行う。図 5 に示す画素 1 3 から画素 1 6 の階調表示は微小白書き込みを目標階調に到達した時点で打ち切った時点での階調である。

30

【 0 0 4 7 】

以上の階調制御によって、画素 1 3 から第 1 6 までの階調表示が 1 3 階調目から 1 6 階調目まで表示できたことになる。

【 0 0 4 8 】

すなわち、標準選択時間による白書き込みと、微小選択時間による微小黒書き込み及び微小白書き込みを組み合わせ、黒色表示側への折り返し対象画素と、白色表示側への継ぎ足し対象画素とを選択することにより、画素 1 から画素 1 6 までの階調表示が 1 階調目から 1 6 階調目まで表示できたことになる。

【 0 0 4 9 】

図 7 は画素 1 から画素 1 6 を 1 階調目から 1 6 階調目まで表示したときの、白書き込み回数、微小黒書き込み回数及び微小白書き込み回数の組み合わせを示す図である。図 7 において横軸に左端が画素 1 に対応し、右端が画素 1 6 に対応している。

40

【 0 0 5 0 】

以上の説明では、画素 1 から画素 1 6 の 1 6 個の画素に対して、1 階調目から 1 6 階調目までリニアに変化する階調表示を行う場合について説明した。本実施の形態によれば、任意の表示画像に応じて所望の画素に所望の階調表示が可能であり、表示画像を高精度に再現した階調表示が可能になる。

【 0 0 5 1 】

以上のように、第 1 の実施の形態によれば、画素電極に印加するパルス長又は印加タイミングを制御するスイッチング素子又はドライバに対する要求性能を上げることなく、多

50

階調を実現でき、高品質の画像を表示できる。

【0052】

次に、本発明の第2の実施の形態に係る電気泳動表示装置について説明する。

第2の実施の形態に係る電気泳動表示装置の構成及び基本的な動作は、前述した第1の実施の形態に係る電気泳動表示装置と同じである。ここでは、第2の実施の形態に係る電気泳動表示装置の所要の階調表示を実現するための駆動方法を説明する。

【0053】

第1の実施の形態では、標準選択時間(40 μ 秒)による白書き込み後、微小選択時間(10 μ 秒)による黒又は白書き込みを行って所要の階調表示を得た。ところが、画素スイッチング用トランジスタ24を構成するTFT等の種類や、表示画像の画像データの転送速度の関係で、微小選択時間(10 μ 秒)による書き込みが実現困難であり、標準選択時間(40 μ 秒)を最低選択時間とせざるを得ないケースも考えられる。

10

【0054】

第2の実施の形態は、画素選択時間(画素スイッチング用トランジスタ24のゲートON期間に相当)を標準選択時間(40 μ 秒)よりも短くしないで、第1の実施の形態と同等の階調表示を行う例である。

【0055】

そのために、第2の実施の形態は、画素選択時間として標準選択時間(40 μ 秒)を適用し、走査周期(電圧パルスの繰り返し周期)を第1の実施の形態の2倍の周期にすることで、等価的に微小選択時間(10 μ 秒)による書き込み時の電圧と同等レベルまで下げ、微妙な階調表示を実現する。図11Aは、標準選択時間(40 μ 秒)のパルス幅を有する標準選択パルスを走査周期Tで、画素20の画素スイッチング用トランジスタ24のゲートに対し、繰り返し印加した場合の電極間の電圧を示している。走査周期Tでは電圧が十分下がる前に、次の標準選択パルスが印加されるため、平均電圧レベルがV1となっている。図11Bは、標準選択時間(40 μ 秒)のパルス幅を有する標準選択パルスを走査周期Tの2倍の周期T2(2 \times T)で、画素20の画素スイッチング用トランジスタ24のゲートに対し、繰り返し印加した場合の電極間の電圧を示している。倍周期となる走査周期2Tでは電圧が十分に下がってから、次の標準選択パルスが印加されるため、平均電圧レベルV2が図11Aに示すV1よりも下がっている。本実施の形態は、走査周期Tの2倍の走査周期T2で駆動すると走査周期Tで駆動した時よりも電極間の電圧が低下することを利用している。

20

30

【0056】

図8及び図9を参照して、画素1から画素16に対して所要の階調表示を実現するための駆動方法を説明する。図8は画素1から画素16を所要階調に変化させるまでのフロー図であり、図9は図8に示すフロー図に対応した階調遷移図である。図8において左端に縦(縦軸)に示す番号1から16は画素番号に対応し、横軸は階調に対応している。画素1から画素16は、図2に示す画素20に相当する。

【0057】

まず、全画素1~16を、黒色表示(1階調目)へとリセットする(ステップS21)。このため、全画素1~16に対して、共通電極22に低電位VLを印加し、画素電極21に高電位VHを印加する。ステップS21のリセット直後は、全画素1~16は黒色表示(1階調目)となる。

40

【0058】

また、ステップS22において白書き込みを1回行う前に、全画素1~16に対してシェイキングパルスを印加しても良い。データ線駆動回路3、走査線駆動回路4、共通電位供給回路5及びコントローラ6等からなる駆動回路は、制御対象エリアとなる全画素又は所定エリアの画素に対して、各画素20の画素電極21と共通電極22との間に、短時間に電圧の極性が交互に反転するシェイキングパルスを印加する。

【0059】

次に、全画素1~16に対して、白書き込みを1回行う(ステップS22)。白書き込

50

みは、共通電極 2 2 に高電位 V H を印加し、画素電極 2 1 に低電位 V L を印加し、書き込み対象画素 2 0 の画素スイッチング用トランジスタ 2 4 のゲートに走査信号となる標準選択パルスを印加する。標準選択パルスのパルス幅は、例えば 4 0 μ 秒であり、画素 2 0 への白書き込み時間である選択時間は 4 0 μ 秒である。共通電極 2 2 の印加電位、画素電極 2 1 の印加電位、標準選択パルス（走査周期 T 1）で第 1 の電圧パルスが生成される。標準選択パルス走査線駆動回路 4 が、画素 1 から画素 1 6 に対して順番に標準選択パルスを印加して全画素 1 ~ 1 6 を 1 回走査する。このとき、画面全体を 1 回走査するのに要する走査時間は T 1 である。標準選択パルスによる白書き込みによって、全画素 1 ~ 1 6 の階調表示は図 9 に示す“白 1 回”まで変化する。

【 0 0 6 0 】

次に、画素 1、画素 8 及び画素 1 2 を除いた画素に対して 2 回目の白書き込みを行う（ステップ S 2 2）。以下、図 9 に示すように画素選択して、選択画素に対して 3 回目から 6 回目の白書き込みを行う（ステップ S 2 3 ~ ステップ S 2 7）。ステップ S 2 2 ~ ステップ S 2 7 までの走査周期は T 1 である。

【 0 0 6 1 】

次に、黒表示側に階調表示を折り返す画素に対して、走査周期 T 1 の 2 倍の走査周期 T 2 にて倍周期黒書き込みを行う。上記した通り、走査周期 T 2 にて倍周期黒書き込みを行う場合も、画素 2 0 の選択時間は標準選択パルスによる 4 0 μ 秒である。倍周期黒書き込み時の標準選択パルス、共通電極 2 2 の印加電位、画素電極 2 1 の印加電位で、第 2 の電圧パルスを生成する。

【 0 0 6 2 】

図 9 に示すように画素選択して、画面全体を走査周期 T 2 にて走査し、選択画素に対して 1 回目から 4 回目の倍周期黒書き込みを行う（ステップ S 2 8 ~ ステップ S 3 1）。走査周期 T 2 での 1 回目から 4 回目の倍周期黒書き込み時は書き込みのための電極間の電圧（V 2）が、走査周期 T 1 での黒書き込み時の電極間の電圧（V 1）よりも下がるので、走査周期 T 1 での黒書き込みに比べて、細かな階調表示が可能になる。

【 0 0 6 3 】

以上の階調制御によって、画素 1 から第 7、画素 9 ~ 1 1 までの階調表示が終了する。

【 0 0 6 4 】

次に、画素 1 2 から画素 1 6 に対して白表示側へ階調を継ぎ足す。白色表示側への継ぎ足し対象画素に対して、走査周期 T 1 の 2 倍の走査周期 T 2 にて倍周期白書き込みを行う。画素 2 0 の選択時間は標準選択時間である 4 0 μ 秒である。倍周期白書き込み時の標準選択パルス、共通電極 2 2 の印加電位、画素電極 2 1 の印加電位で、第 3 の電圧パルスを生成する。

【 0 0 6 5 】

図 9 に示すように画素選択して、画面全体を走査周期 T 2 にて走査し、選択画素に対して 1 回目から 7 回目の倍周期白書き込みを行う（ステップ S 3 2 ~ ステップ S 3 8）。走査周期 T 2 での 1 回目から 7 回目の白書き込み時は書き込みのための電極間の電圧（V 2）が、走査周期 T 1 での白書き込み時の電極間の電圧（V 1）よりも下がるので、走査周期 T 1 での白書き込みに比べて、細かな階調表示が可能になる。

【 0 0 6 6 】

以上の階調制御によって、画素 1 3 から第 1 6 までの階調表示が 1 3 階調目から 1 6 階調目まで表示できたことになる。

【 0 0 6 7 】

すなわち、標準選択時間による白書き込みと、標準選択時間のまま走査周期を倍にした倍周期白書き込みと、標準選択時間のまま走査周期を倍にした倍周期黒書き込みとを組み合わせ、黒色表示側への折り返し対象画素と、白色表示側への継ぎ足し対象画素とを選択することにより、画素 1 から画素 1 6 までの階調表示が 1 階調目から 1 6 階調目まで表示できたことになる。

【 0 0 6 8 】

10

20

30

40

50

図10は画素1から画素16を1階調目から16階調目に表示したときの、白書き込み回数、黒書き込み回数、倍周期白書き込み回数及び倍周期黒書き込み回数の組み合わせを示す図である。図10において横軸に左端が画素1に対応し、右端が画素16に対応している。

【0069】

以上のように、第2の実施の形態によれば、標準選択時間のまま走査周期を組み合わせることにより、対象画素の電極間に印加する電圧を制御するので、スイッチング素子又はドライバに対する要求性能を上げることなく、多階調を実現でき、高品質の画像を表示できる。特に、TFT等の種類や表示画像の画像データの転送速度の関係で、微小選択時間(10 μ 秒)による書き込みが実現困難である場合にも、標準選択時間(40 μ 秒)を最低選択時間として多階調を実現でき、高品質の画像を表示できる。

10

【0070】

なお、本発明は上記実施の形態に限定されず、さまざまに変更して実施可能である。上記実施の形態において、添付図面に図示されている大きさや形状などについては、これに限定されず、本発明の効果を発揮する範囲内で適宜変更が可能である。その他、本発明の目的の範囲を逸脱しない限りにおいて適宜変更して実施可能である。

【符号の説明】

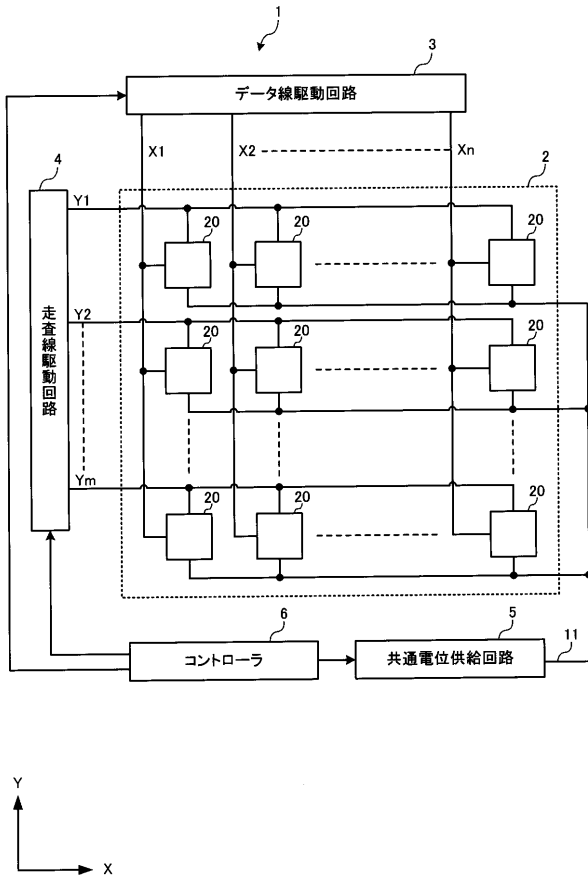
【0071】

- 1 電気泳動表示装置
- 2 表示部
- 3 データ線駆動回路
- 4 走査線駆動回路
- 5 共通電位供給回路
- 6 コントローラ
- 11 共通電位線
- 20 画素
- 21 画素電極
- 22 共通電極
- 23 電気泳動素子
- 24 画素スイッチング用トランジスタ
- 25 保持容量
- 28 素子基板
- 29 対向基板
- 81 分散媒
- 82 白色粒子
- 83 黒色粒子

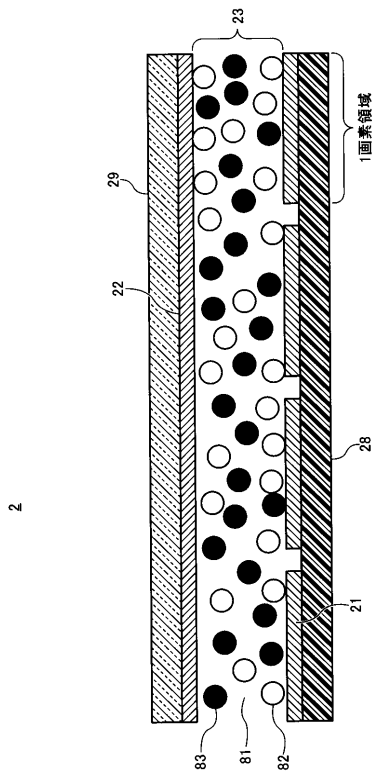
20

30

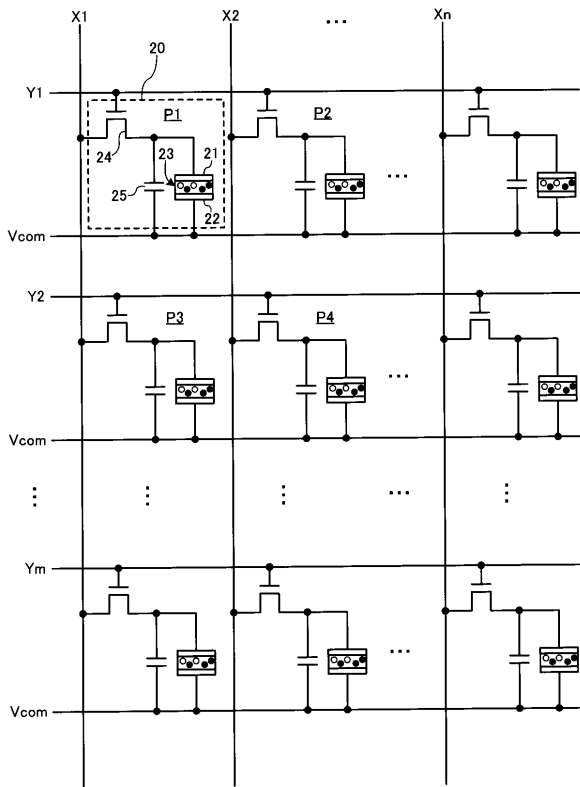
【図1】



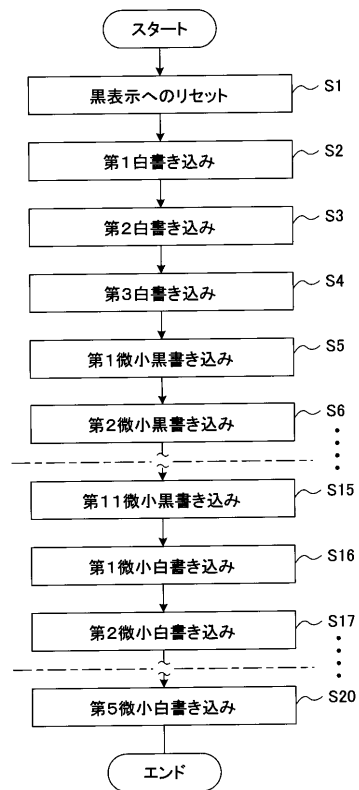
【図3】



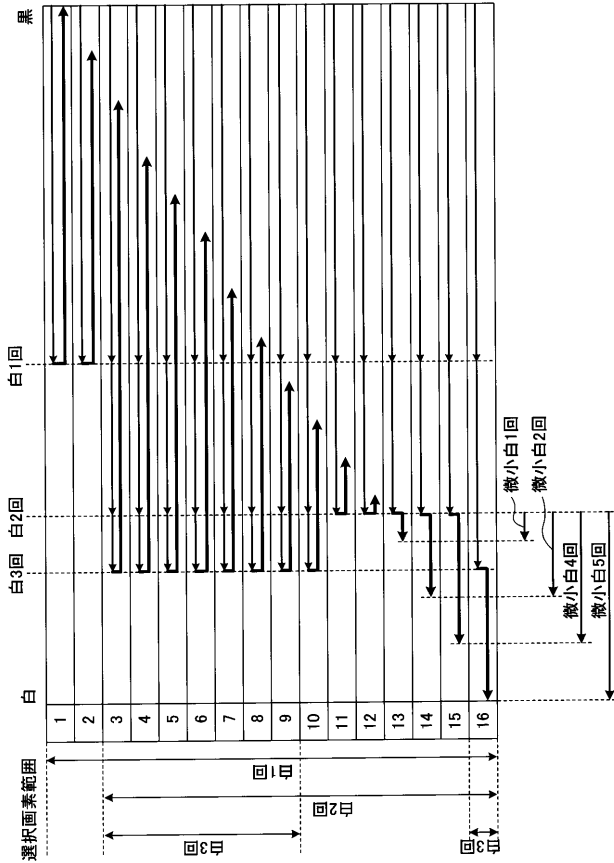
【図2】



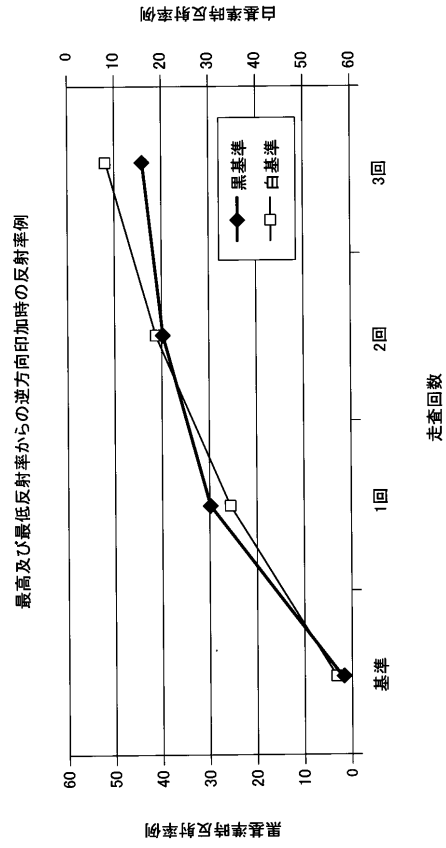
【図4】



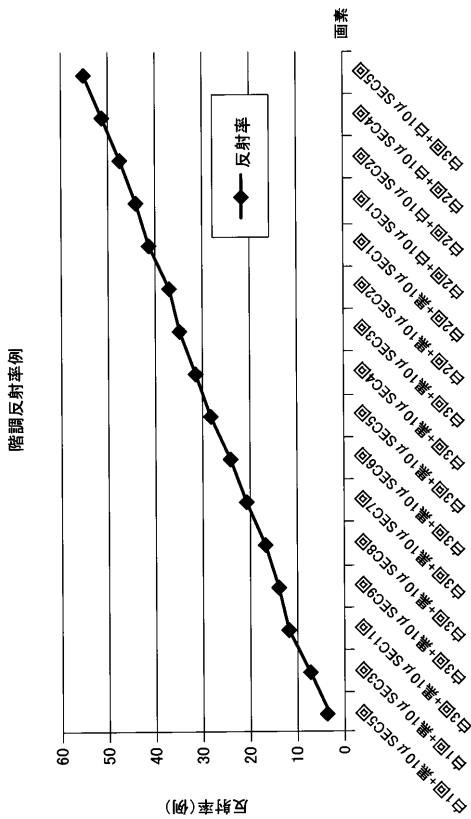
【図5】



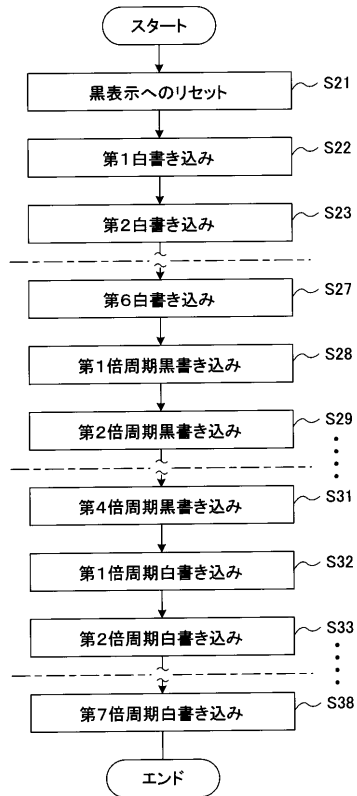
【図6】



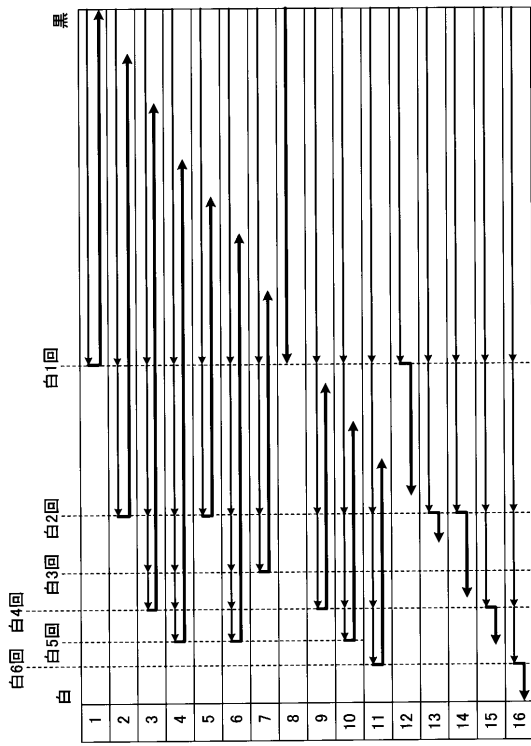
【図7】



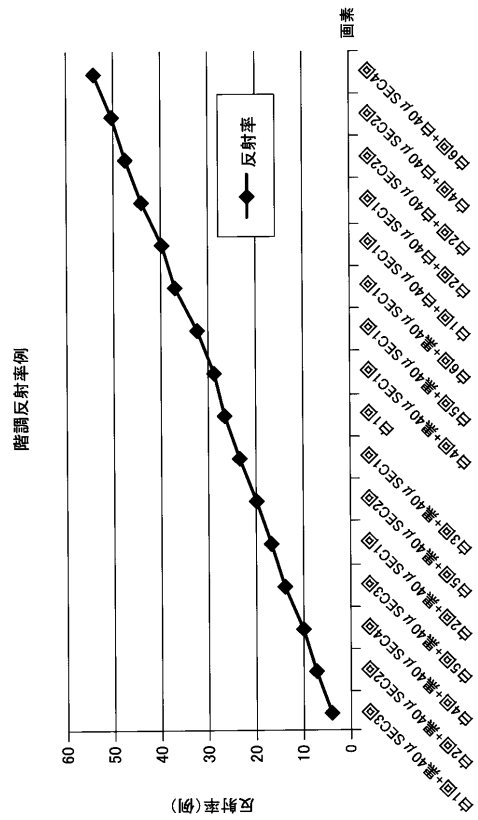
【図8】



【 図 9 】



【 図 10 】



【 図 11 】

図 11A

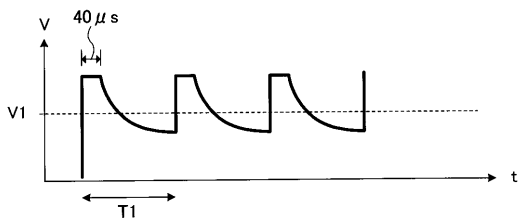
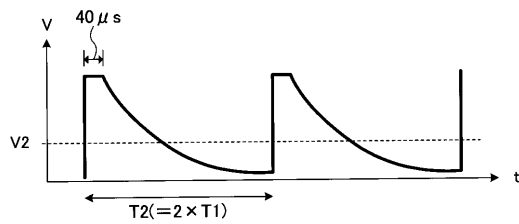


図 11B



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

G 0 2 F 1/167

(72)発明者 山田 信一

神奈川県横浜市神奈川区入江2丁目5番12号 三菱鉛筆株式会社横浜事業所内

Fターム(参考) 2K101 AA04 BA02 BB43 BB96 BC02 EC08 EC09 EC74 EC76 EC77
EC91 ED13 ED26 ED32 ED41 ED74 EG27 EG52 EG71 EJ12
5C080 AA13 BB05 CC03 DD01 DD27 EE29 FF11 JJ02 JJ04 JJ05
JJ06 JJ07