

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5058090号
(P5058090)

(45) 発行日 平成24年10月24日(2012.10.24)

(24) 登録日 平成24年8月10日(2012.8.10)

(51) Int.Cl. F I
 HO 4 N 5/374 (2011.01) HO 4 N 5/335 7 4 O
 HO 1 L 27/146 (2006.01) HO 1 L 27/14 A

請求項の数 3 (全 8 頁)

(21) 出願番号	特願2008-187190 (P2008-187190)	(73) 特許権者	000003078
(22) 出願日	平成20年7月18日(2008.7.18)		株式会社東芝
(65) 公開番号	特開2010-28434 (P2010-28434A)		東京都港区芝浦一丁目1番1号
(43) 公開日	平成22年2月4日(2010.2.4)	(74) 代理人	100108855
審査請求日	平成22年8月3日(2010.8.3)		弁理士 蔵田 昌俊
		(74) 代理人	100091351
			弁理士 河野 哲
		(74) 代理人	100088683
			弁理士 中村 誠
		(74) 代理人	100109830
			弁理士 福原 淑弘
		(74) 代理人	100075672
			弁理士 峰 隆司
		(74) 代理人	100095441
			弁理士 白根 俊郎

最終頁に続く

(54) 【発明の名称】 固体撮像装置

(57) 【特許請求の範囲】

【請求項1】

半導体基板上にフォトダイオードを用いた光電変換部を行列状に配置し、前記光電変換部から撮像信号を讀出すための読み出し回路を含む撮像領域を備える固体撮像装置において、

行方向に隣り合う2つの画素および列方向に隣り合う2つの画素に対応する4つのフォトダイオードおよび前記各フォトダイオードに対応して配置された読み出しトランジスタで1つの浮遊拡散層と1つの読み出し回路を共有し、前記4つの読み出しトランジスタの各ゲートにはそれぞれ独立の制御パルスが印加されるように読み出し線が配置されており、

同一行に配置されたフォトダイオードからの読み出し信号は撮像走査の1つの水平ブランキング期間内で互いに独立に垂直信号線に読み出され、

前記4つのフォトダイオードおよび4つの読み出しトランジスタは列方向に配置された1つの垂直信号線を共有し、当該垂直信号線と電源ノードとに間に信号出力用のMOSトランジスタが接続されており、当該MOSトランジスタのゲートには前記4つの読み出しトランジスタの各一端ノードが共通に接続され、

前記1つの垂直信号線に2つの選択回路が共通に接続されており、当該2つの選択回路は撮像走査の1つの水平ブランキング期間内で切り換え選択されることを特徴とする固体撮像装置。

【請求項2】

前記読み出し回路は、電源ノードに印加されたパルス電位をリセットゲートを介して前

10

20

記浮遊拡散層に導入することにより非選択行の浮遊拡散層電位を制御するように構成されており、行選択トランジスタを配置しないで行選択を行うことを特徴とする請求項1記載の固体撮像装置。

【請求項3】

前記浮遊拡散層は、前記半導体基板の1つの活性領域内に一体で形成された不純物拡散層により成ることを特徴とする請求項1記載の固体撮像装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、固体撮像装置に係り、特にMOS型固体撮像装置に関するもので、例えばデジタルカメラ、携帯電話機搭載用のデジタルカメラに使用されるものである。

10

【背景技術】

【0002】

CMOSセンサを始めとする固体撮像装置は、現在では、デジタルスチルカメラ、デジタルビデオムービー、監視カメラ等、多様な用途で使われている。

【0003】

一般に1つのフォトダイオードあたりのMOSトランジスタの個数は3～4個である。したがって、画素トランジスタが占める面積がそのまま画素サイズを縮小(画素を微細化)すると、フォトダイオードが占める面積が減少するので、飽和電子数が減少する。

【0004】

20

なお、特許文献1には、第1の共通アンプを介して出力される1つの電荷信号を転送するための転送信号線と、第2の共通アンプを介して出力される1つの電荷信号を転送するための転送信号線とを共通化することにより、転送信号線が占める面積を低減して、光電変換セルのサイズを縮小するようにした固体撮像装置が開示されている。

【特許文献1】特開2004-215048号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

本発明は前記した従来の問題点を解決すべくなされたもので、画素の光電変換素子1つあたりが占める面積を大きくし、画素サイズを縮小しても飽和電子数の減少が抑制できる固体撮像装置を提供することを目的とする。

30

【課題を解決するための手段】

【0006】

本発明の固体撮像装置は、半導体基板上にフォトダイオードを用いた光電変換部を行列状に配置し、前記光電変換部から撮像信号を読み出すための読み出し回路を含む撮像領域を備える固体撮像装置において、行方向に隣り合う2つの画素および列方向に隣り合う2つの画素に対応する4つのフォトダイオードおよび前記各フォトダイオードに対応して配置された読み出しトランジスタで1つの浮遊拡散層と1つの読み出し回路を共有し、前記4つの読み出しトランジスタの各ゲートにはそれぞれ独立の制御パルスが印加されるように読み出し線が配置されており、同一行に配置されたフォトダイオードからの読み出し信号は撮像走査の1つの水平ブランキング期間内で互いに独立に垂直信号線に読み出され、前記4つのフォトダイオードおよび4つの読み出しトランジスタは列方向に配置された1つの垂直信号線を共有し、当該垂直信号線と電源ノードとに間に信号出力用のMOSトランジスタが接続されており、当該MOSトランジスタのゲートには前記4つの読み出しトランジスタの各一端ノードが共通に接続され、前記1つの垂直信号線に2つの選択回路が共通に接続されており、当該2つの選択回路は撮像走査の1つの水平ブランキング期間内で切り換え選択されることを特徴とする。

40

【発明の効果】

【0007】

本発明の固体撮像装置によれば、画素の光電変換素子1つあたりが占める面積を大きく

50

し、画素サイズを縮小しても飽和電子数の減少が抑制できる。

【発明を実施するための最良の形態】

【0008】

まず、本発明の実施形態の説明の前に、比較例について説明する。図1は、フォトダイオードの面積を大きくすることができるようにした比較例に係る固体撮像装置の画素アレイの一部(2行×2列の画素構成)を示している。

【0009】

図2は、図1の構成における動作例を説明するためのタイミング波形を示す。行を非選択状態にする時には電源ノード5の電位をLowレベルとし、同時にリセットゲート4_a、4_bをオン状態にする。これにより、浮遊拡散層の電位を低減させ、増幅トランジスタがオフ状態になるようにする。選択対象となる行を読み出す時には、電源ノード5の電位をHighレベルとし、同時にリセットゲート4_a、4_bをオン状態にする。これにより、浮遊拡散層の電位を上昇させ、増幅トランジスタがオン状態になるようにする。

【0010】

図1の構成によれば、1つのフォトダイオードあたり1.5個のMOSトランジスタが配置されるので、1つのフォトダイオードが占める面積を大きくできる。また、増幅トランジスタ12_aと12_bを同時に動作させ、それぞれ垂直信号線10_a、10_bに同時に読み出すことができるので、画素サイズを縮小しても、飽和電子数の減少が抑制できる。

【0011】

しかし、図1に示した構成においては、以下に述べるように再生画面の画質が劣化してしまうという問題がある。すなわち、通常、画素アレイの同一行に配置されたフォトダイオードに蓄積された信号は、図3に示すタイミング図のように、同一のHBLK期間に画素アレイから読み出される。この際、同一行に配置されたフォトダイオードに蓄積された信号の内、異なる列に配置された信号は異なるHBLK期間に読み出されることになる。ここで、動いている被写体を撮像した場合には、奇数列に配置された画素と偶数列に配置された画素とで信号蓄積期間が異なるので、再生画面上において画像の歪みが生ずる。特に明るい被写体を撮像する条件下において、電子シャッターが作動し、信号蓄積期間が1~数十水平期間程度になると、被写体エッジの輪郭のずれが一層鮮明になり、一層不自然な画面となる。

【0012】

すなわち、たとえ図1に示した構成のようにフォトダイオードの面積を大きくでき、画素サイズを縮小した微細画素において飽和電子数が維持できたとしても、1列毎に信号蓄積期間が1水平期間だけずれてしまうと、動く被写体を撮像した時に被写体のエッジがぎざぎざに歪むなどの問題が生じ、再生画面の画質が劣化する。

【0013】

次に、本発明の実施形態を説明する。この説明に際して、全図にわたり共通する部分には共通する参照符号を付す。

【0014】

<第1の実施形態>

本発明の固体撮像装置は、半導体基板上に撮像領域およびそれを駆動するための駆動回路領域などを備える。撮像領域は、フォトダイオードを用いた光電変換部を行列状に配置し、この光電変換部から撮像信号を読み出すための読み出し回路を含む。

【0015】

図4は、本発明の固体撮像装置の第1の実施形態に係る画素アレイの一部を示す等価回路図である。ここでは、撮像領域において行方向に隣り合う2つの画素および列方向に隣り合う2つの画素に対して1つの読み出し回路が配置された2行×2列の画素構成を示している。行方向2画素×列方向2画素の各フォトダイオード2_11、2_12、2_21、2_22にそれぞれ対応して読み出しトランジスタ(読み出しゲート)13_11、13_12、13_21、13_22が配置されて接続されている。そして、この4つの読み出しトランジスタ13_11、13_12、13_21、13_22の各一端側(浮遊拡散層7)に、増幅トランジスタ3のゲートおよびリセ

10

20

30

40

50

ットトランジスタ（リセットゲート）4の一端が接続されている。つまり、2行×2列の4つの画素で、1つの浮遊拡散層7と、増幅トランジスタ3およびリセットトランジスタ4からなる1つの読出し回路を共有している。

【0016】

浮遊拡散層7は、半導体基板の1つの活性領域内に一体で形成された不純物拡散層によりなる。増幅トランジスタ3の一端は、画素アレイの列毎に配置されている垂直信号線10に接続されており、増幅トランジスタ3およびリセットトランジスタ4の各他端は電源ノード5に接続されている。

【0017】

読み出しトランジスタ13₁₁、13₁₂、13₂₁、13₂₂の各ゲートには、それぞれ独立の制御パルスが印加されるように読出し線11、12、21、22が対応して接続されており、この読出し線11、12、21、22は垂直レジスタ（図示せず）により駆動される。この場合、同一行に配置されたフォトダイオードからの読出し信号は信号走査の1つの水平ブランキング期間内で互いに独立に垂直信号線10に読み出される。

10

【0018】

垂直信号線10は、一端側には電流源となる負荷トランジスタ（図示せず）が接続されており、他端側には、2つの選択回路（本例では、選択スイッチ1および選択スイッチ2）151、152が共通に接続されている。2つの選択回路151、152は信号走査回路部（図示せず）による信号走査の1つの水平ブランキング期間内で切り換え選択される。

【0019】

20

なお、垂直信号線10の他端側には、サンプルホールド回路（図示せず）、CDS雑音除去回路（図示せず）などを介して出力信号線（図示せず）に接続されている。

【0020】

なお、行選択のために行選択トランジスタを配置しても良いが、本例では行選択トランジスタを配置しないで、電源ノード5にパルス電圧を印加することにより行選択動作を行う例を示している。すなわち、行を非選択状態にする時には、電源ノード5の電位をLowレベルとし、同時にリセットゲート4をオン状態にする。これにより、浮遊拡散層7の電位を低減させ、増幅トランジスタ3をオフ状態にすることで該当行が非選択状態になる。

【0021】

これに対して、行を選択状態にする時には、電源ノード5の電位をHighレベルとし、同時にリセットゲート4をオン状態にする。これにより、浮遊拡散層7の電位を上昇させ、増幅トランジスタ3をオン状態にすることで該当行が選択状態になる。

30

【0022】

図5は、図4の構成における動作例を説明するためのタイミング波形図である。水平ブランキング(HBLK)期間の当初に、まず、電源ノード5の電位がHigh状態のまま、リセット線にHigh電位を印加することにより、リセットゲート4を一旦オン状態にした後、リセットゲート4を再びオフ状態にする。これにより、浮遊拡散層7の電位が電源ノード5の電位に近い基準電位に設定され、浮遊拡散層7の電位は増幅トランジスタ3を介して垂直信号線10に読み出される。

【0023】

40

続いて、垂直信号線10に接続されている選択スイッチ1をオン状態にし、それに接続されているサンプルホールド回路に基準電位を蓄積する。続いて、読出し線11にHigh電位を印加することにより、読出しゲート13₁₁をオン状態にし、フォトダイオード2₁₁に蓄積された信号を浮遊拡散層7に読み出した後、読出しゲート13₁₁を再びオフ状態にする。

【0024】

浮遊拡散層7に読み出された信号電荷量に応じて変調される浮遊拡散層7の電位は、基準電位と同様に、増幅トランジスタ3を介して垂直信号線10に読み出される。垂直信号線10に読み出された信号電位は、CDS雑音除去回路にサンプルホールドされていた基準電位との差分を取られた後に保持される。続いて、電源ノード5の電位をHighにしたままリセットゲート4を一旦オン状態にした後、リセットゲート4を再びオフ状態にする。これに

50

より、浮遊拡散層7の電位が電源ノード5の電位に近い基準電位に設定され、浮遊拡散層7の電位は増幅トランジスタ3を介して垂直信号線10に読み出される。

【0025】

続いて、垂直信号線10に接続されている選択スイッチ2をオン状態にし、それに接続されているサンプルホールド回路に基準電位を蓄積する。続いて、読出し線12にHigh電位を印加することにより読出しゲート13₁₂をオン状態にし、フォトダイオード2₁₂に蓄積された信号を浮遊拡散層7に読み出した後、読出しゲート13₁₂を再びオフ状態にする。

【0026】

浮遊拡散層7に読み出された信号電荷量に応じて変調される浮遊拡散層7の電位は、基準電位と同様に、増幅トランジスタ3を介して垂直信号線10に読み出される。垂直信号線10に読み出された信号電位は、CDS雑音除去回路にサンプルホールドされていた基準電位(雑音レベル)との差分を取られた後に保持される。

【0027】

これらの動作の後、水平ブランキング期間が終了し、その後続く水平読出し期間にCDS雑音除去回路に蓄積された1行分の信号を、出力信号線を通して出力ノードに読み出す。

【0028】

図6は、図5に示した動作例における各画素の信号蓄積期間を示す。本実施形態においては、一行分のフォトダイオードの信号を1つのHBLK期間に二回に分けて読み出す。したがって、同一行の信号蓄積期間の差は極めて僅かであり、動く被写体を撮像しても、被写体エッジの輪郭のずれが一行毎に生じて不自然な再生画面となることはない。

【0029】

例えば約500万画素を有するCMOSエリアセンサにおいては、画素アレイにおける行数は2048行であり、例えば1秒当たり7.5フレームを撮像する場合、隣接する行の水平ブランキング期間相互の間隔は32.6 μ sである。これに対して、図5に示した動作例のように、1つのHBLK期間に信号の読み出しを二回行う場合には、読み出し間隔は1.6 μ s程度である。したがって、同一行の隣接する2つの画素の読み出し間隔は、従来の読み出し間隔の約1/40程度まで短縮することができる。

【0030】

上記実施形態によれば、行方向2画素×列方向2画素の計4個のフォトダイオードで1つの浮遊拡散層7および1つの読出し回路を共有しており、1つのフォトダイオードあたり1.5個のMOSトランジスタが配置されている。これにより、1つのフォトダイオードが占める面積を大きくでき、画素サイズを縮小しても飽和電子数の減少が抑制できる。

【0031】

さらに、本実施形態によれば、1つの読出し回路を共有する4つのフォトダイオード2₁₁、2₁₂、2₂₁、2₂₂に各対応して配置された読出しゲート13₁₁、13₁₂、13₂₁、13₂₂に接続される読出し線11、12、13、14はそれぞれ独立に配置されており、各読出しゲート13₁₁、13₁₂、13₂₁、13₂₂にはそれぞれ独立の駆動電圧が供給される。これにより、異なる行に配置されたフォトダイオードからの信号を別々の期間に読み出すことができる。また、同一行に配置されたフォトダイオードから信号は、1つの水平ブランキング期間で時分割して読み出すことができるので、比較例で問題であった、動いている被写体の撮像時に再生画面上において画像の歪みが生ずる点が解決できる。

【図面の簡単な説明】

【0032】

【図1】比較例に係る固体撮像装置の画素アレイを示す等価回路図。

【図2】図1の回路における動作を説明するためのタイミング波形図。

【図3】図1に示した回路において画素アレイの同一行に配置されたフォトダイオードに蓄積された信号が同一の水平ブランキング期間に読み出される様子を示すタイミング波形図。

【図4】本発明の固体撮像装置の第1の実施形態に係る画素アレイを示す等価回路図。

10

20

30

40

50

【図5】図4の構成における動作を説明するためのタイミング波形図。

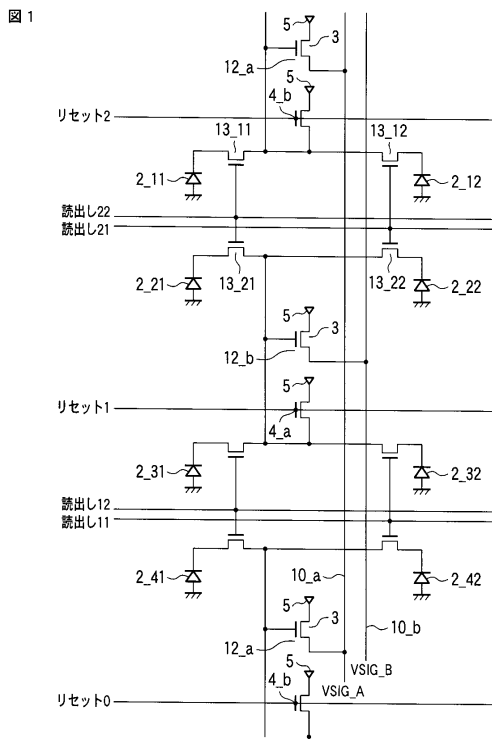
【図6】図5に示した動作における各画素の信号蓄積期間を示す図。

【符号の説明】

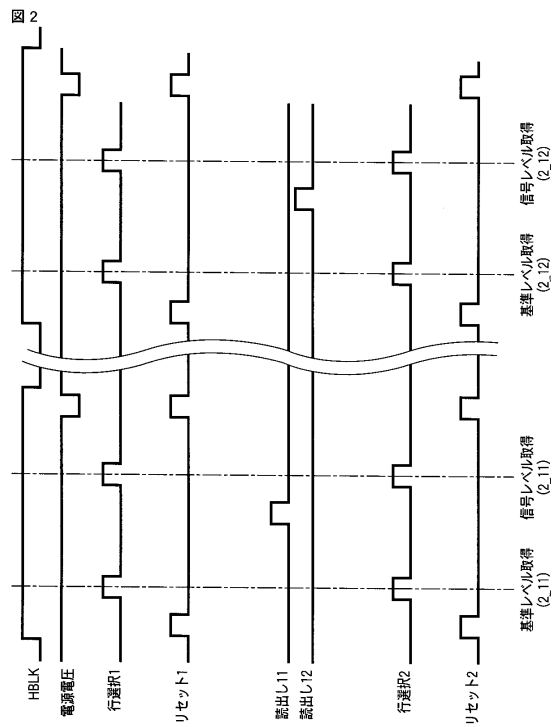
【0033】

2_11、2_12、2_21、2_22... フォトダイオード、3... 増幅トランジスタ、4... リセットトランジスタ(リセットゲート)、5... 電源ノード、7... 浮遊拡散層、10... 垂直信号線、11,12,21,22 ... 読出し線、13_11、13_12、13_21、13_22 ... 読み出しトランジスタ(読出しゲート)、151,152 ... 選択回路。

【図1】

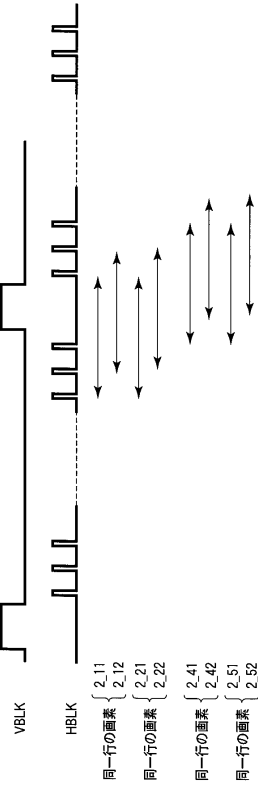


【図2】



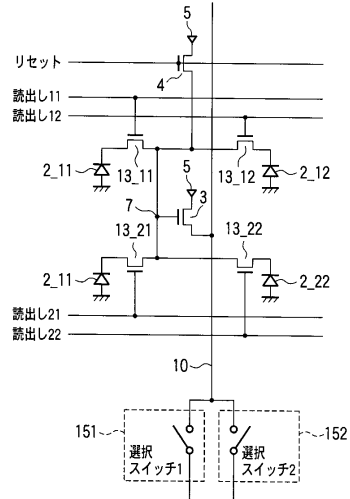
【図3】

図3



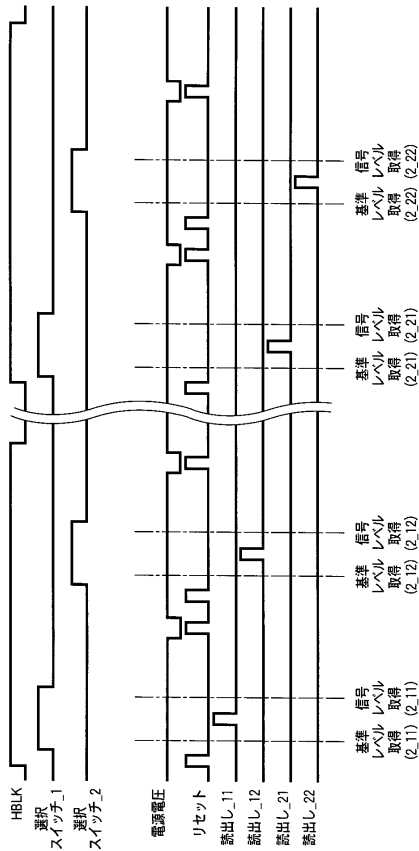
【図4】

図4



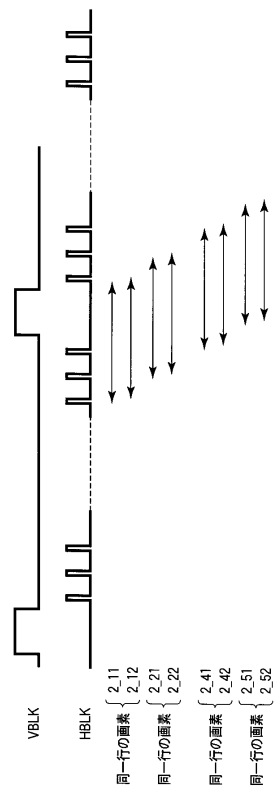
【図5】

図5



【図6】

図6



フロントページの続き

- (74)代理人 100084618
弁理士 村松 貞男
- (74)代理人 100103034
弁理士 野河 信久
- (74)代理人 100119976
弁理士 幸長 保次郎
- (74)代理人 100153051
弁理士 河野 直樹
- (74)代理人 100140176
弁理士 砂川 克
- (74)代理人 100100952
弁理士 風間 鉄也
- (74)代理人 100101812
弁理士 勝村 紘
- (74)代理人 100070437
弁理士 河井 将次
- (74)代理人 100124394
弁理士 佐藤 立志
- (74)代理人 100112807
弁理士 岡田 貴志
- (74)代理人 100111073
弁理士 堀内 美保子
- (74)代理人 100134290
弁理士 竹内 将訓
- (74)代理人 100127144
弁理士 市原 卓三
- (74)代理人 100141933
弁理士 山下 元
- (72)発明者 山下 浩史
東京都港区芝浦一丁目1番1号 株式会社東芝内
- (72)発明者 成瀬 純次
東京都港区芝浦一丁目1番1号 株式会社東芝内

審査官 若林 治男

- (56)参考文献 特開平11-331713(JP,A)
特開2000-059697(JP,A)
特開2005-167958(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04N 5/30 - 5/378
H04N 5/222 - 5/257
H01L 27/146