

408487

## 公告本

89年6月29日 修正  
補充

申請日期	88.4.26	
案號	88106625	
類	In類	CI <sup>6</sup>
	H01L 27/08	

A4  
C4

(以上各欄由本局填註)

408487

## 發明專利說明書

一、發明 新型名稱	中 文	電容器的製造方法
	英 文	
二、發明 創作人	姓 名	1 戴昌銘 2 程蒙召
	國 籍	中華民國
	住、居所	1 新竹縣竹東鎮二重里民族路 68 巷 12 弄 5 號 2 新竹縣寶山鄉雙溪村雙豐路 43 巷 7 號
三、申請人	姓 名 (名稱)	台灣積體電路製造股份有限公司
	國 籍	中華民國
	住、居所 (事務所)	新竹科學工業園區園區三路 121 號
	代 表 人 姓 名	張忠謀

裝

訂

線

408487

## 公告本

89年6月29日 修正  
補充

申請日期	88.4.26	
案號	88106625	
類	In類	CI <sup>6</sup>
	H01L 27/08	

A4  
C4

(以上各欄由本局填註)

408487

## 發明專利說明書

一、發明 名稱	中 文	電容器的製造方法
	英 文	
二、發明 創作人	姓 名	1 戴昌銘 2 程蒙召
	國 籍	中華民國
	住、居所	1 新竹縣竹東鎮二重里民族路 68 巷 12 弄 5 號 2 新竹縣寶山鄉雙溪村雙豐路 43 巷 7 號
三、申請人	姓 名 (名稱)	台灣積體電路製造股份有限公司
	國 籍	中華民國
	住、居所 (事務所)	新竹科學工業園區園區三路 121 號
	代 表 人 姓 名	張忠謀

裝

訂

線

## 五、發明說明( | )

本發明是有關於一種半導體元件的製造方法，且特別是有關於一種動態隨機存取記憶體(DRAM)電容器的製造方法。

習知 DRAM 電容器的製造方法為先在基底之電晶體上形成第一絕緣層，於其中形成第一節點接觸插塞和位元線。然後形成第二絕緣層，再定義第二絕緣層形成第一開口，暴露出節點接觸插塞(node contact plug)，再填入導電物質於第一開口內，形成節點插塞(node plug)。接著再形成第三絕緣層，再以第一開口為中心，定義出比第一開口直徑還大的第二開口。接著沈積一層摻雜多晶矽於第二開口的底部和側壁上，形成電容器的下電極。最後再依序形成介電層、上電極於下電極之上，完成電容器的製作。

在此節點插塞和下電極是靠著分別定義第二絕緣層和第三絕緣層以形成第一開口和第二開口之後，再沈積摻雜多晶矽而成，步驟多且複雜。

因此本發明提供一種電容器的製造方法，可應用於半導體製程中。此方法包括：在基底上有閘極以及平坦化之第一絕緣層，第一絕緣層中有節點接觸插塞和閘極旁的其中之一源極/汲極相接。然後形成第二絕緣層於基底上，並定義第二絕緣層，形成第一開口，以暴露出節點接觸插塞的表面。再以可流動的前驅物質，填入第一開口，以形成犧牲插塞。去除第一開口周圍之部份的第二絕緣層，以形成第二開口，且第二開口之底部留有部份厚度之第二絕緣層。移除犧牲插塞，然後分別於第一開口中以及第二開

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 (> )

口之底部和側壁上，一次形成節點插塞和第一電極。接著形成介電層於第一電極之表面，以及形成第二電極於介電層之上。

依據本發明的方法，將節點插塞和第一電極一次完成，而且若可流動的前驅物質為有機抗反射物質(organic anti-reflecting coating material)，則還可以同時形成犧牲插塞和定義第二絕緣層時的底部抗反射層。所以本發明至少具有減少製程步驟，增加產能之優點。

為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉較佳實施例，並配合所附圖式，作詳細說明如下：

圖式之簡單說明：

第 1A - 1D 圖是依照本發明較佳實施例的一種 DRAM 電容器的製造流程剖面圖。

圖式之標記說明：

- 100：基底
- 110：閘極
- 120：第一絕緣層
- 130：節點接觸插塞
- 140：位元線
- 150：第二絕緣層
- 160：第一開口
- 170：犧牲插塞
- 175：抗反射層

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(→)

- 180：第二開口
- 190：節點插塞
- 195：第一電極
- 200：半球形矽晶粒
- 210：介電層
- 220：第二電極

### 實施例

請參照第 1A - 1D 圖，其繪示依照本發明較佳實施例的一種 DRAM 電容器的製造流程剖面圖。

請參照第 1A 圖，基底 100 上有一些閘極 110，其上有平坦化之第一絕緣層 120。在第一絕緣層 120 中有節點接觸插塞 130 和位元線 140。其中閘極 110 的材質例如可為摻雜多晶矽或多晶矽化金屬(polycide)，第一絕緣層 120 的材質例如可為氧化矽，節點接觸插塞 130 和位元線 140 的材質例如可為摻雜多晶矽。

形成第二絕緣層 150 覆蓋在基底 100 上，再定義第二絕緣層 150，形成第一開口 160，暴露出節點接觸插塞 130 的表面。第二絕緣層 150 的材質例如可為氧化矽，其形成的方法包括化學氣相沈積法。

接著以可流動的前驅物質，填入第一開口 160 中，再進行加熱固化(curing)步驟，以形成犧牲插塞 170。可流動的前驅物質包括有機抗反射物質等。因此若使用有機抗反射物質來形成犧牲插塞 170，還可同時在第二絕緣層 150 的表面形成一層抗反射層 175，以利進行後續的微影製程。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(4)

請參照第 1B 圖，圖案化第二絕緣層 150，去除第一開口 160 周圍之部份第二絕緣層 150，利用時間控制(time mode control)，以形成第二開口 180，且第二開口 180 之底部留有部份厚度之第二絕緣層 150。其中犧牲插塞 170 的去除速率較佳為小於第二絕緣層 150 的去除速率，或至少在第二開口 180 形成之後，第一開口 160 內還留有足夠厚度的犧牲插塞 170，以在形成第二開口 180 之期間，保護位於其下方的節點接觸插塞 130。

請參照第 1C 圖，先移除剩餘的犧牲插塞 170，再於第一開口 160 內填入導電物質，並且此導電物質覆蓋第二開口 180 之底部和側壁，分別形成節點插塞 190 和第一電極 195，即電容器的下電極。此導電物質例如可為摻雜多晶矽，並可於表面再形成半球形矽晶粒層 200，以增加第一電極 195 之表面積。而節點插塞 190 和第一電極 195 的形成方法例如可先沈積一層厚度足以填滿第一開口 160 的導電物質，再進行化學機械研磨法，將第二絕緣層 150 上方之導電物質去除掉。接著再形成介電層 210，例如可為氧化矽-氮化矽-氧化矽(ONO)結構的介電層。

請參照第 1D 圖，形成第二電極 220 於介電層 210 之上。第二電極 220 的材質例如可為摻雜多晶矽，而其形成的方法，例如可先以化學氣相沈積法沈積共形的導電層，再定義導電層形成第二電極 220，亦即電容器的上電極。

由上述本發明較佳實施例可知，因為本發明利用可流動前驅物質的可流動性，先將絕緣層中之第一開口填滿，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(5)

以在去除第一開口周圍的介電層以形成第二開口時，保護位於其下方元件的表面。然後直接利用金屬化製程裡的雙鑲嵌(dual damascene)方法，將節點插塞和下電極一次製作完成。另外若可流動的前驅物質為有機抗反射物質，則還可以同時形成犧牲插塞和定義第二絕緣層時要用的底部抗反射層。因此應用本發明至少具有減少製程步驟，降低成本以及增加產能之優點。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要(發明之名稱:

## 電容器的製造方法

一種電容器的製造方法。在基底上有電晶體以及平坦化之絕緣層，絕緣層中有第一開口，暴露出電晶體其中之一的源極/汲極。在第一開口中形成犧牲插塞。去除第一開口周圍之部份的絕緣層，以形成第二開口，且第二開口之底部留有部份厚度之絕緣層。移除犧牲插塞，然後同時形成節點插塞和第一電極分別於第一開口中以及第二開口之底部和側壁上。接著形成介電層於第一電極之表面，以及形成第二電極於介電層之上。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

英文發明摘要(發明之名稱:



## 六、申請專利範圍

1. 一種電容器的製造方法，可應用於一基底上，該基底上至少有一電晶體，平坦化之一第一絕緣層在該電晶體以及該基底上，一節點接觸插塞在該第一絕緣層中，和該電晶體之一源極/汲極電性相接，該方法包括：

形成一第二絕緣層於該基底上；

定義該第二絕緣層，形成一第一開口，以暴露出該節點接觸插塞；

以一可流動前驅物質，填入該第一開口，以形成一犧牲插塞；

去除該第一開口周圍之部份該第二絕緣層，以形成一第二開口，且該第二開口之底部留有部份厚度之該第二絕緣層；

移除該犧牲插塞；

同時形成一節點插塞和一第一電極分別於該第一開口中以及該第二開口之底部和側壁；

形成一介電層於該第一電極之表面；以及

形成一第二電極於該介電層之上。

2. 如申請專利範圍第 1 項所述之電容器的製造方法，其中該可流動前驅物質包括有機抗反射物質。

3. 如申請專利範圍第 1 項所述之電容器的製造方法，其中於形成該第二開口的步驟中，該犧牲插塞之去除速率小於該第二絕緣層。

4. 如申請專利範圍第 1 項所述之電容器的製造方法，其中該第一電極之材質包括以化學氣相沈積法所形成之摻

(請先閱讀背面之注意事項，填寫本頁)

裝

訂

線

## 六、申請專利範圍

雜多晶矽。

5.如申請專利範圍第 4 項所述之電容器的製造方法，其中該第一電極表面上更包括一半球形矽晶粒層。

6.一種電容器下電極的製造方法，可應用於一基底上，該基底上至少有一電晶體，該基底和該電晶體之上有平坦化之一絕緣層，該方法包括：

定義該絕緣層，形成一第一開口，以暴露出該電晶體之一源極/汲極；

形成一犧牲插塞於該第一開口中；

去除該第一開口周圍之部份該絕緣層，以形成一第二開口，該第二開口之底部留有部份厚度之該絕緣層；

移除該犧牲插塞；以及

沈積一導電物質於該第一開口中以及該第二開口之底部和側壁上，以分別形成一節點接觸塞和一下電極。

7.如申請專利範圍第 6 項所述之電容器下電極的製造方法，其中於形成第二開口的步驟中，該犧牲插塞材質的去除速率小於該絕緣層材質的去除速率。

8.如申請專利範圍第 6 項所述之電容器下電極的製造方法，其中形成該犧牲插塞之一前驅物質為可流動性的。

9.如申請專利範圍第 8 項所述之電容器下電極的製造方法，其中可流動性的該前驅物質包括有機抗反射物質。

(請先閱讀背面之注意事項再填寫本頁)

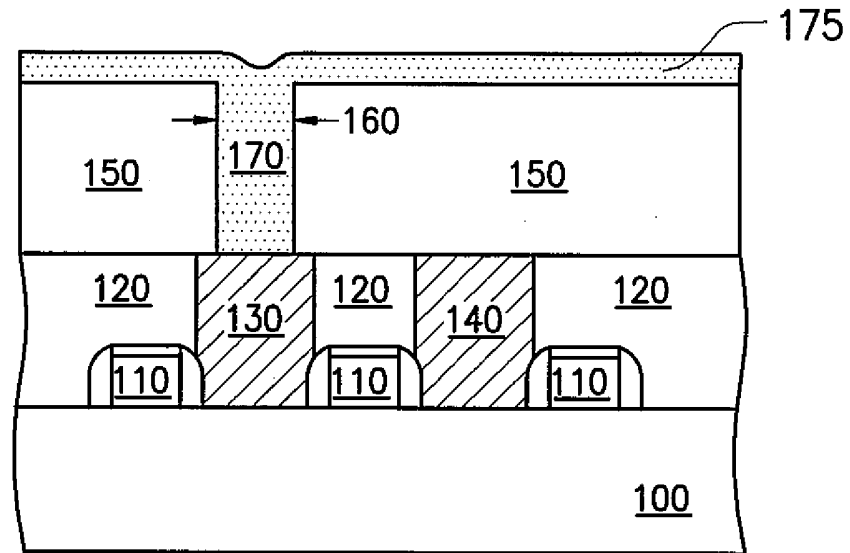
裝

訂

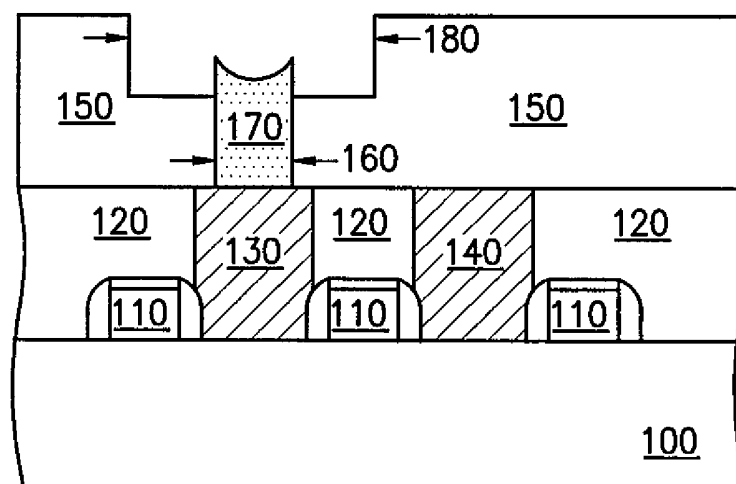
線

84984875

4579TW



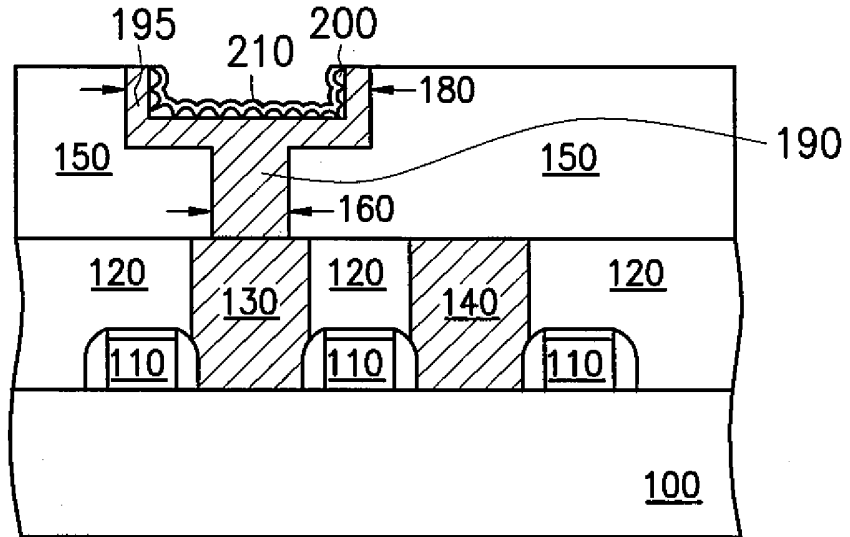
第 1A 圖



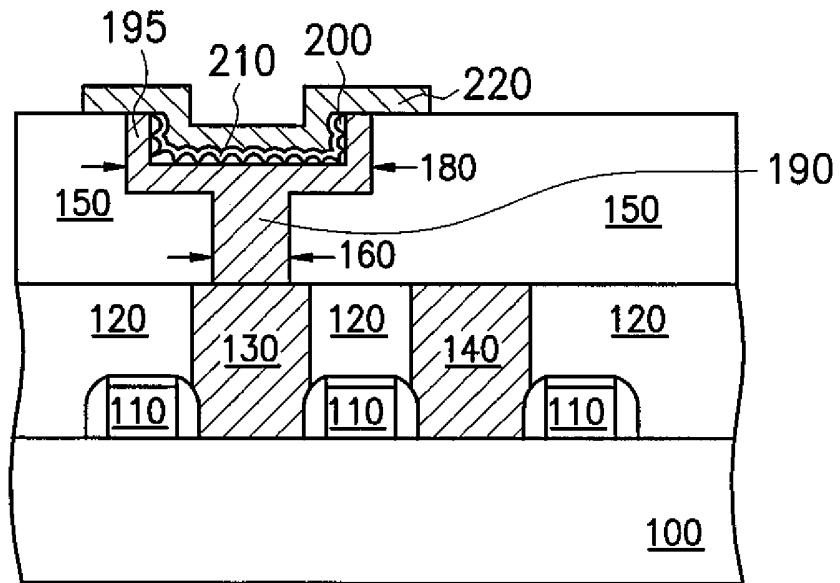
第 1B 圖

408487

4579TW



第1C圖



第1D圖