



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0014426
(43) 공개일자 2008년02월14일

(51) Int. Cl.

H05B 33/02 (2006.01) H05B 33/26 (2006.01)

(21) 출원번호 10-2006-0076132

(22) 출원일자 2006년08월11일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

고병식

경기 광명시 철산3동 472-4

박승규

경기 화성시 반월동 신영통현대2차아파트 206동 1602호

(뒷면에 계속)

(74) 대리인

조희원

전체 청구항 수 : 총 5 항

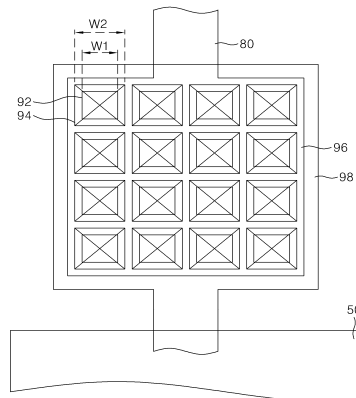
(54) 유기전계 발광표시장치

(57) 요약

본 발명은 표시패널의 최외각 사이즈를 줄일 수 있는 유기전계 발광표시장치에 관한 것이다.

본 발명에 따른 유기전계 발광표시장치는 캐소드 전극 및 애노드 전극 사이에 형성된 유기층을 포함하는 유기발광셀을 이용하여 화상을 표시하는 발광부와; 상기 캐소드 전극 및 애노드 전극 중 적어도 어느 하나에 구동 신호를 공급하는 패드부를 포함하며, 상기 패드부는 기판 상에 형성된 제 1 도전층과; 상기 제 1 도전층과 접속되는 제 2 도전층과; 상기 제 1 및 제 2 도전층 사이에 서로 인접하게 형성된 다수개의 콘택홀을 가지며 다단 구조로 형성된 적어도 한 층의 절연막을 구비하는 것을 특징으로 한다.

대표도 - 도2



(72) 발명자

성시덕

서울 강동구 명일동 엘지 아파트 101동 1123호

윤영수

경기 수원시 영통구 영통동 1007-5 203호

특허청구의 범위

청구항 1

캐소드 전극 및 애노드 전극 사이에 형성된 유기층을 포함하는 유기발광셀을 이용하여 화상을 표시하는 발광부와;

상기 캐소드 전극 및 애노드 전극 중 적어도 어느 하나에 구동 신호를 공급하는 패드부를 포함하며,

상기 패드부는

기관 상에 형성된 제 1 도전층과;

상기 제 1 도전층과 접속되는 제 2 도전층과;

상기 제 1 및 제 2 도전층 사이에 서로 인접하게 형성된 다수개의 콘택홀을 가지며 다단 구조로 형성된 적어도 한 층의 절연막을 구비하는 것을 특징으로 하는 유기전계 발광표시장치.

청구항 2

제 1 항에 있어서,

상기 적어도 한 층의 절연막은

상기 제 1 도전층으로부터 멀어질수록 폭이 좁아지는 다단 구조로 상기 제 1 도전층 상에 형성되는 것을 특징으로 하는 유기전계 발광 표시 장치.

청구항 3

제 1 항에 있어서,

상기 콘택홀은

상기 제 1 도전층을 노출시키도록 상기 적어도 한 층의 절연막을 제 1 폭으로 관통하는 제 1 콘택홀과;

상기 제 1 콘택홀과 상하로 연결되며 상기 적어도 한 층의 절연막을 제 1 폭보다 넓은 제 2 폭으로 관통하는 제 2 콘택홀을 포함하는 것을 특징으로 하는 유기전계 발광표시장치.

청구항 4

제 3 항에 있어서,

상기 제 1 콘택홀과 제 2 콘택홀 간의 간격은 0.3~0.5mm인 것을 특징으로 하는 유기전계 발광표시장치.

청구항 5

제 1 항에 있어서,

상기 패드부는 상기 캐소드 전극에 공통 전압을 공급하는 공통 전압 패드부인 것을 특징으로 하는 유기전계 발광표시장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<13> 본 발명은 유기전계 발광표시장치에 관한 것으로, 특히 표시패널의 최외각 사이즈를 줄일 수 있는 유기전계 발광표시장치에 관한 것이다.

<14> 일반적으로 유기전계 발광표시장치는 형광성 유기 화합물에 구동전류를 인가함에 따라 발광시키는 표시장치로서, N*M 개의 유기 발광셀들을 구동하여 영상을 표현한다. 이때, 유기 발광셀은 애노드 전극과, 애

노드 전극과 마주보는 캐소드 전극과, 애노드 전극 및 캐소드 전극 사이에 형성된 유기 발광층으로 이루어진다.

<15> 이러한 유기 발광셀의 발광을 위해서 애노드 전극에는 구동 전압(VDD)이 공급되며, 캐소드 전극에는 공통 전압(VCOM)이 공급된다. 구동 전압을 애노드 전극에 공급하는 구동 전압 패드부와, 공통 전압을 캐소드 전극에 공급하는 공통 전압 패드부는 기판의 외곽부 상에 위치하게 된다. 이러한 구동 전압 패드부 및 공통 전압 패드부가 기판에서 차지하는 면적 만큼 기판의 외곽부가 커지게 되는 문제점이 있다. 특히, 구동 전압 패드부 및 공통 전압 패드부는 기판의 크기가 커질수록 구동 전압 및 공통 전압 레벨도 커진다. 따라서, 구동 전압 패드부 및 공통 전압 패드부는 전압 공급을 원활히 하기 위해서 기판에서 차지하는 면적도 더 커지는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

<16> 따라서, 본 발명이 이루고자 하는 기술적 과제는 표시패널의 최외곽 사이즈를 줄일 수 있는 유기전계 발광표시장치를 제공하는데 있다.

발명의 구성 및 작용

<17> 상기 기술적 과제를 달성하기 위하여, 본 발명에 따른 유기전계 발광표시장치는 캐소드 전극 및 애노드 전극 사이에 형성된 유기층을 포함하는 유기발광셀을 이용하여 화상을 표시하는 발광부와; 상기 캐소드 전극 및 애노드 전극 중 적어도 어느 하나에 구동 신호를 공급하는 패드부를 포함하며, 상기 패드부는 기판 상에 형성된 제 1 도전층과; 상기 제 1 도전층과 접속되는 제 2 도전층과; 상기 제 1 및 제 2 도전층 사이에 서로 인접하게 형성된 다수개의 콘택홀을 가지며 다단 구조로 형성된 적어도 한 층의 절연막을 구비하는 것을 특징으로 한다.

<18> 여기서, 상기 적어도 한 층의 절연막은 상기 제 1 도전층으로부터 멀어질수록 폭이 좁아지는 다단 구조로 상기 제 1 도전층 상에 형성되는 것을 특징으로 한다.

<19> 또한, 상기 콘택홀은 상기 제 1 도전층을 노출시키도록 상기 적어도 한 층의 절연막을 제 1 폭으로 관통하는 제 1 콘택홀과; 상기 제 1 콘택홀과 상하로 연결되며 상기 적어도 한 층의 절연막을 제 1 폭보다 넓은 제 2 폭으로 관통하는 제 2 콘택홀을 포함하는 것을 특징으로 한다.

<20> 여기서, 상기 제 1 콘택홀과 제 2 콘택홀 간의 간격은 0.3~0.5mm인 것을 특징으로 한다.

<21> 상기 패드부는 상기 캐소드 전극에 공통 전압을 공급하는 공통 전압 패드부인 것을 특징으로 한다.

<22> 상기 기술적 과제 외에 본 발명의 다른 기술적 과제 및 이점들은 첨부도면을 참조하여 본 발명의 바람직한 실시예에 대한 설명을 통해 명백하게 드러나게 될 것이다.

<23> 이하, 본 발명의 바람직한 실시예를 도 1 내지 도 3을 참조하여 상세히 설명하기로 한다.

<24> 도 1은 본 발명에 따른 유기전계 발광표시장치를 나타내는 평면도이다.

<25> 도 1에 도시된 유기전계 발광표시장치는 화상을 표시하는 발광부(50)와, 데이터 신호를 발광부(50)의 데이터 라인(DL)에 공급하는 데이터 패드부(20)와, 게이트 신호를 생성하여 발광부(50)의 게이트 라인(GL)에 공급하는 게이트 패드부(30)와, 공통 전압(VCOM)을 발광부(50)에 공급하는 공통전압 패드부(60)와, 구동 전압(VDD)을 발광부(50)에 공급하는 구동전압 패드부(40)를 구비한다.

<26> 발광부(50)는 구동전압 패드부(40) 및 공통전압 패드부(60)와 함께 기판(70) 상에 위치하며 기판(70)과 접촉되는 인캡(Encap)에 의해 보호된다. 이러한 발광부(50)는 다수의 서브화소로 구비되며, 각각의 서브화소는 서브화소는 게이트 라인(GL) 및 데이터 라인(DL) 및 전원 라인과 접속된 셀 구동부를 구비한다.

<27> 셀 구동부는 게이트 라인(GL) 및 데이터 라인(DL)과 접속된 스위치 박막 트랜지스터(T1)와, 스위치 박막 트랜지스터(T1) 및 구동 전압(VDD)을 공급하는 전원 라인과 OEL 셀의 양극 사이에 접속된 구동 박막 트랜지스터(T2)와, 전원 라인과 스위치 박막 트랜지스터(T1)의 드레인 전극 사이에 접속된 스토리지 캐패시터(Cst)를 구비한다.

<28> 스위치 박막 트랜지스터(T1)의 게이트 전극은 게이트 라인(GL)과 접속되고 소스 전극은 데이터 라인(DL)과 접속되며, 드레인 전극은 구동 박막 트랜지스터(T2)의 게이트 전극 및 스토리지 캐패시터(Cst)와 접속된다. 구동 박막 트랜지스터(T2)의 소스 전극은 전원 라인과 접속되고 드레인 전극은 OEL 셀의 양극 역할을 하는 화소 전극과 접속된다. 스토리지 캐패시터(Cst)는 전원 라인과 구동 박막 트랜지스터(T2)의 게이트 전극 사이에 접속된다.

- <29> 스위치 박막 트랜지스터(T1)는 게이트 라인(GL)에 스캔 펄스가 공급되면 턴-온되어 데이터 라인(DL)에 공급된 데이터 신호를 스토리지 캐패시터(Cst) 및 구동 박막 트랜지스터(T2)의 게이트 전극으로 공급한다. 구동 박막 트랜지스터(T2)는 게이트 전극으로 공급되는 데이터 신호에 응답하여 전원 라인으로부터 OEL 셀로 공급되는 전류(I)을 제어함으로써 OEL 셀의 발광량을 조절하게 된다. 그리고, 스위치 박막 트랜지스터(T1)가 턴-오프되더라도 스토리지 캐패시터(Cst)에 충전된 전압에 의해 구동 박막 트랜지스터(T2)는 다음 프레임의 데이터 신호가 공급될 때까지 일정한 전류(I)를 공급하여 OEL 셀이 발광을 유지하게 한다.
- <30> OEL 셀은 구동 박막 트랜지스터(T2)를 통해 전원 라인으로부터의 구동전압(Vdd)이 공급되는 애노드전극과, 공통전압(Vcom)이 공급되는 캐소드 전극과, 애노드 전극 및 캐소드 전극 사이에 형성된 발광층을 포함하는 유기층으로 구성된다. 유기층은 화소 전극으로부터 적층된 정공 주입층, 정공 수송층, 발광층, 전자 수송층, 전자 주입층으로 구성된다. 이러한 유기층에 포함된 발광층은 애노드 전극에 공급된 전류량에 따라 발광하여 애노드 전극 또는 캐소드 전극을 경유하여 기판 또는 인캡 쪽으로 빛을 방출하게 된다.
- <31> 데이터 패드부(20)는 데이터 구동 집적 회로에서 생성된 데이터 신호를 발광부에 위치하는 데이터 라인(DL)에 공급한다. 이를 위해, 데이터 패드부(20)는 데이터 구동 집적 회로가 실장된 테이프 캐리어 패키지와 접속됨과 아울러 데이터 라인(DL)과 접속된다. 이러한 데이터 패드부(20)는 기판(70)의 상부측에 형성된다. 한편, 데이터 구동 집적회로는 기판(70) 상에 직접 실장되거나 기판(70) 상에 구동 박막트랜지스터(T2)와 동일 구조의 다수개의 트랜지스터로 이루어진다.
- <32> 게이트 패드부(30)는 게이트 구동 집적 회로에서 생성된 게이트 신호를 발광부에 위치하는 게이트 라인(GL)에 공급한다. 이를 위해, 게이트 패드부(30)는 게이트 구동 집적 회로가 실장된 테이프 캐리어 패키지와 접속됨과 아울러 게이트 라인(GL)과 접속된다. 이러한 게이트 패드부(30)는 기판(70)의 좌측에 형성된다. 한편, 게이트 구동 집적회로는 기판(70) 상에 직접 실장되거나 기판(70) 상에 구동 박막트랜지스터(T2)와 동일 구조의 다수개의 트랜지스터로 이루어진다.
- <33> 구동전압 패드부(40)는 발광부(50)와 데이터 패드부(20) 사이에 형성된다. 이러한 구동전압 패드부(40)는 별도의 인쇄회로기판 상에 실장된 전원부에서 생성된 구동전압(Vdd)이 공급되며, 그 구동전압(Vdd)을 발광부(50)에 위치하는 전원 라인(PL)에 공급한다. 한편, 구동전압 패드부(40)에 포함되는 콘택홀(91)은 공통전압 패드부(60)의 콘택홀(91)과 동일한 구조로 형성된다.
- <34> 공통전압 패드부(60)는 발광부(50)와 게이트 패드부(30) 사이에 형성된다. 이러한 공통전압 패드부(60)는 발광부(50)에 위치하는 발광셀의 캐소드 전극에 공통전압(Vcom)을 공급한다. 이를 위해, 공통전압 패드부(60)는 도 2 및 도 3에 도시된 바와 같이 기판(70) 상에 형성된 제 1 도전층(96)과, 제 1 도전층(96)을 덮도록 형성된 적어도 한 층의 절연막(97)과, 절연막(97)을 관통하도록 형성되어 제 1 도전층(96)을 노출시키는 콘택홀(91)과, 콘택홀(91)을 통해 제 1 도전층(96)과 접속된 제 2 도전층(98)을 포함한다.
- <35> 제 1 도전층(96)은 별도의 인쇄회로기판 상에 실장된 전원부에서 생성된 공통전압(Vcom)이 공급라인(80)을 통해 공급된다.
- <36> 적어도 한 층의 절연막(97)은 제 1 도전층(96)과 제 2 도전층(97) 사이에 다수의 콘택홀(91)을 가지도록 형성된다. 즉, 적어도 한층의 절연막(97)은 제 1 도전층(96) 상에 형성됨과 아울러 콘택홀(91)들 사이에 위치하도록 형성된다. 이에 따라, 적어도 한 층의 절연막(91)은 제 1 도전층(96) 상에 제 1 폭(W1)을 가지는 제 1 절연부(93)와, 제 1 절연부(93) 상에 제 1 폭(W1)보다 좁은 제 2 폭(W2)을 가지는 제 2 절연부(95)를 포함한다. 여기서, 제 1 및 제 2 절연부(93, 95)는 일체화되어 하나의 절연막(97)으로 형성되거나 서로 다른 절연막(97)으로 형성될 수도 있다. 한편, 적어도 한 층의 절연막(97)은 제 1 도전층(96)으로부터 멀어질수록 폭이 좁아지는 다단 구조로 제 1 도전층(96) 상에 제 1 및 제 2 절연부(93, 95)에 의해 2단 구조로 형성되는 것을 예로 들어 설명하였지만 2단 이상의 구조로도 형성가능하다. 여기서, 제 2 절연부(95)의 폭은 0.3~0.5mm이며, 바람직하게는 0.4mm이다.
- <37> 콘택홀(91)은 서로 다른 폭으로 적어도 한층의 절연막(97)을 관통하도록 형성된 제 1 및 제 2 콘택홀(92, 94)을 포함한다. 제 1 콘택홀(92, 94)은 제 1 폭(W1)으로 적어도 한 층의 절연막(91)을 관통하도록 형성되며, 제 2 콘택홀(94)은 제 1 폭(W1)보다 넓은 제 2 폭(W2)으로 적어도 한 층의 절연막(97)을 관통하도록 형성되며 제 1 콘택홀(92)과 연결된다. 이와 같이 제 1 및 제 2 콘택홀(92, 94)을 가지는 본 발명에 따른 콘택홀(91)은 종래 콘택홀에 비해 개수가 약 70~80%이상 증가한다.
- <38> 제 2 도전층(98)은 콘택홀(91)을 통해 제 1 도전층(96)과 연결됨과 아울러 공통전압 라인(82)과 연결된다. 이

에 따라, 제 2 도전층(98)은 제 1 도전층(96)과 연결된 공급라인(80)으로부터의 공통전압(Vcom)을 발광부(50)에 위치하는 캐소드 전극과 접속된 공통전압 라인(82)에 공급한다. 여기서, 제 2 도전층(98)은 콘택홀(91)을 통해 노출된 제 1 도전층(96)의 상부면 뿐만 아니라 다단 구조로 형성된 절연막(97)의 측면들과 상부면들 상에 형성된다. 이 경우, 제 2 도전층(98)은 종래 공통전압 패드부(60)의 제 2 도전층(98)에 비해 공통전압 패드부(60)에서 차지하는 면적이 상대적으로 넓다. 이에 따라, 본 발명에 따른 공통전압 패드부(60)는 종래 공통전압 패드부(60)에 비해 공통전압(Vcom)을 원활히 공급할 수 있다.

<39> 한편, 제 2 도전층(98)을 종래와 동일한 면적으로 형성할 경우 인접한 절연막의 폭을 줄임으로써 콘택홀을 늘리거나, 기존에 사용하던 콘택홀의 수를 사용할 경우 표시 장치에서 공통전압 패드부(60)가 차지하는 면적을 줄일 수 있다. 본 발명에 따른 공통전압 패드부(60)는 종래 공통전압 패드부에 비해 약 40~50%이상 폭이 줄어든다. 이에 따라, 공통전압 패드부(60)가 줄어든 면적만큼 유기 전계 발광 표시 장치의 크기도 줄일 수 있다.

발명의 효과

<40> 상술한 바와 같이 본 발명에 따른 유기전계 발광표시장치는 표시패널 상에 형성된 공통전압 패드부 및 구동전압 패드부의 콘택홀 각각은 서로 밀접하게 형성한다.

<41> 이에 따라, 공통 전압 및 구동전압의 패드부의 크기가 줄어들어 표시패널의 최외각 사이즈도 줄어들거나 기존에 사용하던 패드부의 크기에 공통전압 및 구동전압의 콘택홀 수를 늘릴 수 있다.

<42> 또한, 표시패널의 크기가 작아지므로써 소비전력의 증가를 방지할 수 있다.

<43> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명에 기술적 범위는 명세서의 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정해져야만 할 것이다.

도면의 간단한 설명

<1> 도 1은 본 발명에 따른 유기전계 발광표시장치를 나타내는 평면도이다.

<2> 도 2는 본 발명에 따른 공통전압 패드부의 콘택홀을 나타내는 평면도이다.

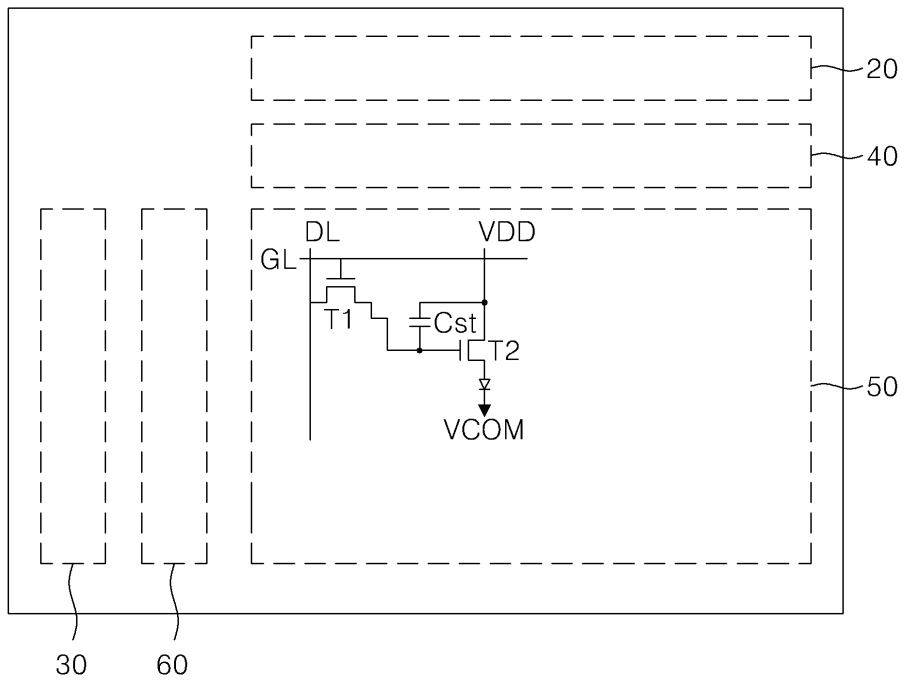
<3> 도 3은 본 발명에 따른 공통전압 패드부의 콘택홀을 나타내는 단면도이다.

<4> <도면의 주요부분에 대한 부호의 간단한 설명>

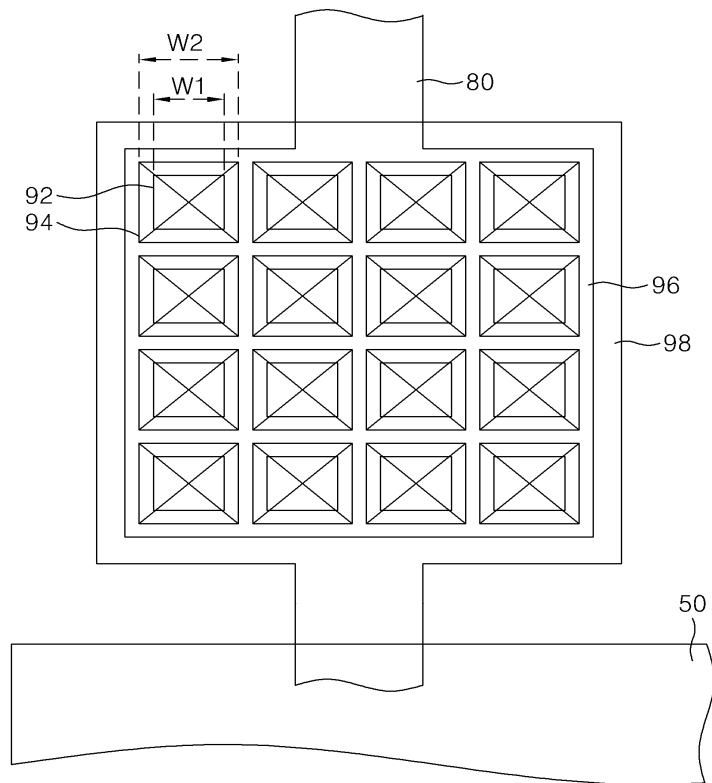
- | | |
|-------------------|--------------|
| <5> 20 : 데이터 패드부 | 30 : 데이터 패드부 |
| <6> 40 : 구동전압 패드부 | 50 : 발광부 |
| <7> 60 : 공통전압 패드부 | 70 : 기관 |
| <8> 80 : 공급라인 | 82 : 공통전압 라인 |
| <9> 91 : 콘택홀 | 92 : 제 1 콘택홀 |
| <10> 93 : 제 1 절연부 | 94 : 제 2 콘택홀 |
| <11> 95 : 제 2 절연부 | 96 : 제 1 도전층 |
| <12> 97 : 절연막 | 98 : 제 2 도전층 |

도면

도면1



도면2



도면3

