

# 發明專利說明書 200423805

※ 申請案號：93104676

※ 申請日期：93 年 2 月 24 日

※IPC 分類：H05B33/10  
G09F9/100

## 壹、發明名稱：(中文/英文)

具有有機發光二極體之像素及製造該像素之方法

A PIXEL HAVING AN ORGANIC EMITTING DIODE AND METHOD  
OF FABRICATING THE PIXEL

## 貳、申請人：(共 1 人)

姓名或名稱：(中文/英文)

加拿大商·伊格尼斯創新股份有限公司

Ignis Innovation Inc.

代表人：(中文/英文)

納森艾羅奇亞

NATHAN, AROKIA

住居所或營業所地址：(中文/英文)

加拿大安大略省滑鐵盧市卡爾派柏大道 55 號

55 Culpepper Drive, Waterloo, Ontario, N2L 5K8, Canada

國籍：(中文/英文)

加拿大 / Canada

## 參、發明人：(共 4 人)

姓名：(中文/英文)

1. 史德來克西雷丹尼斯 8STRIAKHILEV, DENIS

2. 納珊亞羅奇亞/NATHAN, AROKIA

3. 維葛蘭諾可尤里/VYGRANENKO, YURI

4. 陶勝/TAO, SHENG

**住居所地址：(中文/英文)**

- 1.加拿大安大略省滑鐵盧市西厄伯街 317 號第 11 公寓  
Apt. 11, 317 Erb Street West, Waterloo, Ontario, N2L 1W4, Canada
- 2.加拿大安大略省滑鐵盧市卡爾派柏大道 55 號  
55 Culpepper Drive, Waterloo, Ontario, N2L 5K8, Canada
- 3.加拿大安大略省滑鐵盧市麥可卡倫街 72 號  
72 McCarron Crescent, Waterloo, Ontario, N2L 5N1, Canada
- 4.加拿大安大略省滑鐵盧市亞伯特街 512 號 G 室  
Unit G, 512 Albert Street, Waterloo, Ontario, N2L 3V4, Canada

**國 籍：(中文/英文)**

- 1.加拿大 / Canada
- 2.加拿大 / Canada
- 3.加拿大 / Canada
- 4.加拿大 / Canada

**肆、聲明事項：**

◎本案申請前已向下列國家(地區)申請專利  V 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

加拿大；2003 年 2 月 24 日；2,419,704

**住居所地址：(中文/英文)**

- 1.加拿大安大略省滑鐵盧市西厄伯街 317 號第 11 公寓  
Apt. 11, 317 Erb Street West, Waterloo, Ontario, N2L 1W4, Canada
- 2.加拿大安大略省滑鐵盧市卡爾派柏大道 55 號  
55 Culpepper Drive, Waterloo, Ontario, N2L 5K8, Canada
- 3.加拿大安大略省滑鐵盧市麥可卡倫街 72 號  
72 McCarron Crescent, Waterloo, Ontario, N2L 5N1, Canada
- 4.加拿大安大略省滑鐵盧市亞伯特街 512 號 G 室  
Unit G, 512 Albert Street, Waterloo, Ontario, N2L 3V4, Canada

**國 籍：(中文/英文)**

- 1.加拿大 / Canada
- 2.加拿大 / Canada
- 3.加拿大 / Canada
- 4.加拿大 / Canada

**肆、聲明事項：**

◎本案申請前已向下列國家(地區)申請專利  主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

加拿大；2003 年 2 月 24 日；2,419,704

## 玖、發明說明：

### 【發明所屬之技術領域】

本發明係有關於一種像素，更特定地係有關於一種具有一有機發光二極體的像素。

### 【先前技術】

有機發光二極體(OLED)為用來發射光線的電子發光(EL)元件。OLED藉由一流經一有機化合物的電流來產生光線。包括該OLED的像素具有不同的優點，即，結構簡單，反應快速及寬視角。具有OLED的矩陣式顯示器有兩種，即主動式與被動式。在主動式矩陣顯示器中，薄膜電晶體(TFT)被提供在每一像素中用以驅動顯示器的OLED。該主動式陣列可消除高峰值驅動電流並藉以獲得高解析度及高資訊密度，相較於被動式矩陣可進而改善功率消耗及使用壽命。

垂直的像素架構(TFT及OLED元件在該架構中是被垂直地疊架)已被發展出來。此架構可獲得較高的孔徑比。與多晶矽TFT技術比較起來，這有利於使用低活動性的非晶形矽TFT背板，多晶矽TFT的活動性較高但成本亦較高。

建構垂直疊架的像素的困難處在於讓TFT背板適合後續OLED的製造並提供高良率及良好的OLED像素性能。該OLED元件典型地是由非常薄的層製成。在OLED內之有機層的整體厚度約為100奈米(nm)的尺度。因此之

故，其需要一平坦的基材來達到良好的性能及良率。在基材表面上之階梯式特徵結構及粗糙度會造成光發射特性的減損或因為電極之間的短路而造成 OLED 元件失效。

因此，對於一種可達到高孔徑比同時可達到高良率之新的像素架構存在著需求。

### 【發明內容】

本發明的目的為提供一種新穎的像素架構其可消除或減少既有像素的缺點。

依據本發明的一個態樣，一種垂直的像素架構被提供，在該架構中一平坦化介電層被沉積在一以 TFT 為基礎的背板與 OLED 層之間。該平坦化介電層厚到足以將一 TFT 基材的縱斷面平坦化到足以讓該 TFT 基材適合後續 OLED 層的製造。最好是，該平坦化介電層及後續的電極層具有 1 奈米尺度的粗糙度來使得 OLED 能夠成功地製造。

介於 TFT 電路與 OLED 之間的電氣連線是透過製造在該平坦化介電層上之貫通的介層孔(via)來提供。

依據本發明的一個另一態樣，一種垂直的像素架構被提供，在該架構中連續的側壁覆蓋是由在該平坦化介電層上的一貫通的介層孔縱斷面內的像素電極物質來提供。這是藉由將該貫通的介層孔的側壁形成為斜的側壁來達成。最好是，介於該介層孔與一 TFT 基材之間的角度小於 45 度。

依據本發明的另一態樣，介於 TFT 最終金屬與位在該垂直架構內的 OLED 底部電極之間的互連線是透過一導電物質製成的一平順的接點平面來提供的。

依據本發明的另一態樣，一種垂直的像素架構被提供，在該架構中一介電層被沉積且被形成圖案於該像素電極的頂端使得該介電層覆蓋像素介層孔及該像素電極的邊緣。

對於熟習此技藝者而言，本發明的其它態樣及特徵在配合附圖閱讀下面的較佳實施例之下將會變得很明顯。

#### 【實施方式】

本發明的一種垂直地集程的像素被說明。第 1 圖顯示依據本發明的一實施例之一垂直地集成的像素 10。該像素 10 包括 OLED 層 12 及一以 TFT 為基礎的背板 14(在下文中被稱為 TFT 背板)。

該 OLED 層 12 包括一或多層有機層，一陰極及一陽極。在此說明中，介於陰極與陽極之間的層被稱為 OLED 層 18。OLED 層 18 可包含一電子輸送層，一有機發光層，一電洞輸送層，及一電洞注入層。在第 1 圖中，一 OLED 上電極 16 及一 OLED 底部電極 20 被示出分別作為該陰極與陽極。

該上電極 16 是透明的讓該 OLED 能將光線發射在與基材相反的方向上(即，上發射 OLED)。然而，將該上發射 OLED 結構倒轉亦是可能的(即，該 OLED 底部電極 20

為一陰極，且該上電極 16 為一(透明的)陽極)。

該 TFT 背板 14 的每一像素都包括形成在一基材 30 上的 TFT 像素電路。在第 1 圖中，兩個 TFT T1 及 T2 形成一像素電路。每一電晶體 T1，T2 都有為了一源極，一汲極及一閘極 6 的金屬化。在第 1 圖中，"2"代表一源極節點或一汲極節點。然而，像素 10 可包含比兩個還多的電晶體。

該 OLED 底部電極 20 被形成在該 TFT 背板 14 的頂端，且劣用一介電層 22 與背板 14 隔開。該介電層 22 被連續地提供在該 TFT 像素電路的頂端，除了一貫通的介層孔 8 之外，該介層孔提供介於該 TFT 像素電路的一特定節點與該 OLED 底部電極 20 之間的電氣連線。該特定的節點可以是一 TFT 的源極節點或汲極節點，這要是像素電路設計及 OLED 電極與層的沉積順序而定。該電路設計與 OLED 製造的細節並不會限制本發明的應用性。

最好是，該平坦的電極及後續的電極層具有一尺度為 1 奈米的粗糙度用以讓 ILED 的製造能夠成功。非必要地，一遮蔽電極 24 被提供在 TFT 的頂部上。

第 2 圖顯示第 1 圖的像素 10 的一個例子。在第 2 圖中，該貫通的介層孔 8 的側壁是斜的。該 OLED 底部電極物質被沉積在該介電層 22 的上表面及該斜的貫通的介孔 8 的側壁上。

第 3 圖為第 1 圖的像素的另一個例子。在第 3 圖中，該遮蔽電極 24 被提供在 TFT 層上用以將該 TFT 的頂部上

的電位保持在某一設計的等級上，無論該像素電極的電位為何。該遮蔽電極 24 可以是一薄膜導體，鋁，鋁合金，鈾，鉻，或類此者。一中間層介電質 21 被提供在源極/汲極與遮蔽層之間。介於所想要的像素電路節點 OLED 底部電極 20 之間的連線是透過在該中間層絕緣體 21 上的介層孔，一形成在該遮蔽金屬層內的互連線板 26 及形成在該介電層 22 上的貫通介層孔 8 來製成。

第 1 至 3 圖的電晶體結構對於底部閘極非晶形矽 TFT 而言是典型的，且其係以本發明的一可行的例子被示出。然而，在本文中所描述的像素集成方法可被應用到任何已知之適當的 TFT 背板上，包括再結晶的或沉積的多晶矽，微型 (micro) 或奈米型 (nano) 結晶矽，CdSe 及其它。

主動陣列 TFT 背板可藉由金屬，絕緣體及半導體層的連續沉積及形成圖案來製造，其會造成該結構的整體縱斷面 (profile) 高度在數百奈米至 1 微米的尺度範圍內，且該結構具有幾近垂直或角度陡峭的側壁。在另一方面，在高性能小分子及聚合物有機發光元件中，主動式有機層具有範圍在 10-100 奈米的整體厚度。這意謂著必需提供粗糙度在 1 奈米範圍內的 OLED 基材用以防止 OLED 層之間或上及底部電極之間的短路。此外，基材要不是平的就是具有足夠的平坦的特徵結構其可用薄的 OLED 層來形成可靠的級階覆蓋及連續性。

在本發明的此實施例中，該平坦化介電層及後續的電極層被作成可具有尺度在 1 奈米的粗糙度。介電層 22 將



其上製造有 TFT14 的該基材上的結構的垂直縱斷面平坦化或平滑化。又，在介電層 22 上的介層孔 8 讓該 OLED 底部電極物質能夠形成連續的側壁覆蓋，並降低該像素電極的厚度。

像素 10 的介電層 22 將於下文中詳細說明。用來將該 TFT 背板 14 與 OLED 底部電極 20 隔開來的介電層 22 將其上製造有 TFT14 的該基材上的結構的垂直縱斷面平坦化或平滑化。這可確保電極 16，20 及有機層 18 在 OLED 元件 12 內的連續性。此平坦化/平滑化是藉由使用一平坦化的介電質，而非保形地塗佈該基材，來達成的。此平坦化介電質可以是一有機聚合物，如苯並環丁烯 (BCB)，聚亞醯胺，聚醯胺，比烯類樹脂及其它。該平坦化層所需的最小厚度與該介電質的平坦化特性及 TFT 背板的縱斷面高度有關。該平坦化介電質的厚度可介於 0.5 至 5 微米之間。在本發明的一實施例中，一由光敏式 BCB 物質製成之約 3 微米厚的 BCB 層被用作為該平坦化層。

平坦化的介電層最常見的製造方式是施加對應的初始物質或單體，其可透過熱硬化，有加或沒加摧化劑的 UV 硬化或其它方法被聚合物化於該基材上。該初始物質及單體物質可藉由光學曝光來形成圖案或不被形成圖案。此特性與製造者使用的初始物質或單體物質的化學式，是否有添加該光敏式成份有關。前者的處理可包括像是施用初始物質，利用一光罩曝光來界定圖案，圖案顯影及最終硬化等步驟。其結果為可獲得一形成有圖案的聚合物層。後者的

處理可包括像是施用初始物質，硬化，施用罩幕及形成圖案，利用電漿或濕式蝕刻透過該罩幕來將該硬化的聚合物形成圖案，去除該罩幕等步驟。在某些情形中，如聚亞醯胺及 BCB，同時有光敏及非光敏兩中初始物質，其可在最終硬化之後導致大約相同的化學組成及聚合物介電物質的結構。

在本發明的此實施例中，由光敏性初始物質製成的 BCB 層被用作為一平坦化介電質。然而，本發明亦可應用不同種類的物質，例如但不侷限於，由光敏及非光敏性初始配方製成的平坦化物質。

第 4 圖顯示 BCB 層的平坦化效果。在此例子中，一 TFT 基材被示意地示出，其在施用該 BCB 之前具有級階縱斷面的圖案 50，其具有幾近垂直的側壁及 0.5-0.9 微米的縱斷面高度。在施用 BCB 膜之後，圖案 50 被轉為 0.3-0.5 微米的縱斷面 52，其在 BCB 介電質的表面上具有約 10 度的側壁角  $\alpha$ 。在此例子中，該 BCB 聚合物膜層係藉由旋轉塗佈光敏性物質(光敏性 BCB)，及後續的軟烘烤，曝光，曝光後烘烤，圖案顯影，溶劑移除及硬化等步驟來製造的。該處理的條件被列在表 1 中。

表 1 平坦化層的處理條件

No.	步驟	條件
1	旋轉塗佈	2500-400rpm，25-40 秒
2	軟烘烤	60-70°C，90 秒
3	曝光	12-60 秒

4	曝光後烘烤	50-60°C , 30 秒
5	顯影	2-4 分鐘
6	溶劑移除	75°C , 60 秒
7	硬化	190-250°C , 2-4 小時

該像素 10 之介電質 22 上的貫通的介層孔縱斷面現將於下文中詳細說明。該 OLED 底部電極 20 為一被濺鍍，蒸鍍的或用其它薄膜沉積方法製造的導電物質，如銦錫氧化物 (ITO) 或類此者，一金屬膜，金，鉑，鎳或類此者。其它的金屬或薄的多層式金屬塗層亦可被使用。典型地，在一平板顯示器基材中的導電層是用濺鍍來製造，惟其在級階覆蓋方面卻有其限制。在另一方面，導電層，如金屬薄膜及 ITO，的粗糙度會隨著層厚度增加。一較薄的電極層會產生一較平滑之適合 OLED 製造的表面。這亦可降低製造成本。因此，降低像素電極的厚度同時保持其在基材縱斷面上的連續性是所想要的。

如果該貫通的介層孔具有一幾近垂直的側壁的話，連續地覆蓋側壁之該金屬的厚度將會與該介層孔的深度同一尺度，這將等於該平坦化介電層的厚度(在數微米的範圍)。在第 2 至 3 圖的像素 10 中，側壁被作成斜的而非垂直的。這可讓像素電極的厚度在一垂直疊架的像素結構中被大幅地降低。

第 5 圖顯示在第 2 及 3 圖的介層孔 8 內之一側壁傾斜的例子。在第 5 圖中，一介於位在側壁上的 OLED 底部電極 20 與一 TFT 最終物質 54 之間的  $\beta$  角小於 90 度。如果

該平坦化聚合物介電質是用光敏性初始物質配方製成的，該傾斜的側壁可藉由適當的曝光條件來達成。

在 BCB 層(即，介電層 22)，其是用光敏性初始物質製成的，上的介層孔側壁斜度控制的一個例子被列在表 2 中。

表 2：在硬化的 BCB 層中之側壁角度與曝光時間之間的關係，該 BCB 層是用光敏性 BCB 物質製成的。

曝光時間，秒	側壁角度
20	45
30	33
180	27

該層的形成及介層孔的圖案係藉由旋轉塗佈光敏性 BCB 物質，及後續的軟烘烤，曝光，曝光後烘烤，圖案顯影，溶劑移除及硬化等步驟來製造的。在表 2 中，介於平坦化層 22 與 TFT 最終物質 54 之間的側壁角  $\beta$  是以與光敏性 BCB 物質曝光時間的關係來顯示的。

在曝光之後，該薄膜在 55°C 的溫度下經歷 30 秒鐘的曝光後烘烤且在顯影劑溶液中被顯影約 3 分鐘，接著是在 75°C 下被烘烤約 60 秒鐘用以移除顯影劑溶液，然後是最終的硬化。旋轉塗佈，軟烘烤，曝光，曝光後烘烤及最後的硬化的條件是變數，且與像素設計要求有關。Dow Chemical®的 "Cyclotene™400 Series Advanced Electronic Resins (Photo-BCB)" 對於 Photo-BCB 的處理條件給了建

議，這可在以下的網址找到：

<http://www.dow.com/cyclotene/prods/402235.html>。

如第 2 圖所示，該側壁角  $\beta$  與曝光時間有關。該側壁角  $\beta$  在曝光時間長的時候會變小。例如，對於小於 45 度的側壁角  $\beta$  且約 3 微米厚的該平坦化介電質而言，該介層孔側壁的連續覆蓋可達到 100 奈米尺度的電極厚度。這比貫通介層孔的深度要小很多並且可讓該 OLED 底部電極 20 的電極表面構平坦。

對於由非光敏性初始配方所製成的聚合物介電物質而言，亦可達成該斜的側壁。例如，這可藉由最佳化的遮罩及蝕刻步驟來完成。

製造此斜的貫穿的介層孔 8 的參數，物質及/或處理被加以調整用以：確保該像素電極的物質之連續的側壁覆蓋；該 OLED 電極的粗糙度夠小(1 奈米的尺度)用以防止 OLED 上電極 16 與 OLED 底部電極 20 之間的短路。

製造第 2 圖中的像素 10 的一個例子被示於第 6 至 8 圖中。首先，該 TFT 背板 14 被製造在該基材 30 上。接下來，該 TFT 背板 14 被塗佈一平坦化層 22，帶有斜的側壁之介層孔 8 在該平坦化層被貫通至該 TFT 背板 14 之選定的節點(第 7 圖)。對於由光敏性配方所製成的 BCB 平坦化層而言，BCB 物質係利用旋轉塗佈來施加的，且經過軟烘烤，透過一光罩的 UV 曝光，曝光後硬化，顯影，溶劑移移除及最後的硬化等處理。此處理程序產生有圖案物質(帶有介層孔 8)，它的層厚度及介層孔側壁斜度與

處理條件有關，如上述的曝光時間。典型地，經過硬化的 BCB 層的表面粗糙度約為 1 奈米。然後，利用電漿蝕刻將該介層孔 8 底部上的一薄的殘留層給去除掉。蝕刻條件為了短的蝕刻時間及最小的 BCB 表面粗糙度而被最佳化。例如，像素 10 的製造可包括在  $CF_4+O_2$  氣體混合物或  $SF_6+O_2$  氣體混合物中的電漿蝕刻，其為一高功率高密度電漿(例如，電感地耦合的電漿)與低功率反應性離子蝕刻的組合用以達到蝕刻時間縮短及電漿蝕刻厚粗糙度沒有改變的效果。

接下來，一導電物質被沉積且被形成圖案用以形成該 OLED 底部電極 20(第 8 圖)。最後，該 OLED 層 18 及 OLED 之透明的電極上電極 16 被連續地施用在像素上(第 2 圖)。

第 3 圖的遮蔽電極 24 現將加以詳細說明。如第 3 圖所示的，遮蔽電極可被加入到一像素結構中。在該 TFT 背板 14 形成之後，中間層介電質 21 被沉積。這可利用 CVD，電漿強化的 CVD 處理或其它方法來完成。厚度在 0.1 至 1 微米之間的氮化矽，氧化矽或氮隱化矽可被用作為該中間層介電質 21。在該中間層介電質上的介層孔形成之後(該介層孔提供介於該源極-汲極與遮蔽金屬化層之間的互連線)，該遮蔽金屬層被沉積及形成圖案用以形遮蔽電極 24 及互連線板 26。互連線板 26 用來將電位從某些 TFT 像素的節點(其可為 TFT 的源極或汲極)載負到該 OLED 元件的底部電極 20。然後，該平坦化層 22 如上文所述地被施用及形成圖案，其後接著的是 OLED 底部電極

20 的沉積及形成圖案，OLED 層 18 及透明的上電極 16 的沉積。

第 9 圖顯示第 1 圖的像素的另一個例子。在第 9 圖中，TFT 源極/汲極金屬與一由薄且平滑的導電物質，如鉻，鉬或其它金屬，所製成的接點板 23 重疊。接點板 23 係藉由將導電膜層沉積並形成圖案於像素區域的平坦的部分上來製成的。最好是，接點板 23 的厚度是介於 50 至 150 奈米之間。

介於 TFT 特定接點(其是在 TFT 背板 14 的源極/汲極金屬化層上)與 OLED 底部電極 20 之間的接觸是透過接點板 23 而非直接接觸。

依據 TFT 背板 14 的結構及製造方法，該源極-汲極金屬具有的表面粗糙度會超過 1 奈米。如果相對厚的金屬層，特別是鋁或鋁合金，被用作為源極/汲極金屬化的話就會如此。此一源極/汲極金屬化是因為與 TFT 製程或顯示器設計有關的原因而被需要。例如，對於降低功率耗散或在基材區域上有更佳的亮度均勻性，特別是顯示面積大時，高導電性的路徑金屬化是特別有利的。如果此一源極/汲極金屬與 OLED 的底部電極 20 是直接接觸的話，其表面粗糙度即會被轉移成為電極 20 在介層孔區內的粗糙度。這會讓這個區域變成為 OLED 電極 20 與 16 之間的短路源頭，因而造成 OLED 的失效。因此，在第 9 圖的像素中，對底部 OLED 電極 20 的接觸是透過形成在間隔層上的接點板 23 來完成。此外，如果 TFT 最終金屬(源極/汲

極金屬)2 是鋁或鋁合金的話，且該 OLED 底部電極 20 是導電氧化物，如 ITO，的話，則讓對電極 20 的接點是由鉻或鈾來製成而非由鋁或鋁合金製成的話，可降低接點電阻在接點的熱耗散並改善整體接點的可靠度。

接點板 23 是在該 TFT 背板 14 的源極/汲極金屬化之前形成的。該 TFT 源極/汲極金屬必需與接點板 23 的一部分相重疊且亦必需留下一足夠的部分是開放來讓介層孔 8 形成。此外，該源極/汲極金屬最好是可選擇性地蝕刻於接點板金屬上。例如，如果該源極/汲極金屬是鋁或鋁合金的話，則使用鉻作為接觸板可以提供絕佳的濕蝕刻選擇性。使用以濺鍍，蒸鍍或它方法形成的鉻，鈾，鈦等金屬的薄層可輕易地達到尺度為 1 奈米的粗糙度。適當的伯薄型多層金屬塗層亦可被用作為接點板 23。

在具有接點板 23 的 TFT 背板 14 被形成之後，其它的步驟，如平坦化介電層 22 的施用及形成圖案，OLED 底部電極 20 的沉積及形成圖案，OLED 層 18 及 OLED 上電極的沉積，都以上文所述的方式被實施。

第 10 圖顯示第 1 圖的像素的另一個例子。在第 10 圖中，該像素具有遮蔽電極 24 及接點板 23。如上文所述的，該遮蔽電極 24 是用來將該 TFT 的上端的電位保持在特定的等級。當 TFT 背板 14 被形成時，該中間層介電質 21 即被沉積。然後，接點板 23 被形成為在該像素區域的平坦部分上的一薄且平坦的金屬層，如鉻，鈾或類此者。最好是，接點板 23 的厚度是介於 50 至 150 奈米之間。在介



電質 21 中的介層孔 8 被排成圖案用以提供介於源極/汲極與遮蔽金屬層之間的互連線。然後，遮蔽金屬被沉積且形成圖案用以形成遮蔽電極 24 及互連線 26。互連線板 26 與接點板 23 重疊，但亦留下足夠的部分開放，如第 10 圖所示。最好是，該遮蔽金屬被選擇性地蝕刻在該接點板金屬上。當具有該遮蔽電極 24 與該接點板 23 的 TFT 背板 14 被形成時，該平坦化電極 22 被施用且該介層孔 8 被形成在接點板 23 上沒有遮蔽金屬的部分的頂端上(第 10 圖)。其它的步驟(OLED 底部電極 20 的沉積及形成圖案，OLED 層 18 及 OLED 上電極的沉積)都以上文所述的方式被實施。

第 11 圖顯示依據本發明的另一實施例之垂直地集成的 TFT-LOLED 像素。第 11 圖中之該介電層 22 與貫通的介層孔縱斷面與第 2 圖所示者類似。

第 11 圖的像素 10 進一步包括一額外的介電層(即，介電質蓋 40)，其被沉積在該 OLED 底部電極 20 的頂端上。該介電層 40 被形成圖案用以覆蓋介層孔區及 OLED 底部電極圖案的邊緣，留下 OLED 底部電極 20 的其餘部分沒有被覆蓋。OLED 層 18 及上電極 16 被沉積的方式與上文所述的方式相同。

介電質蓋 40 被提供來避免被連續地沉積在 OLED 上電極層在像素邊緣處斷裂，及防止 OLED 元件的短路。又，該介電質蓋 40 將該介層孔區絕緣，該介層孔區依據該 TFT 背板 14 的結構及製造方法，可以具有比 OLED 底部電極

20 高的表面粗糙度且會是該 OLED 元件短路的一個源頭。

該介電質蓋 40 是由聚合物介電質(如, BCB, 聚亞醯胺, 其它聚合物介電質)或無機絕緣體(如, 氧化矽, 氮化矽, 氮氧化矽)所製成。

聚合物絕緣體的厚度在數百奈米至數微米之間。如上文所示的, 在用該聚合物絕緣體下, 該蓋子圖案的側壁縱斷面可以變得足夠平滑來用 OLED 層 18 及 OLED 上電極 16 形成連續的覆蓋。

在用該無機絕緣體時, 該介電質蓋 40 的厚度被調整, 用以讓該 OLED 上電極 16 能夠完成與該蓋子層相關連的級階縱斷面的連續性覆蓋。一無機絕緣體的厚度可介於 50 至 500 奈米之間(最好是 50 至 200 奈米之間)。此外, 一無機絕緣體, 如氧化矽或類此者, 的乾式或濕式蝕刻的條件可被調整用以形成有斜度的側壁。

第 11 圖的像素 10 的製程的一個例子可見於第 6 至 8, 11 及 12 圖。當 TFT 背板 14 被形成在基材 30 上時(第 6 圖), 該平坦化層 22 被施用在具有斜的側壁之介層孔 8 上開放給該源極-汲極金屬 2 的地方(第 7 圖)。一導電物質被沉積及形成圖案用以形成 OLED 底部電極 20(第 8 圖)。然後, 該 OLED 層 18 及電極被沉積且這完成第 11 圖所示之像素結構。

第 13 圖顯示依據本發明的另一實施例之垂直地集成的 TFT-LOLED 像素。第 13 圖中之像素 10 包括該遮蔽電極 26 及介電質蓋 40。首先, 該 TFT 背板 14 被製造, 其

後接著該中間層介電質 21 及遮蔽電極 24 的沉積及形成圖案。在該中間層介電質 21 中的介層孔是用來提供該源極/汲極與作在遮蔽金屬層中之互連線板 26 之間的互連線。接下來，遮蔽金屬被沉積且形成圖案用以形成遮蔽電極 24 及互連線 26。接下來，該平坦化介電質 22 及 OLED 底部電極 20 被沉積及形成圖案，其方式與上文所述者相同。然後，該介電質蓋層 40 被沉積及形成圖案，其方式與前一實施例相同。最後，該 OLED 層 18 及 OLED 上電極 16 被形成。

依據本發明的實施例，該垂直的像素集成可提供高孔徑率，這可獲致：使用更先進的多電晶體像素驅動電路以改進顯示性能且無需從該像素上佔用額外的發光面積的可能性；使用具有與多晶矽相反之低流動性的 TFT 背板，如非晶型矽，的可能性，藉以簡化製程及降低成本；及降低通過 OLED 的電流密度，提供較高的顯示裝置的操作穩定性及使用壽命。

又，描述於上文中之製程的順序及關鍵的處理細節可解決與垂直集成有關的許多議題，像是：將 TFT 基材 14 上之結構的介電層 22 內的垂直縱斷面平滑化/平坦化；介電質 22 上的介層孔縱斷面上之像素電極物質的連續性側壁覆蓋；在介電質 22 及後續的電極層上尺度 1 奈米的粗糙度，這可獲致成功的 OLED 製造及較高的良率；及將結構特徵加蓋，其在級階高度，側壁角度及介電層的表面粗糙度方面並不依循 OLED 的製程。該介層孔及電極邊緣被

覆蓋該介電質蓋 40。

雖然本發明的特定實施例已被顯示及說明，但對於這些實施例的修改及變化可在不偏離本發明之由以下的申請專利範圍所界定的範圍下被完成。

### 【圖式簡單說明】

本發明將可從下面參照附圖的說明中被進一步瞭解，其中：

第 1 圖為一示意剖面圖，其顯示依據本發明的一實施例垂直集成的像素；

第 2 圖為一示意的剖面圖，其顯示第 1 圖的像素的一個例子；

第 3 圖為一示意的剖面圖，其顯示第 1 圖的像素的一個例子，該例子加入了一遮蔽電極；

第 4 圖為一示意圖，其顯示具 BCB 的表面平坦化的例子；

第 5 圖為一示意的剖面圖，其顯示第 2 至 3 圖的像素的側壁斜率  $\beta$ ；

第 6 至 8 圖為一示意圖，其顯示第 2 圖的像素的製程；

第 9 圖為一示意的剖面圖，其顯示其顯示第 1 圖的像素的一個例子，該例子加入了一接點板；

第 10 圖為一示意的剖面圖，其顯示其顯示第 1 圖的像素的一個例子，該例子加入了一遮蔽電極及一接點板；

第 11 圖為一示意剖面圖，其顯示依據本發明的另一實施例之垂直集成的像素；

第 12 圖為一示意圖，其顯示第 11 圖的像素的製程；  
及

第 13 圖為一示意剖面圖，其顯示依據本發明的另一實施例之垂直集成的像素。

【元件代表符號簡單說明】

10	像素	12	OLED 元件層
14	以 TFT 為基礎的背板	16	OLED 上電極
18	OLED 層	20	OLED 底部電極
22	介電層	8	介層孔
24	遮蔽電極	21	中間層絕緣體(介電質)
30	基材	54	TFT 最終物質
23	接點板	40	介電質蓋
2	源極-汲極金屬	6	閘極

## 伍、中文發明摘要：

一種具有有機發光二極體之像素及製造該像素之方法被提供。一平坦化的介電層被提供在一薄膜電晶體(TFT)上的背板與 OLED 層之間。一介於該 TFT 背板與 OLED 層之間的貫通的介層孔(via)形成一與該 TFT 背板夾一小於 90 度的側壁角。該介層孔面積及一 OLED 底部電極圖案的邊緣被一介電質蓋所覆蓋。

## 陸、英文發明摘要：

A pixel having an organic light emitting diode (OLED) and method for fabricating the pixel is provided. A planarization dielectric layer is provided between a thin-film transistor (TFT) based backplane and OLED layers. A through-via between the TFT backplane and the OLED layers forms sidewall angle of less than 90 degrees to the TFT backplane. The via area and edges of an OLED bottom electrode pattern may be covered with a dielectric cap.

## 拾、申請專利範圍：

1. 一種具有垂直架構的像素，其至少包含：
  - 一有機發光二極體(OLED)元件，其具有一底部電極，一或或多層 OLED 層及一上電極用來發光；
  - 一以薄膜電晶體(TFT)為基礎的背板，用來電子地驅動該 OLED 元件，該以 TFT 為基礎的背板與該 OLED 層被垂直地集成；及
  - 一平坦化介電層，其被提供在該以 TFT 為基礎的背板與該 OLED 底部電極之間，用來將該以 TFT 為基礎的背板上的垂直縱斷面平坦化。
2. 如申請專利範圍第 1 項所述之像素，其更包含一介層孔(via)用來提供一介於該 TFT 背板與該 OLED 元件之間的溝通路徑以穿過該平坦化介電層，其中在該平坦化層上的該介層孔的側壁相對於該以 TFT 為基礎的背板是斜的。
3. 如申請專利範圍第 1 或 2 項所述之像素，其更包含一額外的介電層被提供在該 OLED 底部電極與 OLED 層之間，其被形成圖案的方式可讓其在像素邊緣處及在該介層孔內與周圍處將 OLED 層與 OLED 底部電極隔絕開來，同時留下該 OLED 底部電極的其餘部分與 OLED 層直接接觸。

4. 如申請專利範圍第 1 或 2 項中任一項所述之像素，其中該像素在該平坦化介電層與後續的電極層上具有尺度為 1 奈米 (nm) 的粗糙度。
5. 如申請專利範圍第 1 或 2 項中任一項所述之像素，其更包含像素電極物質在該平坦化介電層上之介層孔縱斷面內之連續的側壁覆蓋。
6. 如申請專利範圍第 1 或 2 項中任一項所述之像素，其更包含一形成在該 TFT 上的遮蔽電極。
7. 如申請專利範圍第 2 項所述之像素，其中該以 TFT 為基礎的背板包括：
  - 一 基材；
  - 一 閘極，源極及汲極節點；
  - 一 在該源極與汲極節點上的中間層介電質層；
  - 一 互連線板，其被形成圖案於該中間層介電質層上且被連接至該源極節點或汲極節點；其中該平坦化介電層將其上帶有該以 TFT 為基礎的背板之該基材上的垂直縱斷面平坦化，及將提供該溝通路徑穿過該互連線板之斜的介層孔平坦化。



8. 如申請專利範圍第 7 項所述之像素，其更包含一在該中間層介電質層上的接點板，其被形成為可讓該互連線板與該接點板的一部分重疊，該斜的介層孔提供該溝通路徑穿過該接點板。
9. 如申請專利範圍第 7 項所述之像素，其更包含一遮蔽電極，其被設置在該平坦化介電層與該中間層介電層之間，其位在與該互連線板被分開來的位置。
10. 如申請專利範圍第 2 項所述之像素，其中該以 TFT 為基礎的背板包括：
  - 一 基材；
  - 閘極，源極及汲極節點；
  - 一在該源極與汲極節點上的中間層介電質層；
  - 一接點板，其被形成為可讓該源極或汲極物質與該接點板重疊；其中該平坦化介電層將其上帶有該以 TFT 為基礎的背板之該基材上的垂直縱斷面平坦化，及將提供該溝通路徑穿過該互連線板之斜的介層孔平坦化。
11. 如申請專利範圍第 10 項所述之像素，其更包含一遮蔽電極，其與該互連線板，該接點板分開來形成。

12. 如申請專利範圍第 1、2、7、8、9、10 或 11 項中任一項所述之像素，其中該平坦化介電層包括光敏性苯並環丁烯 (BCB)，該介層孔的斜度可藉由調整該光敏性 BCB 的曝光時間來加以調整。
13. 如申請專利範圍第 3 項所述之像素，其中該額外的介電層包括聚合物介電質或無機絕緣體。
14. 如申請專利範圍第 3 項所述之像素，其中該額外的介電層包括從 BCB，聚亞醯胺，聚合物介電質，氮化矽及一薄膜無機物所組成的組群中選取的物質。
15. 一種製造一像素的方法，該像素具有一有機發光二極體 (OLED) 底部電極，在該 OLED 底部電極上的一或多層 OLED 層，及一以薄膜電晶體 (TFT) 為基礎的背板用來電子地驅動該 OLED 元件並包括一基材，該方法至少包含以下的步驟：
  - 提供該以 TFT 為基礎的背板；
  - 提供一介電層於該以 TFT 為基礎的背板上，這包括將一在該介電層上的垂直縱斷面平坦化的步驟用以將該其上帶有該以 TFT 為基礎的背板的基材的垂直縱斷面平坦化。

16. 如申請專利範圍第 15 項所述之方法，其更包含形成一介層孔(via)的步驟，該介層孔提供一溝通路徑於該 TFT 背板與該 OLED 元件之間並穿過該平坦化介電層，使得在該平坦化層上的該介層孔的側壁相對於該以 TFT 為基礎的背板是斜的。
17. 如申請專利範圍第 15 或 16 項所述之方法，其更包含提供一額外的介電層於該 OLED 底部電極與 OLED 層之間的步驟，該額外的介電層被形成圖案的方式可讓其在像素邊緣處及在該介層孔內與周圍處將 OLED 層與 OLED 底部電極隔絕開來，同時留下該 OLED 底部電極的其餘部分與 OLED 層直接接觸。
18. 如申請專利範圍第 15 或 16 項中任一項所述之方法，其中該平坦化介電層包括光敏性苯並環丁烯(BCB)，其更包含調整該苯並環丁烯(BCB)的曝光時間使得在該平坦化層上的介層孔的側壁相對於該以 TFT 為基礎的背板是斜的。
19. 如申請專利範圍第 15 或 16 項中任一項所述之方法，其中該像素被形成為可讓該像素在該平坦化介電層與後續的電極層上具有尺度為 1 奈米(nm)的粗糙度。

20. 如申請專利範圍第 15 或 16 項中任一項所述之方法，其更包含提供像素電極物質在該平坦化介電層上之介層孔縱斷面內之連續的側壁覆蓋的步驟。

21. 如申請專利範圍第 15 或 16 項中任一項所述之方法，其更包含形成一遮蔽電極於該 TFT 上的步驟。

22. 如申請專利範圍第 16 項所述之方法，其更包含以下的步驟：

將一在該 TFT 上的中間層介電質形成圖案；

形成一介層孔於該中間層介電質上用以提供一互連線於該 TFT 的一源極節點或一汲極節點與一遮蔽層之間；

沉積該遮蔽層並形成圖案用以形成一遮蔽電極及一互連線板；

該斜的介層孔係連接至該互連線板。

23. 如申請專利範圍第 16 項所述之方法，其更包含以下的步驟：

在該以 TFT 為基礎的背板的源極或汲極金屬化之前，形成一接點板於該像素區域的一部分上；

該源極或汲極金屬化被實施用以與該接點板的一部分重疊，該接點板與該斜的介層孔接觸。

24. 如申請專利範圍第 16 項所述之方法，其更包含以下的步驟：

沉積一中間層介電質於該 TFT 上；

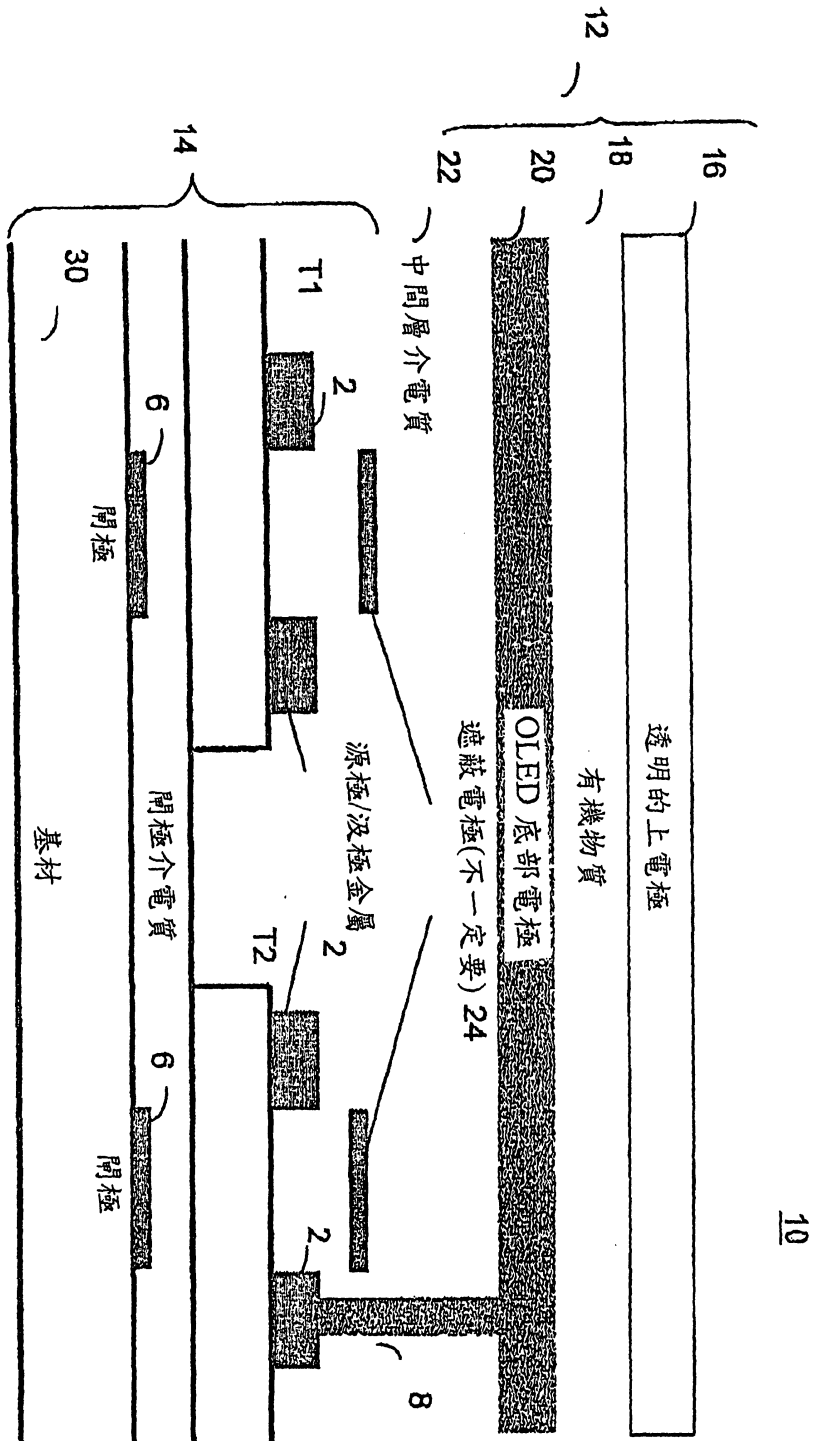
形成一接點板於該中間層介電質上；

形成一介層孔於該中間層介電質上用以用以提供一互連線於該 TFT 的一源極節點或一汲極節點與一遮蔽層之間；

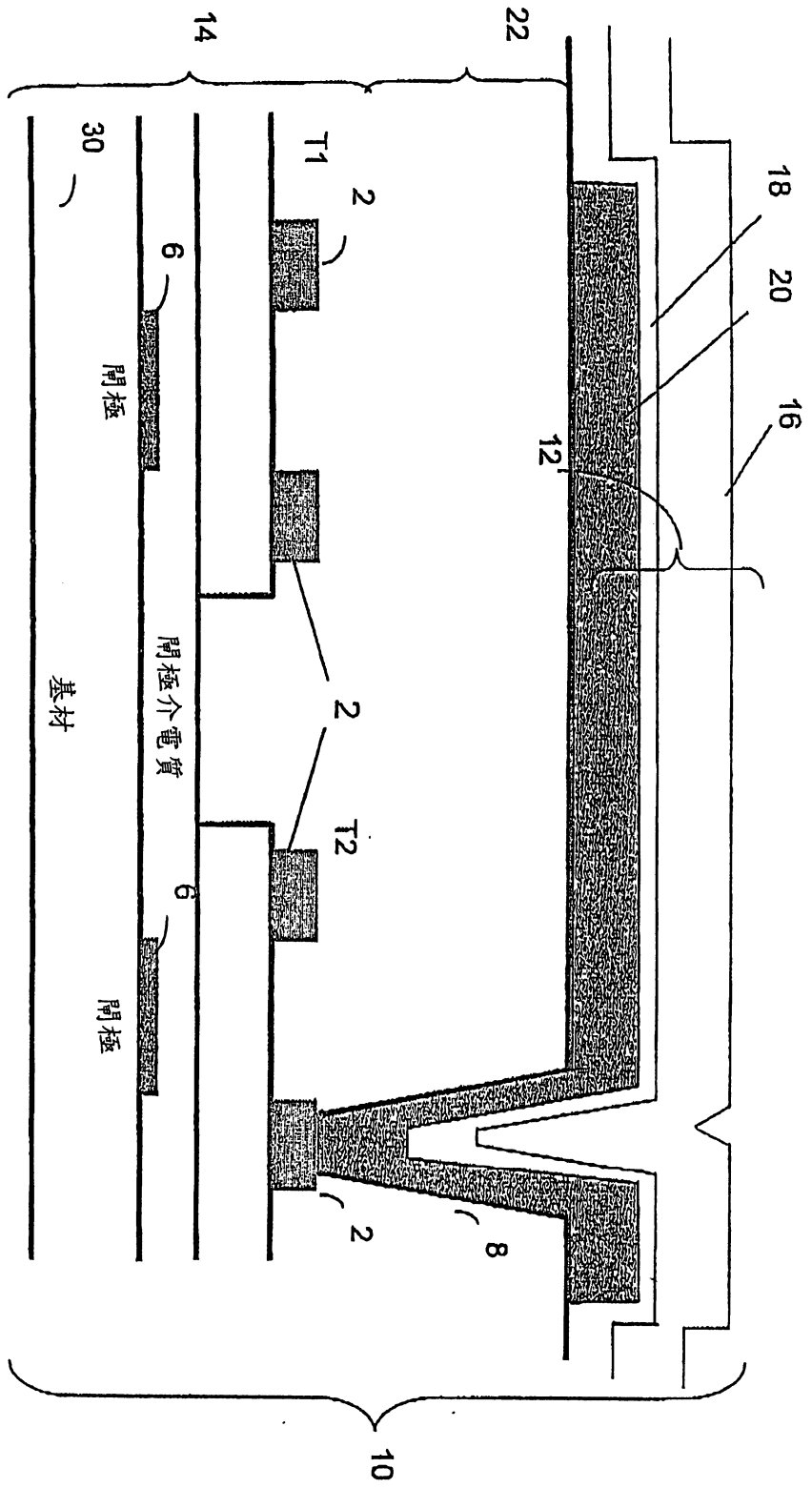
沉積該遮蔽層並形成圖案用以形成一遮蔽電極及一互連線板；

該互連線板被形成為可與該接點板的一部分重疊，該接點板與該斜的介層孔接觸。

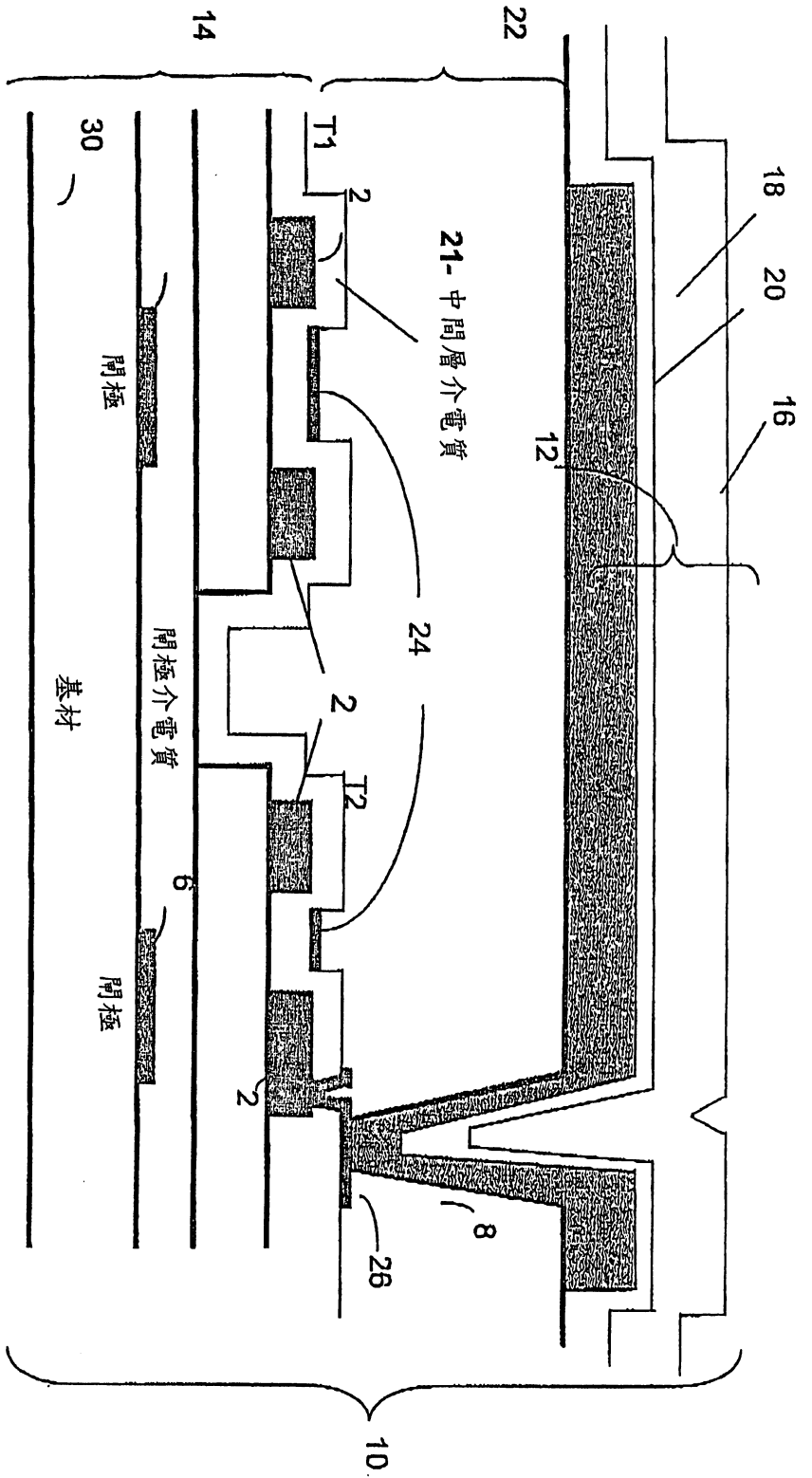
25. 如申請專利範圍第 18 項所述之方法，其中該額外層的絕緣在級階高度，介層孔的側壁角度及表面粗糙度方面並不依循 OLED 的製程。



第 1 圖

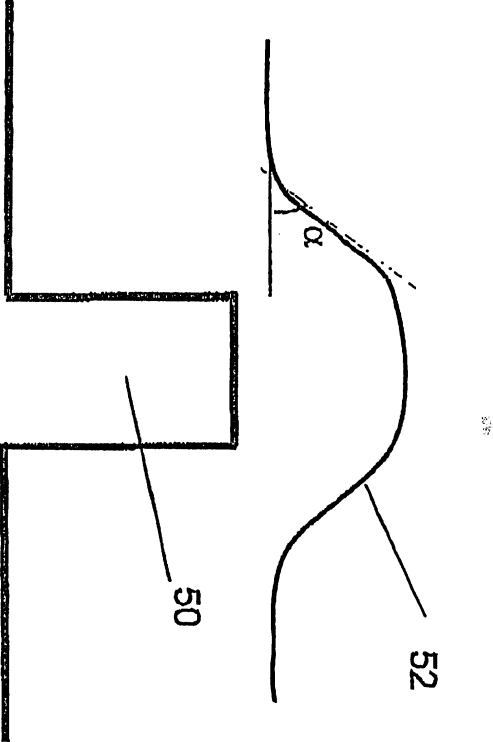


第 2 圖

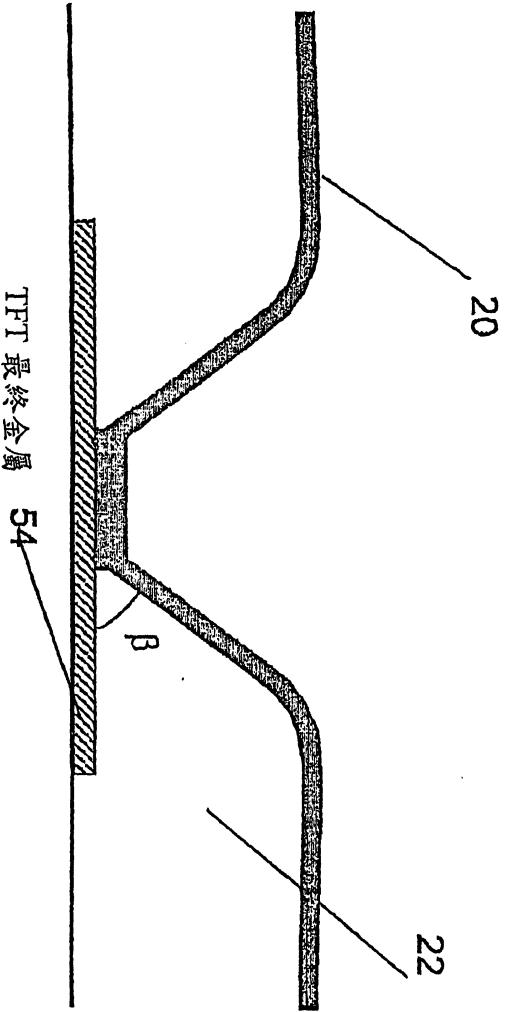


第 3 圖

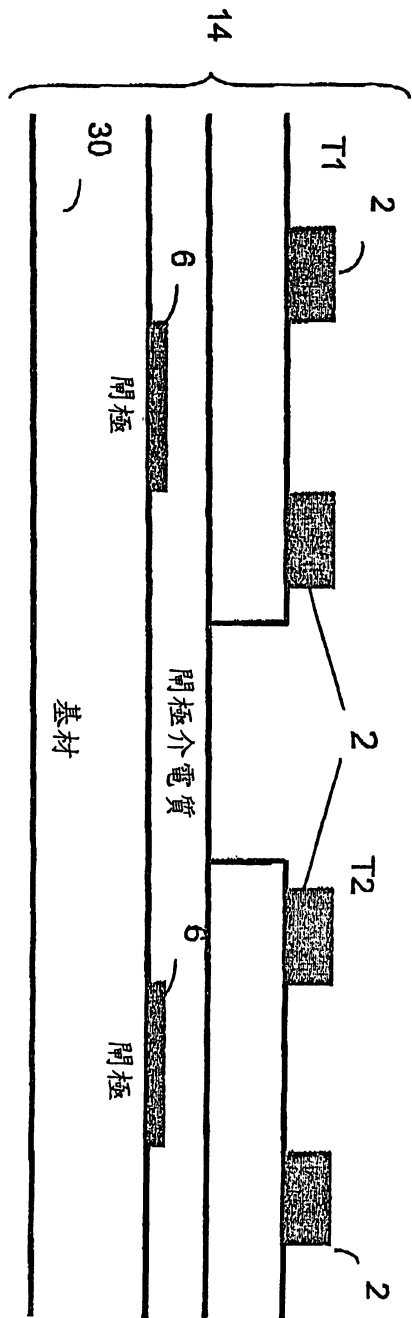




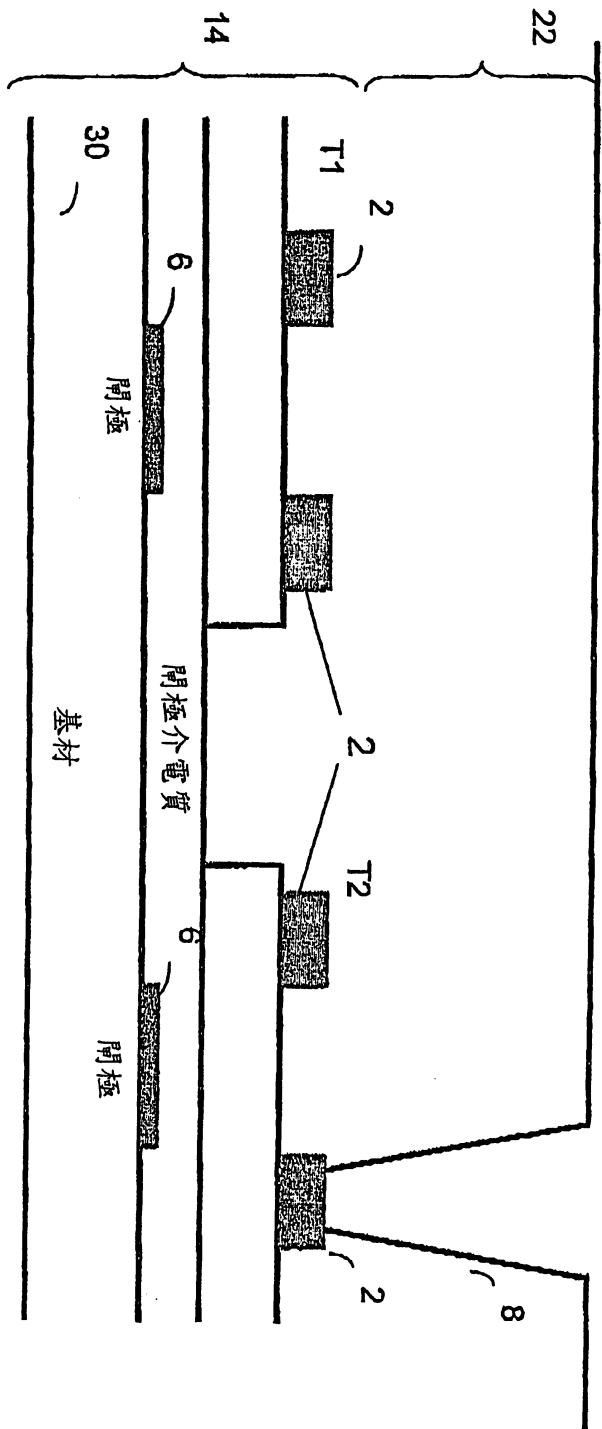
第4圖



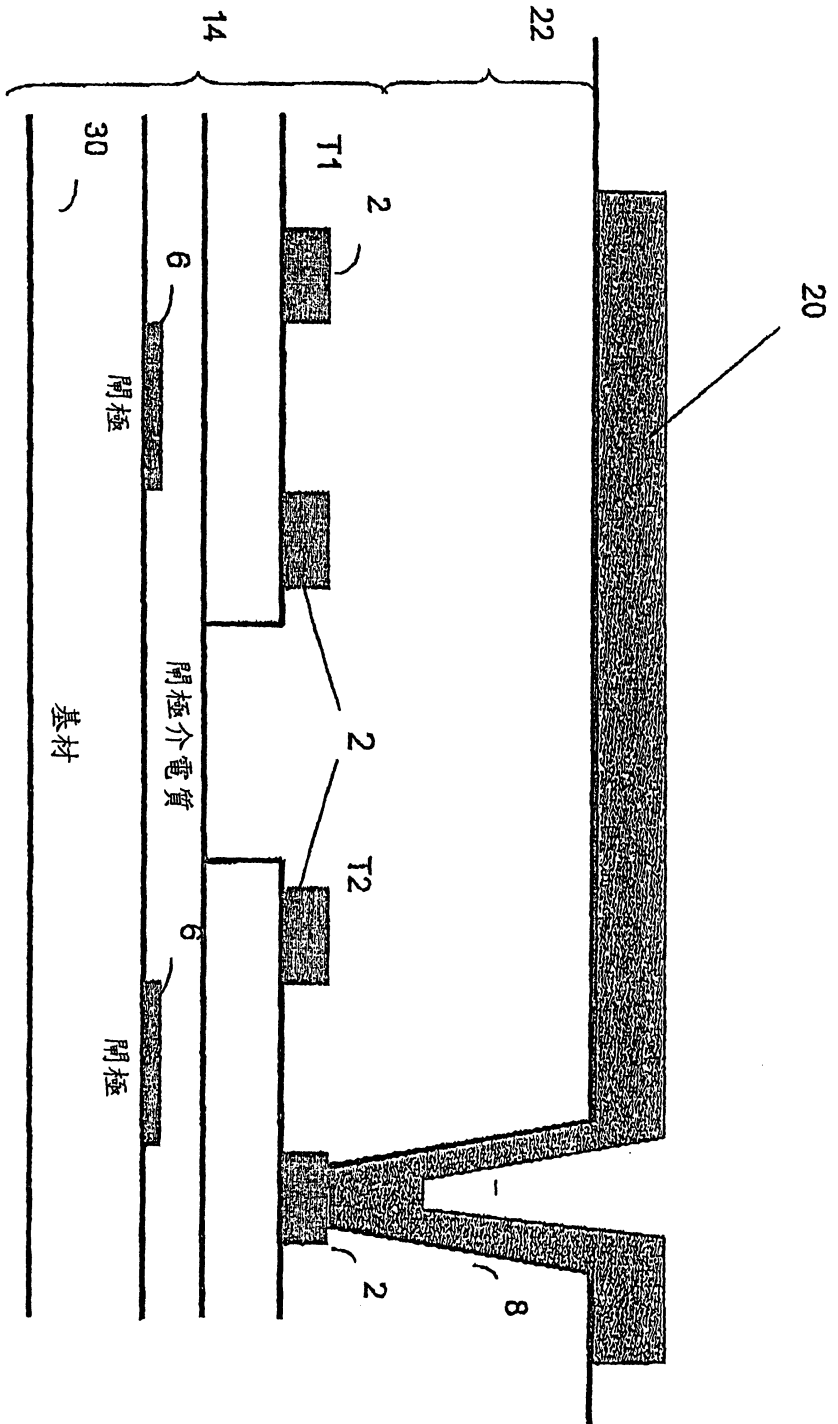
第 5 圖



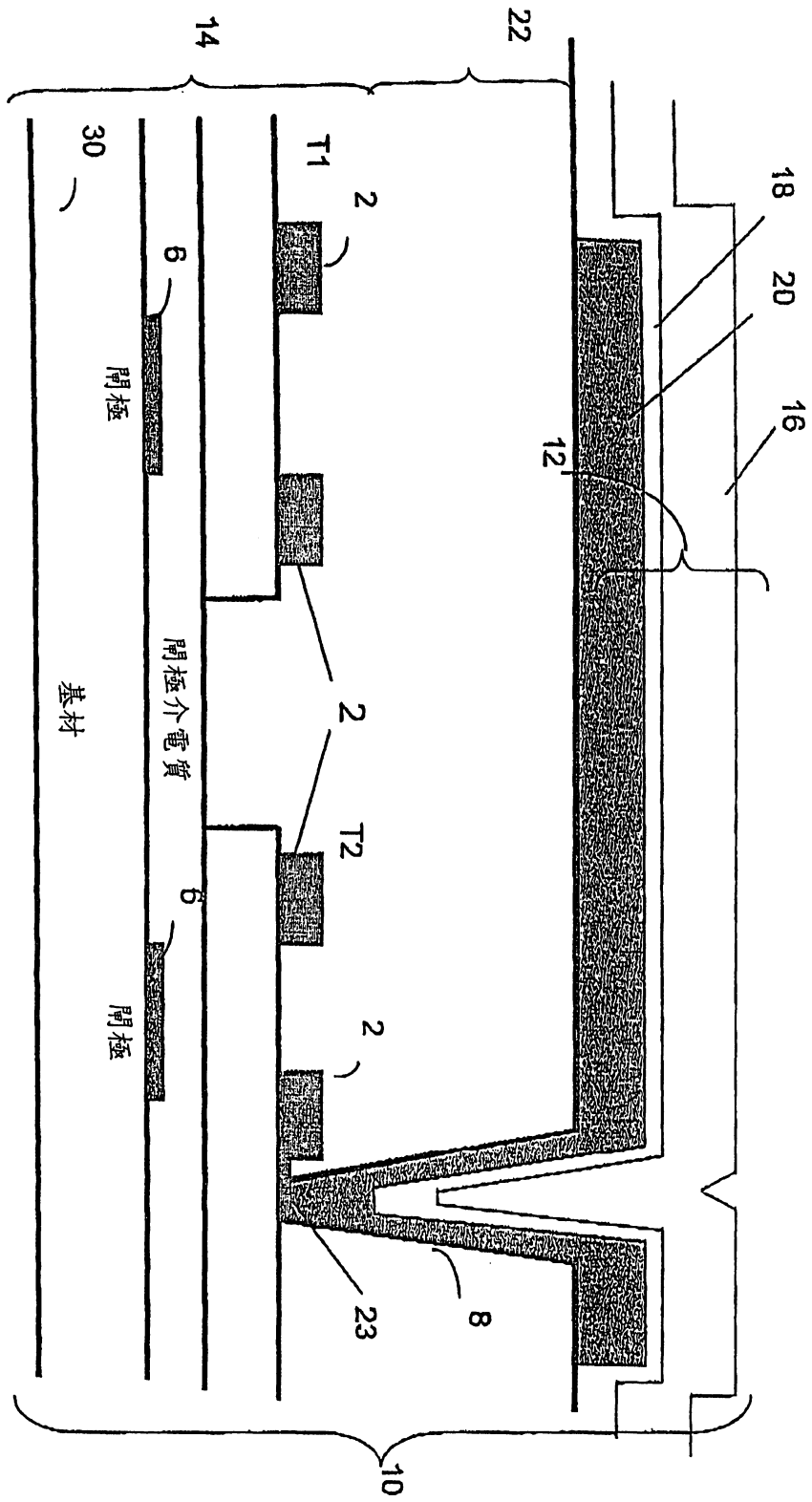
第6圖



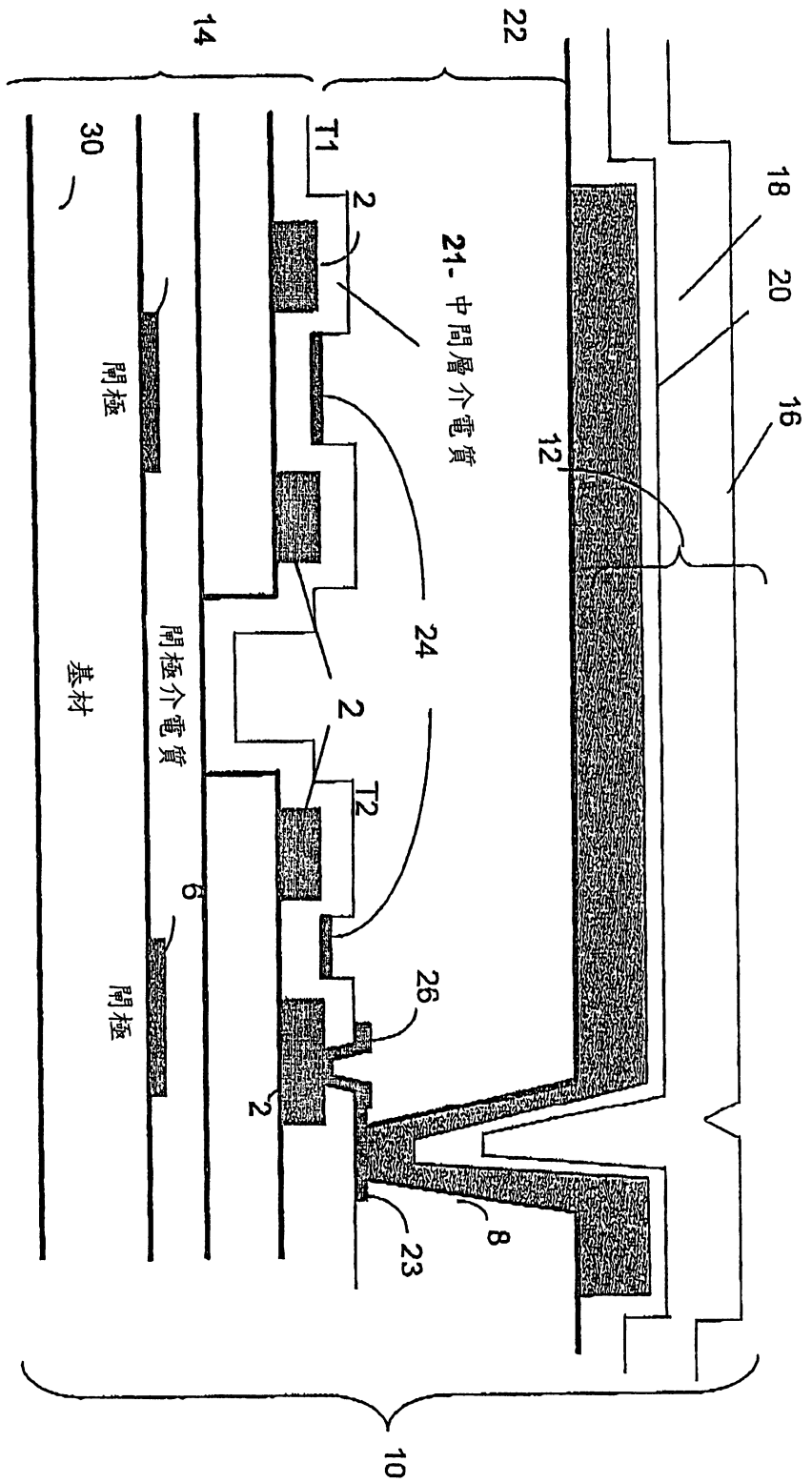
第 7 圖



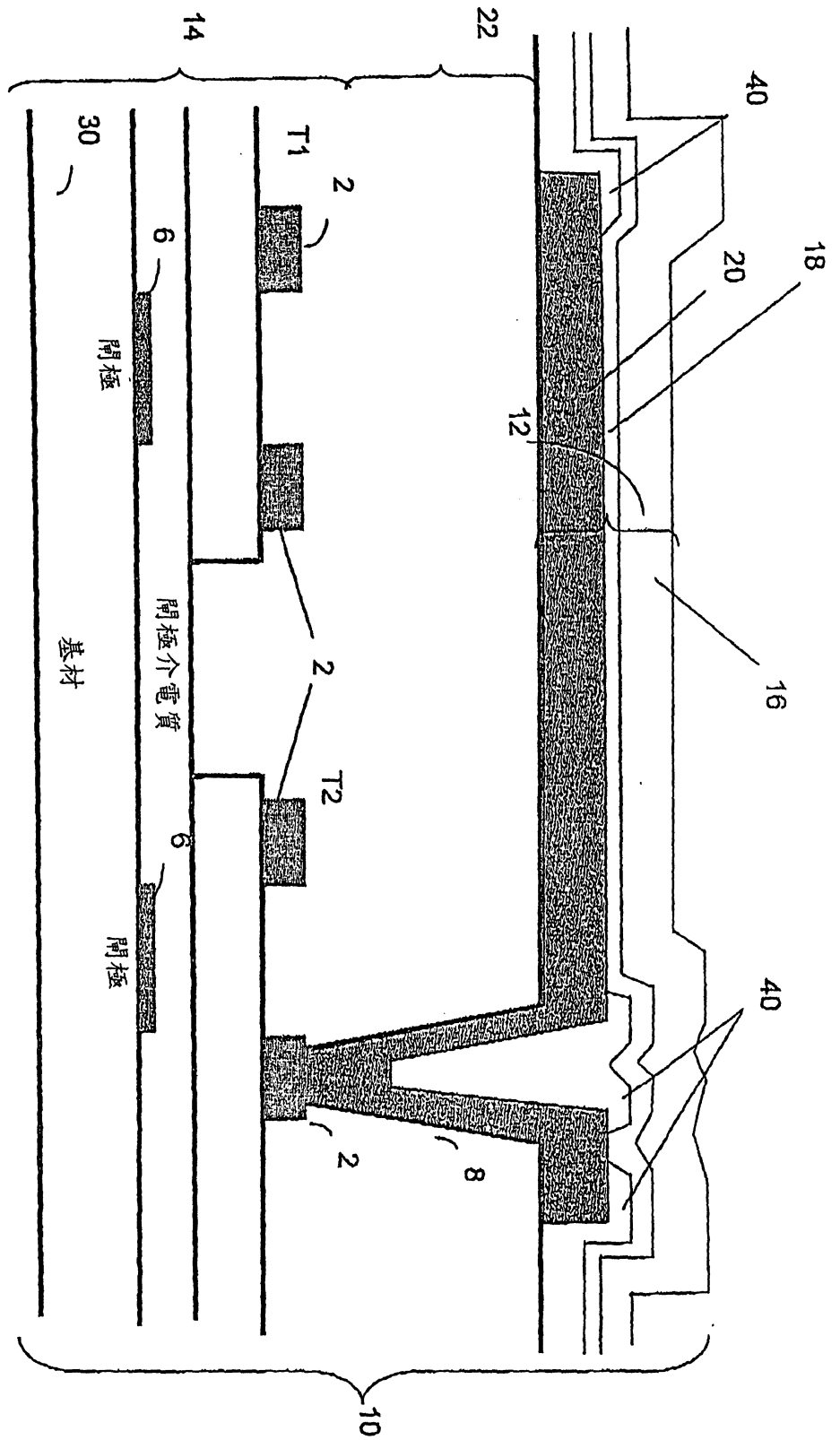
第 8 圖



第 9 圖

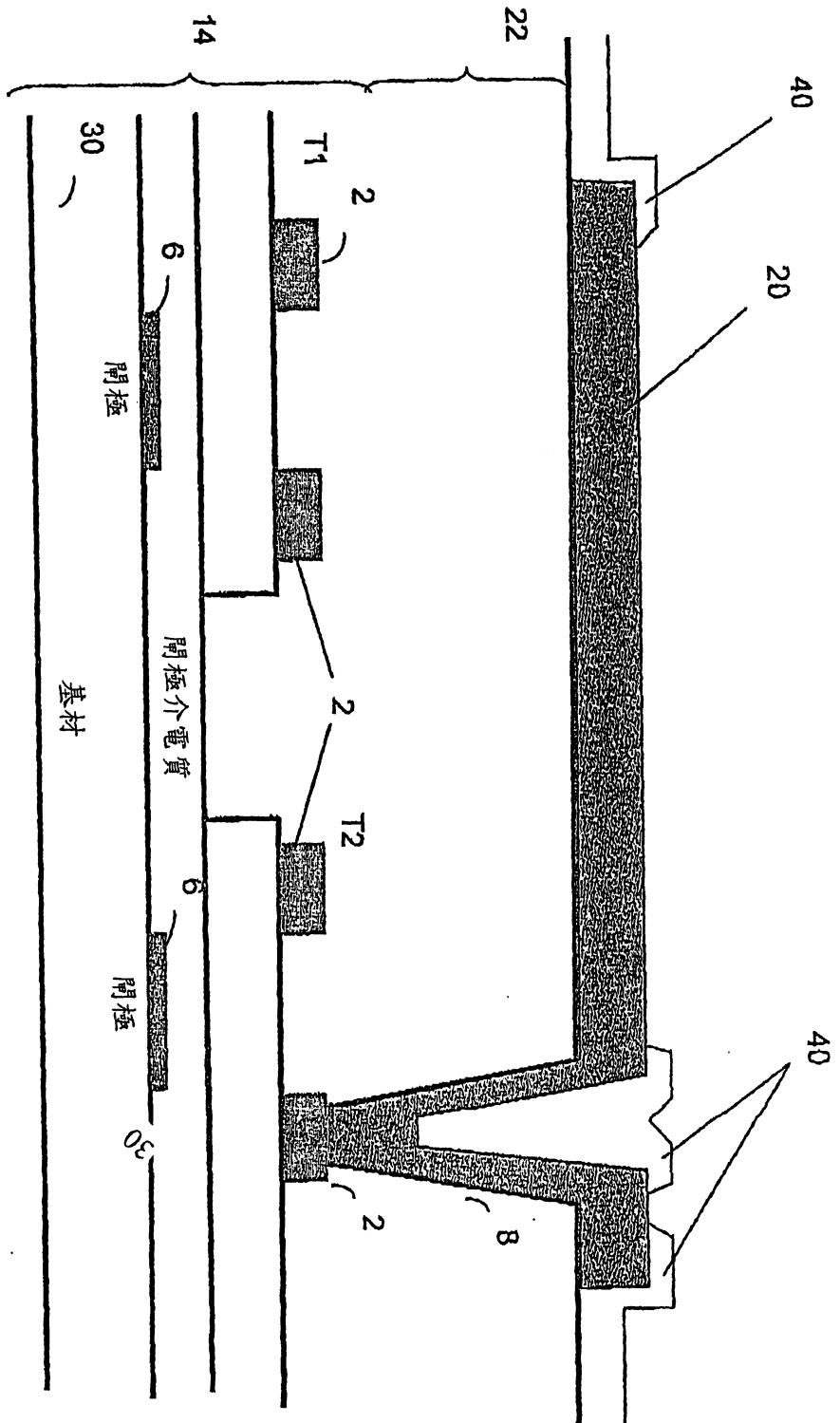


第 10 圖



第 11 圖





第 12 圖



柒、指定代表圖：

(一)、本案指定代表圖為：第 1 圖。

(二)、本代表圖之元件代表符號簡單說明：

2 源極-汲極金屬	6 閘極
8 介層孔	10 像素
12 OLED 元件層	14 以 TFT 為基礎的背板
16 OLED 上電極	18 OLED 層
20 OLED 底部電極	21 中間層絕緣體(介電質)
22 介電層	23 接點板
24 遮蔽電極	30 基材
40 介電質蓋	

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：