

【公報種別】特許法第17条の2の規定による補正の掲載
【部門区分】第6部門第3区分
【発行日】平成24年3月29日(2012.3.29)

【公開番号】特開2010-211322(P2010-211322A)
【公開日】平成22年9月24日(2010.9.24)
【年通号数】公開・登録公報2010-038
【出願番号】特願2009-54214(P2009-54214)
【国際特許分類】

G 0 6 F 13/28 (2006.01)

【 F I 】

G 0 6 F 13/28 3 1 0 H

【手続補正書】

【提出日】平成24年2月14日(2012.2.14)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

受信データを記憶する格納領域を具備し、前記格納領域の位置を指定するディスクリプタを記憶する外部メモリと接続されたネットワークプロセッサであって、

前記ディスクリプタのうちの複数のディスクリプタを記憶するディスクリプタ格納回路と、

前記複数のディスクリプタを前記外部メモリから前記ディスクリプタ格納回路へDMA(Direct Memory Access)転送して、前記受信データを受信すると、前記ディスクリプタ格納回路に記憶された前記複数のディスクリプタの各々に基づいて前記受信データを前記外部メモリの前記格納領域へDMA転送して、前記受信データを前記外部メモリへDMA転送する度に当該受信データの状態を示す受信ステータスを生成するDMA制御回路と、

前記受信ステータスを格納する受信ステータス格納回路と、

前記受信ステータス格納回路に格納された前記受信ステータスを結合する受信ステータス結合制御回路と、

を備え、

前記DMA制御回路は、前記結合された受信ステータスを前記外部メモリへDMA転送する

ネットワークプロセッサ。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】ネットワークプロセッサ