



(12) 实用新型专利

(10) 授权公告号 CN 204350419 U

(45) 授权公告日 2015. 05. 20

(21) 申请号 201520088885. 5

(22) 申请日 2015. 02. 06

(73) 专利权人 无锡中星微电子有限公司

地址 214135 江苏省无锡市新区太湖国际科技园清源路 530 大厦 A 区 10 层

(72) 发明人 王钊

(74) 专利代理机构 北京同辉知识产权代理事务所 (普通合伙) 11357

代理人 刘洪勋

(51) Int. Cl.

H05B 37/02(2006. 01)

(ESM) 同样的发明创造已同日申请发明专利

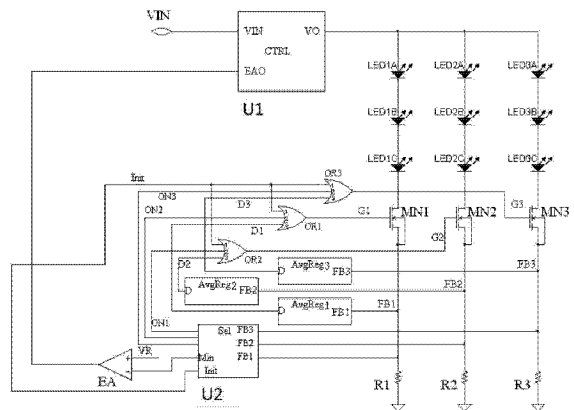
权利要求书2页 说明书7页 附图3页

(54) 实用新型名称

多 LED 串驱动电路

(57) 摘要

本实用新型涉及一种多 LED 串驱动电路。本实用新型通过所述选择模块选择最低反馈电压通道,并输出相应的导通信号,控制所述最低反馈电压所在的串联通道中的开关电路始终导通;再通过所述占空比控制模块,根据各串联通道中的反馈电压,控制除最低反馈电压串联通道外的其余各串联通道中的所述开关电路间歇导通,使所述其余各串联通道的平均反馈电压与最低反馈电压串联通道的反馈电压相等。由于串联通道的平均电流相关于平均反馈电压与串联通道中导通电阻的比值,而 LED 的亮度又直接相关于 LED 的平均电流大小,因此,通过控制各通道中平均反馈电压相等,进而实现串 LED 的亮度一致,而且额外的功率消耗较少,也大大提高了系统效率。



1. 一种多 LED 串驱动电路,用于连接和驱动若干 LED 串,其特征在于:包括若干开关电路,用于接通或关断各 LED 串所在的串联通道;若干反馈电阻,用于获得所在串联通道的反馈电压;其中,一个 LED 串、一个开关电路和一个反馈电阻串联构成一个串联通道;还包括,

电压控制电路,其输出端与各所述串联通道相连接,用于向各串联通道提供工作电压;

选择模块,其输入端与所述各串联通道中的反馈电阻相连接,输出端直接或间接与所述开关电路的控制端相连接,用于在各串联通道中选择最低的反馈电压,并输出相应的导通信号,控制所述最低反馈电压所在的串联通道中的开关电路始终导通;

占空比控制电路,其输入端与所述各串联通道中的反馈电阻相连接,其输出端直接或间接与所述开关电路的控制端相连接,用于根据各串联通道中的反馈电压,控制除最低反馈电压串联通道外的其余各串联通道中的所述开关电路间歇导通,使所述其余各串联通道的平均反馈电压与最低反馈电压串联通道的反馈电压相等。

2. 根据权利要求 1 所述的多 LED 串驱动电路,其特征在于:还包括第一误差放大器,其输入端连接所述选择模块的最低反馈电压输出端,其输出端与所述电压控制电路相连接,用于将所述选择模块获得的最低反馈电压与基准电压相比较,获得误差电压,并反馈给所述电压控制电路,所述电压控制电路根据所述误差电压调整输出的工作电压;在电路稳定后,使所述最低反馈电压、所述平均反馈与所述基准电压相等。

3. 根据权利要求 1 所述的多 LED 串驱动电路,其特征在于:

所述选择模块具有与所述串联通道同等个数的输入端和导通信号输出端,通过所述输入端获取各串联通道的反馈电压,并从中获得的最低反馈电压,控制与所述最低反馈电压串联通道相对应的导通信号输出端输出有效信号,其余导通信号输出端输出无效信号;

所述占空比控制电路具有与所述串联通道个数相同的若干占空比控制模块,各占空比控制模块的输入端分别与所述各串联通道中的反馈电阻对应连接,每个占空比控制模块根据接收到的对应串联通道中的反馈电压,通过其输出端输出相应的占空比信号;

所述多 LED 串驱动电路还包括若干逻辑门电路,分别对应于各串联通道,每个所述逻辑门电路具有第一输入端、第二输入端和输出端,所述输出端与对应的串联通道中的开关电路的控制端相连接,所述第一输入端与对应的所述占空比控制模块的输出端相连接,所述第二输入端与对应的所述选择模块的导通信号输出端相连接;

对于每个逻辑门来说,在其接收到的所述导通信号和所述占空比信号中的任一个为有效时,该逻辑门电路输出控制信号控制对应的开关电路导通,否则,输出控制信号控制对应的开关电路截止。

4. 根据权利要求 3 所述的多 LED 串驱动电路,其特征在于:所述选择模块还具有一个初始化信号输出端,所述初始化信号输出端输出的初始化信号为一个持续有效的时间段脉冲信号;

每个所述逻辑门电路还具有第三输入端,所述第三输入端与所述选择模块的初始化信号输出端相连接;

对于每个逻辑门电路来说,在所述初始化信号、导通信号和占空比信号中的任一个输

出为有效时,该逻辑门电路输出控制信号控制对应的开关电路导通,否则,输出控制信号控制对应的开关电路截止。

5. 根据权利要求 4 所述的多 LED 串驱动电路,其特征在于:

每个所述逻辑门电路为或门,每个或门的输入端分别连接所述选择模块的初始化信号输出端、其中一个导通信号输出端和一个所述占空比控制电路的输出端,所述或门的输出端连接对应的所述串联通道中开关电路的控制端;

所述初始化信号为高电平时表示有效,所述占空比信号为高电平时表示有效,所述导通信号为高电平时表示有效,所述或门输出为高电平时,其对应的开关电路导通,所述或门输出为低电平时,其对应的开关电路截止。

6. 根据权利要求 3 所述的多 LED 串驱动电路,其特征在于:每个占空比控制模块包括顺次连接的滤波器、第二误差放大器和比较器,所述第二误差放大器一个输入端与所述滤波器的输出端相连接,另一输入端接入参考电压,输出端连接到所述比较器的一个输入端,所述比较器的另一输入端接入三角波信号,输出端即作为占空比控制电路的输出端。

7. 根据权利要求 1~6 中任一项所述的多 LED 串驱动电路,其特征在于:所述选择模块进一步包括顺次连接的比较模块和输出模块;所述比较模块,用于比较各串联通道的反馈电压,获得最低反馈电压所在的串联通道,所述输出模块,用于根据最低反馈电压所在的串联通道输出相应的导通信号,并将最低反馈电压输出。

## 多 LED 串驱动电路

### 技术领域

[0001] 本实用新型涉及一种 LED 控制领域,特别是一种多 LED 串驱动电路。

### 背景技术

[0002] 发光二极管(简称 LED) 在各类产品中的应用非常广泛,利如用作各类电脑液晶显示器中背光灯、大屏幕 LED 广告屏等。

[0003] 在很多应用中,通常将多个 LED 串联,构成一个 LED 串联支路,并通过驱动电路来同时或分别驱动若干个 LED 串联支路(以下简称 LED 串)工作,由于 LED 加工制造时的特殊性,导致不同的生产厂家甚至同一个生产厂家在同一批产品中所生产的 LED 的电流、电压特性均有较大的个体差异。正是由于每个 LED 的导通电压不同,所以要实现每个 LED 串的电流都相等,需要对每个 LED 串进行调整。

[0004] 现有技术中,通常是在每个 LED 串上再串联一个 NMOS 管或双极晶体管,将输出工作电压  $V_O$  调整到高于 LED 所需的最低工作电压,然后通过调整每个 LED 支路上串联的 NMOS 管或双极晶体管的导通状态进而调整其电压降,并将维持 LED 设定电流的多余压降通过 NMOS 管或双极晶体管调整消耗。这种方式的缺点是这些 NMOS 管或双极晶体管处于半导通状态,将消耗额外的效率,而多个 LED 串将降耗更多的功率,从而导致系统效率偏低。

### 实用新型内容

[0005] 本实用新型克服了上述缺点,提供了一种损耗小、效率高,且实现各 LED 亮度一致的多 LED 串驱动电路。

[0006] 本实用新型解决其技术问题所采取的技术方案是:一种多 LED 串驱动电路,用于连接和驱动若干 LED 串,包括

[0007] 若干开关电路,用于接通或关断各 LED 串所在的串联通道;

[0008] 若干反馈电阻,用于分压并获得所在串联通道的反馈电压;

[0009] 其中,一个 LED 串、一个开关电路和一个反馈电阻串联构成一个串联通道;

[0010] 还包括,

[0011] 电压控制电路,其输出端与各所述串联通道相连接,用于向各串联通道提供工作电压;

[0012] 选择模块,其输入端与所述各串联通道中的反馈电阻相连接,输出端直接或间接与所述开关电路的控制端相连接,用于在各串联通道中选择最低的反馈电压,并输出相应的导通信号,控制所述最低反馈电压所在的串联通道中的开关电路始终导通;

[0013] 占空比控制电路,其输入端与所述各串联通道中的反馈电阻相连接,其输出端直接或间接与所述开关电路的控制端相连接,用于根据各串联通道中的反馈电压,控制除最低反馈电压串联通道外的其余各串联通道中的所述开关电路间歇导通,使所述其余各串联通道的平均反馈电压与最低反馈电压串联通道的反馈电压相等。

[0014] 还可包括第一误差放大器,其输入端连接所述选择模块的最低反馈电压输出端,

其输出端与所述电压控制电路相连接,用于将所述选择模块获得的最低反馈电压与基准电压相比较,获得误差电压,并反馈给所述电压控制电路,所述电压控制电路根据所述误差电压调整输出的工作电压;在电路稳定后,使所述最低反馈电压、所述平均反馈与所述基准电压相等。

[0015] 所述选择模块可具有与所述串联通道同等个数的输入端和导通信号输出端,通过所述输入端获取各串联通道的反馈电压,并从中获得的最低反馈电压,控制与所述最低反馈电压串联通道相对应的导通信号输出端输出有效信号,其余导通信号输出端输出无效信号;

[0016] 所述占空比控制电路可具有与所述串联通道个数相同的若干占空比控制模块,各占空比控制模块的输入端分别与所述各串联通道中的反馈电阻对应连接,每个占空比控制模块的输出端,根据接收到的对应串联通道中的反馈电压,通过其输出端输出相应的占空比信号;

[0017] 所述多 LED 串驱动电路还可包括若干逻辑门电路,分别对应于各串联通道,每个所述逻辑门电路具有第一输入端、第二输入端和输出端,所述输出端与对应的串联通道中的开关电路的控制端相连接,所述第一输入端与对应的所述占空比控制模块的输出端相连接,所述第二输入端与对应的所述选择模块的导通信号输出端相连接;

[0018] 对于每个逻辑门来说,在其接收到的所述导通信号和所述占空比信号中的任一个为有效时,该逻辑门电路输出控制信号控制对应的开关电路导通,否则,输出控制信号控制对应的开关电路截止。

[0019] 所述选择模块还可具有一个初始化信号输出端,所述初始化信号输出端输出的初始化信号为一个持续一个段时间有效的脉冲信号;

[0020] 每个所述逻辑门电路还具有第三输入端,所述第三输入端与所述选择模块的初始化信号输出端相连接;对于每个逻辑门电路来说,在所述初始化信号、导通信号和占空比信号中的任一个输出为有效时,该逻辑门电路输出控制信号控制对应的开关电路导通,否则,输出控制信号控制对应的开关电路截止。

[0021] 所述选择模块可进一步包括顺次连接的比较模块和输出模块;所述比较模块,用于比较各串联通道的反馈电压,获得最低反馈电压所在的串联通道,所述输出模块,用于根据最低反馈电压所在的串联通道输出相应的导通信号,并将最低反馈电压输出。

[0022] 所述选择模块还可包括初始化模块,所述初始化模块用于提供初始化信号,其输出的时钟信号直接或间接连接到所述开关电路的控制端;所述初始化模块输出的初始化信号为一个持续有效的时段,在所述有效时段起始时,控制各串联通道中的开关电路导通,并通过所述比较模块比较各串联通道的反馈电压,获得最低反馈电压所在的串联通道,在所述有效时段结束时,通过所述输出模块根据最低反馈电压所在的通道输出相应的导通信号。

[0023] 每个所述占空比控制模块可包括顺次连接的滤波器、第二误差放大器和比较器,所述第二误差放大器一个输入端与所述滤波器的输出端相连接,另一输入端接入参考电压,输出端连接到所述比较器的一个输入端,所述比较器的另一输入端接入三角波信号,输出端即作为占空比控制电路的输出端。

[0024] 每个所述逻辑门电路可为或门,每个或门的输入端分别连接所述选择模块的初始

化信号输出端、其中一个导通信号输出端和一个所述占空比控制电路的输出端,所述或门的输出端连接对应的所述串联通道中开关电路的控制端;所述初始化信号为高电平时表示有效,所述占空比信号为高电平时表示有效,所述导通信号为高电平时表示有效,所述或门输出为高电平时,其对应的开关电路导通,所述或门输出为低电平时,其对应的开关电路截止。

[0025] 本实用新型通过所述选择模块选择最低反馈电压通道,并输出相应的导通信号,控制所述最低反馈电压所在的串联通道中的开关电路始终导通;再通过所述占空比控制模块,根据各串联通道中的反馈电压,控制除最低反馈电压串联通道外的其余各串联通道中的所述开关电路间歇导通,使所述其余各串联通道的平均反馈电压与最低反馈电压串联通道的反馈电压相等。由于串联通道的平均电流相关于平均反馈电压与串联通道中导通电阻的比值,而 LED 的亮度又直接相关于 LED 的平均电流大小,因此,通过控制各通道中平均反馈电压相等,进而实现串 LED 的亮度一致,而且额外的功率消耗较少,也大大提高了系统效率。

### 附图说明

[0026] 图 1 为本实用新型中多 LED 串驱动电路的电路原理图;

[0027] 图 2 为图 1 中占空比控制模块的电路原理图;

[0028] 图 3 为所述占空比控制模块中各输出信号的波形图;

[0029] 图 4 为图 1 中选择模块的电路原理图;

[0030] 图 5 为本实用新型的工作过程流程图。

### 具体实施方式

[0031] 本实用新型提供了一种多 LED 串驱动电路,用于连接和驱动若干个 LED 串。

[0032] 如图 1 中所示,为本实用新型提供的多 LED 串驱动电路的一种优选实施方式的电路原理图,本实施例中多 LED 串驱动电路用于驱动三个 LED 串,每个 LED 串由三个 LED 串联而成,分别为由 LED1A、LED1B 和 LED1C 串联而成的第一 LED 串,由 LED2A、LED2B 和 LED2C 串联而成的第二 LED 串,由 LED3A、LED3B 和 LED3C 串联而成的第三 LED 串。所述 LED 串可以简化为一个单个的 LED,或者也可以是其他串并联方式。

[0033] 本优选实施例包括用于接通或关断各 LED 串联支路的三个开关电路,和用于分压并获得所在串联通道的反馈电压的三个反馈电阻,所述开关电路包括与 LED 串个数对应的三个 NMOS 晶体管,一组 LED 串、一个开关电路和一个反馈电阻串联构成一个串联通道,即第一 LED 串、NMOS 晶体管 MN1 和反馈电阻 R1 串联,构成第一串联通道,其他串联通道以此类推,第二 LED 串、NMOS 晶体管 MN2 和反馈电阻 R2 串联,构成第二串联通道,第三 LED 串、NMOS 晶体管 MN3 和反馈电阻 R3 串联,构成第三串联通道。其中,电阻 R1 ~ R3 的电阻值相同,均为 r。本优选实施例还包括电压控制电路 U1、选择模块 U2、占空比控制电路、误差放大器 EA 和逻辑门电路。

[0034] 所述电压控制电路 U1 的输入端连接电源电压端 VIN,输出端 V0 连接到所述各串联通道的电压输入端,并向各串联通道提供工作电压。

[0035] 所述选择模块 U2 具有与所述串联通道同等个数(本实施例中为三个)的输入端

FB1、FB2、FB3 和导通信号输出端 ON1、ON2、ON3,一个最低反馈电压输出端 Min、一个初始化信号输出端 Init。所述选择模块 U2 的输入端 FB1、FB2、FB3 与所述各串联通道中的反馈电阻 R1、R2、R3 相连接,用于在各串联通道中获取各串联通道的反馈电压,并将从中获得的最低反馈电压,同时通过导通信号输出端 ON1、ON2、ON3 中对应于最低反馈电压通道的导通信号输出端输出有效信号,控制所述最低反馈电压所在串联通道中的开关电路始终导通,其余导通信号输出端输出无效信号;再将最低反馈电压从所述最低反馈电压输出端 Min 输出至误差放大器 EA 的输入端,所述误差放大器 EA 的输出端连接到所述电压控制电路 U1 的误差电压输入端 EA0,用于将所述选择模块获得的最低反馈电压与基准电压相比较,将获得的误差电压反馈给所述电压控制电路,所述电压控制电路根据所述误差电压调整输出的工作电压。

[0036] 所述占空比控制电路包括占空比控制模块 AvgReg1、AvgReg2、AvgReg3 的个数也与串联通道个数相同,各占空比控制模块的输入端与所述各串联通道中的反馈电阻 R1、R2、R3 相连接,输出端经逻辑门电路连接到所述 NMOS 晶体管的控制端。根据各串联通道中的反馈电压,控制除最低反馈电压串联通道外的其余各串联通道中的所述开关电路间歇导通,在整个电路稳定后,使所述其余各串联通道的平均反馈电压与最低反馈电压串联通道的反馈电压相等,并且与所述基准电压相等。

[0037] 所述逻辑门电路将所述选择模块和占空比控制模块的输出的用于控制所述开关电路(即 NMOS 晶体管)的控制信号,对应的接入所述各串联通道中开关电路的控制端,即 NMOS 晶体管的栅极,其包括三个或门 OR1、OR2、OR3。所述或门 OR1 的三个输入端分别连接选择模块 U2 的初始化信号输出端 Init、导通信号输出端 ON1 和占空比控制模块 AvgReg1 的输出端,输出端连接到所述 NMOS 晶体管 MN1 的栅极,以此类推,所述或门 OR2 的三个输入端分别连接选择模块 U2 的初始化信号输出端 Init、导通信号输出端 ON2 和占空比控制模块 AvgReg2 的输出端,输出端连接到所述 NMOS 晶体管 MN2 的栅极;所述或门 OR3 的三个输入端分别连接选择模块 U2 的初始化信号输出端 Init、导通信号输出端 ON3 和占空比控制模块 AvgReg3 的输出端,输出端连接到所述 NMOS 晶体管 MN3 的栅极,当或门的所述三个输入端输入的信号中的任一个为有效时,控制对应的开关电路导通。

[0038] 基于上述电路结构,其工作过程如下:

[0039] 首先,选择模块 U2 的初始化信号输出端 Init 输出一个初始化信号,当每次电路电源上电或被使能时产生初始化信号,即当电源上电或被使能时,Init 端变成高电平,持续一段时间,然后变成低电平。此时该高电平信号经或门 OR1、OR2、OR3 的输出到 NMOS 晶体管 MN1、MN2、MN3 的栅极都变为高电平,开关 MN1 ~ MN3 全部导通,使所有串联通道全部导通。

[0040] 此时所述选择模块 U2 选择任意串联通道的反馈电压(即输入端 FB1 ~ FB3 中的任何一个)输出至最低反馈电压输出端 Min,进行环路反馈控制,由于当前虽然各串联通道处于导通状态,但此时电压控制电路 U1 并没有输出工作电压,各串联通道电流均为零,因此此反馈电压为 0,经所述误差放大器 EA 与参考电压 VR 比较,产生的误差电压(相当于 VR)输入到所述电压控制电路 U1 的误差电压输入端 EA0,然后所述电压控制电路 U1 根据误差电压产生工作电压,通过电压输出端 V0 为 LED 串供电。这一过程是利用负反馈,使电压控制电路和 LED 串从关断状态进入工作状态。其中,所述电压控制电路 U1 可以采用升压型直流-直流转换控制器、降压型直流-直流转换控制器或者交流-直流转换控制器来实现。

[0041] 此时所述选择模块 U2 比较三个输入端 FB1、FB2、FB3 的反馈电压,即,找出反馈电压最低的那个串联通道,然后将最低的反馈电压输出至最低反馈电压输出端 MIN,并控制相应串联通道的导通信号输出端输出高电平,其他导通信号输出端为低电平。例如所述选择模块 U2 判断出第一串联通道的反馈电压(即输入端 FB1 的反馈电压)最低,则将输入端 FB1 的电压输出到最低反馈电压输出端 Min,并将导通信号输出端 ON1 置为高电平,将其余两个导通信号输出端 ON2 和 ON3 置为低电平。

[0042] 其中,所述选择模块 U2 的初始化信号输出端 Init 输出的初始化信号,为一个高电平的时间段(即高电平为有效),被用于选择出最低的反馈电压串联通道,当该时间段起始时,即初始化信号输出端跳变为高电平时,通过所述逻辑门电路控制各串联通道中的开关电路导通,并以任选的串联通道的反馈电压用于环路的控制,通过用误差放大器 EA 实现此反馈电压与参考电压 VR 比较,产生误差电压,所述电压控制电路 U1 根据所述误差电压产生并调整工作电压,通过电压输出端 VO,为 LED 串供电,再通过所述比较模块比较各串联通道的反馈电压,获得最低反馈电压所在的串联通道。当该时间段结束时,即初始化信号输出端跳变为低电平时,通过所述输出模块根据最低反馈电压所在的通道输出相应的导通信号。此高电平时间段用于判断并选择最低反馈电压及最低反馈电压串联通道,之后所述初始化信号输出端一直为低电平。

[0043] 然后,所述选择模块 U2 的导通信号输出端 ON1 输出的高电平信号,经或门 OR1 控制所述 NMOS 晶体管 MN1 一直导通(即相当于其占空比为 100%),反馈电压最小意味着此支路 LED 串的串联导通电压最大,当所述 NMOS 晶体管 MN1 一直导通,经闭环反馈后,第一串联通道的反馈电压等于参考电压 VR,此第一 LED 串的电恒等于  $VR/r$ 。而选择模块 U2 的其余两个导通信号输出端 ON2 和 ON3 为低电平,此时由占空比控制模块 AvgReg2、AvgReg3 输出占空比信号,经所述或门 OR2、OR3 来控制其余两个串联通道中 NMOS 晶体管 MN2、MN3,使这两路串联通道间歇式导通,由于这两个串联通道中 LED 串的导通电压均低于所述最低反馈电压串联通道中的 LED 串的串联导通电压,通过所述占空比控制模块调整 NMOS 晶体管导通时段占空比小于 1,且满足反馈电压的平均电压等于参考电压 VR,则所述其余两串联通道的 LED 串的平均电流也等于  $VR/r$ 。

[0044] 如图 2 所示,为本优选实施例中占空比控制模块的原理图,所述占空比控制模块包括顺次连接的滤波器 Filter、第二误差放大器 OP 和比较器 Comp,其中,所述滤波器的输入端与所述反馈电阻相连接,获得反馈电压,输出端连接到所述第二误差放大器 OP 的反相输入端,所述第二误差放大器 OP 的同相输入端接入参考电压 VR,输出端连接到所述比较器 Comp 的同相输入端,所述比较器 Comp 的反相输入端接入三角波信号。所述误差放大器和比较器的外围电路为常规技术,在图中未示出,本领域技术人员可根据实际需要进行设计和适当选取。

[0045] 所述占空比控制模块的具体工作过程如下,各串联通道的所述反馈电压信号,经过滤波器 Filter 滤波后产生平均电压信号 AVFB,所述滤波器 Filter 将输入的信号波形整形,使此波形较稳定,以便第二误差放大器 OP 稳定工作。所述滤波器 Filter 可以采用常规的各种低通滤波器,例如 RC 滤波器或其它低通有源滤波器,属于常规技术,此处省略具体描述。所述第二误差放大器 OP 将平均电压信号 AVFB 和参考电压 VR 相比较,根据它们的电压差产生误差信号 OPO,误差信号 OPO 与三角波信号 Ramp 通过所述比较器 Comp 进行比较,



产生相应的占空比信号 D,再输出给相应的逻辑门电路。

[0046] 当所述平均电压信号 AVFB 电压高于参考电压 VR,误差放大器 OP 降低其输出的误差信号 OP0,比较器 Comp 根据误差信号 OP0 的降低来减小占空比信号 D 的占空比,结合图 1 可知,当所述占空比信号 D 的占空比减小,经过或门后,导致相应的开关电路,即 NMOS 晶体管的导通时间减小,这样导致相应的电压反馈信号的高电平时间减小,进一步导致经过低通滤波器 Filter 后的平均电压信号 AVFB 信号减小,这样形成了负反馈。反之,当所述平均电压信号 AVFB 信号低于参考电压 VR 时,误差放大器 OP 增加其输出的误差信号 OP0,导致所述比较器 Comp 输出信号 D 的占空比增加,导致经过或门后的信号占空比增加,控制相应的 NMOS 晶体管导通时间增加,从而导致相应的反馈电压信号的高电平时间增加,进一步导致经过低通滤波器 Filter 后的平均电压信号 AVFB 信号增加,也表现为负反馈。此负反馈环路稳定时,必然满足平均电压信号 AVFB 与参考电压 VR 相等。所以最终所有控制环路稳定时,每个 LED 串的电流的平均值都等于  $VR/r$ ,因此,只要设置所有串联通道中的反馈电阻 R1、R2、R3 的阻值都相同,则可以实现所有 LED 串的平均电流都相等。

[0047] 如图 3 中所示,为所述占空比控制模块中各输出信号的波形图,Ramp 为周期性三角波信号,在一个周期中,当误差信号 OP0 高于 Ramp 信号的时间段内,占空比信号 D 为高电平;在一个周期内,当误差信号 OP0 低于 Ramp 信号的时间段内,占空比信号 D 为低电平。图中示意 Ramp 信号的上升沿时间较长,下降沿时间较短(几乎为零),但在实际设计中,也可以设计上升沿时间较短,下降沿时间较长。

[0048] 如图 4 中所示,为本优选实施例中所述选择模块的电路原理图。所述选择模块包括比较模块、输出模块和初始化模块,所述比较模块用于比较各串联通道的反馈电压,获得最小反馈电压的串联通道,所述输出模块,用于将最小反馈电压的串联通道的反馈电压输出相应的导通信号,并将最低反馈电压输出。所述初始化模块,用于提供起始时钟信号,其输出的时钟信号经所述逻辑门电路连接到所述开关电路的控制端。

[0049] 所述比较模块包括比较器 CM1 ~ CM3、反相器 inv1、或非门 nor1、nor2 和与门 and1。三个串联通道的反馈电压分别接入三个比较器的输入端,当第一串联通道的反馈电压信号 FB1 电压最小时,或门 nor1 的输出端 MIN1 为高电平,输出端 MIN2 和 MIN3 为低电平。当第一串联通道的反馈电压信号 FB2 电压最小时,与门 and1 的输出端 MIN2 为高电平,MIN1 和 MIN3 为低电平。当第三串联通道的反馈电压信号 FB3 的电压最小时,或非门 nor2 的输出端 MIN3 为高电平,MIN1 和 MIN2 为低电平。三个输出信号 MIN1、MIN2、MIN3 分别输出到三个 D 触发器 ffd1 ~ ffd3 的 d 端,当 TL 信号下降沿时,所述 D 触发器 ffd1 ~ ffd3 将 MIN1 ~ MIN3 信号锁存到 D 触发器的 q 端,并作为所述选择模块的导通信号输出端 ON1 ~ ON3。

[0050] 三个串联通道的反馈电压信号 FB1、FB2、FB3 分别经过三个开关 S1、S2、S3 输出到所述最低反馈电压输出端 MIN 端,当初始化信号 Init 信号为高电平时,通过或门 OR4 控制开关 S1 导通,选择第一串联通道的反馈电压信号 FB1 输出到 MIN 输出端,由于这一选择是任意的,也可以选择 FB2 或 FB3 输出到 MIN 端。当 Init 信号为低电平后,ON1 ~ ON3 中输出为高电平的输出端,对应的即为反馈电压最低的串联通道,并控制开关 S1、S2、S3 中相应的开关将最小的反馈电压信号输出到 MIN 端。

[0051] 所述初始化模块包括电阻 R4、R5、比较器 CM4、反相器 INV2、或门 OR5 以及四个串接

的 D 触发器 ffd4 ~ ffd7。这里 D 触发器的个数只是示意,实际设计中可以根据具体情况增加或减小 D 触发器个数, D 触发器的个数决定了初始化信号 Init 为高电平的时间,个数越多, Init 为高电平的时间越长。所述电阻 R2、R1 将输入电源电压 VIN 进行分压,然后通过比较器 CM4 与参考电压 VRUV 比较,产生 UV 信号,当输入电源电压低于  $VRUV \times (R4+R5)/R5$  时, UV 信号为高电平,因此通过电阻 R4、R5 的分压设置了电路的最低工作电压。当电源电压上电过程中,一般会存在一段实际电压低于  $VRUV \times (R4+R5)/R5$ ,即最低工作电压的时间段,此时产生一段时间 UV 为高电平状态,经过或门 OR5 产生所有 D 触发器的复位信号 RST。或者当电路使能信号 EN 为低电平时,经过反相器 INV2 后为高电平,经过或门 OR5 的 RST 信号也为高电平。所以电路被禁止工作或电源电压上电过程都会产生复位信号,即 RST 信号为高电平,所有 D 触发器为高电平复位,可以将所有 D 触发器的输出端 q 复位为低电平,将输出端 qb 复位为高电平。CK 为时钟信号,可以由任何振荡器结构产生。

[0052] 第三个 D 触发器 ffd6 输出的 TL 信号,在电路开始工作后的四个时钟周期内为高电平,在第 4 个时钟周期的下降沿将变为低电平。第四个 D 触发器 ffd7 输出的而 Init 信号在电路开始工作后的八个时钟周期内为高电平,在第 8 个时钟周期的下降沿将变为低电平。所述 TL 信号用于产生将最低反馈电压串联通道的选择结果锁存到 D 触发器 ffd1、ffd2、ffd3 中的时间点,为了保证正确的选择最小反馈电压串联通道, Init 信号为高电平的时间应该持续直到 TL 信号的下降沿到来,即初始化信号 Init 信号的下降沿应晚于 TL 信号的下降沿,具体的延迟时间可以由模拟延时电路产生,也可以由数字电路产生。具体延迟时间可以根据实际需要自由设定。

[0053] 如图 5 中所示,为本实用新型工作过程的流程图,包括如下步骤:

[0054] 1、当电路上电或被使能时,产生一个初始化信号,作为整个驱动过程的起始时钟信号,该初始化信号可以为一个高电平的时间段;

[0055] 2、任选一个串联通道,并获得该串联通道当前的反馈电压;

[0056] 3、根据所述反馈电压与参考电压进行比较,获得误差电压,并根据所述误差电压产生工作电压为串联通道供电;由于之前各串联通道电流均为零,这一过程是利用负反馈,使包含 LED 串的串联通道从关断状态进入工作状态;

[0057] 4、获取各串联通道的反馈电压,比较并选择各串联通道中最低的反馈电压;

[0058] 5、根据最低反馈电压与参考电压进行比较,获得误差电压,并调整工作电压的输出;

[0059] 6、初始化信号结束,即初始化信号由高电平跳变为低电平;

[0060] 7、控制反馈电压最低的串联通道始终导通,根据其余各串联通道的反馈电压和参考电压,产生占空比信号,控制其余串联通道间歇导通,且使所述其余各串联通道的平均反馈电压与最低反馈电压串联通道的反馈电压相等。

[0061] 以上对本实用新型所提供的多 LED 串驱动电路进行了详细介绍,本文中应用了具体个例对本实用新型的原理及实施方式进行了阐述,以上实施例的说明只是用于帮助理解本实用新型的方法及其核心思想;同时,对于本领域的一般技术人员,依据本实用新型的思想,在具体实施方式及应用范围上均会有改变之处,综上所述,本说明书内容不应理解为对本实用新型的限制。

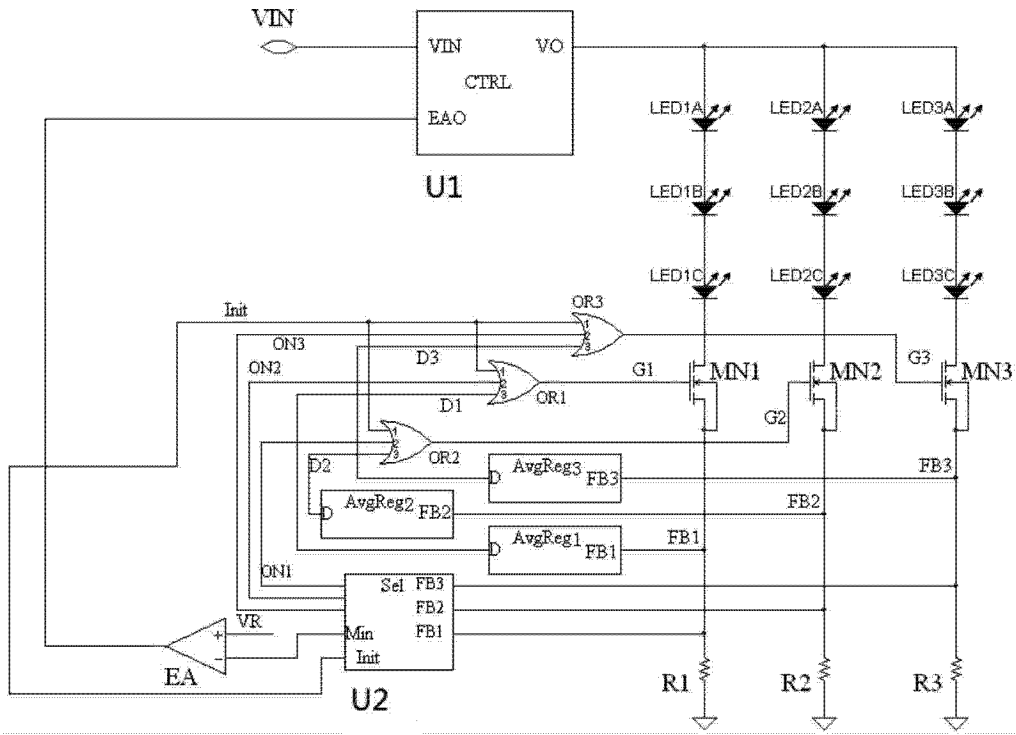


图 1

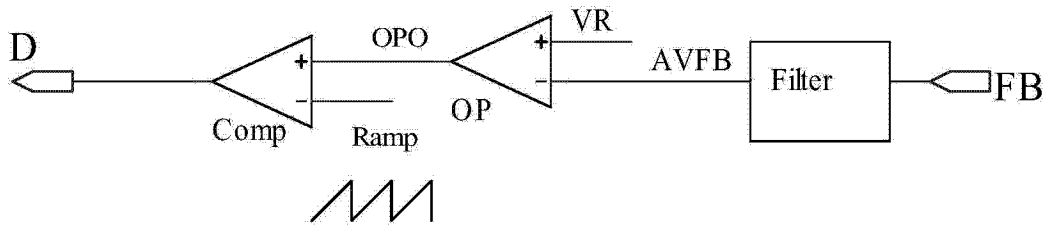


图 2

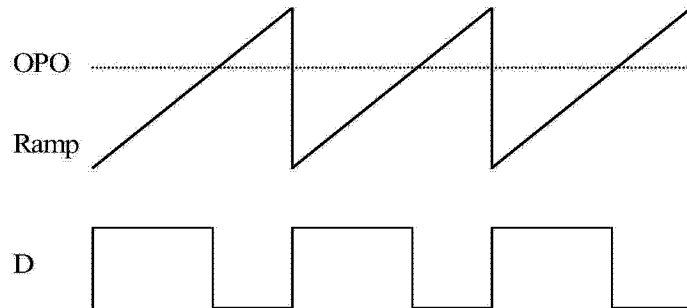


图 3

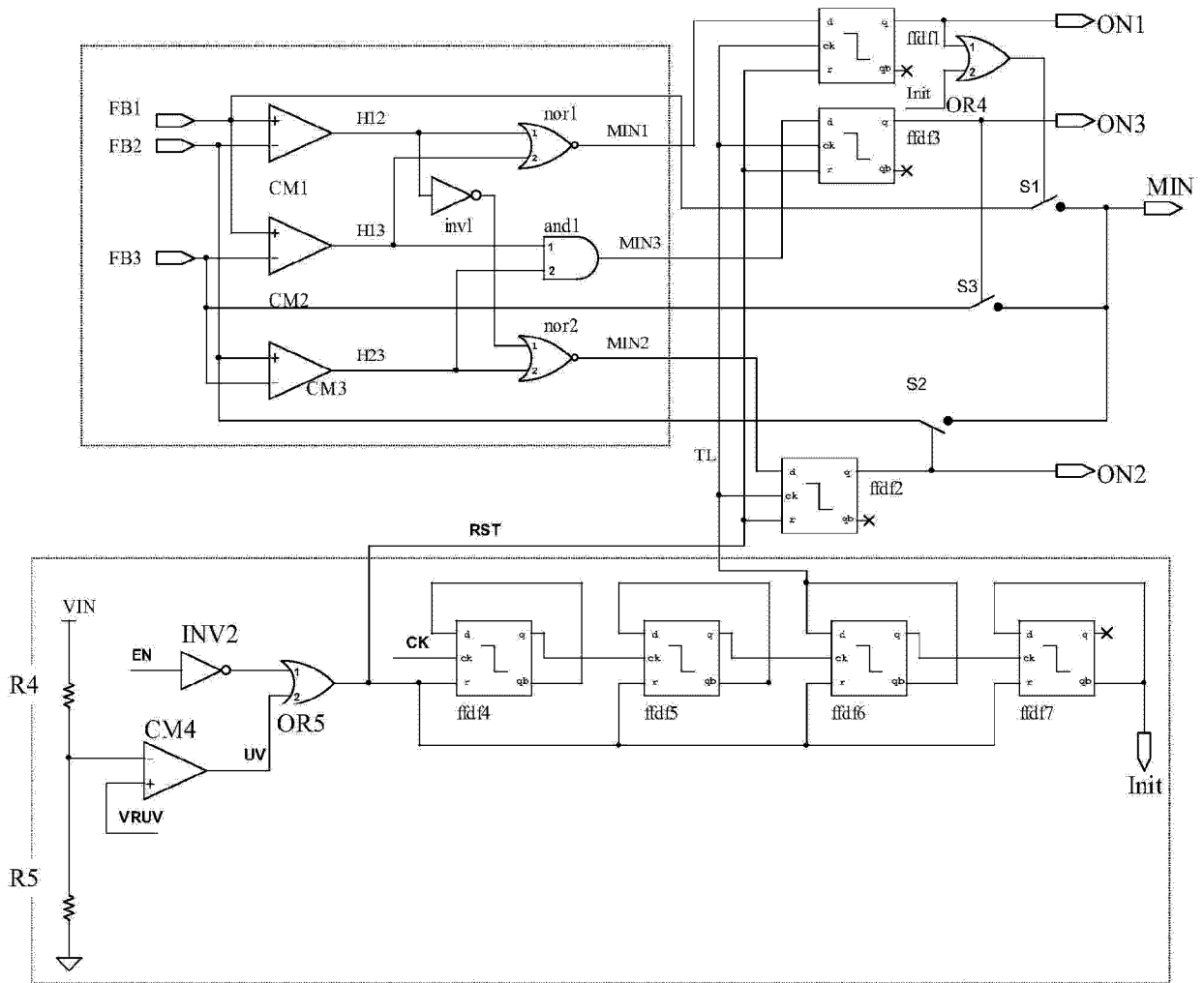


图 4

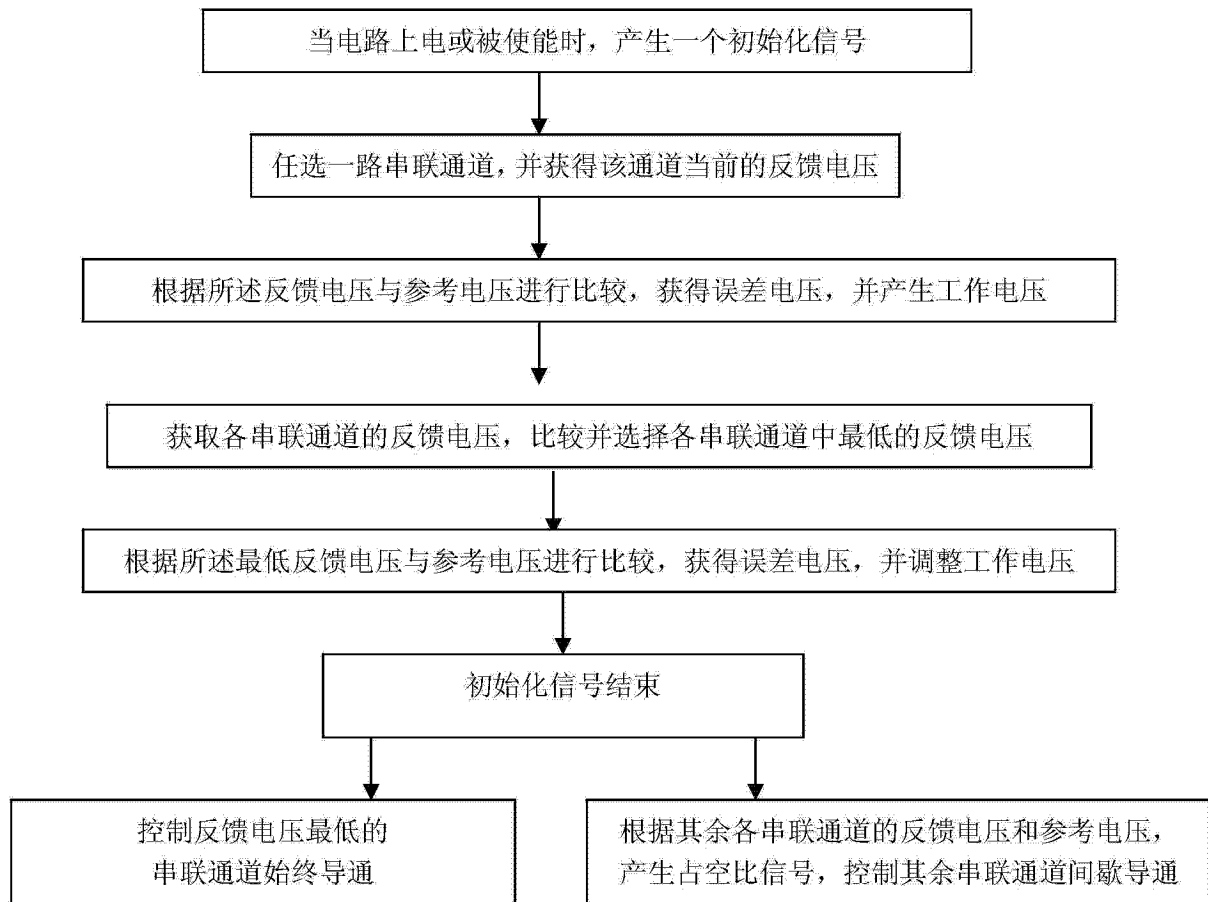


图 5