

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3992762号
(P3992762)

(45) 発行日 平成19年10月17日(2007.10.17)

(24) 登録日 平成19年8月3日(2007.8.3)

(51) Int. Cl.	F I
HO 1 L 27/00 (2006.01)	HO 1 L 27/00 3 O 1 B
HO 1 L 21/283 (2006.01)	HO 1 L 21/283
HO 1 L 21/3065 (2006.01)	HO 1 L 21/302 1 O 5 Z
HO 1 L 21/768 (2006.01)	HO 1 L 21/90 C

請求項の数 10 (全 10 頁)

(21) 出願番号 特願平7-244733	(73) 特許権者 591037214
(22) 出願日 平成7年9月22日(1995.9.22)	フラウンホッフアーゲーゼルシャフト ツ
(65) 公開番号 特開平8-213549	ァ フェルダールング デァ アンゲヴァ
(43) 公開日 平成8年8月20日(1996.8.20)	ンテン フォアシュンク エー. ファオ
審査請求日 平成14年9月10日(2002.9.10)	ドイツ連邦共和国 80686 ミュンヘ
(31) 優先権主張番号 P4433846.5	ン ハンザシュトラッセ 27ツェー
(32) 優先日 平成6年9月22日(1994.9.22)	(74) 代理人 100081411
(33) 優先権主張国 ドイツ(DE)	弁理士 三澤 正義
	(72) 発明者 ベーター ラム
	ドイツ連邦共和国 85276 ファッフ
	ェンホッフエン オーバミュルヴェグ
	11

最終頁に続く

(54) 【発明の名称】 集積回路の製造方法

(57) 【特許請求の範囲】

【請求項1】

第1の主平面領域で回路を持つ1つあるいは複数の第1の層(5)と保護層(7)によって保護された少なくとも1つの第1の金属被覆層(6)を含む第1の部品基層(1)を準備する第1のステップと、

後のエッチング処理で使用するためのマスク層(8)および酸化物層(9)を、前記第1の部品基層の第1の主平面に準備する第2のステップと、

前記第1の部品基層の第1の主平面領域の中にパイアホール(10)を形成し、その際に前記パイアホールは前記マスク層(8)および前記酸化物層(9)と回路を持つ第1の部品基層の各層に侵入する第3のステップと、

前記第1の主平面領域の側において前記第1の部品基層(1)に補助基層(12)を結合する第4のステップと、

前記第1の主平面に相対する側で前記第1の部品基層(1)を薄くする第5のステップと、

第2の主平面領域に回路を持つ少なくとも1つの第2の層(15)、該第2の層より前記第1の部品基層側にエッチングストップ用部材としての少なくとも1つの第2の金属被覆層(16)、および該第2の金属被覆層(16)より前記第1の部品基層側にエッチングの除去対象となる保護層(17)を有する第2の部品基層(13)を準備する第6のステップと、

前記第1の部品基層(1)と前記第2の部品基層(13)を結合し、その際に前記第1

の主平面に相對する第1の部品基層の側と、前記第2の部品基層の第2の主平面の側を調整してつなぎ合わせる第7のステップと、

前記補助基層(12)を除去する第8のステップと、

エッチングストップ用部材としての前記第2の金属被覆層(16)までエッチングして前記保護層(17)を除去することにより、前記第2のステップにおいて存在するバイアホール(10)を、第2の部品基層(13)の第2の金属被覆層(16)まで形成し、その際に第1の基層のマスク層(8)をエッチングマスクとして使用することにより、バイアホール(10)を形成し、マスク層(8)を除去し、前記保護層(7)の一部を除去して前記第1の被覆金属層(6)へのコンタクトホール(20)を形成する第9のステップと、

10

前記第1の金属被覆層(6)と前記第2の金属被覆層(16)との間に電氣的接続部材を前記バイアホール(10)およびコンタクトホール(20)を介して作る第10のステップと

を有することを特徴とする集積回路の製造方法。

【請求項2】

請求項1に記載の集積回路の製造方法において、前記第1の主平面領域で前記第1の部品基層(1)と前記補助基層(12)の結合が作られる前に、回路の第1の層を貫通する第1の調整マークを製造し、前記第2の主平面領域で前記第2の部品基層(13)が第2の調整マークを含み、スプリット光学系(23)により可視スペクトル領域で前記第1の部品基層と前記第2の部品基層とを合わせることを前記第1の調整マークおよび前記第2の調整マークとにより行うことを特徴とする集積回路の製造方法。

20

【請求項3】

請求項2に記載の集積回路の製造方法において、前記第1の調整マークが回路の第1の層を通りエッチングされ、前記第2の調整マークが前記第2の金属被覆層中の金属であることを特徴とする集積回路の製造方法。

【請求項4】

請求項1から3のいずれかに記載の集積回路の製造方法において、前記バイアホールの形成がエッチングにより行われることを特徴とする集積回路の製造方法。

【請求項5】

請求項1から4のいずれかに記載の集積回路の製造方法において、前記バイアホールが前記第1のステップ中で、回路の第1の層より数ミクロン下方まで形成され、前記第1の部品の基層を前記バイアホールのところまで薄くすることを特徴とする集積回路の製造方法。

30

【請求項6】

請求項1から4のいずれかに記載の集積回路の製造方法において、前記第1の部品基層(1)としてのSOI基層を使用する場合において、前記バイアホール(10)を前記第1のステップにおいて前記SOI基層の酸化層(3)のところまで形成し、前記第1の部品基層は前記酸化層(3)のところまで薄くされることを特徴とする集積回路の製造方法。

【請求項7】

請求項1から6のいずれかに記載の集積回路の製造方法において、前記第1の部品基層がエッチングまたは研磨により薄くされることを特徴とする集積回路の製造方法。

40

【請求項8】

請求項1から7のいずれかに記載の集積回路の製造方法において、前記第1の部品基層と前記第2の部品基層との結合が透明な接着層(18)によって行われ、この接着層は前記第2の部品基層の前記第2の主平面にはりつけられていることを特徴とする集積回路の製造方法。

【請求項9】

請求項1から8のいずれかに記載の集積回路の製造方法において、前記第1の部品基層が接着層(11)を介して前記補助基層(12)と結合されることを特徴とする集積回路

50

の製造方法。

【請求項 10】

請求項 1 から 9 のいずれかに記載の集積回路の製造方法において、前記第 10 のステップで前記第 1 の金属被覆層と前記第 2 の金属被覆層との間の電氣的接続部材を作る場合に、金属材料を前記バイアホールおよび前記コンタクトホールに充填することを特徴とする集積回路の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は垂直な集積回路の製造方法に関するものである。垂直な回路は 3 次元集積回路で重要な役割をはたす。3 次元集積とは、プレーナ技術により製造された部品の垂直の結合を意味する。3 次元マイクロエレクトロニクスシステムの利点は、特に、2 次元システムと比べて、同じデザイン設計で到達可能な実装密度とスイッチング速度がより高いことである。後者は、一方において個々の部品あるいは回路間の経路をより短くでき、また他方においてパラレルな情報処理の可能性により生じるものである。自由に場所が選択できる高度に集積された垂直方向の接点による結合技術を実現するために、システムの機能能力を向上させることが必要となる。

10

【0002】

【発明が解決しようとする課題】

自由に選べる垂直方向の接点を持つ 3 次元回路の配置の製造のための方法としては次のものが周知である。

20

【0003】

Y. Akasaka, Proc. IEEE74(1986)1703 には、多結晶のシリコンのプロセス化の完了した部品層を分離し、再結晶化させ、その結果再結晶化した層中で他の部品を製造することが提案されている。この方法の欠点としては、再結晶化プロセスにおける高い熱負荷による下の面中の性能を劣化させる変質、並びに全てのシステムのシリアルなプロセス化が必須なことである。後者は、一方において製造における走行時間が長いことにより、他方においてプロセスによりもたらされる沈殿の総計による作用の低下によるものである。両者は、互いに分離する個々の面の様々な基層中のプロセス化に比べ製造コストを著しく増してしまう。

30

【0004】

Y. Hayashi その他による、Proc. 8th Int Workshop on Future Electron Device, 1990, p. 85 によれば、まず始めに互いに分離した個々の部品を様々な基層中で製造することが知られている。続いて基層は数ミクロンに薄くされ、前側および後側の接点を備え、接着により垂直方向に結合される。しかし前側および後側の接点を作るために、標準半導体製造 (CMOS) にはない特別なプロセスが必要となる。MOS と適合性のない材料 (例えば金) と基層の後側の構造決めが必要でない。

【0005】

JP 63-213943 は、同様に分離された個々の部品面が様々な基層中で製造される、垂直な集積回路構造の製造方法が開示されている。上の基層は、回路を持つ全ての層に侵入するバイアホールを備える。同じ方法で、下の基層は、この基層の金属被覆層まで到達するコンタクトホールを備える。バイアホールまで上の基層の裏側を薄くした後、2 つの基層は、上の基層のバイアホールが下の基層のコンタクトホールを通して位置し、その結果 2 つの基層の部品面間の伝導性の結合が作られるようにつなぎ合わされる。

40

【0006】

しかしながら、この方法の場合、2 つの基層でより大きな微分動作を設計の際備えなければならないという欠点を持つ。つまり、バイアホール (Inter-Chip-Vias) は、基層の反対側からの調整により、互いに向かい合って下の基層の金属構造の境界内にあるだけでなくコンタクトホール開口部の境界内に存在しなければならないからである。そして、この結果、集積密度はあまり上がらない。

50

【 0 0 0 7 】

2つのプロセス化の完了した部品基層の結合では、つなぎ合わせる前に、2つの基層の正確な調整を調整マークにより行うことが必要である。裏側の構造決めによらない場合、調整マークがこれまで基層の表側の領域にはりつけられ、調整が赤外線透過光方法（例えば、いわゆる Flip - Chip - Bonden により周知である）により行われる。上の基層がつなぎ合わせの時点で連続する場合、可視のスペクトル領域の部品面の光学的透過光は遮断される。

【 0 0 0 8 】

しかしながら、赤外線透過光方法の適用は、半導体製造では普通でない特別装備、つまり赤外線透過光調整をあわせ持つボンダ装置を必要とする。このため、調整される基層はも 10
っぱら研磨された表面を持たなければならない（ハンドリング基層と下の部品基層）。つまり、そうでない場合、赤外線の光が境界面で拡散してばらつき、それにより調整マークを写しこむことができなくなるからである。調整精度は研磨された表面を使用しても、赤外線のより長い波長により、可視の光線と比べて、可視のスペクトル領域の調整の際より約2倍悪く、その結果垂直な結合の実装密度は可視光線で到達可能な値のほぼ25%しかない。更に多くの境界面とそれに結合され反射面を持つ集積回路の複雑な層の構造は、透過光方法での調整精度を更に減少させる。更にこの方法は設計の自由と基層選択を制限する、なぜなら調整マーク領域で良い透過性が必要だからである。

【 0 0 0 9 】

よって、上記の方法の欠点は、特に、製造の際の基層の走行時間が長いこと、CMOSと 20
適合しない特別プロセスの適用が必要であること、製造コストが高く、また歩留まりおよび集積密度が減少することである。

【 0 0 1 0 】

本発明の課題は、高い集積密度と高い歩留まりを可能にする集積回路の製造方法を提供することにある。

【 0 0 1 1 】

また、本発明の他の課題は、CMOSと適合しない方法であって、自由に場所が選択できる垂直方向の接続部材による結合が可能である集積回路の製造方法をを提供することにある。

【 0 0 1 2 】

【 課題を解決するための手段 】

前記課題は、本発明の請求項1の方法により解決される。本発明の特別な形態は従属請求の対象である。

【 0 0 1 3 】

本発明による方法では、個々の部品層が異なる第1および第2の部品基層の中で独立してプロセス化され、次につなぎ合わされる。始めに、完全に統合された回路中にある1つあるいは複数の部品層と金属被覆層を持つプロセス化の完了した第1の部品基層（以下「トップ基層」という）の上の表側に、絶縁層（例えば酸化物または窒化物の層）を後でエッチングする時に（例えば乾燥エッチング）エッチングのためのマスク（ハードマスク）が 40
はりつけられる。このマスクは、例えば、窒化チタンからなる層であり、または珪素スパッタリングプロセスによっても生成される。

【 0 0 1 4 】

前記トップ基層は、続いて、下にある第2の部品基層（以下「ボトム基層」という）の部品層の垂直方向の接点が後に作られる箇所を表側にバイアホールを備える（例えばエッチングにより）。バイアホールはトップ基層中に存在する全ての部品層と金属被覆層に侵入する。バイアホールは主としてトップ基層の数ミクロン下方で終わり（請求項5）、SOI 40
I 基層を使用する時は主として埋められた酸化物層のところまで終わる（請求項6）。

【 0 0 1 5 】

バイアホールのプロセス化の後、トップ基層の表側に例えば接着層を介して（請求項9）補助基層（ハンドリング基層）がはりつけられる。続いてトップ基層は、裏側から薄くさ 50

れる。薄くすることは、ウエットケミカルのエッチングあるいは機械的または化学機械的研磨による（請求項7）。SOI基層を使用する場合、埋められた酸化物層はエッチングトップとして役立つ（請求項6）。従来の基層（いわゆる粒状の材料から成る）を使用する場合には、バイアホールのところまで薄くでき（請求項5）、その結果、バイアホールはそれにより基層の両側に向かって形成され開かれる。

【0016】

続いて、1つあるいは複数の部品層と金属被覆層を持つ他のプロセス化の完了した基層であるボトム基層が、トップ基層と結合される。このために主として、請求項8によれば、ボトム基層の表側、つまりボトム基層の最上の部品層の表面は、透明な接着層を備える。

【0017】

接着層は同時に、パッシブおよび平坦にする機能を引き受ける（請求項10）。その後、トップ基層とボトム基層は互いに調整され、トップ基層の裏側はボトム基層の表側と結合する。その際、調整はスプリット光学系によって調整マークをもとに可視のスペクトル領域で行われる（請求項2）。調整マークはトップ基層中バイアホールと同様に、つまり主としてトップ基層の全ての部品層を通る表側の調整構造のエッチングによって製造され、ボトム基層の調整マークを、ボトム基層の金属被覆層の最上面中に含むことができる。

【0018】

トップ基層とボトム基層とをつなぎ合わせた後、ハンドリング基層が除去される。既に存在するバイアホールは、トップ基層の表側から、残っている層（例えばSOIトップ基層、接着層、ボトム基層のパッシブ層）を通して、ボトム基層の金属被覆面の金属被覆層まで延長され（例えば乾燥エッチングにより）、その際、トップ基層のマスク（ハードマスク）はエッチングマスクとして役立つ。

【0019】

このバイアホールの上で最終的に、トップ基層の金属被覆面の金属被覆層とボトム基層の金属被覆面の金属被覆層の間で電気的接続部材が作られる。

【0020】

このために、主として請求項11により、始めにバイアホールの側面壁が絶縁され、コンタクトホールがトップ基層の金属被覆面まで形成される。続いてトップ基層の表面とバイアホールおよびコンタクトホール中で、金属材料が分離される。この結合金属被覆層の構造決めの後、トップ基層およびボトム基層の部品層の垂直方向の集積が実施される。

【0021】

異なる基層中で互いに分離された個々の部品層のプロセス化により（パラレルなプロセス化）、本発明による方法によって垂直の回路の製造での走行時間が明らかに減少し、それにより製造コストが減少する。

【0022】

本発明による方法ではCMOSと適合しないテクノロジーが使われるのが優れている、つまり、特に基層の裏側設計をしなくて良いからである。

【0023】

個々の基層でのバイアホールの製造は、個々の基層のプロセス化中へのこの方法ステップの取り入れ（パラレルなプロセス化）を可能にし、このため特に多くの部品層、つまり発明による方法によって重なり合わせられる多くの基層を持つ構造の製造の際、走行時間が更に減少し歩留まりが上昇するという利点が生じる。

【0024】

プロセス始めのトップ基層へのマスクステップ（ハードマスク）のはりつけと、バイアホールが開くまでのこのマスクの残存は、酸化・あるいは窒化層のエッチングを可能にし、これらはパッシブ化、平坦化、多層金属被覆のために使用され、エッチングは製造プロセスの全ての後の時点でいつでも可能である（積み重ね）。基層のつなぎ合わせの前にあらかじめボトムウエハ中のコンタクトホールを開くことはもはや不必要である。調整の際のチップ間のバイアホールはボトムウエハの金属構造内部に位置しなければならず、その結果、デザインでの必要な微分動作はわずかになり、これによって、より高い集積密度を

10

20

30

40

50

達成できる（多層金属被覆では標準方法に類似する）。

【0025】

更に、つなぎ合わせの前に酸化物層を持つボトム基層の平坦化を行える、つまり、酸化物層を後からトップ基層のマスクを介して開くことができるからである。これにより、はりつけの際の空洞をかなり減少でき、3次元集積回路の信頼性が高まる。

【0026】

本発明の方法の他の利点は、トップ基層としてSOI基層をの用いることである。つまり、埋め込まれた酸化物層を積み上げの後同様に問題なくエッチングできるからである。これにより、SOI材料の利点（例えばトップウェハを薄くするときのエッチングストップとしての酸化物層、はりつけの際の裏側が非常に平らなこと、薄くする際のエッチング溶解あるいはCMP〔化学的機械的研磨〕によるパイアホールの侵食がないこと）が十分利用できる。

10

【0027】

更に垂直方向の接点はエッチングの可能性により、トップ基層のマスクを越えてボトムウェハあるいはボトム堆積の任意の金属被覆面まで実現可能である。これにより堆積の任意の金属被覆面への介入が可能になり、その結果、集積の際に造形が非常に自由になる。

【0028】

本発明の方法の他の利点は、重なり合う個々の部品層の調整のために、可視の領域でスプリット光学系が使えることである。このため、透過光方法とは反対に、トップ基層中の調整マークの上方の連続した層も、ボトム基層中の調整マークの下方の連続した層も透明であってはならない。これによって赤外線透過光方法と比べ、より高い調整精度とそれに伴うより高い実装密度を達成できる。

20

【0029】

【発明の実施の形態】

本発明の実施の形態を添付図面に基づいて以下に詳述する。

【0030】

図1に示すように、第1の部品基層（トップ基層）1は、3層金属被覆層中で完全にプロセス化されたMOS回路を持つSOI層を有している。このSOI層は、シリコン層2と、この上に形成されたシリコン酸化物層3と、この上に形成されたシリコン層4とからなる。前記トップ基層1は、さらにシリコン層4の上に形成されたチップ層5と、この上に形成された金属被覆層6とを有している。前記トップ基層1は、チップ層5および金属被覆層6の上に形成された酸化物または窒化物の保護層7によりパッシブ化されている。最上位の金属被覆層6は、例えばアルミ合金からなる。この金属被覆層6の下方に他の元素を組み込まれた、また組み込まれていない酸化物層がある。

30

【0031】

図2に示すように、後に続く乾燥エッチングのためのマスク層として、始めに窒化チタン層8と、例えばプラズマ酸化物層9のようなハードマスクとして役立つ層が分離され、パイアホール10のための写真技術が実施される（写真技術“トレンチ”）。塗装マスクによって、プラズマ酸化物層9と、窒化チタン層8と、チップ層5の下にある酸化物層が異方性にエッチングされる。塗装除去の後、いわゆるトレンチエッチング方法で、埋め込まれたシリコン酸化物層3の表面までエッチングされる（エッチングストップとしてのSiO₂）。

40

【0032】

図3に示すように、トップ基層1の上で、有機的な接着層11によって、シリコン層がハンドリング基層12（補助基層）としてはりつけられ、続いてトップ基層1は裏側を機械的にウェットケミカル方法で薄くされる。エッチングストップとして、本実施の形態においては、埋め込まれたシリコン酸化物層3（SiO₂）の下の面が役立つ。

【0033】

第2の部品基層（ボトム基層）13は、シリコン層14と、チップボトム層15と、3層金属被覆層からなる金属被覆層16と、パッシブ化層17とを有している。ボトム基層1

50

3は、チップボトム層15と金属被覆層16とパッシブ化層17の中で完全にプロセス化されたMOS回路を有している。

【0034】

ポリミド層18は、パッシブ化層17の上に、チップ間の接着剤としてスピンオン堆積され、その結果表面が平らになる。その後、トップ基層1とボトム基層13の接着がディスクボンダ装置中でスプリット光学系により行われる。カメラ24を含む前記スプリット光学系23は、図8に示されている。

【0035】

図4に示すように、ハンドリング層12と接着層11の除去の後、標準シリコン層のようなスタック層が更にプロセス化される。ボトム基層13の金属被覆層16の上における埋め込まれたシリコン酸化物層3と接着層18と保護層17は、バイアホール10中で異方性にエッチングされる。エッチングストップとして、本実施の形態では、金属被覆層16が利用される。

10

【0036】

図5に示すように、乾燥エッチングプロセスのためのマスクとして役立つ窒化チタン層8はここで除去され、オゾン-TEOSの酸化物層19は分離される。後者は堆積の際の高い一致により、バイアホールのアスペクト状況が高い場合、シリコン基層のためのバイアホールの金属被覆層の電氣的絶縁を保障する。

【0037】

図6に示すように、厳密に調整された乾燥エッチング方法によって、続いて側面壁のパッシブ化が実現する(エッチングストップとしての金属被覆層16によるいわゆるスペーサーエッチング方法)。最上位の金属被覆層6のためのコンタクトホール20が、写真技術「パッド」、酸化物エッチング(エッチングストップ:金属被覆6)、塗装除去、および洗浄により開けられる。

20

【0038】

その後、図7に示すように、まず始めに、バイアホール10の後に続くウェハ金属被覆層22(タングステン分離による)のための接着層およびバリア層としての窒化チタン層21が分離される。後者の写真技術「ネイルヘッド」により、窒化チタン層21およびタングステンなどからなる金属被覆層22が構造決めされる(タングステンエッチング、窒化チタンエッチング/塗装灰化)。その結果、トップ基層1とボトム基層13の間の垂直方向の結合が実現される。

30

【0039】

前記トップ基層1と補助基層12の結合が作られる前に、回路の第1の層を貫通する第1の調整マークを製造される。前記ボトム基層13が第2の調整マークを含んでいる。第1の調整マークはトップ基層1の中のバイアホールと同様に、つまり主としてトップ基層1の全ての部品層を通る表側の調整構造のエッチングによって製造される。ボトム基層13の第2の調整マークは、ボトム基層13の金属被覆層の最上面中に含むことができる。

【0040】

図8に示すように、前記トップ基層1の裏側をボトム基層13の表側と結合する際に、スプリット光学系(23)により可視スペクトル領域でトップ基層1とボトム基層13とを合わせることが第1の調整マークおよび第2の調整マークとにより行われる。

40

【図面の簡単な説明】

【図1】本発明におけるステップをトップ基層に基いて説明するための図である。

【図2】本発明におけるステップをトップ基層に基いて説明するための図である。

【図3】本発明におけるステップをトップ基層およびボトム基層に基いて説明するための図である。

【図4】本発明におけるステップをトップ基層およびボトム基層に基いて説明するための図である。

【図5】本発明におけるステップをトップ基層およびボトム基層に基いて説明するための図である。

50

【図6】本発明におけるステップをトップ基層およびボトム基層に基いて説明するための図である。

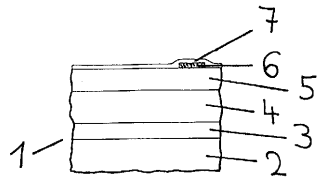
【図7】本発明におけるステップをトップ基層およびボトム基層に基いて説明するための図である。

【図8】本発明におけるスプリット光学系によるトップ基層およびボトム基層の互いの調整の説明図である。

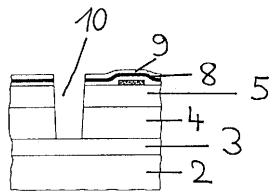
【符号の説明】

- | | | |
|----|----------------|----|
| 1 | トップ基層（第1の部品基層） | |
| 2 | シリコン層 | |
| 3 | シリコン酸化物層 | 10 |
| 4 | シリコン層 | |
| 5 | チップ層 | |
| 6 | 金属被覆層 | |
| 7 | 保護層 | |
| 8 | 窒化チタン層 | |
| 9 | プラズマ酸化物層 | |
| 10 | バイアホール | |
| 11 | 接着層 | |
| 12 | ハンドリング基層（補助基層） | |
| 13 | ボトム基層（第2の部品基層） | 20 |
| 14 | シリコン層 | |
| 15 | チップボトム層 | |
| 16 | 金属被覆層 | |
| 17 | パッシブ化層 | |
| 19 | 酸化物層 | |
| 20 | コンタクトホール | |
| 21 | 窒化チタン層 | |
| 22 | 金属被覆層 | |

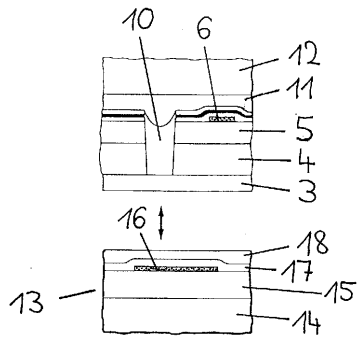
【図1】



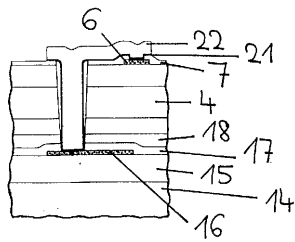
【図2】



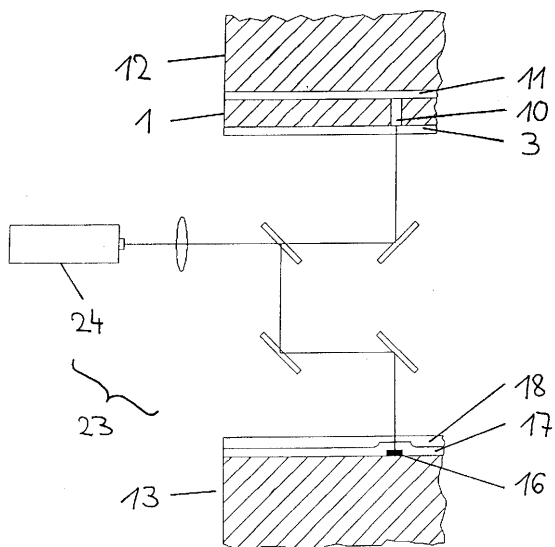
【図3】



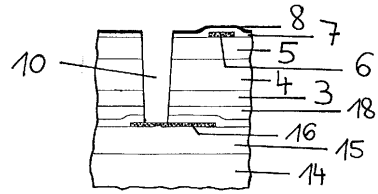
【図7】



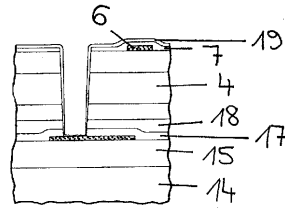
【図8】



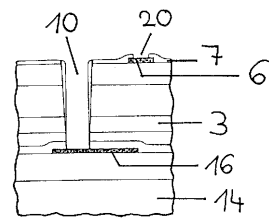
【図4】



【図5】



【図6】



フロントページの続き

(72)発明者 ラインホルドゥ ブッフネル
ドイツ連邦共和国 85774 ウンターフーリング フーリングェル アッレー 52

審査官 小野田 誠

(56)参考文献 特開平06-120419(JP,A)
特開昭63-213943(JP,A)
特開昭64-023564(JP,A)
特開平01-098253(JP,A)
特開平01-201948(JP,A)
特開平05-041478(JP,A)
特開平05-226578(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 27/00
H01L 21/283
H01L 21/3065
H01L 21/768