

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5687885号
(P5687885)

(45) 発行日 平成27年3月25日 (2015. 3. 25)

(24) 登録日 平成27年1月30日 (2015. 1. 30)

(51) Int. Cl.	F I	
HO 1 L 21/336 (2006. 01)	HO 1 L 29/78	6 1 6 L
HO 1 L 29/786 (2006. 01)	HO 1 L 29/78	6 1 8 B
GO 9 F 9/30 (2006. 01)	HO 1 L 29/78	6 1 8 E
	HO 1 L 29/78	6 1 8 A
	HO 1 L 29/78	6 1 2 D
請求項の数 5 (全 9 頁) 最終頁に続く		

(21) 出願番号	特願2010-262032 (P2010-262032)	(73) 特許権者	501426046
(22) 出願日	平成22年11月25日 (2010. 11. 25)		エルジー ディスプレイ カンパニー リ
(65) 公開番号	特開2012-114247 (P2012-114247A)		ミテッド
(43) 公開日	平成24年6月14日 (2012. 6. 14)		大韓民国 ソウル、ヨンドゥンポグ、ヨ
審査請求日	平成25年7月4日 (2013. 7. 4)		ウィーテロ 1 2 8
		(74) 代理人	100110423
			弁理士 曾我 道治
		(74) 代理人	100084010
			弁理士 古川 秀利
		(74) 代理人	100094695
			弁理士 鈴木 憲七
		(74) 代理人	100111648
			弁理士 梶並 順
		(74) 代理人	100147566
			弁理士 上田 俊一
最終頁に続く			

(54) 【発明の名称】 薄膜トランジスタおよび表示装置用電極基板の製造方法

(57) 【特許請求の範囲】

【請求項 1】

基板上にゲート電極を形成するステップと、
 前記ゲート電極上にゲート絶縁膜を形成するステップと、
 前記ゲート絶縁膜上に、前記ゲート電極と重ならないようにソース電極およびドレイン電極をそれぞれ形成するステップと、
 前記ゲート電極、前記ソース電極および前記ドレイン電極上に、前記ゲート電極を跨いで前記ソース電極と前記ドレイン電極とを繋ぐように、In、GaおよびZnを含む酸化物からなる透明アモルファス酸化物半導体層を形成するステップと、
 前記透明アモルファス酸化物半導体層上に、前記ゲート電極をマスクとした前記基板側からの露光により島状絶縁膜を形成するステップと、
 前記基板の全面に、前記島状絶縁膜をマスクとして、前記島状絶縁膜側からプラズマを照射するステップと、
 前記島状絶縁膜をマスクとして、前記透明アモルファス酸化物半導体層を、アルカリ溶液であるレジスト現像液に浸すステップと、
 を備えたことを特徴とする薄膜トランジスタの製造方法。

【請求項 2】

前記透明アモルファス酸化物半導体層を形成するステップは、
 成膜条件の互いに異なる2つ以上の透明アモルファス酸化物半導体層を連続的に成膜して積層構造を形成するステップを含む

ことを特徴とする請求項 1 に記載の薄膜トランジスタの製造方法。

【請求項 3】

前記透明アモルファス酸化物半導体層を形成するステップは、
少なくとも Ar および O₂ を含む混合ガスを用いて、スパッタリングにより透明アモルファス酸化物半導体層を成膜するステップであり、

前記積層構造の最下層の成膜時には、前記混合ガスの流量に対する O₂ の流量比を 5 % 以下とし、

前記積層構造の最上層の成膜時には、前記混合ガスの流量に対する O₂ の流量比を 20 % 以上とする

ことを特徴とする請求項 2 に記載の薄膜トランジスタの製造方法。

10

【請求項 4】

前記プラズマを照射するステップは、

O₂、N₂、CF₄、CHF₃、Ar のうち、少なくとも 1 つを含むガスを電離させたプラズマを照射する

ことを特徴とする請求項 1 から請求項 3 までの何れか 1 項に記載の薄膜トランジスタの製造方法。

【請求項 5】

請求項 1 から請求項 4 までの何れか 1 項に記載の薄膜トランジスタの製造方法を用いた表示装置用電極基板の製造方法であって、

透明な絶縁性の前記基板上に複数本の走査信号線を形成するステップと、

絶縁膜を介して前記複数本の走査信号線と交差するように複数本の表示信号線を形成するステップと、

前記複数の走査信号線と前記複数の表示信号線との各交差領域に形成された複数の前記薄膜トランジスタと電気的に接続されるように複数の表示画素電極を形成するステップと、をさらに備え、

前記ゲート電極を形成するステップと、前記複数本の走査信号線を形成するステップとは、同一ステップであり、

前記ソース電極およびドレイン電極をそれぞれ形成するステップと、前記複数本の表示信号線を形成するステップとは、同一ステップである

ことを特徴とする表示装置用電極基板の製造方法。

20

30

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、透明アモルファス酸化物半導体 (TAOS: Transparent Amorphous Oxide Semiconductor) を用いた薄膜トランジスタ (TFT: Thin Film Transistor)、およびこの薄膜トランジスタ (TFT) を用いた表示装置用電極基板の製造方法に関する。

【背景技術】

【0002】

従来から、薄膜トランジスタ (TFT) として、B/C 型と呼ばれるボトムゲートかつトップコンタクト構造のものが広く用いられている。また、近年、TFT の半導体層として、透明アモルファス酸化物半導体 (TAOS) を用いるものが提案されている (例えば、特許文献 1 参照)。ここで、TAOS を TFT に用いるに際して、半導体層を従来のアモルファスシリコン (a-Si: amorphous Silicon) から TAOS に置き換えることを念頭に開発が進められている。

40

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2000 - 150900 号公報

【発明の概要】

50

【発明が解決しようとする課題】

【0004】

しかしながら、従来技術には、以下のような課題がある。

従来のトップコンタクト構造のTFTにおいて、半導体層としてTAOSを用いる場合には、ソース電極およびドレイン電極となる金属層がTAOS層の直上に位置することとなる。また、TAOS材料の中で製品化が有力視されるIGZO(In、GaおよびZnを含む酸化物)は、酸やアルカリに対する耐薬液性が低く、プラズマダメージを受けやすい。

【0005】

そのため、ソース電極およびドレイン電極のパターニングに際して、耐薬液性が低いTAOSは、プロセスダメージを受けやすい。すなわち、プロセスに対するマージンが小さいので、TFT特性の低下や歩留まりの低下を生じやすい。そこで、TAOSを用いたTFT(TAOS TFT)は、ソース電極およびドレイン電極がパターニングされた後に、TAOS層が形成されるボトムコンタクト構造とすることが望ましい。

10

【0006】

また、従来のa-Siを用いたTFT(a-Si TFT)は、合わせズレによるTFTの寄生容量の変動を抑制するために、合わせズレによる影響が小さくなるよう、「U」字形状に構成されている。しかしながら、TAOS TFTは、a-Si TFTの10倍以上の移動度を有するので、「U」字形状にすると、TFTのサイズが要求値を超えることとなる。

20

【0007】

もし、TFTが要求サイズよりも大きくなると、TFTの寄生容量による画質への影響が急激に大きくなるので、TFTを「U」字形状にすることはできない。そのため、TAOS TFTは、合わせズレによる寄生容量の変動が生じやすいストレート形状をとらざるを得ず、必然的に従来のa-Si TFTよりも合わせズレによる画質の低下が生じやすい。

【0008】

さらに、従来のトップコンタクト構造のTFTにTAOSを用いた場合には、ソース電極およびドレイン電極をゲートに対して位置合わせすることにより、合わせズレマージンの分だけTFTの寄生容量が大きくなり、かつ合わせズレに応じて表示画面内の寄生容量の大きさが不均一となる。

30

【0009】

ここで、液晶表示装置において、開口率や画質を向上させるために、TFTの寄生容量を低減する方法として、紫外線による裏面露光を用いたi/s型のセルフアライン(自己整合型)TFTがある。そのため、寄生容量を低減して開口率や画質を向上させるために、TAOS TFTは、セルフアラインとすることが望ましい。

【0010】

しかしながら、TAOS TFTをボトムコンタクト構造とした場合には、ソース電極およびドレイン電極となる金属層が遮光性を有するので、TFTをセルフアラインとすることができない。また、TAOS TFTを裏面露光によるセルフアラインとした場合には、ソース電極およびドレイン電極となる金属層をゲート電極と重なるように配置することができない。

40

【0011】

つまり、TAOS TFTにおいて、ボトムコンタクト構造と裏面露光によるセルフアラインとは、ソース電極およびドレイン電極となる金属層が遮光性を有するので、互いに整合せず、実現することができない。そこで、ボトムコンタクト構造で、かつセルフアラインのTAOS TFTを得るために、以下のような方法が考えられる。

【0012】

すなわち、まず、基板上にゲート電極を形成し、ゲート電極上にゲート絶縁膜を形成し、ゲート絶縁膜上に、ゲート電極と重ならないようにソース電極およびドレイン電極をそ

50

れぞれ形成し、ゲート電極、ソース電極およびドレイン電極上に、ゲート電極を跨いでソース電極とドレイン電極とを繋ぐようにT A O S層を形成する。

【0013】

続いて、T A O S層上に、ゲート電極をマスクとした基板側からの露光により島状絶縁膜を形成し、基板の全面に、島状絶縁膜をマスクとして、島状絶縁膜側からプラズマを照射する。これにより、T A O S層のプラズマが照射された領域（島状絶縁膜によってマスクされていない領域）が低抵抗化され、T A O S層がソース領域、ドレイン領域およびチャネル領域に区分される。そのため、ボトムコンタクト構造で、かつセルフアラインのT A O S T F Tが得られる。

【0014】

しかしながら、T A O S層に対するプラズマの照射パワーや照射時間を増加させると、T A O S層やその他の必要なパターンまでもがエッチングされる。特に、島状絶縁膜として樹脂絶縁膜を用いた場合には、他の材料を用いて島状絶縁膜を形成したときと比較して、速い速度でエッチングされる。そのため、プラズマ照射だけでは、T A O S層のプラズマが照射された領域（ソース領域およびドレイン領域に相当する領域）を十分に低抵抗化することが困難であるという問題がある。

【0015】

この発明は、上記のような課題を解決するためになされたものであり、ボトムコンタクト構造で、かつセルフアラインのT A O S T F Tにおいて、T A O S層のソース領域およびドレイン領域に相当する領域を十分に低抵抗化することができる製造方法、およびこのT A O S T F Tを用いた表示装置用電極基板の製造方法を得ることを目的とする。

【課題を解決するための手段】

【0016】

この発明に係るT F Tの製造方法は、基板上にゲート電極を形成するステップと、ゲート電極上にゲート絶縁膜を形成するステップと、ゲート絶縁膜上に、ゲート電極と重ならないようにソース電極およびドレイン電極をそれぞれ形成するステップと、ゲート電極、ソース電極およびドレイン電極上に、ゲート電極を跨いでソース電極とドレイン電極とを繋ぐように、In、GaおよびZnを含む酸化物からなる透明アモルファス酸化物半導体層を形成するステップと、透明アモルファス酸化物半導体層上に、ゲート電極をマスクとした基板側からの露光により島状絶縁膜を形成するステップと、基板の全面に、島状絶縁膜をマスクとして、島状絶縁膜側からプラズマを照射するステップと、島状絶縁膜をマスクとして、透明アモルファス酸化物半導体層を、アルカリ溶液であるレジスト現像液に浸すステップと、を備えたものである。

【発明の効果】

【0017】

この発明に係るT F Tの製造方法によれば、透明アモルファス酸化物半導体層上に、ゲート電極をマスクとした基板側からの露光により島状絶縁膜を形成した後、基板の全面に、島状絶縁膜をマスクとして、島状絶縁膜側からプラズマを照射し、続いて、島状絶縁膜の周囲に露出した透明アモルファス酸化物半導体層をアルカリ溶液に浸している。これにより、透明アモルファス酸化物半導体層の島状絶縁膜から露出した領域（ソース領域およびドレイン領域に相当する領域）がさらに低抵抗化される。

そのため、ボトムコンタクト構造で、かつセルフアラインのT A O S T F Tにおいて、T A O S層のソース領域およびドレイン領域に相当する領域を十分に低抵抗化することができる製造方法、およびこのT A O S T F Tを用いた表示装置用電極基板の製造方法を得ることができる。

【図面の簡単な説明】

【0018】

【図1】この発明の実施の形態1に係るT A O S T F Tの構成を示す断面図である。

【図2】(a)、(b)は、この発明の実施の形態1に係るT A O S T F TのT A O S層の抵抗値を、アルカリ溶液に浸したものと浸していないものとで比較して示す説明図で

10

20

30

40

50

ある。

【発明を実施するための形態】

【0019】

以下、この発明に係るTFTおよび表示装置用電極基板の好適な実施の形態につき図面を用いて説明するが、各図において同一、または相当する部分については、同一符号を付して説明する。

【0020】

実施の形態1.

図1は、この発明の実施の形態1に係るTAOSTFT10の構成を示す断面図である。図1において、TAOSTFT10は、ガラス基板11と、ゲート電極12と、ゲート絶縁膜13と、ソース電極14と、ドレイン電極15と、第1TAOS層16(透明アモルファス酸化物半導体層)と、第2TAOS層17(透明アモルファス酸化物半導体層)と、島状絶縁膜18と、樹脂絶縁膜19とを備えている。

10

【0021】

ゲート電極12は、ガラス基板11上に形成されている。なお、基板は、ガラス基板11に限定されず、透明で、かつ絶縁性を有していればよい。ゲート絶縁膜13は、ゲート電極12上に形成されている。ソース電極14およびドレイン電極15は、ゲート絶縁膜13上に、ゲート電極12と重ならないようにそれぞれ形成されている。

【0022】

第1TAOS層16は、ゲート電極12、ソース電極14およびドレイン電極15上に、ゲート電極12を跨いでソース電極14とドレイン電極15とを繋ぐように形成されたTAOS層である。ここで、第1TAOS層16および第2TAOS層17は、材料として、上述したIn、GaおよびZnを含む酸化物であるIGZOを用いている。

20

【0023】

第2TAOS層17は、第1TAOS層16に積層して連続的に形成され、かつゲート電極12、ソース電極14およびドレイン電極15上に、ゲート電極12を跨いでソース電極14とドレイン電極15とを繋ぐように形成されたTAOS層である。ここで、第2TAOS層17は、第1TAOS層16とは異なる成膜条件(後述する)によって形成され、第1TAOS層16および第2TAOS層17は、積層構造を構成している。

【0024】

島状絶縁膜18は、第2TAOS層17上に、ゲート電極12をマスクとしたガラス基板11側からの露光(裏面露光)により形成された絶縁膜である。樹脂絶縁膜19は、第2TAOS層17および島状絶縁膜18上に形成されている。

30

【0025】

ここで、第1TAOS層16および第2TAOS層17の、島状絶縁膜18と重ならない領域の抵抗値は、後述するプラズマ処理により、島状絶縁膜18と重なる領域の抵抗値よりも低抵抗化されている。具体的には、第1TAOS層16は、ソースとして機能するソース領域16a、ドレインとして機能するドレイン領域16bおよびチャンネル領域16cを含む。

【0026】

なお、第2TAOS層17は、後述するように、O₂の含有量が大いので、プラズマ処理によってもなお絶縁性を有し、ソース領域16aを保護するソース保護領域17a、ドレイン領域16bを保護するドレイン保護領域17bおよびチャンネル領域16cを保護するチャンネル保護領域17cを含む。

40

【0027】

このとき、第1TAOS層16および第2TAOS層17のチャンネル領域16cおよびチャンネル保護領域17cは、後述するように、ゲート電極12に対してセルフアラインとなり、ソース領域16aおよびソース保護領域17aとドレイン領域16bおよびドレイン保護領域17bとの間に形成されている。

【0028】

50

なお、T A O S T F T 1 0を用いた表示装置用電極基板は、T A O S T F T 1 0に加えて、ガラス基板 1 1上に形成された複数本の走査信号線（図示せず）と、絶縁膜（図示せず）を介して複数本の走査信号線と交差するように形成された複数本の表示信号線（図示せず）と、複数の走査信号線と複数の表示信号線との各交差領域に形成された複数のT A O S T F T 1 0と電氣的に接続された複数の表示画素電極（図示せず）とをさらに備えて構成される。

【 0 0 2 9 】

また、この表示装置用電極基板において、ゲート電極 1 2は、走査信号線の一部または延在部から構成され、ソース電極 1 4およびドレイン電極 1 5は、表示信号線と同一工程によって形成されている。

10

【 0 0 3 0 】

続いて、T A O S T F T 1 0の製造方法を、手順に沿って説明する。

まず、ガラス基板 1 1上にゲート電極 1 2を形成する。ここで、ゲート電極 1 2は、例えばスパッタリングによって形成された金属層をパターニングすることによって形成される。続いて、ゲート電極 1 2上に、ゲート絶縁膜 1 3を形成する。ここで、ゲート絶縁膜 1 3は、例えばC V Dによって形成される。

【 0 0 3 1 】

次に、ゲート絶縁膜 1 3上に、ゲート電極 1 2と重ならないようにソース電極 1 4およびドレイン電極 1 5を形成する。ここで、ソース電極 1 4およびドレイン電極 1 5は、例えばスパッタリングによって形成された金属層をパターニングすることによって形成される。

20

【 0 0 3 2 】

続いて、ゲート電極 1 2、ソース電極 1 4およびドレイン電極 1 5上に、ゲート電極 1 2を跨いでソース電極 1 4とドレイン電極 1 5とを繋ぐように、第 1 T A O S 層 1 6を形成する。ここで、第 1 T A O S 層 1 6は、少なくともA rおよびO₂を含む混合ガスを用いて、スパッタリングにより形成される。

【 0 0 3 3 】

次に、第 1 T A O S 層 1 6に積層して連続的に、かつゲート電極 1 2、ソース電極 1 4およびドレイン電極 1 5上に、ゲート電極 1 2を跨いでソース電極 1 4とドレイン電極 1 5とを繋ぐように、第 2 T A O S 層 1 7を形成する。ここで、第 2 T A O S 層 1 7は、少なくともA rおよびO₂を含む混合ガスを用いて、スパッタリングにより形成される。

30

【 0 0 3 4 】

このとき、第 1 T A O S 層 1 6は、例えば混合ガスの流量に対するO₂の流量比 1 %で成膜され、第 2 T A O S 層 1 7は、例えば混合ガスの流量に対するO₂の流量比 3 3 %で成膜される。

【 0 0 3 5 】

続いて、第 2 T A O S 層 1 7上に、ゲート電極 1 2をマスクとしたガラス基板 1 1側からの露光（裏面露光）により、島状絶縁膜 1 8を形成する。ここで、島状絶縁膜 1 8の材料として、塗布成膜可能な樹脂製材料や酸化シリコン系または窒化シリコン系のS i N x、S i O xまたはS i O x N yが考えられる。

40

【 0 0 3 6 】

次に、ガラス基板 1 1の全面に、島状絶縁膜 1 8をマスクとして、島状絶縁膜 1 8側からプラズマを照射する。このとき、O₂、N₂、C F₄、C H F₃、A rのうち、少なくとも 1 つを含むガスを電離させたプラズマがガラス基板 1 1に照射される。ここで、第 1 T A O S 層 1 6および第 2 T A O S 層 1 7にプラズマが照射されると、T A O S 層（I G Z O）中の酸素原子が叩き出されて酸素空孔が増加し、性質が導体側に近づく。

【 0 0 3 7 】

続いて、島状絶縁膜 1 8の周囲に露出した第 1 T A O S 層 1 6および第 2 T A O S 層 1 7をアルカリ溶液に浸す。このとき、アルカリ溶液としてレジスト現像液N M D - 3（T M A H = 2 . 3 8 %）を用い、第 1 T A O S 層 1 6および第 2 T A O S 層 1 7を浸す時間

50

を20分とする。なお、この処理（アルカリ溶液処理）に用いるアルカリ溶液および第1 T A O S 層16および第2 T A O S 層17を浸す時間は、これらものに限定されず、異なるものであってもよい。

【0038】

透明アモルファス酸化物半導体（T A O S）は、金属と酸素との化合物であり、それらが互いにイオン性結合している。そのため、T A O S 層をアルカリ溶液に浸すと、還元反応によってT A O S 層から酸素が抜けて、金属の割合が増える。この結果、T A O S 層の抵抗値が低下して性質が導体側に近づく。

【0039】

これにより、第1 T A O S 層16および第2 T A O S 層17のソース領域16aおよびソース保護領域17aとドレイン領域16bおよびドレイン保護領域17bとが十分に低抵抗化され、ソース領域16aおよびドレイン領域16bが電極として使用できる程度の導電率となる。続いて、第2 T A O S 層17および島状絶縁膜18上に、樹脂製材料により、樹脂絶縁膜19を形成する。

10

【0040】

なお、T A O S T F T 10を用いた表示装置用電極基板の製造方法は、T A O S T F T 10の製造方法に加えて、以下の手順を備えている。すなわち、ガラス基板11上に複数本の走査信号線（図示せず）を形成する手順と、絶縁膜（図示せず）を介して複数本の走査信号線と交差するように複数本の表示信号線（図示せず）を形成する手順と、複数の走査信号線と複数の表示信号線との各交差領域に形成された複数のT A O S T F T 10と電氣的に接続されるように複数の表示画素電極（図示せず）を形成する手順とをさらに備えている。

20

【0041】

また、この表示装置用電極基板の製造方法において、ゲート電極12は、複数本の走査信号線を形成する手順において同時に形成され、ソース電極14およびドレイン電極15は、複数本の表示信号線を形成する手順においてそれぞれ同時に形成される。

【0042】

ここで、T A O S T F T 10の第1 T A O S 層16におけるアルカリ溶液（現像液）処理後の抵抗値を、図2に示す。図2（a）は、アルカリ溶液処理を実行したT A O S T F T 10の抵抗値を示し、図2（b）は、アルカリ溶液処理を実行していないT A O S T F T 10の抵抗値を示している。

30

【0043】

図2より、アルカリ溶液処理を実行した場合には、処理直後の抵抗値にばらつきが生じるものの、その後のアニールによってアルカリ溶液処理前よりも抵抗値が低下することが分かる。また、アルカリ溶液処理を実行しない場合には、アニールによって抵抗値が変化しないか、または上昇することが分かる。

【0044】

上述したように、この実施の形態1では、T A O S 層を導体と見なせるまで抵抗値を低下させることにより、チャンネル領域と、ソース領域およびドレイン領域を一体化させることができ、T F T サイズの縮小による寄生容量の低減を図ることができる。

40

【0045】

また、液晶表示装置において、従来I T O（Indium Tin Oxide）で形成していた画素電極を、T A O Sで形成することが可能となり、画素電極とソース領域とを一体化させることによる開口率の向上や、I T O層の廃止による省プロセスを図ることができる。

さらに、将来的にアルカリ溶液処理（アルカリ還元反応）のみで十分な低抵抗化が可能になれば、プラズマ照射を廃止することで、さらなる省プロセスを図ることができる。

【0046】

以上のように、実施の形態1に係るT F Tによれば、透明アモルファス酸化物半導体層上に、ゲート電極をマスクとした基板側からの露光により島状絶縁膜を形成した後、基板

50

の全面に、島状絶縁膜をマスクとして、島状絶縁膜側からプラズマを照射し、続いて、島状絶縁膜の周囲に露出した透明アモルファス酸化物半導体層をアルカリ溶液に浸している。これにより、透明アモルファス酸化物半導体層の島状絶縁膜から露出した領域（ソース領域およびドレイン領域に相当する領域）がさらに低抵抗化される。

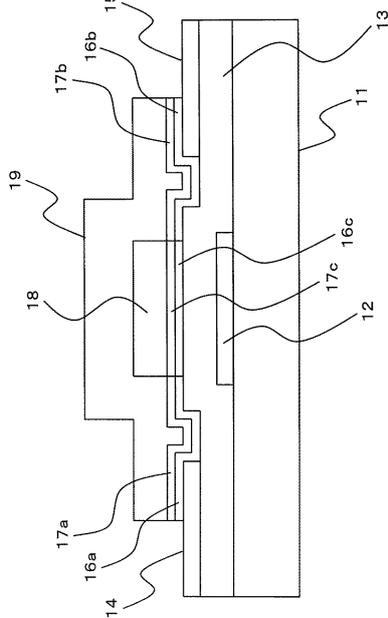
そのため、ボトムコンタクト構造で、かつセルフラインのTAOS TFTにおいて、TAOS層のソース領域およびドレイン領域に相当する領域を十分に低抵抗化することができる製造方法、およびこのTAOS TFTを用いた表示装置用電極基板の製造方法を得ることができる。

【符号の説明】

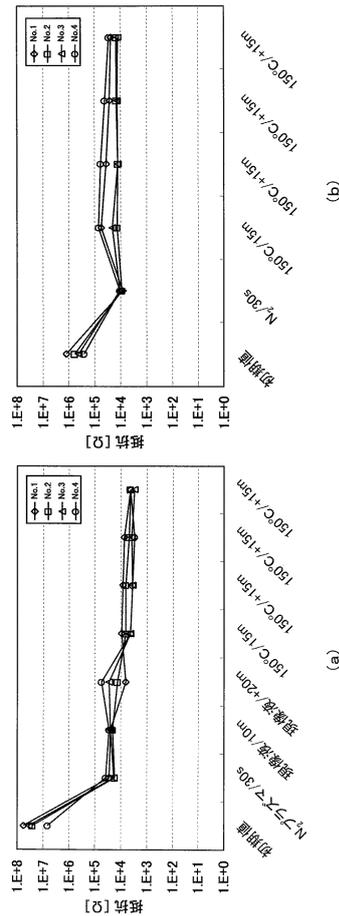
【0047】

11 ガラス基板、12 ゲート電極、13 ゲート絶縁膜、14 ソース電極、15 ドレイン電極、16 第1TAOS層、16a ソース領域、16b ドレイン領域、16c チャンネル領域、17 第2TAOS層、17a ソース保護領域、17b ドレイン保護領域、17c チャンネル保護領域、18 島状絶縁膜、19 樹脂絶縁膜。

【図1】



【図2】



フロントページの続き

(51)Int.Cl. F I
G 0 9 F 9/30 3 3 8

(72)発明者 川野 英郎
東京都品川区東品川4 - 1 3 - 1 4 グラスキューブ品川2 F エルジー ディスプレイ カンパニ
ー リミテッド 日本研究所内

審査官 綿引 隆

(56)参考文献 特開2005 - 1 4 6 4 0 0 (J P , A)
特開2008 - 0 4 0 3 4 3 (J P , A)
特開2009 - 0 9 9 9 5 3 (J P , A)
特開2010 - 0 4 5 2 6 3 (J P , A)
特開2007 - 1 0 9 9 1 8 (J P , A)

(58)調査した分野(Int.Cl. , DB名)
G 0 9 F 9 / 3 0
H 0 1 L 2 1 / 3 3 6
H 0 1 L 2 9 / 7 8 6