



# (12) 发明专利

(10) 授权公告号 CN 111527694 B

(45) 授权公告日 2023. 12. 26

(21) 申请号 201880083615.1

(22) 申请日 2018.12.21

(65) 同一申请的已公布的文献号  
申请公布号 CN 111527694 A

(43) 申请公布日 2020.08.11

(30) 优先权数据  
15/855,106 2017.12.27 US

(85) PCT国际申请进入国家阶段日  
2020.06.23

(86) PCT国际申请的申请数据  
PCT/US2018/067063 2018.12.21

(87) PCT国际申请的公布数据  
W02019/133474 EN 2019.07.04

(73) 专利权人 高通股份有限公司  
地址 美国加利福尼亚州

(72) 发明人 R·卡马克 范斌

(74) 专利代理机构 北京市金杜律师事务所  
11256  
专利代理师 董莘

(51) Int.Cl.  
H03F 3/45 (2006.01)

(56) 对比文件  
US 2013106513 A1, 2013.05.02  
EP 1345320 A2, 2003.09.17  
US 2012049960 A1, 2012.03.01  
US 2008218267 A1, 2008.09.11  
CN 105515536 A, 2016.04.20

审查员 吴倩

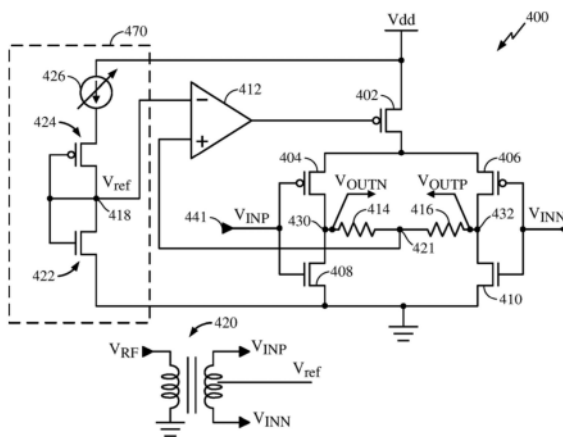
权利要求书4页 说明书9页 附图7页

## (54) 发明名称

具有互补单元结构的差分放大器

## (57) 摘要

本公开的某些方面通常涉及一种使用互补金属氧化物半导体 (CMOS) 结构实现的差分放大器。该差分放大器通常包括第一对晶体管和耦合到第一对晶体管的第二对晶体管。第一对晶体管的栅极和第二对晶体管的栅极可以被耦合到差分放大器的相应差分输入节点, 并且第一对晶体管的漏极和第二对晶体管的漏极可以被耦合到差分放大器的相应差分输出节点。在某些方面中, 差分放大器可以包括偏置晶体管, 该偏置晶体管具有被耦合到第一对晶体管中的一个晶体管的源极的漏极, 并且该偏置晶体管具有耦合到差分放大器的共模反馈 (CMFB) 路径的栅极。



1. 一种差分放大器,包括:

第一对晶体管;

第二对晶体管,耦合到所述第一对晶体管,其中所述第一对晶体管的栅极和所述第二对晶体管的栅极被耦合到所述差分放大器的相应差分输入节点,其中所述第一对晶体管的漏极和所述第二对晶体管的漏极被耦合到所述差分放大器的相应差分输出节点;

偏置晶体管,具有耦合到所述第一对晶体管中的一个晶体管的源极的漏极,并且所述偏置晶体管具有耦合到所述差分放大器的共模反馈路径的栅极;

第一跨导放大器,具有通过第一交流耦合电容器耦合到所述差分输入节点的正输入节点的输入,并且所述第一跨导放大器具有耦合到所述差分输出节点的负输出节点的输出;

第二跨导放大器,具有通过第二交流耦合电容器耦合到所述差分输入节点的负输入节点的输入,并且所述第二跨导放大器具有耦合到所述差分输出节点的正输出节点的输出。

2. 根据权利要求1所述的差分放大器,其中所述偏置晶体管的所述漏极被耦合到所述第二对晶体管中的一个晶体管的源极。

3. 根据权利要求1所述的差分放大器,其中所述共模反馈路径包括:

反馈放大器,具有耦合到所述差分放大器的共模节点的第一输入,具有耦合到参考电压节点的第二输入,并且具有耦合到所述偏置晶体管的所述栅极的输出。

4. 根据权利要求3所述的差分放大器,其中所述参考电压节点被耦合到复制晶体管,所述复制晶体管是所述第一对晶体管中的一个晶体管或所述第二对晶体管中的一个晶体管中的至少一个晶体管的复制。

5. 根据权利要求4所述的差分放大器,其中所述复制晶体管的栅极和漏极被耦合在一起。

6. 根据权利要求3所述的差分放大器,其中所述参考电压节点被耦合到变压器的次级绕组的中心抽头,其中所述次级绕组的第一端子和第二端子中的每个端子都被耦合到所述差分输入节点的相应输入节点,并且其中所述变压器的初级绕组被耦合到射频输入节点。

7. 根据权利要求3所述的差分放大器,还包括:

第一二极管器件,耦合在所述参考电压节点和接地节点之间,所述接地节点被耦合到所述第一对晶体管中的另一晶体管的源极和所述第二对晶体管中的另一晶体管的源极;

电流源;以及

第二二极管器件,耦合在所述电流源与所述参考电压节点之间。

8. 根据权利要求7所述的差分放大器,其中

所述第一二极管器件包括n沟道金属氧化物半导体晶体管,所述n沟道金属氧化物半导体晶体管具有耦合到所述n沟道金属氧化物半导体晶体管的漏极的栅极;以及

所述第二二极管器件包括p沟道金属氧化物半导体晶体管,所述p沟道金属氧化物半导体晶体管具有耦合到所述p沟道金属氧化物半导体晶体管的漏极的栅极。

9. 根据权利要求3所述的差分放大器,还包括耦合在所述差分输出节点之间的第一电阻器件和第二电阻器件,其中所述共模节点包括在所述第一电阻器件和所述第二电阻器件之间的节点。

10. 根据权利要求1所述的差分放大器,其中所述共模反馈路径包括反馈放大器,具有

耦合到所述差分放大器的共模节点的第一输入,并且所述反馈放大器具有耦合到所述偏置晶体管的栅极的输出,所述差分放大器还包括:

第一开关,具有耦合到所述反馈放大器的第二输入的第一端子,并且所述第一开关具有通过第一可变电阻器件耦合到参考电压节点的第二端子;以及

第一电流源,耦合到所述第一可变电阻器件。

11. 根据权利要求10所述的差分放大器,还包括:

第二开关,具有耦合到所述反馈放大器的所述第二输入的第一端子,并且所述第二开关具有通过第二可变电阻器件耦合到所述参考电压节点的第二端子;以及

第二电流源,耦合到所述第二可变电阻器件。

12. 根据权利要求1所述的差分放大器,还包括:

电流源,耦合到所述第一对晶体管中的另一晶体管的源极和所述第二对晶体管中的一个晶体管的源极。

13. 一种多级放大器,包括:

第一放大级,其中根据权利要求12所述的差分放大器是所述第一放大级;

第二放大级;以及

反馈路径,耦合在所述第二放大级的差分输出节点与所述第一放大级的所述差分输入节点之间。

14. 根据权利要求1所述的差分放大器,还包括电流镜,所述电流镜具有:

第一晶体管,漏极耦合到所述第一对晶体管中的另一晶体管的源极和所述第二对晶体管中的一个晶体管的源极;以及

第二晶体管,栅极耦合到:

所述第一晶体管的栅极;

所述第二晶体管的漏极;以及

电流源。

15. 根据权利要求1所述的差分放大器,其中

所述第一对晶体管包括第一p沟道金属氧化物半导体晶体管和第一n沟道金属氧化物半导体晶体管,所述第一n沟道金属氧化物半导体晶体管具有耦合到所述第一p沟道金属氧化物半导体晶体管的漏极的漏极;以及

所述第二对晶体管包括第二p沟道金属氧化物半导体晶体管和第二n沟道金属氧化物半导体晶体管,所述第二n沟道金属氧化物半导体晶体管具有耦合到所述第二p沟道金属氧化物半导体晶体管的漏极的漏极。

16. 一种用于信号放大的方法,包括:

将具有互补金属氧化物半导体结构的放大器的共模电压与参考电压进行比较,所述互补金属氧化物半导体结构具有第一对晶体管和第二对晶体管;

放大在所述第一对晶体管的栅极处的第一输入电压与在所述第二对晶体管的栅极处的第二输入电压之间的差分输入电压;以及

基于所述比较来将偏置电流提供给所述第一对晶体管中的一个晶体管的源极和所述第二对晶体管中的一个晶体管的源极;

将所述第一输入电压转换为第一电流;

将所述第一电流提供给所述第一对晶体管的漏极；  
将所述第二输入电压转换为第二电流；以及  
将所述第二电流提供给所述第二对晶体管的漏极。

17. 根据权利要求16所述的方法, 还包括:

生成所述参考电压, 使得所述参考电压等于作为所述第二对晶体管的另一晶体管的复制的所述复制晶体管的栅源电压。

18. 根据权利要求16所述的方法, 还包括:

经由变压器将单端射频输入电压转换为所述差分输入电压; 以及  
将所述参考电压提供给所述变压器的绕组的中心抽头。

19. 根据权利要求16所述的方法, 还包括:

生成另一参考电压, 使得所述另一参考电压等于作为所述第二对晶体管的另一晶体管的复制的复制晶体管的栅源电压; 以及

通过调整所述另一参考电压生成所述参考电压。

20. 根据权利要求19所述的方法, 其中所述另一参考电压被调整为减少与所述差分输入电压的所述放大相关联的非线性。

21. 根据权利要求16所述的方法, 还包括:

从所述第一对晶体管中的另一晶体管的源极和所述第二对晶体管中的另一晶体管的源极汲取电流。

22. 根据权利要求21所述的方法, 还包括:

基于差分输出信号来生成反馈信号, 基于所述差分输入电压的所述放大来生成所述差分输出信号;

放大所述反馈信号以生成经放大的反馈信号; 以及

基于所述经放大的反馈信号来生成所述差分输入电压。

23. 一种用于信号放大的装置, 包括:

用于放大在互补金属氧化物半导体结构的第一对晶体管的栅极处的第一输入电压与在所述互补金属氧化物半导体结构的第二对晶体管的栅极处的第二输入电压之间的差分输入电压的器件;

用于将用于放大的所述器件的共模电压与参考电压进行比较的器件;

用于基于所述比较来将偏置电流提供给所述第一对晶体管中的一个晶体管的源极和所述第二对晶体管中的一个晶体管的源极的器件;

用于将所述第一输入电压转换为第一电流的器件;

用于将所述第一电流提供给所述第一对晶体管的漏极的器件;

用于将所述第二输入电压转换为第二电流的器件; 以及

用于将所述第二电流提供给所述第二对晶体管的漏极的器件。

24. 根据权利要求23所述的装置, 还包括:

用于生成所述参考电压以使所述参考电压等于作为所述第二对晶体管中的另一晶体管的复制的复制晶体管的栅源电压的器件。

25. 根据权利要求24所述的装置, 其中用于比较的所述器件和用于提供的所述器件被配置为提供所述偏置电流, 以使所述第二对晶体管的另一晶体管的所述栅源电压等于所述

参考电压。

26. 根据权利要求23所述的装置,还包括:

用于生成另一参考电压使得所述另一参考电压等于作为所述第二对晶体管中的另一晶体管的复制的复制晶体管的栅极到源极电压的器件;以及

用于通过调整所述另一参考电压生成所述参考电压的器件。

## 具有互补单元结构的差分放大器

[0001] 相关申请的交叉引用

[0002] 本专利申请要求于2017年12月27日提交的标题为“具有互补单元结构的差分放大器”的、申请号为15/855,106的非临时申请的优先权,该临时申请转让给本申请的受让人,并且在此明确地通过引用在此并入本文。

### 技术领域

[0003] 本公开的某些方面通常涉及电子电路,更具体地涉及一种差分放大器。

### 背景技术

[0004] 无线通信网络可以包括多个基站,其可以支持用于若干个移动站的通信。移动站(MS)可以经由下行链路和上行链路与基站(BS)通信。下行链路(或前向链路)是指从基站到移动站的通信链路,并且上行链路(或后向链路)是指从移动站到基站的通信链路。基站可以在下行链路上将数据和控制信息传输给移动站,和/或可以在上行链路上从移动站接收数据和控制信息。基站和/或移动站可以包括一个或多个差分放大器,以放大接收到的用于处理的信号。

### 发明内容

[0005] 本公开的某些方面通常涉及使用互补金属氧化物半导体(CMOS)结构实现的差分放大器。

[0006] 本公开的某些方面提供了一种差分放大器。该差分放大器通常包括第一对晶体管;第二对晶体管,其耦合到第一对晶体管,其中第一对晶体管的栅极和第二对晶体管的栅极被耦合到差分放大器的相应差分输入节点,其中第一对晶体管的漏极和第二对晶体管的漏极被耦合到差分放大器的相应差分输出节点;以及偏置晶体管,其具有耦合到第一对晶体管的一个晶体管的源极的漏极,而并且该偏置晶体管具有耦合到差分放大器的共模反馈(CMFB)路径的栅极。

[0007] 本公开的某些方面提供了一种用于信号放大的方法。该方法通常包括:将具有CMOS结构的放大器的共模(CM)电压与参考电压进行比较,该CMOS结构具有第一对晶体管和第一对晶体管;放大在第一对晶体管的栅极处的第一输入电压与在第二对晶体管的栅极处的第二输入电压之间的差分输入电压;以及基于比较来将偏置电流提供给第一对晶体管的一个晶体管的源极和第二对晶体管中的一个晶体管的源极。

[0008] 本公开的某些方面提供了一种用于信号放大的装置。该装置通常包括用于放大在CMOS结构的第一对晶体管的栅极处的第一输入电压与在该CMOS结构的第二对晶体管的栅极处的第二输入电压之间的差分输入电压的器件;用于将用于放大的器件的CM电压与参考电压进行比较的器件;以及用于基于比较来将偏置电流提供给第一对晶体管的一个晶体管的源极和第二对晶体管的一个晶体管的源极的器件。

## 附图说明

[0009] 为了可以详细地理解本公开的上述特征的方式,可以通过参考各个方面来获取比上文所简要概述的描述更具体的描述,各个方面的一些方面在附图中被图示。然而,要指出的是,附图仅图示了本公开的某些典型方面,并且因此不应被认为是对本公开的范围的限制,这是因为该描述可以承认其他同等有效的方面。

[0010] 图1是根据本公开的某些方面的示例无线通信网络的图。

[0011] 图2是根据本公开的某些方面的示例接入点(AP)和示例用户端子端子的框图。

[0012] 图3是根据本公开的某些方面的示例收发器前端的框图。

[0013] 图4图示了根据本公开的某些方面的具有耦合到共模反馈

[0014] (CMFB)路径的头开关的示例放大器。

[0015] 图5图示了根据本公开的某些方面的耦合在图4的放大器的相应输入与输出之间的示例辅助路径。

[0016] 图6图示了根据本公开的某些方面的利用校准电路实现的示例放大器。

[0017] 图7图示了根据本公开的某些方面的被实现为两级反馈运算跨导放大器(OTA)的一部分的示例放大器。

[0018] 图8是根据本公开的某些方面的用于信号放大操作的示例流程图。

## 具体实施方式

[0019] 在下文中,参考附图对本公开的各个方面进行了更全面的描述。然而,本公开可以在许多不同的形式中被实施,并且本公开不应被解释为限于贯穿本公开所呈现的任何特定结构或功能。相反,提供这些方面以使得本公开将是彻底和完整的,并且提供这些方面将充分地将本公开的范围传达给本领域技术人员。基于本文中的教导,本领域技术人员应当认识到,无论是独立于本公开的任何其他方面还是与本公开的任何其他方面组合实现,本公开的范围都旨在覆盖本文中所公开的本公开的任何方面。例如,可以使用本文所阐述的任何数目的方面来实现一种装置或实践一种方法。另外,本公开的范围旨在覆盖这样的装置或方法,该装置或方法使用除了本文所阐述的本公开的各个方面之外或以外的其他结构、功能、或结构和功能来实践。应当理解的是,本文所公开的本公开的任何方面可以由权利要求的一个或多个要素来体现。

[0020] 词语“示例性”在本文中被用于意指“用作示例、实例或说明”。本文中被描述为“示例性”的任何方面不必被解释为比其他方面优选或有利。

[0021] 如本文中所使用的,在动词“连接”的各种时态中的术语“与……连接”可以意指元件A直接地连接到元件B,或其他元件可以被连接在元件A和B之间(即,元件A与元件B间接连接)。在电气部件的情况下,术语“与……连接”在本文中也就可以被用于意指使用导线、迹线或其他导电材料来电连接元件A和B(以及它们之间电连接的任何部件)。

[0022] 示例无线系统

[0023] 图1图示了具有接入点110和用户端子120的无线通信系统100,其中可以实践本公开的各个方面。为了简单起见,在图1中仅示出了一个接入点110。接入点(AP)通常是与用户端子进行通信的固定站,并且接入点(AP)还可以称为基站(BS)、演进型节点B(eNB)、或一些其他术语。用户端子(UT)可以是固定的或移动的,还可以被称为移动站(MS)、接入端子、用

户装备(UE)、站(STA)、客户端、无线设备、或一些其他术语。用户端子可以是无线设备,诸如蜂窝电话、个人数字助理(PDA)、手持设备、无线调制解调器、膝上型计算机、平板计算机、个人计算机等。

[0024] 接入点110可以在下行链路和上行链路上的任何给定时刻与一个或多个用户端子120通信。下行链路(即,前向链路)是从接入点到用户端子的通信链路,并且上行链路(即,反向链路)是从用户端子到接入点的通信链路。用户端子还可以与另一用户端子进行点对点通信。系统控制器130被耦合到接入点以及将协调和控制提供给接入点。

[0025] 系统100采用多个发射天线和多个接收天线以在下行链路和上行链路上进行数据传输。接入点110可以装备有 $N_{ap}$ 个天线,以实现用于下行链路传输的发射分集和/或上行链路传输的接收分集。一组 $N_u$ 个被选定的用户端子120可以接收下行链路传输,并且发射上行链路传输。每个被选定的用户端子将用户特定的数据发射给接入点和/或从接入点接收用户特定的数据。大致而言,每个被选定的用户端子可以被装备有一个或多个天线(即, $N_{ut} \geq 1$ )。 $N_u$ 个被选定的用户端子可以具有相同或不同数目的天线。

[0026] 无线系统100可以是时分双工(TDD)系统或频分双工(FDD)系统。针对TDD系统,下行链路和上行链路共享相同的频带。针对FDD系统,下行链路和上行链路使用不同的频带。系统100还可以利用单个载波或多个载波以进行传输。每个用户端子120可以被装备有单个天线(例如,以保持低成本)或多个天线(例如,在可以支持附加的成本时)。在本公开的某些方面中,如在本文中更详细地描述的,接入点110和/或用户端子120可以包括至少一个差分放大器。

[0027] 图2示出了在无线系统100中的接入点110以及两个用户端子120m和120x的框图。接入点110被装备有 $N_{ap}$ 个天线224a至224ap。用户端子120m被装备有 $N_{ut,m}$ 个天线252ma至252mu,并且用户端子120x被装备有 $N_{ut,x}$ 个天线252xa至252xu。接入点110是用于下行链路的发射实体和用于上行链路的接收实体。每个用户端子120是用于上行链路的发射实体和用于下行链路的接收实体。如本文所使用的,“发射实体”是能够经由频道传输数据的独立操作的装置或设备,并且“接收实体”是能够经由频道接收数据的独立操作的装置或设备。在以下描述中,下标“dn”表示下行链路,下标“up”表示上行链路, $N_{up}$ 个用户端子被选定用于在上行链路上进行同时传输, $N_{dn}$ 个用户端子被选定用于在下行链路上进行同时传输, $N_{up}$ 可以等于或不等于 $N_{dn}$ ,并且 $N_{up}$ 和 $N_{dn}$ 可以是静态值或可以针对每个调度间隔改变。可以在接入点和用户端子处使用波束控制或一些其他空间处理技术。

[0028] 在上行链路上,在被选定用于进行上行链路传输的每个用户端子120处,TX数据处理器288从数据源286接收业务数据,并且从控制器280接收控制数据。TX数据处理器288基于与针对用户端子而选定的速率相关联的编码和调制方案来处理(例如,编码、交织、以及调制)用户端子的业务数据 $\{d_{up}\}$ ,并且针对 $N_{ut,m}$ 个天线的一个天线提供数据符号流 $\{s_{up}\}$ 。收发器前端(TX/RX)254(也称为射频前端(RFFE))接收并且处理(例如,转换为模拟、放大、滤波、以及上变频)相应符号流以生成上行链路信号。例如,收发器前端254还可以经由射频(RF)开关将上行链路信号路由到 $N_{ut,m}$ 个天线的一个天线,以进行发射分集。控制器280可以控制在收发器前端254内的路由。存储器282可以存储针对用户端子120的数据和程序代码,并且存储器282可以与控制器280接口。

[0029] 可以调度 $N_{up}$ 个用户端子120以在上行链路上进行同时传输。这些用户端子的每个



用户端子在上行链路上将其处理的符号流集合发射到接入点。

[0030] 在接入点110处,  $N_{ap}$  个天线224a至224ap从在上行链路上进行传输的所有  $N_{up}$  个用户端子接收上行链路信号。针对接收分集, 收发器前端222可以从天线224的一个天线选定接收到的信号以进行处理。可以组合从多个天线224接收的信号以增强接收分集。接入点的收发器前端222还执行与由用户端子的收发器前端254所执行的互补的处理, 并且提供恢复的上行链路数据符号流。恢复的上行链路数据符号流是由用户端子发射的数据符号流  $\{s_{up}\}$  的估计。RX数据处理器242根据用于该流的速率来处理(例如, 解调、解交织和解码)恢复的上行链路数据符号流以获得经解码的数据。针对每个用户端子的经解码的数据可以被提供给数据宿244以便储存和/或提供给控制器230以便进一步处理。在某些方面中, 如在本文中更详细描述, 接入点110的收发器前端(TX/RX) 222和/或用户端子120的收发器前端254可以包括差分放大器。

[0031] 在下行链路上, 在接入点110处, TX数据处理器210从数据源208接收针对  $N_{dn}$  个用户端子的业务数据, 该  $N_{dn}$  个用户端子被调度以便进行下行链路传输; 从控制器230接收控制数据; 并且可能从调度器234接收其他数据。各种类型的数据可以在不同的传送通道上被发送。TX数据处理器210基于针对每个用户端子选定的速率来处理(例如, 编码、交织和调制)用于每个用户端子的业务数据。TX数据处理器210可以针对  $N_{dn}$  个用户端子的一个或多个用户端子提供将从  $N_{ap}$  个天线的一个天线发射的下行链路数据符号。收发器前端222接收并且处理(例如, 转换为模拟、放大、滤波、以及上变频)符号流以生成下行链路信号。例如, 收发器前端222还可以经由RF开关将下行链路信号路由到  $N_{ap}$  个天线224的一个或多个天线以用于发射分集。控制器230可以控制在收发器前端222内的路由。存储器232可以储存用于接入点110的数据和程序代码, 并且存储器232可以与控制器230接口。

[0032] 在每个用户端子120处,  $N_{ut,m}$  个天线252从接入点110接收下行链路信号。为了在用户端子120处进行接收分集, 收发器前端254可以选择从天线252的一个天线接收的信号以便处理。从多个天线252接收的信号可以被组合以增强接收分集。用户端子的收发器前端254还执行与接入点的收发器前端222所执行的互补的处理, 并且收发器前端254提供恢复的下行链路数据符号流。RX数据处理器270处理(例如, 解调、解交织、以及解码)恢复的下行链路数据符号流, 以获得用于用户端子的经解码的数据。

[0033] 图3是示例收发器前端300(诸如在图2中的收发器前端222、254)的框图, 其中可以实践本公开的各个方面。收发器前端300包括用于经由一个或多个天线传输信号的传输(TX)路径302(也称为传输链)和用于经由天线接收信号的接收(RX)路径304(也称为接收链)。当TX路径302和RX路径304共享天线303时, 路径可以经由接口306与天线连接, 该接口可以包括各种合适RF设备的任何RF设备(诸如双工器(duplexer)、开关、复用器(diplexer)等)。

[0034] 从数模转换器(DAC) 308接收同相(I)或正交(Q)基带模拟信号, TX路径302可以包括基带滤波器(BBF) 310、混频器312、驱动器放大器(DA) 314、以及功率放大器(PA) 316。BBF 310、混频器312和DA 314可以被包括在射频集成电路(RFIC)中, 而PA 316可以在RFIC的外部。BBF 310滤波从DAC 308接收的基带信号, 并且混频器312将经滤波的基带信号与发射本地振荡器(L0)信号混频, 以将感兴趣的基带信号转换到不同的频率中(例如, 从基带上转换到RF)。该频率转换处理产生L0频率和感兴趣信号的频率的和频与差频。和频与差频被称为

拍频。拍频通常在RF范图中,使得由混频器312输出的信号通常是RF信号,其可以在由天线303传输之前由DA 314和/或PA 316放大。

[0035] RX路径304包括低噪声放大器(LNA)322、混频器324、以及基带滤波器(BBF)326。在一些方面中,如在本文中所更详细地描述的,LNA 322可以被实现为差分放大器。LNA 322、混频器324和BBF 326可以被包括在射频集成电路(RFIC)中,该射频集成电路可以是或不是包括TX路径部件的相同RFIC。经由天线303接收到的RF信号可以由LNA 322放大,并且混频器324将经放大的RF信号与接收本地振荡器(L0)信号混合,以将感兴趣RF信号转换到不同的基带频率中(即,下转换)。在由模数转换器(ADC)328转换为数字I或Q信号以便数字信号处理之前,由混频器324所输出的基带信号可以通过BBF 326滤波。

[0036] 虽然期望的是将L0的输出在频率中保持稳定,但是通常需要使用可变频率振荡器来将L0调谐到不同的频率,这涉及在稳定性和可调性之间的折衷。现有系统可以采用具有压控振荡器(VCO)的频率合成器,以生成具有特定调谐范围的稳定可调L0。因此,发射L0频率可以由TX频率合成器318产生,该传输L0频率可以在与混频器312中的基带信号混合之前由放大器320缓冲或放大。同样地,接收L0频率可以由RX频率合成器330产生,该接收L0频率可以在与混频器324中的RF信号混合之前由放大器332缓冲或放大。

[0037] 虽然图1至图3提供了作为示例应用的无线通信系统,其中可以实现本公开的某些方面以方便理解,但是本文所提供的某些方面可以被应用在各种其他合适的系统的任何系统中以放大信号。例如,本文所描述的放大电路可以被用于放大在音频放大器或电压计中的信号,仅举几例。

[0038] 具有互补单元结构的示例差分放大器

[0039] 被实现为利用高带宽(BW)、低热噪声和高线性度操作的低噪声放大器(LNA)或跨阻抗放大器(TIA)可以使用利用p沟道金属氧化物半导体(PMOS)晶体管和n沟道金属氧化物半导体(NMOS)晶体管实现的互补金属氧化物半导体(CMOS)结构。本公开的某些方面大致涉及用于CMOS结构的偏置技术,该偏置技术改善了放大器的输入三阶截取点(IIP3)和噪声系数(NF)性能,同时与使用常规偏置技术实现的LNA或TIA相比较还减小了放大器的物理尺寸。

[0040] 图4图示了根据本公开的某些方面的、具有耦合到共模反馈(CMFB)路径的头开关(例如,偏置晶体管402)的示例放大器400。CMFB路径被耦合在共模(CM)节点421与偏置晶体管402的栅极之间。放大器400包括CMOS结构,其具有晶体管404和406(例如,PMOS晶体管),该晶体管404和406具有耦合到偏置晶体管402的漏极的源极;以及晶体管408和410(例如,NMOS晶体管),该晶体管408和410具有耦合到参考电势节点(例如,电接地)的源极。晶体管404和408的栅极被耦合到差分输入信号的正输入信号 $V_{INP}$ ,并且晶体管406和410的栅极被耦合到差分输入信号的负输入信号 $V_{INN}$ 。

[0041] 在某些方面中,晶体管404和406可以是彼此的复制品。因此,关于输入信号的共模分量,晶体管404和406可以具有相同的栅源电压 $V_{GSP}$ 。而且,晶体管408和410可以是彼此的复制品,使得晶体管408和410关于输入信号的共模分量具有相同的 $V_{GSN}$ 。由于晶体管408和404的栅极被连接,并且晶体管410和406的栅极被连接,所以在偏置晶体管402的漏极处的电压可以等于 $V_{GSP}+V_{GSN}$ 。

[0042] 在某些方面中,偏置晶体管402的源极可以被耦合到电压轨Vdd,并且偏置晶体管

402的栅极可以被耦合到CMFB路径的放大器412(例如,反馈放大器)的输出。放大器412的正输入端子可以被耦合到在电阻器件414和416之间的放大器400的CM节点421。例如,电阻器件414和416可以具有相同的电阻,使得在CM节点421处的CM电压( $V_{CM}$ )为:

$$[0043] \quad \frac{V_{OUTN} + V_{OUTP}}{2}$$

[0044] 其中 $V_{OUTN}$ 和 $V_{OUTP}$ 分别是放大器400的负差分输出电压和正差分输出电压。关于响应于CM信号的放大器的操作, $V_{OUTN}$ 和 $V_{OUTP}$ 可以大约相等,使得 $V_{CM}$ 大约等于 $V_{OUTN}$ ,并且 $V_{CM}$ 大约等于 $V_{OUTP}$ 。

[0045] 放大器412的负输入端子可以被耦合到节点418(例如,参考电压节点),用于提供表示放大器400的期望CM电压的参考电压 $V_{ref}$ 。针对某些方面,节点418还可以被耦合到变压器420的次级绕组的中心抽头。变压器420可以被配置为例如在变压器420的初级绕组处接收单端RF信号( $V_{RF}$ ),并且在变压器420的次级绕组的端子处提供差分输入电压 $V_{INN}$ 和 $V_{INP}$ 。然后,差分输入电压 $V_{INN}$ 和 $V_{INP}$ 由放大器400放大,以提供差分输出电压 $V_{OUTN}$ 和 $V_{OUTP}$ 。

[0046] 如所示出的,节点418可以被耦合在两个二极管器件之间。例如,节点418可以被耦合在参考电压生成电路470的两个经二极管连接的晶体管422和424之间,该两个经二极管连接的晶体管422和424被使用电流源426偏置,以设置参考电压 $V_{ref}$ 。在某些方面中,晶体管422(如所示出的NMOS晶体管)可以是晶体管408和410的复制品,并且因此,晶体管422、408和410的栅源电压 $V_{GSN}$ 在相同的条件下可以是相同的,使得 $V_{ref}$ 等于晶体管408和410的 $V_{GSN}$ 。

[0047] 放大器412将在CM节点421处的CM电压 $V_{CM}$ 与参考电压 $V_{ref}$ (例如, $V_{GSN}$ )进行比较,并且驱动偏置晶体管402的栅极,以尝试使在CM节点421处的 $V_{CM}$ 与参考电压 $V_{ref}$ 相等。如上文所呈现的,关于CM信号, $V_{OUTP}$ 和 $V_{OUTN}$ 可能相等,并且没有CM电流可以流过电阻器件414和416。因此,在电阻器件414和416两端可能没有电压压降,并且如此一来, $V_{CM}$ 可以等于 $V_{OUTP}$ , $V_{OUTP}$ 可以等于 $V_{OUTN}$ 。因此,关于CM信号,CMFB路径可以有效地将晶体管408和410的漏极电压设置为等于 $V_{GSN}$ ,使得晶体管对408和410表现为类似于具有相等的漏极电压与栅极电压的经二极管连接的晶体管,并且因此,晶体管对408和410在整个处理、电压和温度(PVT)变化中以饱和状态操作。

[0048] 在某些方面中,可以通过增加偏置晶体管402的尺寸来减小头开关(例如,偏置晶体管402)的净空(headroom)。在某些方面中,放大器400可以被直接耦合到变压器420的次级绕组或被耦合到跨导级的输出,该跨导级可以被耦合在变压器420与放大器400之间。

[0049] 参考图4所描述的放大器配置允许通过通用输入电压 $V_{INP}$ 控制晶体管404和408,并且通过通用输入电压 $V_{INN}$ 控制晶体管406和410,而无需使用交流(AC)耦合电容器。因此,与分别偏置PMOS和NMOS晶体管并且使用AC耦合电容器的常规放大器相比,放大器400可以具有更低的功耗,从而改善了放大器400的NF。

[0050] 图5图示了根据本公开的某些方面的耦合在放大器400的相应输入与输出之间的示例辅助路径500和501。辅助路径500和501的每个辅助路径可以包括跨导放大器506和508,该跨导放大器506和508在亚阈值区域中被偏置,以允许消除由与放大器400相关联的非线性度引起的失真。如所示出的,跨导放大器506和508可以分别通过AC耦合电容器504和502接收输入电压 $V_{INN}$ 和 $V_{INP}$ 。跨导放大器506和508分别将电流提供给输出节点430和432,以改善放大器400的非线性度。换言之,在饱和区域中偏置的CMOS结构晶体管可以具有与正三

阶跨导 $G_{M3}$ 相关联的非线性度,该非线性度通过在亚阈值区域中偏置的辅助路径500和501的负 $G_{M3}$ 抵消(或至少被减少)。

[0051] 虽然图5中图示了两个辅助路径500和501,但是在其他方面中,仅单个辅助路径可以被实现为用于失真消除。例如,在放大器中仅可以包括辅助路径500,在这种情况下,该辅助路径500耦合在输入节点441与输出节点430之间。在某些方面中,跨导放大器506和508可以被实现为在亚阈值区域中偏置的NMOS跨导放大器(例如,使用NMOS晶体管)。如所图示的,可以使用偏置电压 $V_{bias}$ 偏置跨导放大器506和508。

[0052] 图6图示了根据本公开的某些方面的示例放大器400,其被实现为允许校准晶体管404、406、408和410的漏极电压。在输出节点430和432处的非线性度可以取决于晶体管408和410的漏源( $V_{DS}$ )电压。因此,通过允许对CMOS结构的漏极电压进行校准,与CMOS结构晶体管的 $V_{DS}$ 相关联的非线性度可以通过调整晶体管的漏极电压来改善。

[0053] 为了允许校准漏极电压,节点418可以被耦合到可变电阻器件602和604,可变电阻器件602和604的每个可变电阻器件被耦合到用于提供偏置电流的相应电流源612或614。供应给耦合到放大器412的负输入端子的节点的电压高于 $V_{ref}$ 的经校准电压 $V_{cal}$ 可以通过闭合开关606(并且断开开关608)来生成。在这种情况下,可以通过调整可变电阻器件602的电阻来设置电压 $V_{cal}$ 。还可以通过闭合开关608(并且断开开关606)并且设置可变电阻器件604的电阻来生成电压低于 $V_{ref}$ 的校准电压 $V_{cal}$ 。在一些情况下,如果无需校准,则电压 $V_{cal}$ 可以被设置为与 $V_{ref}$ 相同的电压。例如,可变电阻器件602(或可变电阻器件604)可以被配置为具有零电阻(例如,短路),从而通过闭合开关606(或开关608)将节点418耦合到放大器412的负端子。

[0054] 图7图示了根据本公开的某些方面的被实现为两级反馈运算跨导放大器(OTA)的一部分的示例放大器400。例如,如所图示的,放大器400可以是多个级的第一放大级,并且放大器400的输出节点430和432可以被耦合到第二放大级(STG2)的输入。如所图示的,第二放大级STG2的输出可以通过反馈路径耦合到放大器400的输入。如在图7中示出的,反馈路径可以例如具有耦合到放大器400的反馈电阻(RFB)和/或输入电阻(RIN)。因此,除了(例如,经由图4的变压器420接收的)输入RF信号之外,还基于由第二放大级(STG2)生成的输出信号 $V_{OUTP1}$ 和 $V_{OUTN1}$ 来生成输入信号 $V_{INP}$ 和 $V_{INN}$ 。

[0055] 为了将放大器400实现为多级放大器的第一级,晶体管702(例如,电流源)可以具有耦合到晶体管408和410的源极的漏极,其中晶体管702是电流反射镜的一个分支。例如,晶体管702的栅极和源极可以分别被耦合到晶体管704的栅极和源极。如所图示的,晶体管704的栅极和漏极可以耦合在一起并且被耦合到(可变)偏置电流源706,以设置由晶体管702从晶体管408和410的源极汲取的尾电流的量。通过将放大器400的输入耦合到反馈路径,如所图示的,放大器400的输入CM可以与放大器400的输出CM相同。因此,晶体管702被包括以允许以在整个PVT变化中稳定的方式控制放大器电流。

[0056] 图8是根据本公开的某些方面的示例信号放大操作800的流程图。操作800可以由诸如图4至图7的放大器400的电路执行。

[0057] 在框802处,操作800可以通过将具有CMOS结构的放大器(例如,放大器400)的CM电压与参考电压(例如,参考电压 $V_{ref}$ 或校准电压 $V_{cal}$ )进行比较而开始。在某些方面中,CMOS结构可以具有第一对晶体管(例如,晶体管404和408)和第二对晶体管(例如,晶体管406和

410)。在框804处,通过放大在第一对晶体管的栅极处的第一输入电压(例如, $V_{INP}$ )与在第二对晶体管的栅极处的第二输入电压(例如, $V_{INM}$ )之间的差分输入电压来继续操作800。在框806处,基于在框802处的比较来将偏置电流提供给第一对晶体管的一个晶体管(例如,晶体管404)的源极和第二对晶体管的一个晶体管(例如,晶体管406)的源极。

[0058] 在某些方面中,操作800还可以包括:(例如,经由辅助路径500)将第一输入电压转换为第一电流,并且将第一电流提供给第一对晶体管的漏极。在某些方面中,操作800还可以包括:(例如,经由辅助路径501)将第二输入电压转换为第二电流,并且将第二电流提供给第二对晶体管的漏极。

[0059] 在某些方面中,操作800还可以包括:生成参考电压,使得参考电压等于作为第二对晶体的另一晶体的复制品的复制晶体管(例如,晶体管412)的栅源电压。例如,可以生成参考电压,使得参考电压等于第二对晶体的另一晶体的 $V_{GS}$ 。在一些情况下,操作800还可以包括:经由变压器(例如,变压器420)将单端RF输入电压转换为差分输入电压,以及将参考电压提供给变压器的绕组的中心抽头。

[0060] 在某些方面中,操作800还可以包括:生成另一参考电压(例如,参考电压 $V_{ref}$ ),使得该另一参考电压等于作为第二对晶体的另一晶体管(例如,晶体管410)的复制品的复制晶体管(例如,晶体管412)的栅源电压( $V_{GS}$ ),并且通过调整另一参考电压来生成参考电压(例如,参考电压 $V_{cal}$ )。在这种情况下,可以调整其他参考电压以减少与差分输入电压的放大相关联的非线性度。

[0061] 在某些方面中,操作800还可以包括:从第一对晶体的另一晶体管(例如,晶体管408)和第二对晶体的另一晶体管(例如,晶体管410)的源极汲取电流。在这种情况下,操作800还可以包括:基于差分输出信号来生成反馈信号,该差分输出信号基于差分输入电压的放大来生成;放大反馈信号以生成经放大的反馈信号;以及基于经放大的反馈来生成差分输入电压。

[0062] 上文所描述的方法的各种操作可以通过能够执行对应功能的任何合适器件来执行。该器件可以包括(多个)各种硬件部件和/或(多个)模块,其包括但不限于一个或多个电路。通常,在附图中图示了操作的情况下,那些操作可以具有带有相似编号的对应的配对器件-加-功能部件。例如,用于放大的器件可以包括放大器,诸如放大器400。用于比较的器件可以包括放大器,诸如放大器412。用于提供偏置电流的器件可以包括晶体管,诸如偏置晶体管402。用于生成参考电压(或另一参考电压)的器件可以包括诸如参考电压生成电路470的电路。

[0063] 如本文所使用的,术语“确定”涵盖广泛多种动作。例如,“确定”可以包括算术、计算、处理、推导、调查、查找(例如,在表、数据库或另一数据结构中查找)、确信等。此外,“确定”可以包括接收(例如,接收信息)、访问(例如,访问在存储器中的数据)等。此外,“确定”可以包括解析、选择、抉择、建立等。

[0064] 如本文中所使用的,指代“项目列表中的至少一个”的短语是指那些项的任何组合,其包括单个构件。例如,“a、b或c的至少一个”旨在涵盖:a、b、c、a-b、a-c、b-c和a-b-c,以及与多个相同元件的任何组合(例如,a-a、a-a-a、a-a-b、a-a-c、a-b-b、a-c-c、b-b、b-b-b、b-b-c、c-c和c-c-c,或a、b和c的任何其他排序)。

[0065] 结合本公开所描述的各种说明性逻辑块、模块和电路可以使用被设计为执行本文

中所描述的功能的分立硬件部件来实现或执行。

[0066] 本文公开的方法包括用于实现所描述的方法的一个或多个步骤或动作。在不脱离权利要求的范围的情况下,方法步骤和/或动作可以彼此互换。换言之,除非指定了步骤或动作的特定顺序,否则可以修改特定步骤和/或动作的顺序和/或使用而不背离权利要求的范围。

[0067] 要理解的是,权利要求书不限于以上示出的精确配置和组件。在不脱离权利要求的范围的情况下,可以对上述方法和装置的布置,操作和细节进行各种修改,改变和变化。

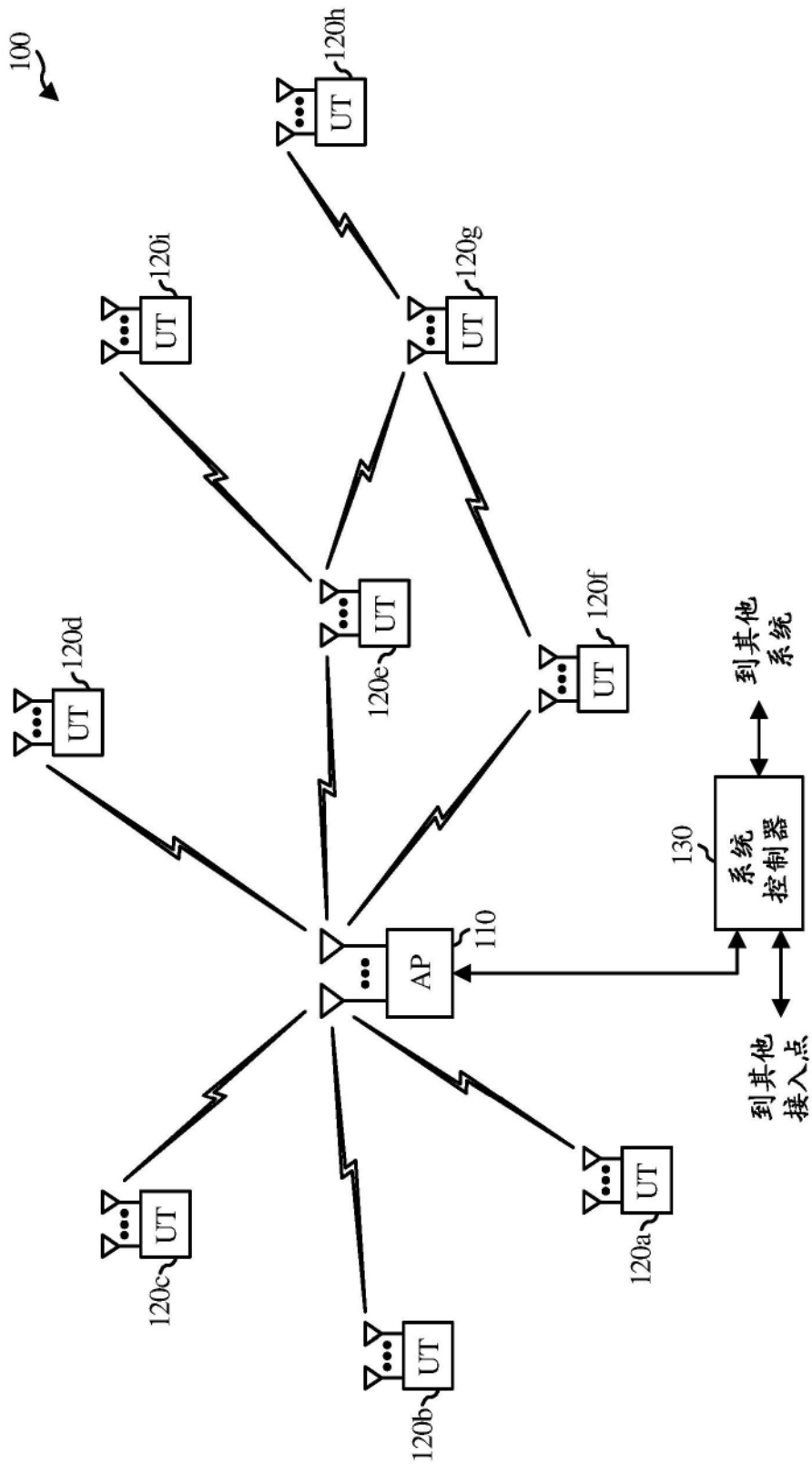


图1

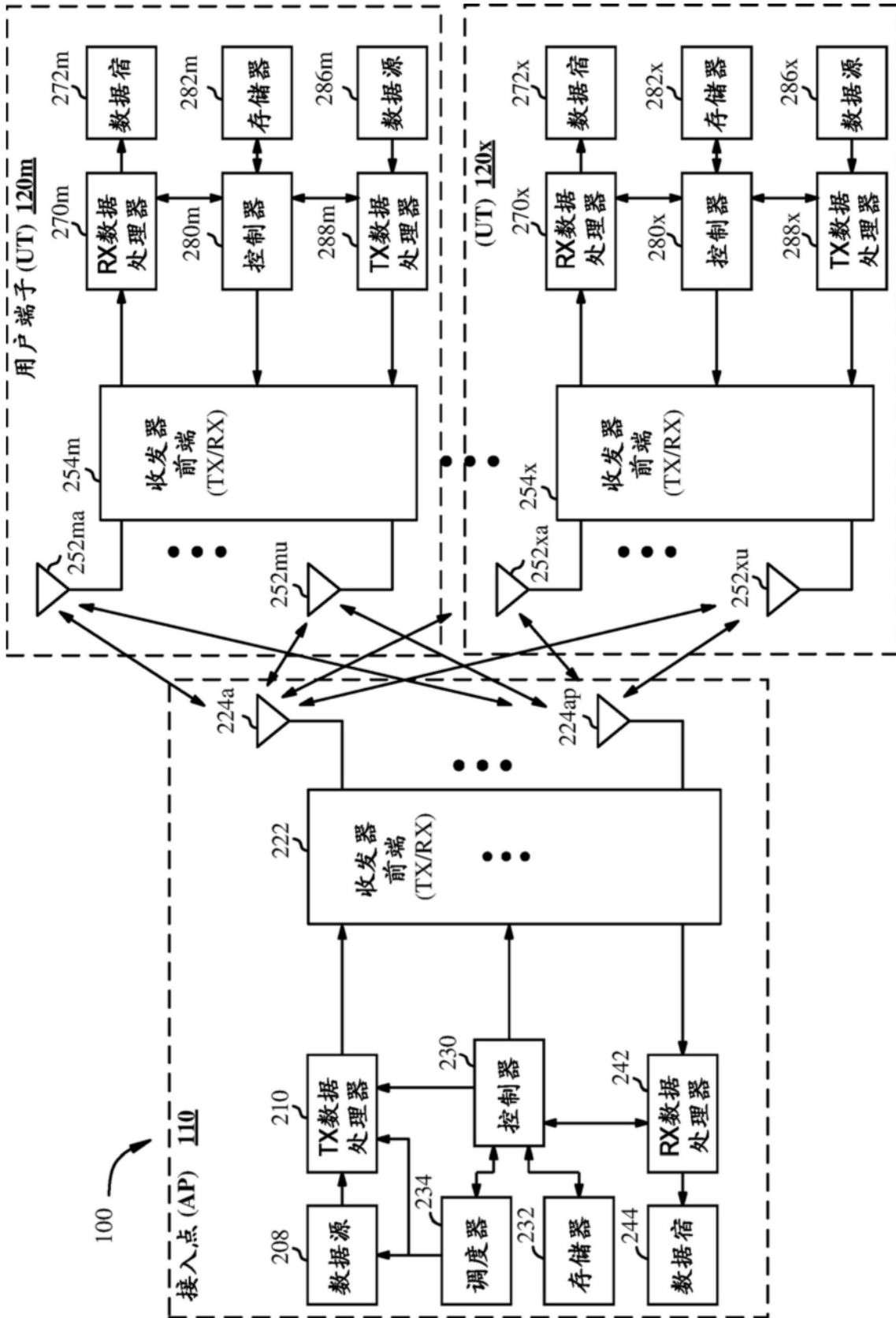


图2



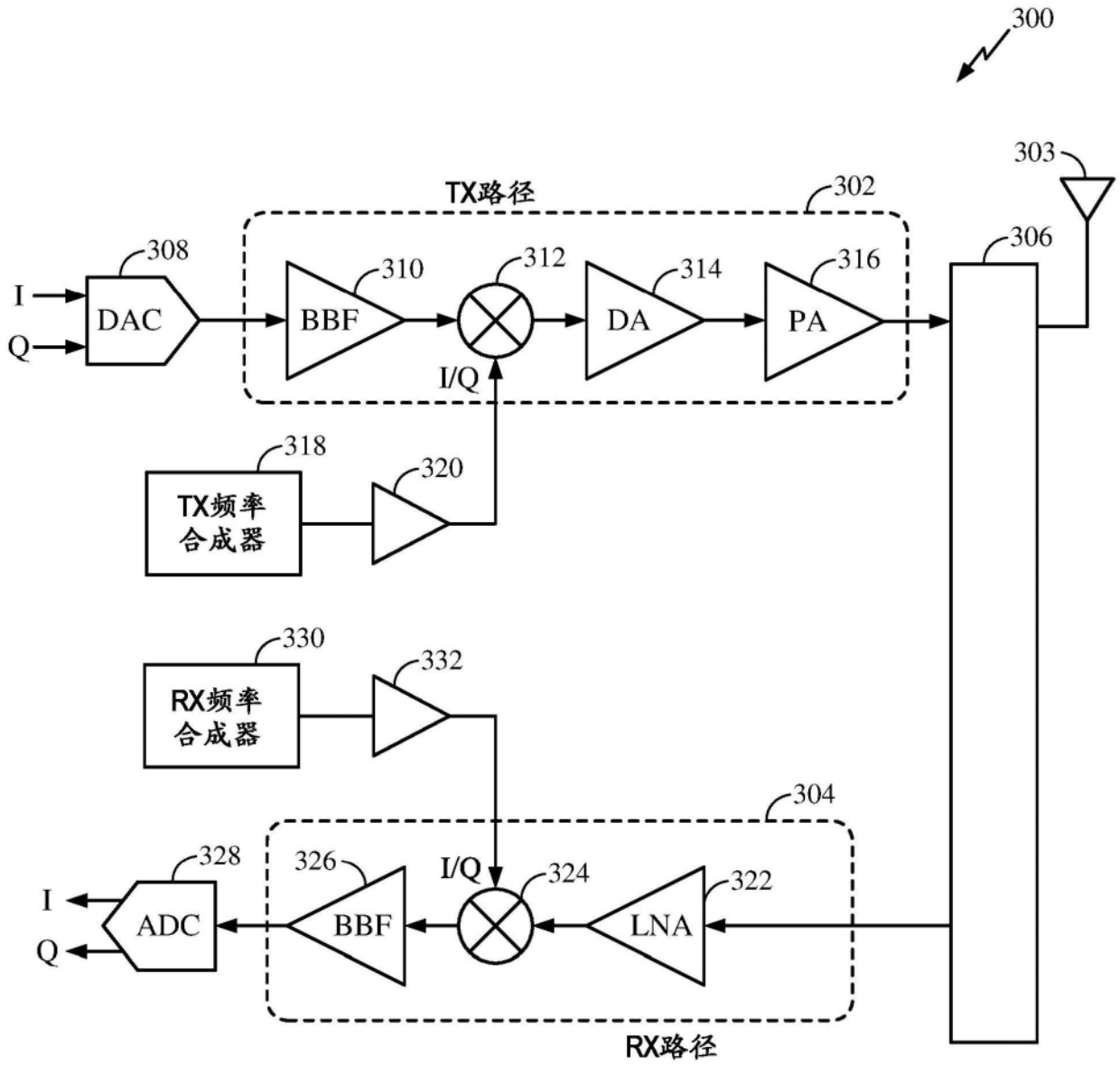


图3

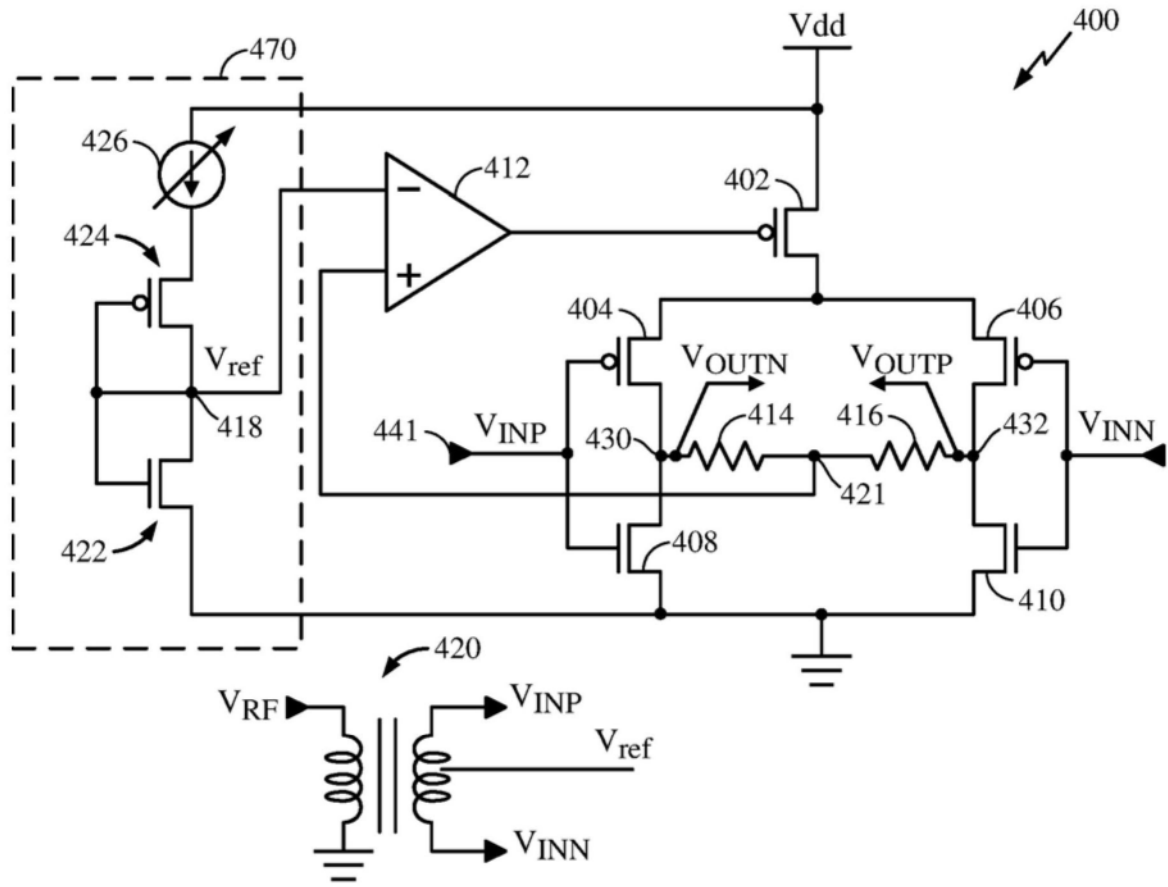


图4

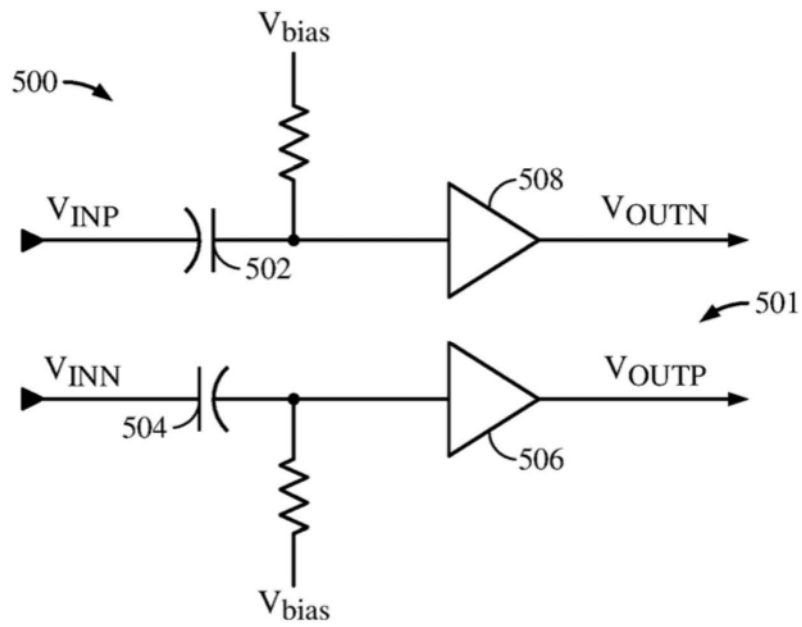


图5

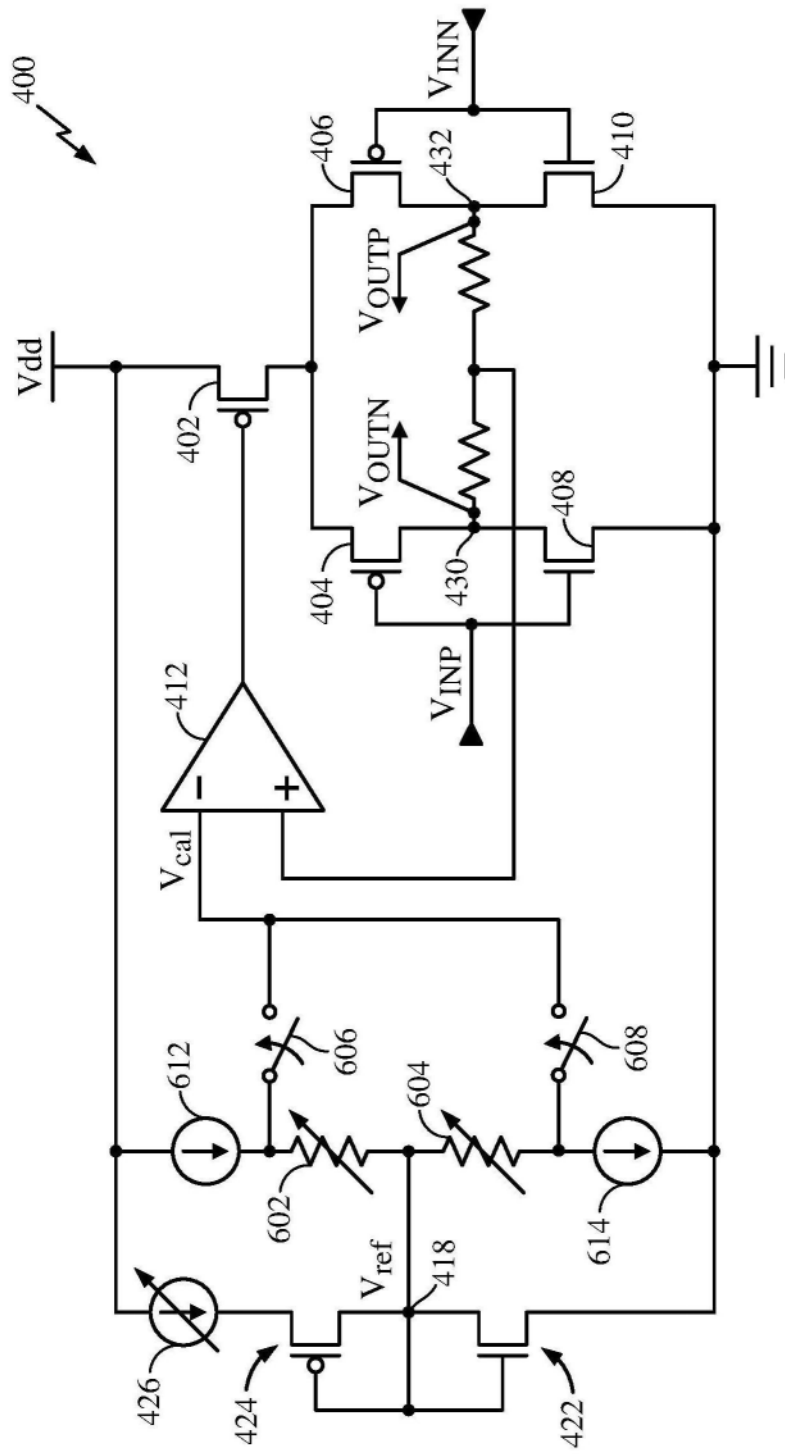


图6

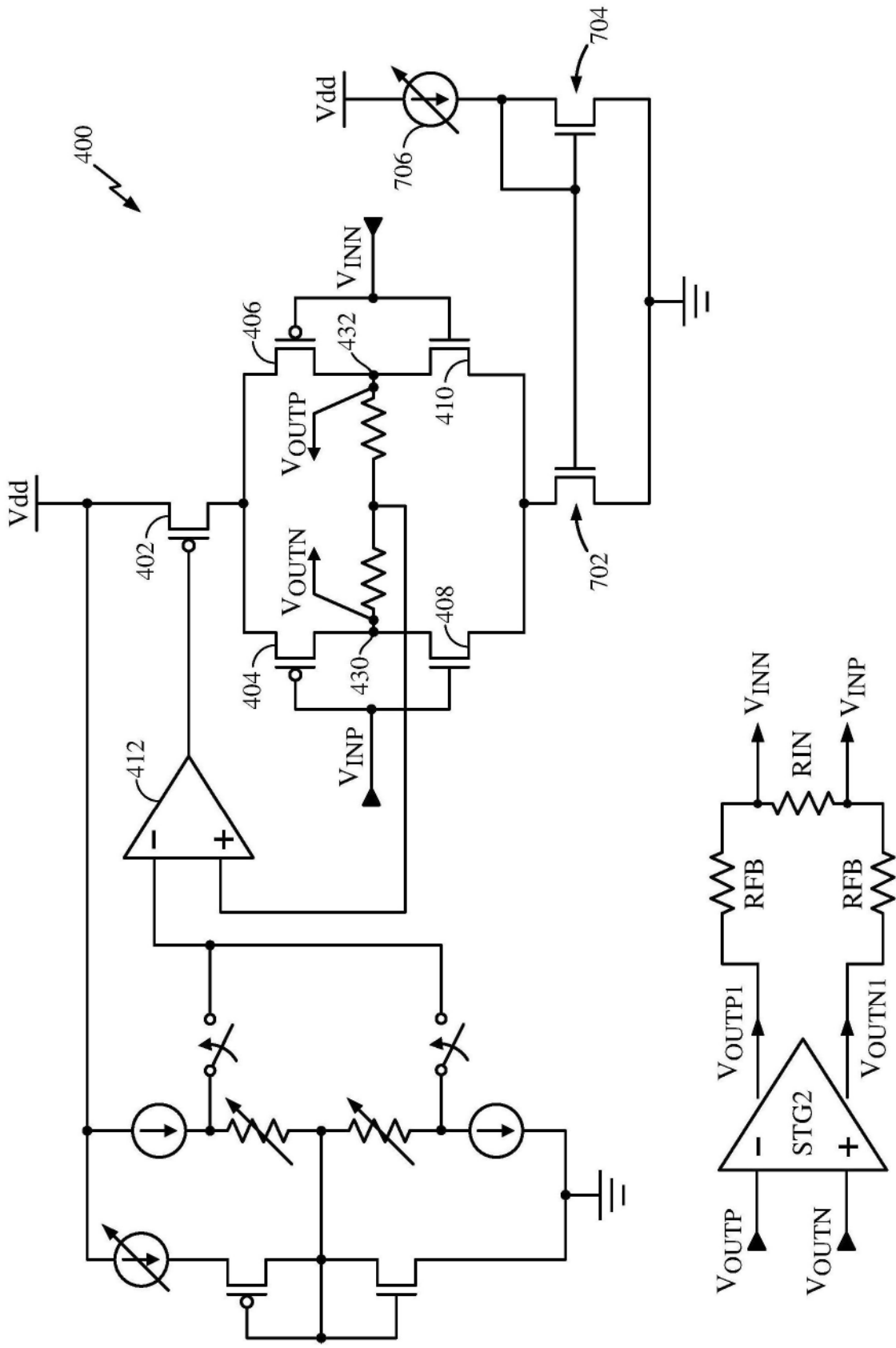


图7

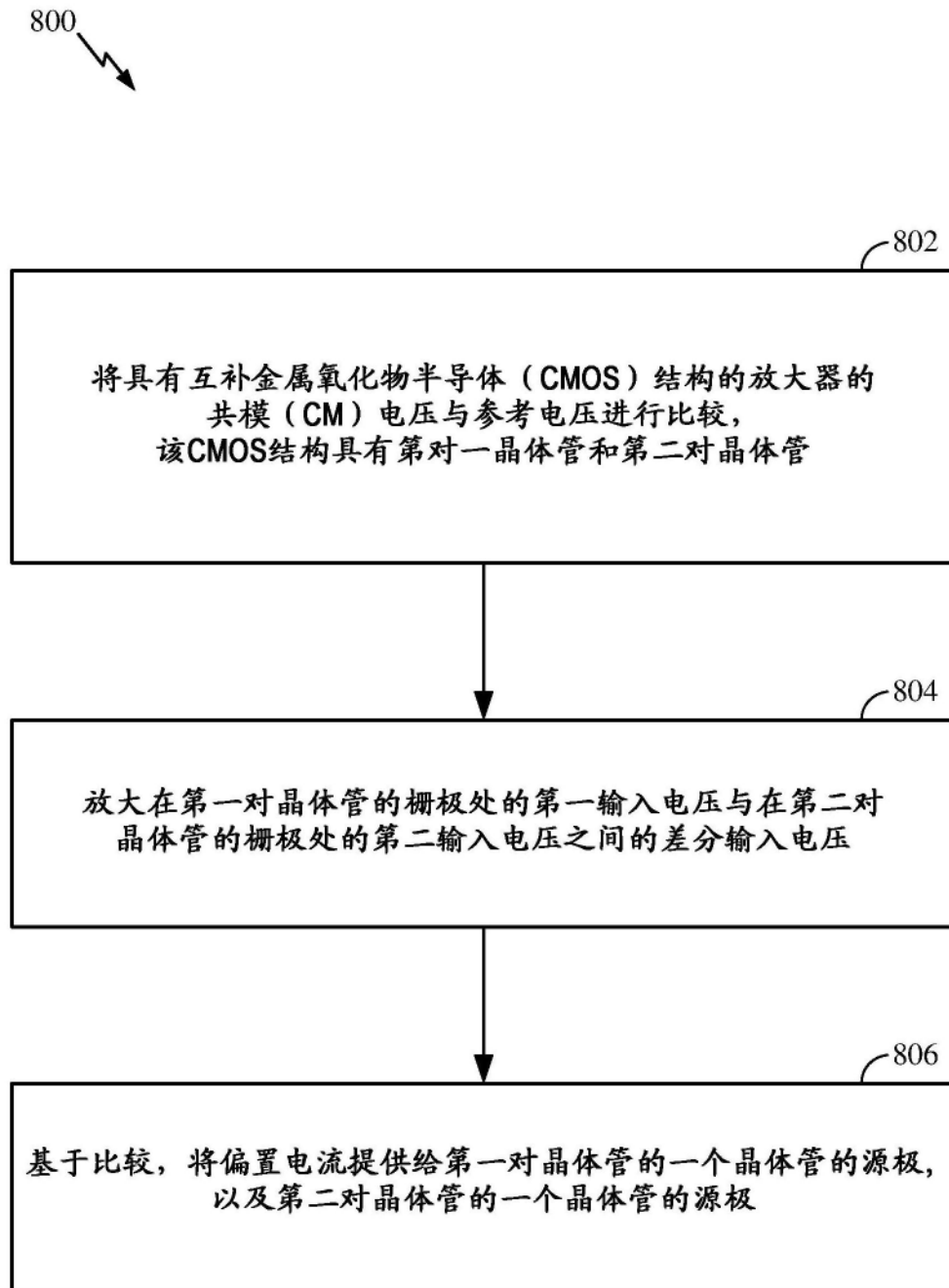


图8