



(12) 实用新型专利

(10) 授权公告号 CN 203520299 U

(45) 授权公告日 2014. 04. 02

(21) 申请号 201320668525. 3

(22) 申请日 2013. 10. 28

(73) 专利权人 深圳市杰和科技发展有限公司
地址 518000 广东省深圳市南山区高新技术产业园北区清华信息港研发楼 A1 层 101、A 栋 2 层

(72) 发明人 林坤杰

(74) 专利代理机构 深圳市精英专利事务所
44242

代理人 李新林

(51) Int. Cl.
G06F 1/26 (2006. 01)

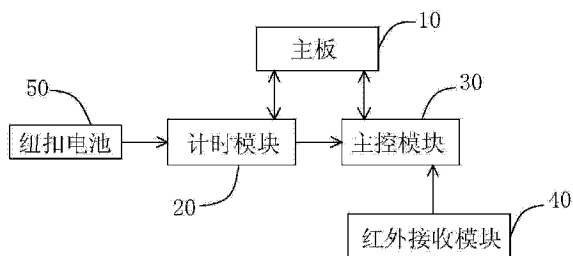
权利要求书1页 说明书4页 附图3页

(54) 实用新型名称

一种定时开机控制电路

(57) 摘要

本实用新型公开了一种定时开机控制电路，其包括存储有预设开机时间的计时模块，以及用于采集主板的供电电压信号和接收触发信号的主控模块，计时模块计时到开机时间时，输出一触发信号，当主板的供电电压信号呈低电平，并且主控模块接收到触发信号时，该主控模块输出开机指令至主板。该控制电路通过独立的电路结构，外接于主板之上，以电平控制的方式实现对主板的定时自动开机控制，无需通过 BIOS 即能实现自动开机，其可靠性更好，同时，用户不需要进入 BIOS 系统进行繁琐的设置，使用过程简单方便、易于操作。



1. 一种定时开机控制电路,其特征在于,包括有
一计时模块,其存储有预设的开机时间,所述计时模块计时到开机时间时,输出一触发信号;
一主控模块,其用于采集主板的供电电压信号以及接收所述触发信号,当主板的供电电压信号呈低电平,并且主控模块接收到所述触发信号时,该主控模块输出开机信号至主板。
2. 如权利要求 1 所述的定时开机控制电路,其特征在于,所述计时模块包括有单片机 U21,所述主控模块包括有单片机 U9,所述单片机 U21 的开漏中断引脚 NINT 用于输出触发信号,并且将所述触发信号传输至单片机 U9 的中断引脚 INT2。
3. 如权利要求 2 所述的定时开机控制电路,其特征在于,所述单片机 U21 的时钟引脚 SCL 和数据引脚 SDA 分别连接于主板。
4. 如权利要求 3 所述的定时开机控制电路,其特征在于,所述单片机 U21 的时钟引脚 SCL 和数据引脚 SDA 分别通过上拉电阻而连接于主板的 3.3VDUAL 电源端。
5. 如权利要求 2 所述的定时开机控制电路,其特征在于,所述单片机 U9 的 IO 口 P0_7 通过限流电阻 R326 连接于二极管 D35 的阴极,所述二极管 D35 的阳极与主板的供电电压端相连。
6. 如权利要求 2 所述的定时开机控制电路,其特征在于,所述单片机 U9 的 IO 口 P0_1 连接于三端插针 P1 的第二脚,三端插针 P1 的第一脚与主控模块的电源端 5VSB_ATX 相连,三端插针 P1 的第三脚悬空,该三端插针 P1 上插设有用于连接第一脚与第二脚或者连接第二脚与第三脚的跳线帽。
7. 如权利要求 2 所述的定时开机控制电路,其特征在于,所述单片机 U9 的 IO 口 P0_2 连接于 MOS 管 Q16 的栅极, MOS 管 Q16 的源极接地,其漏极通过电阻 R28 连接于主控模块的电源端 5VSB_ATX,所述 MOS 管 Q16 的栅极还通过上拉电阻 R27 连接于主控模块的电源端 5VSB_ATX,该 MOS 管 Q16 的漏极连接于 MOS 管 Q17 的栅极, MOS 管 Q17 的源极接地,其漏极通过电阻 R30 连接于主控模块的电源端 5VSB_ATX,所述 MOS 管 Q17 的漏极用于输出开机信号至主板。
8. 如权利要求 2 所述的定时开机控制电路,其特征在于,所述单片机 U9 的引脚 TI0_0 连接于 MOS 管 Q5 的漏极, MOS 管 Q5 的源极连接于单片机 U21 的时钟引脚 SCL,所述单片机 U9 的引脚 TI0_1 连接于 MOS 管 Q7 的漏极, MOS 管 Q7 的源极连接于单片机 U21 的数据引脚 SDA,所述 MOS 管 Q5 的栅极和 MOS 管 Q7 的栅极分别通过限流电阻 R394 和限流电阻 R392 连接于主控模块的电源端 5VSB_ATX,所述单片机 U9 的引脚 TI0_0 和引脚 TI0_1 分别通过上拉电阻 R386 和上拉电阻 R389 连接于单片机 U9 的供电电源端 VREG。
9. 如权利要求 2 至 8 任一所述的定时开机控制电路,其特征在于,还包括有一纽扣电池,所述纽扣电池的输出端 3.3VA_RTC 与单片机 U21 的电源端 VDD 相连,所述单片机 U21 的电源端 VDD 还连接于主板的 3.3VDUAL 电源端。
10. 如权利要求 2 至 8 任一所述的定时开机控制电路,其特征在于,还包括有一红外接收模块,所述红外接收模块用于接收红外遥控信号,该红外接收模块输出电信号至所述单片机 U9 的中断引脚 INT0,所述单片机 U9 的引脚 D+ 和引脚 D- 通过 USB 串行总线连接于主板。

一种定时开机控制电路

技术领域

[0001] 本实用新型涉及一种控制电路,尤其涉及一种定时开机控制电路。

背景技术

[0002] 由于目前工控行业主板、个人家庭小型服务器主板、客厅电脑、广告机等主板常需要自动控制来实现定时开机、遥控开机、来电自动开机等功能,传统方法是通过 BIOS 来实现上述自动开机功能,但是,上述自动开机功能通常需要对 BIOS 设置参数并且通过程序控制实现,由于 BIOS 系统的功能繁杂,在实际应用中,上述自动开机方法容易失效,可靠性低;同时,用户需要进入 BIOS 系统进行设置,倘若不会操作,则难以实现自动开机设置,所以对于不了解计算机底层系统的用户而言,通常闲置这一功能。因此,现有的利用 BIOS 系统实现自动开机控制的方法,存在可靠性差、不便于使用的缺陷。

实用新型内容

[0003] 本实用新型要解决的技术问题在于,针对现有技术的不足,提供一种定时开机控制电路,该控制电路通过独立的电路结构,外接于主板之上,以电平控制的方式实现对主板的定时自动开机控制,不仅可靠性更好,而且易于操作、使用。

[0004] 为解决上述技术问题,本实用新型采用如下技术方案。

[0005] 一种定时开机控制电路,其包括有一计时模块,其存储有预设的开机时间,计时模块计时到开机时间时,输出一触发信号;一主控模块,其用于采集主板的供电电压信号以及接收触发信号,当主板的供电电压信号呈低电平,并且主控模块接收到触发信号时,该主控模块输出开机信号至主板。

[0006] 优选地,计时模块包括有单片机 U21,主控模块包括有单片机 U9,单片机 U21 的开漏中断引脚 NINT 用于输出触发信号,并且将触发信号传输至单片机 U9 的中断引脚 INT2。

[0007] 优选地,单片机 U21 的时钟引脚 SCL 和数据引脚 SDA 分别连接于主板。

[0008] 优选地,单片机 U21 的时钟引脚 SCL 和数据引脚 SDA 分别通过上拉电阻而连接于主板的 3.3VDUAL 电源端。

[0009] 优选地,单片机 U9 的 IO 口 P0_7 通过限流电阻 R326 连接于二极管 D35 的阴极,二极管 D35 的阳极与主板的供电电压端相连。

[0010] 优选地,单片机 U9 的 IO 口 P0_1 连接于三端插针 P1 的第二脚,三端插针 P1 的第一脚与主控模块的电源端 5VSB_ATX 相连,三端插针 P1 的第三脚悬空,该三端插针 P1 上插设有用于连接第一脚与第二脚或者连接第二脚与第三脚的跳线帽。

[0011] 优选地,单片机 U9 的 IO 口 P0_2 连接于 MOS 管 Q16 的栅极,MOS 管 Q16 的源极接地,其漏极通过电阻 R28 连接于主控模块的电源端 5VSB_ATX,MOS 管 Q16 的栅极还通过上拉电阻 R27 连接于主控模块的电源端 5VSB_ATX,该 MOS 管 Q16 的漏极连接于 MOS 管 Q17 的栅极,MOS 管 Q17 的源极接地,其漏极通过电阻 R30 连接于主控模块的电源端 5VSB_ATX,MOS 管 Q17 的漏极用于输出开机信号至主板。

[0012] 优选地,单片机 U9 的引脚 TI0_0 连接于 MOS 管 Q5 的漏极, MOS 管 Q5 的源极连接于单片机 U21 的时钟引脚 SCL, 单片机 U9 的引脚 TI0_1 连接于 MOS 管 Q7 的漏极, MOS 管 Q7 的源极连接于单片机 U21 的数据引脚 SDA, MOS 管 Q5 的栅极和 MOS 管 Q7 的栅极分别通过限流电阻 R394 和限流电阻 R392 连接于主控模块的电源端 5VSB_ATX, 单片机 U9 的引脚 TI0_0 和引脚 TI0_1 分别通过上拉电阻 R386 和上拉电阻 R389 连接于单片机 U9 的供电电源端 VREG。

[0013] 优选地,还包括有一纽扣电池,纽扣电池的输出端 3.3VA_RTC 与单片机 U21 的电源端 VDD 相连,单片机 U21 的电源端 VDD 还连接于主板的 3.3VDUAL 电源端。

[0014] 优选地,还包括有一红外接收模块,红外接收模块用于接收红外遥控信号,该红外接收模块输出电信号至单片机 U9 的中断引脚 INT0,单片机 U9 的引脚 D+ 和引脚 D- 通过 USB 串行总线连接于主板。

[0015] 本实用新型公开的定时开机控制电路中,包括存储有预设开机时间的计时模块,以及用于采集主板的供电电压信号和接收触发信号的主控模块,计时模块计时到开机时间时,输出一触发信号,当主板的供电电压信号呈低电平,并且主控模块接收到触发信号时,该主控模块输出开机信号至主板。该控制电路通过独立的电路结构,外接于主板之上,以电平控制的方式实现对主板的定时自动开机控制,无需通过 BIOS 即能实现自动开机,其可靠性更好,同时,用户不需要进入 BIOS 系统进行繁琐的设置,使用过程简单方便、易于操作。

附图说明

[0016] 图 1 为本实用新型的电路框图。

[0017] 图 2 为计时模块的电路原理图。

[0018] 图 3 为主控模块的电路原理图。

[0019] 图 4 为主控模块与主板之间的线路连接原理图。

[0020] 图 5 为主控模块与计时模块之间的总线连接原理图。

具体实施方式

[0021] 下面结合附图和实施例对本实用新型作更加详细的描述。

[0022] 本实用新型公开了一种定时开机控制电路,如图 1 所示,该定时开机控制电路包括有连接于主板 10 的一计时模块 20 及一主控模块 30,计时模块 20 存储有预设的开机时间,计时模块 20 计时到开机时间时,输出一触发信号,计时模块 20 用于采集主板 10 的供电电压信号以及接收触发信号,当主板 10 的供电电压信号呈低电平,并且主控模块 30 接收到触发信号时,该主控模块 30 输出开机信号至主板 10,以令主板 10 开机。该控制电路外接于主板 10,无需通过 BIOS 即能实现自动开机,并且用户不需要进入 BIOS 系统进行繁琐的设置,使用过程简单方便。

[0023] 具体地,结合图 1 和图 2 所示,计时模块 20 包括有单片机 U21,其芯片型号是 FCP8563 或者 AT8563,主控模块 30 包括有单片机 U9,其芯片型号是 CY7C63813,单片机 U21 的开漏中断引脚 NINT 用于输出触发信号,并且将触发信号传输至单片机 U9 的中断引脚 INT2,该触发信号作为中断指令使得单片机 U9 将开机信号发送至主板 10。

[0024] 计时模块 20 中,单片机 U21 的时钟引脚 SCL 和数据引脚 SDA 分别连接于主板 10,使得计时模块 20 与主板 10 之间通过 IIC 总线连接,实现串行通讯,节省 IO 口。为了提高

信号的准确性,单片机 U21 的时钟引脚 SCL 和数据引脚 SDA 分别通过上拉电阻而连接于主板 10 的 3.3VDUAL 电源端,两路信号通过上拉,呈标准的高、低脉冲状态。实际应用中并且在主板 10 开机时,计时模块 20 可通过该 IIC 总线获取主板 10 的时间,并且以该时间为准继续计时,直至计时至下个开机时间,再次产生触发信号。

[0025] 单片机 U9 的 IO 口 P0_7 通过限流电阻 R326 连接于二极管 D35 的阴极,二极管 D35 的阳极与主板 10 的供电电压端相连,该二极管 D35 用于防止单片机 U9 的漏电流传输至主板 10,当主板 10 开机时,其供电电压端产生 5V 电压,该电压依次通过二极管 D35 和限流电阻 R326 传输至单片机 U9,使得单片机 U9 获取这一开机状态,通过这种方式可以使计算机开机并且计时模块 20 有触发信号产生时,单片机 U9 不输出开机信号至主板 10,以避免误动作和无效动作。作为一种优选方式,单片机 U9 的 IO 口 P0_1 连接于三端插针 P1 的第二脚,三端插针 P1 的第一脚与主控模块 30 的电源端 5VSB_ATX 相连,三端插针 P1 的第三脚悬空,该三端插针 P1 上插设有用于连接第一脚与第二脚或者连接第二脚与第三脚的跳线帽,通过上述两种跳线帽连接方式,可以使单片机 U9 的 IO 口 P0_1 处于高电平或者悬空,因此,该引脚可以用来设置开启自动开机或者取消自动开机,从而满足用户的不同需求。

[0026] 结合图 1 至图 4 所示,单片机 U9 的 IO 口 P0_2 连接于 MOS 管 Q16 的栅极,MOS 管 Q16 的源极接地,其漏极通过电阻 R28 连接于主控模块 30 的电源端 5VSB_ATX,MOS 管 Q16 的栅极还通过上拉电阻 R27 连接于主控模块 30 的电源端 5VSB_ATX,该 MOS 管 Q16 的漏极连接于 MOS 管 Q17 的栅极,MOS 管 Q17 的源极接地,其漏极通过电阻 R30 连接于主控模块 30 的电源端 5VSB_ATX,MOS 管 Q17 的漏极用于输出开机信号至主板 10,该 MOS 管 Q16 和 MOS 管 Q17 用以实现单片机 U9 和主板 10 之间信号的隔离传输,从而避免因反向电流而产生误判断或者误动作。

[0027] 结合图 1 至图 5 所示,单片机 U9 的引脚 TI0_0 连接于 MOS 管 Q5 的漏极,MOS 管 Q5 的源极连接于单片机 U21 的时钟引脚 SCL,单片机 U9 的引脚 TI0_1 连接于 MOS 管 Q7 的漏极,MOS 管 Q7 的源极连接于单片机 U21 的数据引脚 SDA,MOS 管 Q5 的栅极和 MOS 管 Q7 的栅极分别通过限流电阻 R394 和限流电阻 R392 连接于主控模块 30 的电源端 5VSB_ATX,单片机 U9 的引脚 TI0_0 和引脚 TI0_1 分别通过上拉电阻 R386 和上拉电阻 R389 连接于单片机 U9 的供电电源端 VREG,上述电路构成电平转换线路,其中,由于 MOS 管 Q5 的栅极和 MOS 管 Q7 的栅极处于常高电平状态,所以,两个 MOS 管均呈开启状态,再结合上拉电阻 R386 和上拉电阻 R389 对时钟信号和数据信号进行上拉,提高信号的准确性和带负载能力,利用上述两条支路,可以实现单片机 U9 与单片机 U21 之间的总线连接关系,进而实现对单片机 U21 的标志位清除、时间设置等功能,由于单片机 U21 亦总线连接于主板 10,所以在上述 IIC 总线连接方式下,还可以实现计时模块 20、主控模块 30 和主板 10 两两之间的 IIC 通讯。

[0028] 在电能供应方面,还包括有一纽扣电池 50,纽扣电池 50 的输出端 3.3VA_RTC 与单片机 U21 的电源端 VDD 相连,单片机 U21 的电源端 VDD 还连接于主板 10 的 3.3VDUAL 电源端,上述电路采用了双电源的供电方式,主板 10 开机前,单片机 U21 通过纽扣电池 50 得以供电,保证计时过程准确、有效,当主板 10 上电后,则通过其 3.3VDUAL 电源端对单片机 U21 供电,从而减小纽扣电池 50 的电能消耗。本实施例采用了双供电方式,尤其在两种供电方式间切换时,不会产生间断,使得单片机 U21 的工作过程有效、持续。

[0029] 为了便于功能扩展和用户操控,本实施例还包括有一红外接收模块 40,红外接收

模块 40 用于接收红外遥控信号,该红外接收模块 40 输出电信号至单片机 U9 的中断引脚 INT0,单片机 U9 的引脚 D+ 和引脚 D- 通过 USB 串行总线连接于主板 10,上述电信号单片机 U9 处理之后,以 USB 串行总线方式传输于主板 10,因此,可以通过设置遥控器的按键指令,对主板 10 作进一步控制,比如,在遥控器上设置字母、数字以及功能按键。

[0030] 作为一种优选方式,还包括有一个 6PIN 的接头,主要功能有两个,第一个功能是用外部烧录器接到此接口上,通过 USB 信号为单片机 U9 烧录程序,可以方便的实现程序的更新;由于红外接收模块 40 需固定在机箱上,所以该接头的第二个功能在于连接红外接收模块 40,从而更好地可以实现红外遥控功能,此接头设计的优势在于可以随意把红外接收模块 40 放到一个最佳信号接收位置,达到很好的接收效果。

[0031] 本实用新型公开的定时开机控制电路中,包括存储有预设开机时间的计时模块 20,以及用于采集主板 10 的供电电压信号和接收触发信号的主控模块 30,计时模块 20 计时到开机时间时,输出一触发信号,当主板 10 的供电电压信号呈低电平,并且主控模块 30 接收到触发信号时,该主控模块 30 输出开机信号至主板 10。该控制电路通过独立的电路结构,外接于主板之上,以电平控制的方式实现对主板的定时自动开机控制,无需通过 BIOS 即能实现自动开机,其可靠性更好,同时,用户不需要进入 BIOS 系统进行繁琐的设置,使用过程简单方便、易于操作。

[0032] 以上只是本实用新型较佳的实施例,并不用于限制本实用新型,凡在本实用新型的技术范围内所做的修改、等同替换或者改进等,均应包含在本实用新型所保护的范围内。

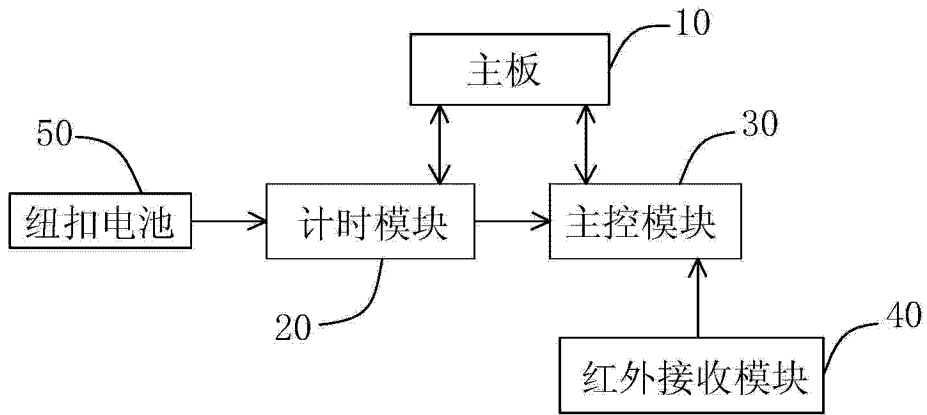


图 1

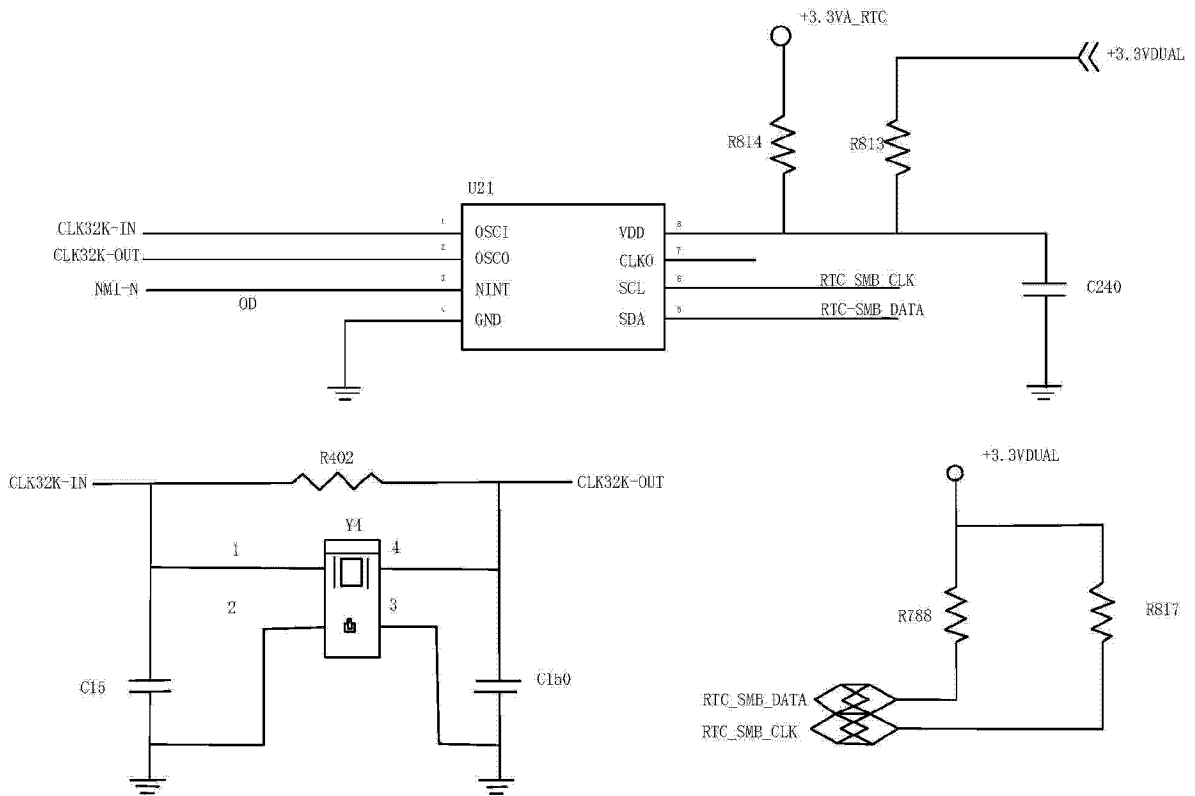


图 2

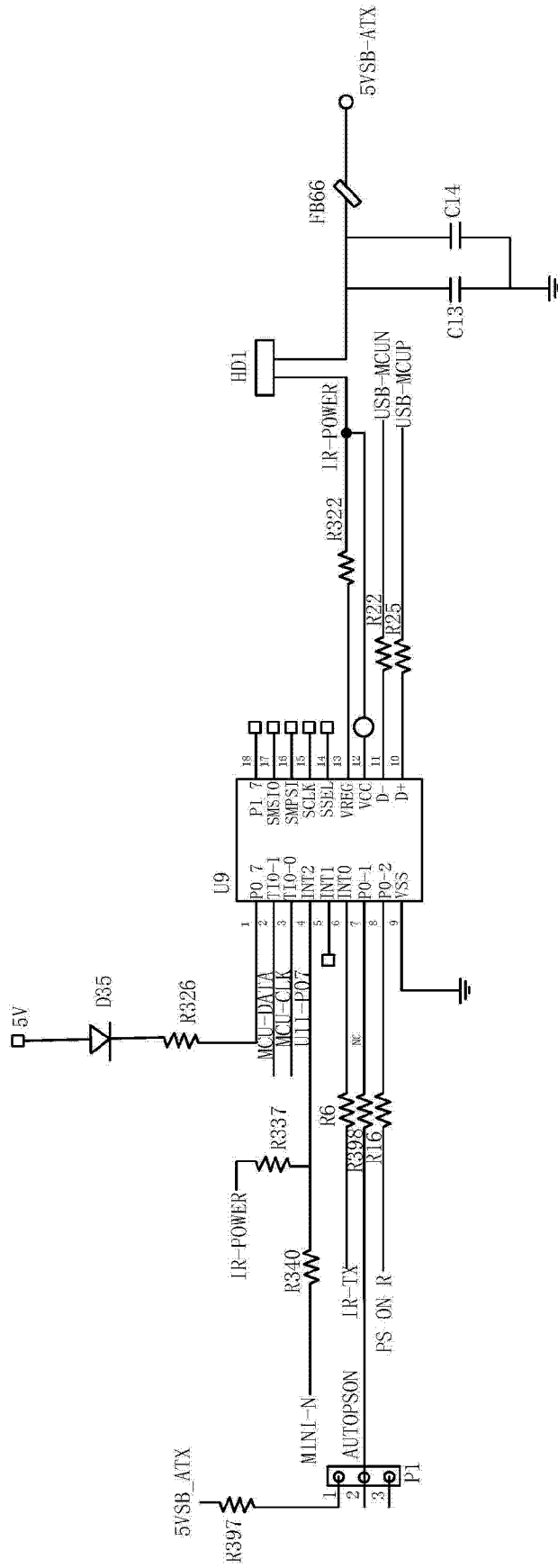


图 3

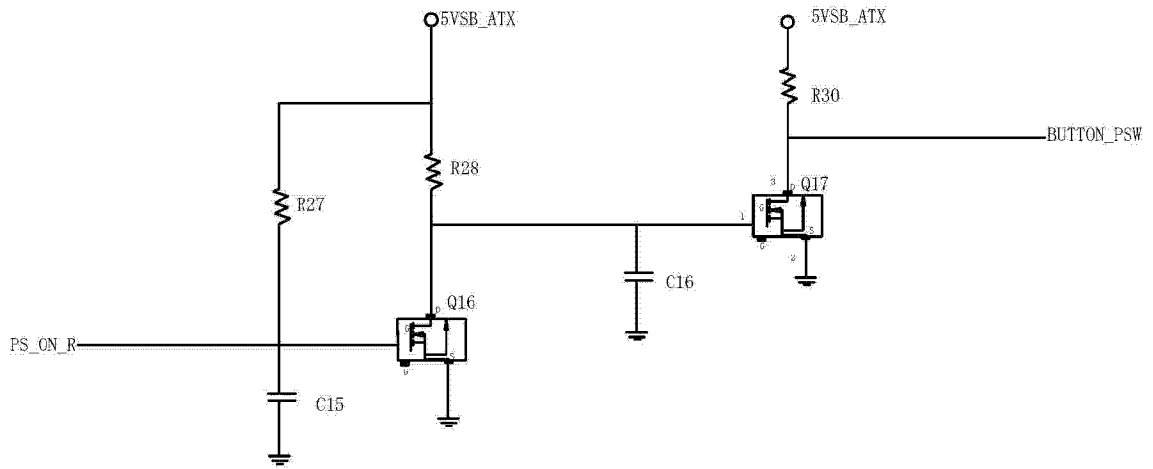


图 4

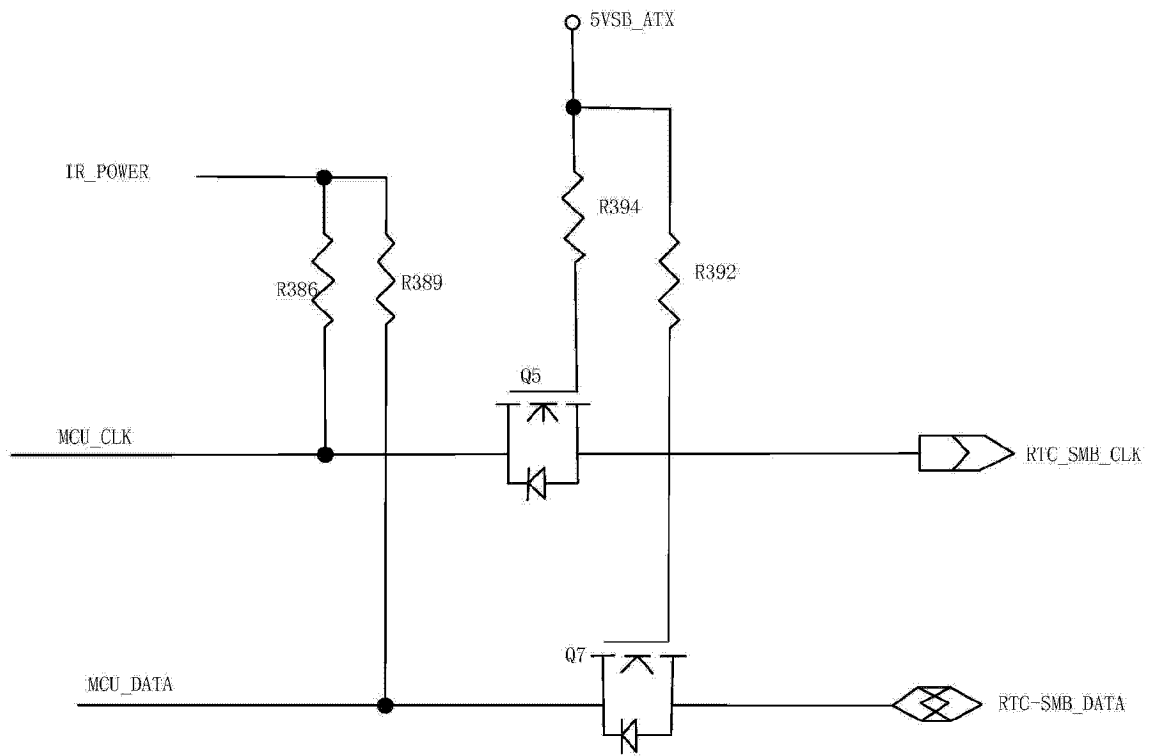


图 5