

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：99119748

※申請日期：99.5.28.

※IPC 分類：H01L 21/027 (2006.01)
H01L 21/312 (2006.01)

一、發明名稱：(中文/英文)

使用自我組裝材料之節距倍增

PITCH MULTIPLICATION USING SELF-ASSEMBLING MATERIALS

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商美光科技公司

MICRON TECHNOLOGY, INC.

代表人：(中文/英文)

羅素 史利佛

SLIFER, RUSSELL

住居所或營業所地址：(中文/英文)

美國愛達荷州鮑西市南菲德洛路8000號

8000 SOUTH FEDERAL WAY, BOISE, IDAHO 83707-0006, U.S.A.

國籍：(中文/英文)

美國 U.S.A.

三、發明人：(共 1 人)

姓名：(中文/英文)

古堤 山胡

SANDHU, GURTEJ

國籍：(中文/英文)

英國 U.K.

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

1. 美國；2007年06月04日；11/757,846

2.

無主張專利法第二十七條第一項國際優先權：

1.

2.

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係關於遮罩形成，包括用於積體電路製造的印刷技術。

相關申請案之參考

本申請案係關於 Gurtej Sandhu 於 2006 年 3 月 23 日所申請之標題為「Topography Directed Patterning(拓撲導向圖案化)」的美國專利申請案第 11/389,581 號(代理人檔案號碼 MICRON.342A) 以及 Gurtej Sandhu 於 2006 年 6 月 2 日所申請之標題為「Topography Based Patterning(拓撲為主之圖案化)」的美國專利申請案第 11/445,907 號(代理人檔案號碼 MICRON.349A)。各參考案之全部內容以引用之方式併入本文中。

【先前技術】

由於許多因素，包括增加可攜性、計算功率、記憶體容量及能量效率之需求，積體電路之大小不斷減小。形成積體電路(例如電性器件及互連線)之構成特徵的大小亦不斷縮小以促進此大小縮減。

舉例而言，在(例如)動態隨機存取記憶體(DRAM)、快閃記憶體、靜態隨機存取記憶體(SRAM)、鐵電記憶體(FE)等記憶體電路或器件中，減小特徵大小之趨勢很明顯。例如，DRAM 通常包含數百萬個相同電路元件，已知為記憶體單元。一記憶體單元通常係由兩電性裝置組成：一儲存電容器與一存取場效電晶體。每一記憶體單元係可儲存一位元(二進制數位)資料的一可定址位置。一位元可透過電晶體寫入一單元並可藉由感測電容器內之電荷來讀取。一

些記憶體技術使用可用作一儲存裝置及一開關兩者之元件(例如使用摻雜銀之硫族玻璃的樹枝狀記憶體)且一些非揮發性記憶體針對每一單元(例如磁阻RAM)並不需要開關或將開關併入記憶體元件中(例如用於快閃記憶體之EEPROM)。

在另一範例中，快閃記憶體通常包括包含可保留一電荷之浮動閘極場效電晶體的數百萬個快閃記憶體單元。該浮動閘極中的一電荷之存在與否決定該記憶體單元之邏輯狀態。可藉由注入電荷至一單元或自一單元移除電荷將一位元寫入一單元。可以使用各具有不同讀取位元方案之不同架構組態連接快閃記憶體單元。在一"NOR"架構組態中，各記憶體單元係耦合至一位元線且可個別讀取。在一"NAND"架構組態中，記憶體單元係排列成一"串"單元，且全部位元線經啟動以在該串單元之一中存取資料。

一般而言，藉由減小構成記憶體單元之電性器件的大小以及存取記憶體單元之導線的大小，可使記憶體器件變得更小。此外，可藉由在記憶體器件之一給定區域內適配更多記憶體單元來增加儲存容量。不過，特徵大小縮減之需要通常更適用於積體電路，包括通用與特殊處理器。

特徵大小之不斷縮減使得對形成特徵之技術的需求更大。例如，通常使用光微影來圖案化該等特徵。通常，光微影涉及透過一主光罩傳遞光且將該光聚焦至一光化學活性之光阻材料上。正如一幻燈機將一影像投射至一螢幕上，該主光罩通常將一圖案轉移至一基板上。藉由透過該

主光罩引導光或輻射，可將主光罩中之圖案聚焦於該光阻上。該光或輻射引起光阻所示部分中之一化學改變，其允許相對於陰影中之部分，視使用正或負光阻選擇性保留或移除該等部分。因此，該等曝露與未曝露部分在該光阻中形成一圖案。

由於微影通常藉由投射光或輻射至一表面上完成，因此一特定微影技術之最終解析度取決於(例如)光學設備及光或輻射波長之因素。例如，將明確定義之圖案聚焦於光阻上之能力取決於特徵大小及透過主光罩投射之輻射波長。應明白，由於繞射，解析度隨波長增加而降低。因此，隨著特徵大小降低，通常使用更短的波長輻射形成明確解析之特徵。

結合一特定波長之輻射，光微影使用與該輻射相容之光阻。在顯影後，該光阻用作一遮罩以將一圖案轉移至一下部材料上。該光阻足夠強固能忍受該顯影步驟而不變形且同樣足夠強固能忍受將該遮罩圖案轉移至一下部材料之一蝕刻。然而，隨著特徵大小減小，光阻遮罩特徵之寬度亦減小，但該等遮罩特徵之對應高度通常不會降低。由於該等遮罩特徵之高縱橫比，因此在顯影及圖案轉移步驟期間，可能難以維持該等薄遮罩特徵的結構整體性。結果，由於特徵大小繼續減小，足夠強固光阻材料之可用性會限制印刷該等特徵之光微影能力。

因此，存在對用於圖案化小特徵之高解析度方法的持續需求。

【發明內容】

嵌段共聚物自我組織之能力可用於形成遮罩圖案。嵌段共聚物係由在化學方面截然不同的兩個或兩個以上之嵌段形成。例如，每一嵌段可由一不同單體形成。該等嵌段互不溶合或在熱力學上不相容，例如一嵌段可為極性而另一嵌段可為非極性的。由於熱力學效應，該等共聚物將在溶液中自我組織以從整體上最小化系統的能量；此通常引起共聚物彼此相對移動，(例如)使得相同嵌段聚集在一起，從而形成包含各嵌段類型或物種之交替區域。例如，若該等共聚物由極性及非極性嵌段形成，則該等嵌段將聚集以使非極性嵌段與其他非極性嵌段聚集且極性嵌段與其他極性嵌段聚集。應明白，由於該等嵌段可移動以形成一圖案而無需主動應用一外力來引導特定個別分子之移動，因此可將該等嵌段共聚物描述成一自我組織之材料，儘管可施加熱量以從整體上提高分子總數之移動速率。

除該等嵌段物種之間的相互作用外，嵌段共聚物之自我組織會受地形特徵影響，例如其上沈積嵌段共聚物之表面上的階梯。例如，一雙嵌段共聚物，即由兩個不同嵌段物種形成之一共聚物可形成交替域(或區)，其各由一實質上不同之嵌段物種形成。當在一階梯之兩壁之間的區域中出現嵌段物種之自我組織時，該等階梯可與嵌段交互作用，使得(例如)藉由該等嵌段形成之交替域之每一者形成具有平行該等壁定向之特徵的一規則圖案。此外，藉由光微影修改一表面可引導嵌段共聚物之自我組織，而不在該表面

內形成階梯，如 Stoykovich 等人在 "科學" 2005 年 308 期第 1442 頁；Kim 等人在 "自然" 2003 年 424 期第 411 頁；及 Edwards 等人在 "先進材料"(Adv. Mater)2004 年第 16 期第 1315 頁所揭示。各參考案之全部內容皆以引用方式併入本文中。

在半導體製造程序期間，此自我組織可用於形成遮罩用於圖案化特徵。例如，可移除該等交替域之一，從而使形成其他區之材料用作一遮罩。該遮罩可用於在一下部半導體基板中圖案化特徵，例如電性器件。形成一共聚物遮罩之方法係揭示於 Gurtej Sandhu 於 2006 年 3 月 23 日申請之標題為 "Topography Based Patterning" 的美國專利申請案第 11/389,581 號 (理人待決案件編號 MICRON.342A)；以及 Gurtej Sandhu 於 2006 年 6 月 2 日所申請之標題為 "Topography Based Patterning" 的美國專利申請案第 11/445,907 號 (代理人檔案號碼 MICRON.349A) 中，各申請案之全部內容以引用的方式併入本文中。儘管自我組織材料可用於形成相對小之遮罩特徵，由於積體電路之恆定微型化，需要遮罩特徵之大小進一步縮減。

此外，嵌段共聚物之長度對於該等嵌段共聚物之嵌段所形成的區域大小係一內在限制。例如，可選擇具有促進自我組裝成一期望域圖案之一長度的共聚物，且更短的共聚物不可按需要自我組裝。

本發明之具體實施例允許形成小於可藉由嵌段聚合物單獨形成之特徵的特徵。在本發明之具體實施例中，允許由

不同化學物種形成之一自我組織之材料組織以形成由類似化學物種組成之域。該等域中若干域經選擇性移除以形成心軸或臨時佔位。接著使用由自我組織之材料形成的心軸執行一節距倍增程序。自該等心軸導出具有小於該等心軸之節距的節距之特徵。在一些具體實施例中，在該等心軸之側壁上形成間隔物且選擇性移除該等心軸。間隔物或自該等間隔物導出之其他遮罩特徵係用作一遮罩之部分以(例如)在製造積體電路期間，圖案化下部材料。

本發明之具體實施例可形成不使用更新的相對複雜且昂貴的微影技術形成之遮罩特徵，且可減少光阻強固性之負擔。例如，不同於在一遮罩中使用相對軟且結構脆弱之光阻，自該等間隔物導出之間隔物或遮罩特徵可用作一遮罩。間隔物之使用允許針對該等間隔物選擇各種材料，且可針對強固性及與一程序流程中所用下部材料之相容性選擇材料。此外，由於共聚物材料並不用作用於圖案化下部層之一遮罩，因此可不用考慮其強固性及用於形成遮罩層之適用性來選擇共聚物材料。而是可根據其自我組織行為及用於心軸的適用性選擇共聚物材料，從而提高程序寬容度。此外，諸如嵌段共聚物之材料的自我組織行為允許可靠形成極小特徵，從而有助於形成具有一極小特徵大小的一遮罩。例如，可形成具有大約1 nm至大約100 nm、大約3 nm至大約50 nm或大約5 nm至大約30 nm之一關鍵尺寸之特徵。

【實施方式】

現在參考圖示，其中相同數字指示所有相同部件。應瞭解，該等圖式未必按照比例。

在根據一些具體實施例之方法的第一階段中，由自我組織材料(例如嵌段共聚物)形成複數個心軸。圖1至8說明使用引導自我組裝之導件或階梯特徵將自我組織材料自我組裝成一所需圖案之一方法。在其他具體實施例中，應明白可藉由該項技術中已知的任何方法引導自我組織之材料的自我組裝。

參考圖1，說明一部分形成之積體電路100之一斷面側視圖。在一基板110上提供遮罩層120、130以形成導件用於共聚物自我組裝。依據層120、130與欲用之嵌段共聚物材料之交互作用及本文所述各種圖案形成與圖案轉移步驟之化學與程序條件之考量選擇覆蓋基板110之層120、130之材料。例如，由於將上層中之圖案轉移至下層，因此可選擇下層遮罩層130，使得可相對於其他曝露材料中之至少某些材料選擇性蝕刻該遮罩層130。應明白，當針對該材料之蝕刻率比針對周圍材料之蝕刻率大至少大約2至3倍，或大至少大約10倍，或大至少大約20倍或大至少大約50倍時，將該材料視為選擇性或優先蝕刻。

應明白，向其轉移圖案之"基板"可包括一單一材料、複數個不同材料層、其中具有不同材料或結構等等之區的一層或多層。此等材料可包括半導體、絕緣體、導體或其組合。例如，基板可包含摻雜之多晶矽、單晶電性器件作用區域、矽化物或金屬層，例如鎢、鋁或銅層或者其組合。

一些具體實施例中，下述遮罩特徵可直接對應於基板內導電特徵之期望位置，例如互連。其他具體實施例中，基板可為絕緣體，遮罩特徵之位置可對應於傳導特徵之間的絕緣之期望位置，例如在鑲嵌金屬化中。該等遮罩特徵可用作一硬遮罩以直接蝕刻基板，或可用於轉移一圖案至另一下部層，例如一碳層(例如一透明碳層)，該層接著係用於轉移該圖案至一或多個下部層，例如基板。

繼續參考圖1，可選擇性定義層120覆蓋一硬遮罩或蝕刻終止層130，其覆蓋基板110。可選擇性定義層120較佳的係光可定義，例如由光阻形成，包括本技術中熟知的任何光阻。例如，光阻可為與遠紫外線系統(包括13.4 nm波長系統)、157 nm、193 nm、248 nm或365 nm波長系統或193 nm波長浸沒系統相容的任何光阻。光阻材料之範例包括氟化氬(ArF)敏感光阻(即，適合與ArF光源一起使用的光阻)與氟化氬(KrF)敏感光阻(即，適合與KrF光源一起使用的光阻)。ArF光阻係與採用波長相對較短(例如，193 nm)之光的光微影系統一起使用。KrF光阻係與較長波長的光微影系統(例如，248 nm系統)一起使用。此外，雖然本發明之具體實施例中的自我組織材料及節距倍增之使用可消除使用昂貴且相對新之直接形成技術(例如遠紫外線系統(包括13.4 nm波長系統)或電子束微影系統)定義極小特徵之需要，但必要時仍可使用此等系統。此外，無遮罩微影術或無光遮罩微影可用於定義可選擇性定義層120。在其他具體實施例中，採用可藉由奈米壓印微影加以圖案化(例

如，藉由使用模塑或機械力在光阻中形成一圖案)的光阻形成層120及隨後光阻層。

硬遮罩層130之材料可包括一無機材料，其並非一聚合物。示範性材料包括氧化矽(SiO_2)、氮化矽、矽或介電抗反射塗層(DARC)，例如富矽氧氮化矽。在所說明之具體實施例中，硬遮罩層130包括氮化矽。選擇硬遮罩層130之材料與稍後沈積之自我組織材料交互作用以引導自我組織材料自我組裝成一期望圖案。

參考圖2，透過主光罩將光可定義層120曝露於輻射然後進行顯影以留下包含由光可定義材料形成之特徵122之一圖案。應明白，所得特徵122(例如線路)之節距等於線路122之寬度與相鄰空間124之寬度的總和。在一些具體實施例中，特徵122之節距可為(例如)大約400 nm或更小，大約300 nm或更小、大約200 nm或更小，或大約100 nm或更小。在一示範性具體實施例中，特徵122可具有大約140 nm之一關鍵尺寸及大約280 nm之一節距。

參考圖3，將光可定義層120中之圖案轉移至硬遮罩層130，從而在硬遮罩層130中形成硬遮罩特徵132。可使用各向異性蝕刻實現圖案轉移，例如使用碳氟電漿之一蝕刻，儘管若硬遮罩層130足夠薄，濕式(等向性)蝕刻亦適用。示範性碳氟電漿蝕刻化學包括 CFH_3 、 CF_2H_2 、 CF_3H 及 CF_4/HBr 。參考圖4，亦可藉由(例如)電漿灰化移除形成光可定義層120之光阻。

參考圖5，修整硬遮罩特徵132(圖4)以形成導件134用於

共聚物自我組裝。可使用相對於其他曝露材料選擇性蝕刻硬遮罩材料之一濕式或乾式蝕刻修整硬遮罩特徵132。可使用(例如)SO₂/O₂/Ar電漿執行該修整蝕刻。該修整允許形成較使用習知光微影可容易地形成之特徵具有較小關鍵尺寸之特徵。例如，可修整具有大約140 nm之一關鍵尺寸及大約280 nm之一節距的硬遮罩特徵132，以形成具有大約35 nm之一關鍵尺寸及大約280 nm之相同節距的共聚物自我組裝導件134。在其他具體實施例中，除(或可替代)硬遮罩特徵132外可修整光阻特徵122(圖2)，從而允許不需要修整硬遮罩特徵132就可形成期望大小之導件134。

接著應用一自我組織材料(例如嵌段共聚物)且允許其自我組裝以在基板110上形成一遮罩圖案。形成自我組織之嵌段共聚物圖案之方法係揭示於2004年9月的IEEE奈米技術學報第3期第3卷中，及美國專利申請案第11/389,581及11/445,907中，其全部內容皆以引用的方式併入本文中。

參考圖6，在導件134之間且在其上沈積嵌段共聚物材料之一膜160。該共聚物包括聚合物材料嵌段，其係可相對於彼此加以選擇性蝕刻且可以一期望且可預定之方式自我組織，例如該等嵌段可互不溶合且在適當條件下聚集以形成主要包含一單一嵌段物種之域。在示範性所說明之具體實施例中，該共聚物係一雙嵌段共聚物，其包括(例如)聚苯乙烯(PS)及聚甲基丙烯酸甲酯(PMMA)。可以溶解於一溶劑(例如甲苯)中提供該等雙嵌段共聚物。應明白，可選擇各雙嵌段共聚物之總大小及連續嵌段與單體的比率以促

進自我組織且形成具有期望尺寸之有組織的嵌段域。例如，應明白，一嵌段共聚物具有一內在聚合物長度標度，膜中共聚物平均端至端長度，包括任何捲繞或扭折，其控制嵌段域之大小。具有較長共聚物之一共聚物溶液可用於形成較大區域，且具有較短共聚物之一共聚物溶液可用於形成較小域。在一些具體實施例中，選擇該等共聚物以提供心軸，其在間隔物175(圖12)之間提供一連續間隔。在其他具體實施例中，選擇嵌段共聚物以促進自我組裝成一期望圖案，(例如)藉由一濕式或乾式蝕刻修整該等心軸以在心軸之間提供一期望間隔。可藉由各種方法沈積嵌段共聚物，例如旋塗、旋鑄、刷塗或汽相沈積。

可根據藉由該等共聚物所形成之期望圖案選擇共聚物膜160之厚度。應明白，自一俯視圖可見(圖8)，直至相對於聚合物長度標度及其中沈積聚合物之環境之一特定厚度(例如導件134之間的距離及其高度)，共聚物通常將定向以形成形成平行線之交替的實質上之薄板域。此薄板可用於圖案化(例如)互連或者可限制該薄板之橫向延伸以形成隔離特徵，例如電晶體閘極。在一些條件下，相對於膜160之厚度、聚合物長度標度及其中沈積聚合物之環境，該等共聚物可定向以形成垂直延伸之支柱，例如圓柱體或球體。

為形成薄板，共聚物膜厚度可小於大約形成膜之共聚物之長度標度。例如，在共聚物長度標度為大約35 nm之情形下，膜厚度為大約35 nm或更小、大約30 nm或更小、或

大約 25 nm 或更小。

應明白，膜 160 之厚度可大於、等於或小於導件 134 之高度。如下文進一步說明及討論，大於導件 134 之高度之一厚度可用於提供一共聚物儲存器。在其他具體實施例中，等於或小於導件 134 之高度之一厚度可用於在導件 134 之間形成共聚物之隔離島，從而防止該等島之間的共聚物交叉擴散。

雖然本發明不受理論束縛，但應明白，在類似材料之相位分離的一程序中，由於熱力學考慮，不同嵌段物種係理解為自我聚集。藉由導件 134 引導自我組織，其鼓勵嵌段共聚物之組成嵌段因介面交互作用沿導件 134 之長度定向。應明白，自我組織可導致共聚物物種之一更有效封裝。結果，在一些情形下，若共聚物膜 160 延伸超過過大一膨脹時，可耗盡可用於自我組織之自由共聚物，使得該膨脹中間之一區域形成無組織之共聚物或形成不良組織之共聚物。因此，在一些具體實施例中，共聚物膜 160 足夠厚以在導件 134 上延伸，從而針對在導件 134 之間出現的自我組織提供共聚物之一儲存器。此外，導件 134 之間的距離可選擇足夠小以最小化可在較大膨脹上出現的耗盡效應。

參考圖 7，允許共聚物膜 160 中之嵌段共聚物自我組織。藉由退火部分製造之積體電路 100 可促進且加速自我組織。退火溫度可選擇足夠低以防止對嵌段共聚物或部分製造之積體電路 100 產生不利影響。在一些具體實施例中，

可在小於大約 250°C 、小於大約 200°C 或大約 180°C 之一溫度下執行該退火。該退火亦可用於引起共聚物之交聯，從而穩定共聚物以用於後續蝕刻及圖案轉移步驟。

圖7顯示在退火後得到的薄板圖案。一嵌段物種(例如PS)之域162與其他嵌段物種(例如PMMA)之域164在導件134之間交替。應明白，嵌段域之大小係由形成其之嵌段物種之大小決定。

參考圖8，所示係圖7之部分製造之積體電路之一俯視圖。可見PS區域162與PMMA域164交替。兩域162及164皆沿導件134之長度延伸。

參考圖9，選擇性移除域164，之後留下域162與導件134(未顯示)，其可用作用於節距倍增之心軸。應明白，可使用一單一蝕刻化學以一單一步驟移除域164或可使用借助於不同蝕刻化學之多重蝕刻移除域164。例如，在域164由PMMA形成且域162由PS形成之情形下，可藉由執行一選擇濕式蝕刻(例如使用乙酸作為蝕刻劑)移除域164。在其他具體實施例中，在以比其他快之一速率蝕刻其中之一域時，一乾式或各向異性蝕刻也許適當。應明白所得特徵之尺寸可不同，此取決於所用共聚物之大小及處理條件。在一些具體實施例中，所得圖案可包括PS區域，其具有大約50 nm至大約2 nm、大約35 nm或更小至大約3 nm之一關鍵尺寸，以及大約100 nm至大約4 nm、或大約70 nm至大約6 nm之一節距。應明白，在其他具體實施例中，實際上可移除域162及/或導件134，從而留下域164及(或不包括)

導件 134。

接著，參考圖 10，在曝露表面(包括基板 110)上保形地毯覆式沈積一間隔物材料層 170。該間隔物材料可為可用作用於轉移一圖案至一下部材料之一遮罩之任何材料。該間隔物材料：1)可在良好階梯覆蓋率下加以沈積；2)可在與心軸 162 相容之溫度下加以沈積；以及 3)可相對於心軸 162 及導件 134(若存在)及下部基板 110 加以選擇性蝕刻。該間隔物材料可為(不限於)一無機材料(例如一含矽材料)或一有機材料(例如一聚合物)。該含矽間隔物材料可為(不限於)矽、氧化矽或氮化矽。在所說明之具體實施例中，該間隔物材料係氧化矽。

間隔物材料沈積之方法包括原子層沈積，例如使用借助於一矽先驅物之一自我限制沈積及對一氧或氮前驅物之一後續曝露以分別形成氧化矽及氮化矽。可在相對低的溫度下執行 ALD，例如在大約 200°C 或在大約 100°C 下，其可防止對下部的熱敏感材料有熱損害。例如，ALD 可用於防止對形成嵌段域 162 之聚合物材料之損害。在其他具體實施例中，化學汽相沈積係用於沈積間隔物材料。

層 170 之厚度係根據間隔物 175 之期望寬度來決定(圖 12)。例如，在一些具體實施例中，沈積層 170 至大約 10 至 80 nm 或大約 20 至 50 nm 之一厚度以形成具有大體類似之寬度的間隔物。階梯覆蓋率為大約 80% 或更大及/或大約 90% 或更大。

參考圖 11，氧化矽間隔物層 170 接著經受各向異性蝕

刻，以從部分形成之積體電路100的水平表面180移除間隔物材料。此一蝕刻亦稱為間隔物蝕刻，可使用碳氟電漿來執行，例如含 CF_4 、 CHF_3 及/或含 NF_3 電漿。

參考圖12，移除嵌段域162及任何剩餘導件134，留下獨立間隔物175。可藉由濕式或乾式蝕刻移除嵌段域162及導件134，該等濕式或乾式蝕刻相對於間隔物175選擇移除該等特徵。該等蝕刻亦可相對於下部基板110選擇性移除嵌段域162及導件134。根據形成嵌段域162及導件134之材料，可應用相同或不同的蝕刻化學。蝕刻化學包括(不限於)以 O_2 為主之一碳跳脫蝕刻以移除PS嵌段域162及以磷酸為主之一濕式蝕刻以移除氮化矽導件134。

因此，已形成節距倍增遮罩特徵。在所說明之具體實施例中，間隔物175之節距粗略為由嵌段共聚物所形成之嵌段區域162(圖9)之節距的一半。例如，在嵌段區域162具有大約200 nm之節距之情形下，可形成具有大約100 nm或更小之節距的間隔物175，且在嵌段區域162具有大約60 nm或更小之節距之情形下，可形成具有大約30 nm或更小之節距的間隔物175。應明白，由於間隔物175係在嵌段域162之側壁上形成，因此間隔物175一般沿嵌段域162之輪廓，且通常形成一閉合迴路。間隔物175形成第一圖案177。應明白，在一些具體實施例中，藉由將間隔物175用作心軸以形成其他間隔物或遮罩特徵可獲得更高等級之節距倍增。

參考圖13，將圖案177轉移至基板110。該圖案轉移可使

用適用於相對間隔物175選擇性蝕刻基板110之材料的蝕刻化學實現。熟悉此項技術者可容易地決定適用於基板材料之蝕刻化學。應明白，在基板110包含不同材料層之情形中，若單一化學不足以蝕刻全部不同材料，可使用一連串不同化學，例如乾式蝕刻化學，以透過此等不同層進行連續蝕刻。亦應明白，根據所使用的一或多次化學，可蝕刻間隔物175。在所示具體實施例中，間隔物175足夠高以完成對基板110之蝕刻而不會將其完全磨損。

參考圖14，剝除覆蓋基板110(包括域162及導件134)之遮罩，留下圖案化之基板110。在圖案轉移後，該部分製造之積體電路100係經受後續處理步驟，包括形成輔助電性器件及電性互連，以形成一完整積體電路，例如一記憶體晶片。

應明白，可對所說明之具體實施例進行各種修改。例如，雖然為了便於說明及討論在雙嵌段共聚物之背景下進行討論，但該等共聚物可由兩個或兩個以上之嵌段物種形成。此外，雖然所說明之具體實施例之嵌段物種分別由一不同單體形成，但該等嵌段物種可共用單體。例如，嵌段物種可由不同組之單體形成，其中一些係相同，或可由相同單體形成，但在各嵌段中具有一不同分佈。不同組之單體形成具有不同特性之嵌段，其可驅動共聚物之自我組裝。

在一些具體實施例中，在嵌段域162及164以及導件134上沈積自我組織材料之一補充層180，以垂直延伸藉由該

等嵌段域及導件134定義之圖案。形成補充層180之自我組織材料可為一共聚物，例如一嵌段共聚物。選擇形成補充層180之材料與嵌段域162及164以及導件134交互作用，使得域162、164及導件134能引導自我組織材料之組織。例如，在嵌段域162及164以及導件134包括極性與非極性嵌段物種之情形下，層180亦可具有極性與非極性嵌段物種。在一些具體實施例中，形成層180之補充嵌段共聚物與膜160之嵌段共聚物相同。一種用於垂直延伸由自我組織之材料形成之一圖案的方法係揭示於Gurtej Sandhu於2006年6月2日申請的標題為"Topography Based Patterning"之美國專利申請案第11/445,907號(代理人檔案號碼MICRON.349A)中，其全部內容以引用之方式併入本文中。

應明白，在轉移遮罩圖案177至基板110之前或之後，可用額外遮罩圖案覆蓋遮罩圖案177(圖11)。例如，可在間隔物175之上及其之間沈積一拋光材料，且可圖案化該拋光材料以形成一額外圖案。可將與遮罩圖案177形成一組合圖案之該額外圖案轉移至下部基板110。參考圖15，該拋光材料可為光阻，例如負或正光阻。參考圖16，可藉由曝露於輻射圖案化該光阻以形成額外圖案。負光阻可用於其中遮罩圖案177之特徵非常緊密間隔(例如具有大約40 nm或更小之一節距)之具體實施例中。已發現，在具有如此小之節距的間隔物之間難以移除正光阻，此係由於難以將該光阻完全曝光。另一方面，增加光強度會引起光阻之不期望之聚合，此係由於某些間隔物材料(例如氧化矽)引起

之光學放大。負光阻不必經曝光來移除，從而促進間隔物之間的光阻移除以及與遮罩圖案177組合之清潔圖案之形成。

在一些具體實施例中，可省略覆蓋基板之硬遮罩層130。例如，光可定義材料可由與用於共聚物自我組織之溫度及其他條件相容的材料形成或替代且/或在可使用針對基板110具有足夠選擇性之一蝕刻的情形下，間隔物175可用作一遮罩用於蝕刻基板110。

在某些其他具體實施例中，可在基板110上提供額外的遮罩位準。例如，可在間隔物175與基板110之間提供額外硬遮罩層。可在將圖案177轉移至基板110之前，將其轉移至一或多個額外硬遮罩層。可選擇額外硬遮罩層以提供更高電阻用於蝕刻基板所用之蝕刻。例如，可在將圖案177轉移至基板110之前，將其轉移至一非晶碳層。已發現非晶碳適用作一硬遮罩用於蝕刻各種含矽材料。

同樣，雖然透過一遮罩層之"處理"涵蓋蝕刻一下部層，透過遮罩層之處理可涉及使遮罩層下部之各層經受任何半導體製程。例如，處理可涉及透過遮罩層且至下部層之離子植入、擴散摻雜、沈積、氧化(尤其與聚合物遮罩下方一硬遮罩一起使用)氮化等。此外，遮罩層可用作針對化學機械研磨(CMP)之終止或阻障，或者可對該等層之任一者執行CMP，以允許下部層之拋光及蝕刻，如2005年8月31日申請之美國專利申請案第11/216,477號所述，其整個揭示內容以引用方式併入本文中。

此外，雖然所說明之具體實施例可用於製造積體電路，但本發明之具體實施例可適用於其中期望形成具有極小特徵之圖案之各種其他應用中。例如，本發明之具體實施例可適用於形成光柵、磁碟機、儲存媒體或用於其他微影技術(包括X射線或壓印微影)的樣板或遮罩。例如，可藉由圖案化一基板形成相移光遮罩，該基板具有具有相移材料塗層之一膜堆疊。

因此，從本文說明應明白，本發明包括各種具體實施例。例如，根據本發明之一些具體實施例，可提供圖案化一半導體基板之方法。該方法包括提供包含嵌段共聚物之一層。選擇性移除該等嵌段共聚物中之一嵌段，留下橫向分離之心軸，其包括該等嵌段共聚物之另一嵌段。在該等心軸上毯覆式沈積間隔物材料。蝕刻該間隔物材料以在心軸側壁上形成間隔物。將該等間隔物所定義之一圖案轉移至基板。

根據本發明之其他具體實施例，提供用於形成一遮罩以圖案化一基板之方法。該方法包括提供一自我組織材料層。聚集自我組織材料中之類似化學物種以形成具有該等化學物種所定義之域的一重複圖案。優先移除該等化學物種之一以形成隔開之心軸。在該等心軸之側壁上形成間隔物。

根據本發明之另一具體實施例，提供一種用於積體電路製造之方法。該方法包括將一嵌段共聚物層曝露至一濕式蝕刻以在該嵌段共聚物層中定義獨立、規則間隔的分隔佔

位。在該等佔位之側壁上形成間隔物。將自該等間隔物導出之一圖案轉移至一下部基板。

除上述內容外，熟習此項技術者應明白，在上述方法與結構中可有各種各樣的省略、添加及修改，而不背離本發明之範疇。所有此類修改及更改皆係要包含在如所附申請專利範圍中所定義的本發明之範疇內。

【圖式簡單說明】

圖1係依據本發明之一些具體實施例具有覆蓋遮罩層之一基板之一示意性斷面側視圖。

圖2係依據本發明之一些具體實施例在圖案化一可選擇性定義層後的圖1之結構之一示意性斷面側視圖。

圖3係依據本發明之具體實施例在透過一硬遮罩層蝕刻後的圖2之結構之一示意性斷面側視圖。

圖4係依據本發明之一些具體實施例在移除該可選擇性定義之層後的圖3之結構之一示意性斷面側視圖。

圖5係依據本發明之一些具體實施例在拓寬該硬遮罩層中之特徵之間的間隔後的圖4之結構之一示意性斷面側視圖。

圖6係依據本發明之一些具體實施例在沈積一層自我組織材料溶液後的圖5之結構之一示意性斷面側視圖。

圖7係依據本發明之一些具體實施例在自我組裝該自我組織材料後的圖6之結構之一示意性斷面側視圖。

圖8係依據本發明之一些具體實施例顯示從自我組裝自我組織材料所得之材料域之一配置的圖7之結構之一示意

性俯視圖。

圖9係依據本發明之一些具體實施例在選擇性移除該自我組織材料之某些區域以形成心軸後的圖7之結構的一示意性斷面側視圖。

圖10係依據本發明之一些具體實施例在沈積一間隔物材料層後的圖9之結構的一示意性斷面側視圖。

圖11係依據本發明之一些具體實施例在一間隔物蝕刻後的圖10之結構的一示意斷面側視圖。

圖12係依據本發明之一些具體實施例在移除心軸留下獨立間隔物之一圖案後的圖11之結構的一示意性斷面側視圖。

圖13係依據本發明之一些具體實施例在轉移藉由獨立間隔物形成之一圖案至一下部基板後的圖12之結構的一示意性斷面側視圖。

圖14係依據本發明之一些具體實施例在間隔物上沈積一拋光層後的圖12之結構的一示意性斷面側視圖。

圖15係依據本發明之一些具體實施例在圖案化該拋光層後的圖14之結構的一示意性斷面側視圖。

【主要元件符號說明】

100	積體電路
110	基板
120	遮罩層
122	特徵
124	空間

130	遮罩層
132	硬遮罩特徵
134	導件
160	膜
162	心軸/嵌段/域/嵌段域
164	嵌段/域/嵌段域
170	間隔物材料層
175	間隔物
177	遮罩圖案
180	補充層

五、中文發明摘要：

自我組裝材料(例如嵌段共聚物)係用作用於節距倍增之心軸(162)。在一基板(110)上沈積該等共聚物且引導其自我組裝成一所需圖案。選擇性移除形成該等嵌段共聚物之嵌段(164)之一。剩餘嵌段係用作用於節距倍增之心軸(162)。在該等嵌段(162)上毯覆式沈積間隔物材料。該間隔物材料係經受一間隔物蝕刻以在該等心軸(162)之側壁上形成間隔物。選擇性移除該等心軸(162)，留下獨立間隔物。該等間隔物可用作節距倍增遮罩特徵以在一下部基板(110)中定義一圖案。

六、英文發明摘要：

Self-assembling materials, such as block copolymers, are used as mandrels (162) for pitch multiplication. The copolymers are deposited over a substrate (110) and directed to self-assemble into a desired pattern. One of the blocks (164) forming the block copolymers is selectively removed. The remaining blocks are used as mandrels (162) for pitch multiplication. Spacer material is blanket deposited over the blocks (162). The spacer material is subjected to a spacer etch to form spacers on sidewalls of the mandrels (162). The mandrels (162) are selectively removed to leave free-standing spacers. The spacers may be used as pitch-multiplied mask features to define a pattern in an underlying substrate (110).

十、申請專利範圍：

1. 一種用於圖案化一半導體基板的方法，其包括：
 - 提供包括嵌段共聚物之一層；
 - 選擇性移除該等嵌段共聚物中之一嵌段，留下橫向分離之心軸，其包括該等嵌段共聚物之另一嵌段；
 - 在該等心軸上毯覆式沈積間隔物材料；
 - 蝕刻該間隔物材料以在該等心軸之側壁上形成間隔物；及
 - 將藉由該等間隔物定義之一圖案轉移至該基板。
2. 如請求項1之方法，其中提供由嵌段共聚物形成之該層包括：
 - 在該基板上沈積一嵌段共聚物溶液；以及
 - 聚集組成該等嵌段共聚物之嵌段以在該基板上形成由該等共聚物之嵌段定義之一重複圖案。
3. 如請求項2之方法，其中提供由嵌段共聚物形成之該層進一步包括在該基板上提供橫向間隔之共聚物自我組裝導件，其中沈積該嵌段共聚物溶液包括在該等共聚物聚集導件之間沈積該嵌段共聚物溶液。
4. 如請求項3之方法，其中該等導件係由吸引或排斥形成該等嵌段共聚物之一嵌段之一材料形成。
5. 如請求項3之方法，其中該等導件係由選自由氧化矽、矽及一介電抗反射塗層所組成之群組之一材料形成。
6. 如請求項1之方法，其進一步包括在轉移該等間隔物所定義之該圖案至該基板之前，移除該等心軸。

7. 如請求項6之方法，其進一步包括在轉移該等間隔物所定義之該圖案至該基板之前，轉移該等間隔物所定義之該圖案至一下部硬遮罩層。
8. 如請求項7之方法，其中該硬遮罩層包括非晶碳。
9. 如請求項1之方法，其進一步包括：

在該等間隔物上沈積一可選擇性定義之材料；以及在該可選擇性定義之材料中定義一其他圖案，其中將該等間隔物所定義之該圖案轉移至該基板包括轉移由該圖案及其他圖案形成之一組合圖案至該基板。
10. 如請求項9之方法，其中在該等間隔物上且在該等間隔物之間沈積該可選擇性定義層。
11. 如請求項10之方法，其中該可選擇性定義層係光阻。
12. 如請求項11之方法，其中該光阻係負光阻。
13. 如請求項9之方法，其進一步包括在轉移該組合圖案至該基板之前，轉移由該圖案及其他圖案形成之該組合圖案至一下部硬遮罩層。
14. 如請求項9之方法，其中轉移該組合圖案至該基板轉移該等間隔物所定義之該圖案至一部分製造之積體電路之一陣列區且轉移該其他圖案至該部分製造之積體電路之一周邊區。
15. 如請求項1之方法，其中轉移該等間隔物所定義之該圖案至該基板定義該基板中之互連。
16. 一種用於形成用於圖案化一基板之一遮罩的方法，其包括：

提供一自我組織材料之一層；

聚集該自我組織材料之類似化學物種以形成具有藉由該等化學物種定義之域的一重複圖案；

優先移除該等化學物種之一以形成隔開之心軸；及在該等心軸之側壁上形成間隔物。

17. 如請求項16之方法，其中該自我組織材料包括一嵌段共聚物。

18. 如請求項17之方法，其中該嵌段共聚物係一雙嵌段共聚物。

19. 如請求項18之方法，其中該雙嵌段共聚物包括聚苯乙烯。

20. 如請求項19之方法，其中該雙嵌段共聚物包括聚甲基丙烯酸甲酯。

21. 如請求項16之方法，其進一步包括延伸藉由該等化學物種所定義之該重複圖案之一高度。

22. 如請求項21之方法，其中延伸藉由該等化學物種所定義之該重複圖案之該高度包括：

在藉由該等化學物種定義之該重複圖案上沈積額外自我組織材料；及

將該額外自我組織材料之類似化學基團與藉由該等化學物種所定義之該等域對準。

23. 如請求項22之方法，其中該自我組織材料及該額外自我組織材料係嵌段共聚物。

24. 如請求項23之方法，其中該自我組織材料及該額外自我

組織材料係一相同嵌段共聚物。

25. 如請求項22之方法，其中優先移除該等化學物種之一包括蝕刻該額外自我組織材料之類似化學基團且蝕刻該等化學物種之一。
26. 一種用於積體電路製造方法，其包括：
將一嵌段共聚物層曝露於一濕式蝕刻以在該嵌段共聚物層中定義獨立、規則間隔之隔開佔位；
在該等佔位之側壁上形成間隔物；以及
轉移自該等間隔物導出之一圖案至一下部基板。
27. 如請求項26之方法，其中該濕式蝕刻包括乙酸。
28. 如請求項27之方法，其中該嵌段共聚物包括聚苯乙烯及聚甲基丙烯酸甲酯之嵌段。
29. 如請求項26之方法，其中該等佔位具有大約100 nm或更少之一節距。
30. 如請求項29之方法，其中該等佔位具有大約50 nm或更少之一節距。
31. 如請求項26之方法，其中該等獨立、隔開之佔位包括垂直薄板。
32. 如請求項26之方法，其中該等獨立、隔開之佔位包括垂直延伸之隔離支柱。
33. 如請求項26之方法，其中對該圖案之該轉移包括在一部分製造之積體電路之一陣列區中定義規則間隔之特徵。
34. 如請求項26之方法，其中形成間隔物包括：
在該等佔位上毯覆式沈積一間隔物材料層；以及

各向異性蝕刻該間隔物材料層。

35. 如請求項26之方法，其進一步包括在將該嵌段共聚物曝
露於該濕式蝕刻之前：

在該基板上沈積嵌段共聚物之一溶液；及

退火該嵌段共聚物溶液，以致使該等嵌段共聚物自我
組裝至規則間隔之嵌段域中。

十一、圖式：

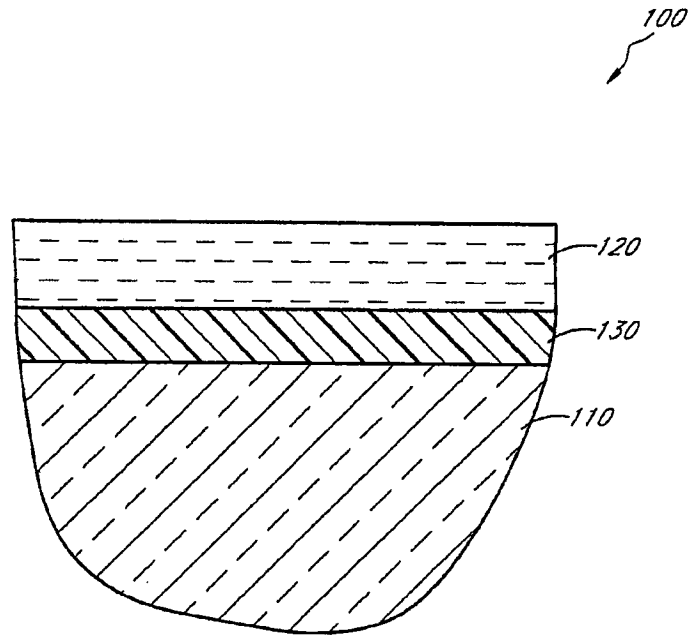


圖 1

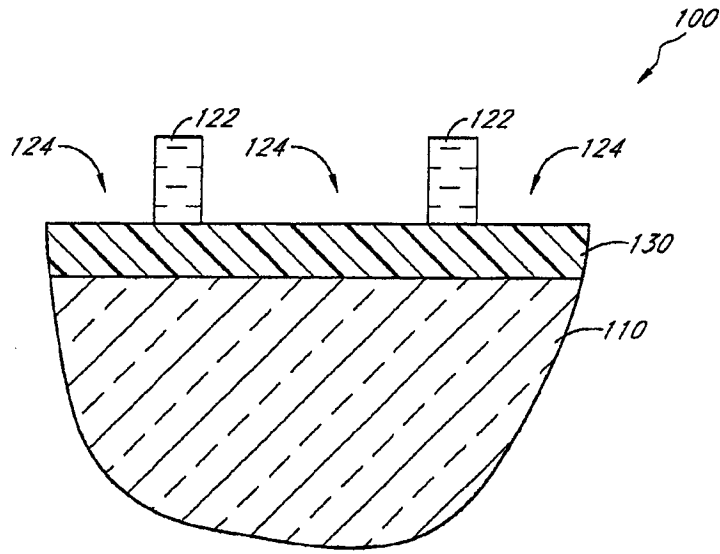


圖 2

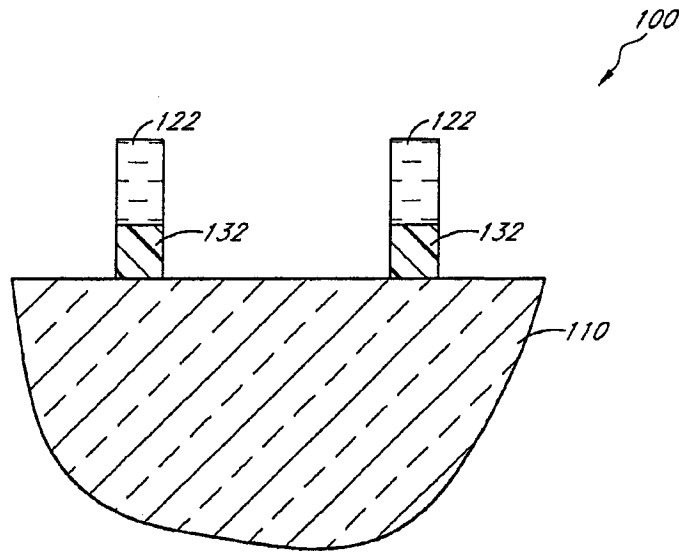


圖 3

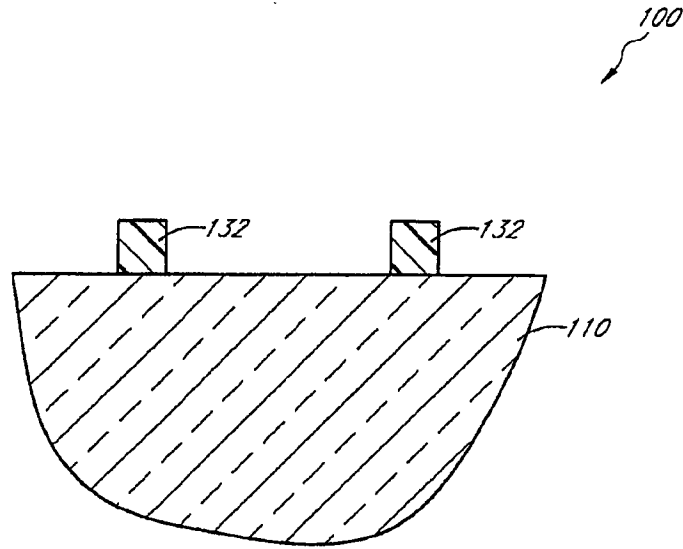


圖 4

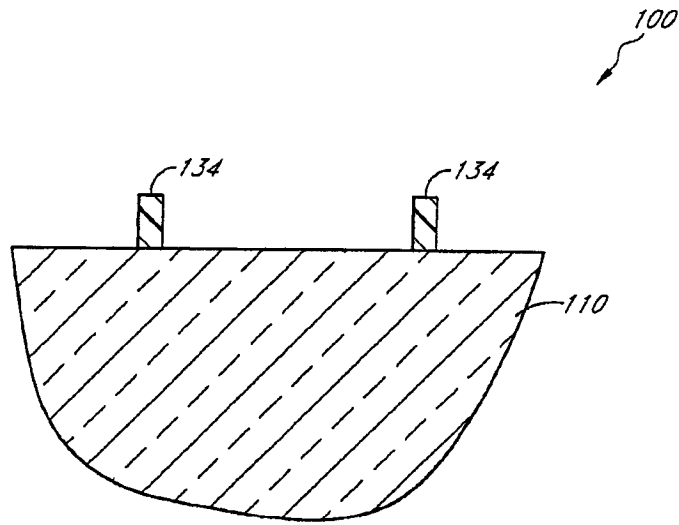


圖 5

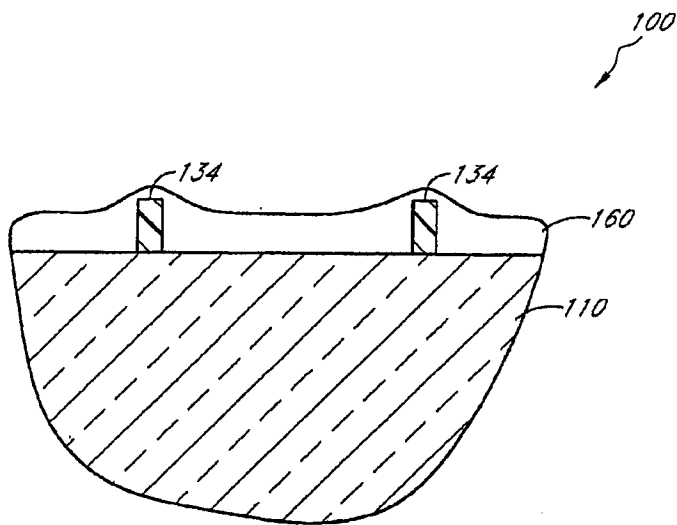


圖 6

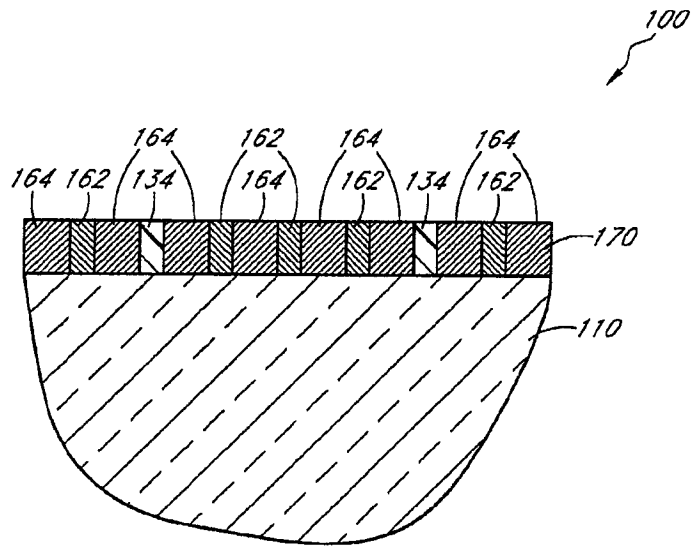


圖 7

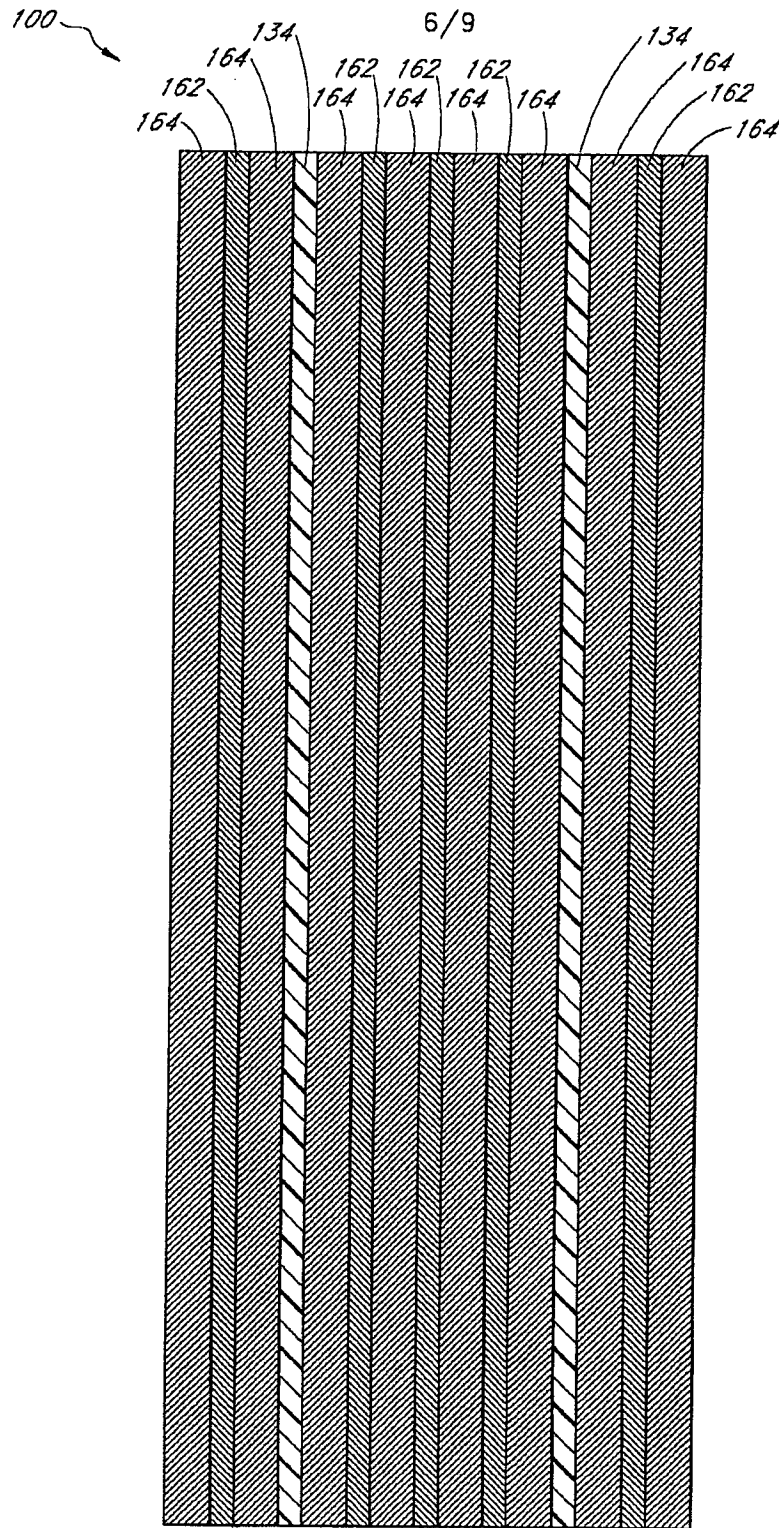


圖 8

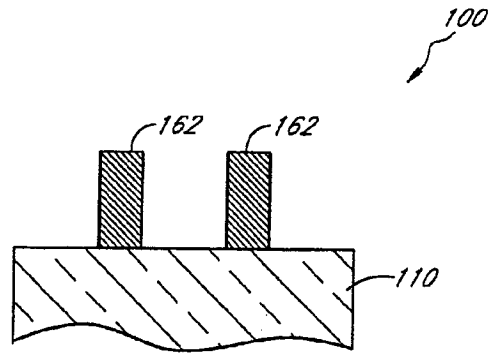


圖 9

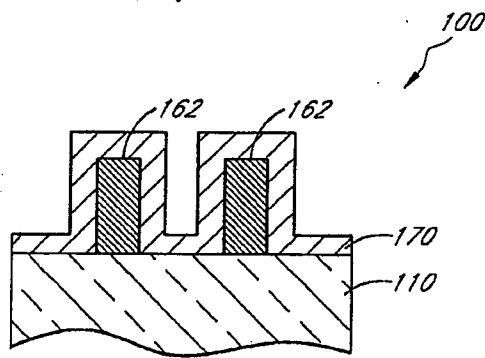


圖 10

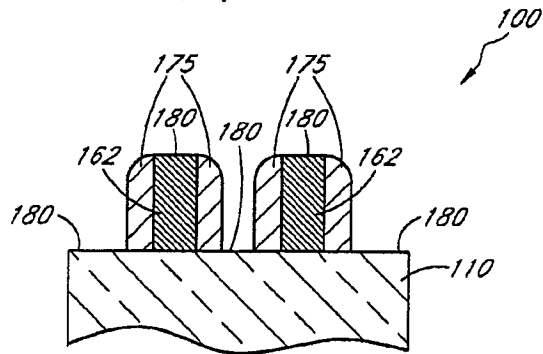


圖 11

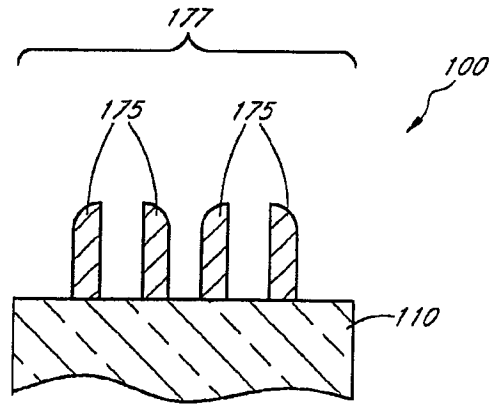


圖 12

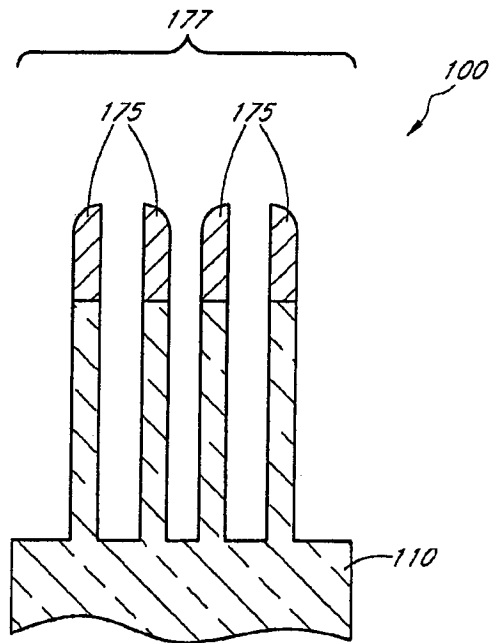


圖 13

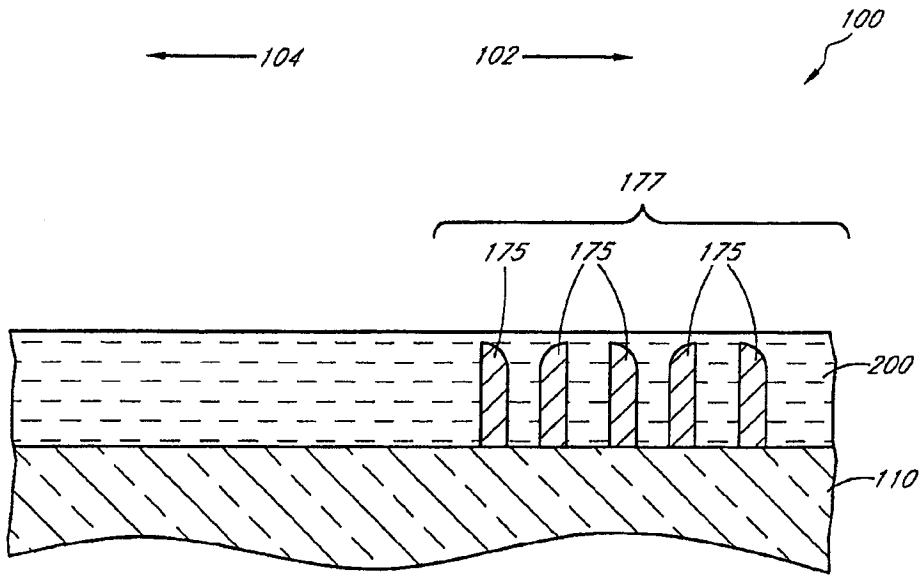


圖 14

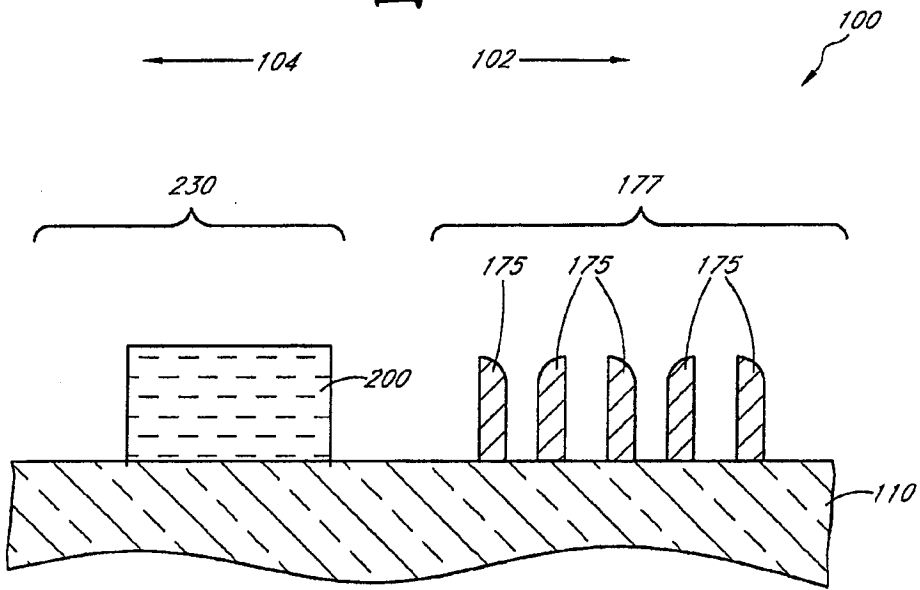


圖 15

七、指定代表圖：

(一)本案指定代表圖為：第(7)圖。

(二)本代表圖之元件符號簡單說明：

100	積體電路
110	基板
134	導件
162	心軸/嵌段/域/嵌段域
164	嵌段/域/嵌段域
170	間隔物材料層

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)