



(12) 发明专利

(10) 授权公告号 CN 107209255 B

(45) 授权公告日 2022.03.01

(21) 申请号 201680007672.2

(22) 申请日 2016.01.18

(65) 同一申请的已公布的文献号  
申请公布号 CN 107209255 A

(43) 申请公布日 2017.09.26

(30) 优先权数据  
62/109,103 2015.01.29 US

(85) PCT国际申请进入国家阶段日  
2017.07.28

(86) PCT国际申请的申请数据  
PCT/IB2016/050215 2016.01.18

(87) PCT国际申请的公布数据  
W02016/120744 EN 2016.08.04

(73) 专利权人 皇家飞利浦有限公司  
地址 荷兰艾恩德霍芬

(72) 发明人 S·R·弗里曼 M·T·麦克米伦

(74) 专利代理机构 永新专利商标代理有限公司  
72002

代理人 王英 刘炳胜

(51) Int.Cl.  
G01S 7/52 (2006.01)  
G01S 15/89 (2006.01)

(56) 对比文件  
CN 101427928 A, 2009.05.13  
CN 101031816 A, 2007.09.05  
WO 0217297 A1, 2002.02.28  
WO 0217297 A1, 2002.02.28  
US 6500120 B1, 2002.12.31

审查员 李二翠

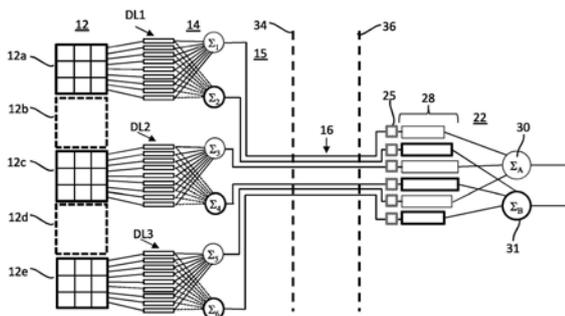
权利要求书2页 说明书7页 附图6页

(54) 发明名称

多线接收波束形成器以及相关的系统和方法

(57) 摘要

提供了耦合到阵列元件的组的微波束形成器,所述微波束形成器对元件的组进行部分地波束形成以形成多个接收线。在所述微波束形成器中,延迟线可被配置为输出可以被延迟不同量的多个信号流,以支持微波束形成器中的多线接收。波束形成期间的读取过程不是破坏性的,从而允许从单个延迟线生成多行接收波束。



1. 一种包括延迟元件 ( $46_1-46_N$ ) 的接收波束形成器 (40), 所述延迟元件包括模拟随机存取存储器 (ARAM) (60), 其中, 所述延迟元件包括:

输入线, 其被配置为接收输入模拟电信号, 所述输入模拟电信号是根据由换能器元件 (12) 的阵列接收到的声学信号来生成的;

写入移位寄存器 ( $66_1, 70$ ), 其被配置为操作连接到所述输入线的多个写入开关 ( $65_1-65_M$ );

多个电容性元件 ( $62_1-62_M$ ), 其被配置为存储能够在不同的延迟时间从每个电容性元件的多个输出读取的电荷;

多个读取移位寄存器 ( $66_2, 72_1; 66_3, 72_2$ ), 其被配置为操作连接到每个电容性元件的所述多个输出的多个读取开关 ( $67_1-67_M; 68_1-68_M$ ), 使得每个电容性元件中的所述电荷在所述不同的延迟时间从每个电容性元件的不同的输出被读取; 以及

多个求和元件 ( $48_1, 48_2; 89_a, 89_b$ ), 每个求和元件被配置为对来自每个电容性元件的所述多个输出中的一个的输出信号进行求和;

其中, 所述多个电容性元件中的至少一个电容性元件包括在写入操作期间耦合到所述输入线和DC电压源 ( $82_a; 82_b$ ) 的电容器 ( $62; 62_a, 62_b$ ), 并且其中, 所述电容器的所述多个输出被耦合到多个反相放大器 ( $88_a; 88_b$ ), 所述多个反相放大器被配置为允许探测能够在不同的延迟时间读取的所述电容器上的存储的电荷。

2. 根据权利要求1所述的接收波束形成器 (40), 其中, 存储的电荷能够在所述不同的延迟时间从每个电容性元件 ( $62_1-62_M$ ) 的所述多个输出被并行地读取。

3. 根据权利要求1所述的接收波束形成器 (40), 其中, 所述电容性元件 ( $62_1-62_M$ ) 中的至少一个包括多个电容器 ( $62a, 62b$ ), 其被耦合到所述写入开关 ( $65_1-65_M; 80_a-80_b$ ), 使得电荷能够被写入到所述电容性元件中的所述至少一个的所述多个电容器中的每个相应的电容器上。

4. 根据权利要求3所述的接收波束形成器 (40), 其中, 所述电容性元件中的所述至少一个的所述多个电容器 ( $62a, 62b$ ) 被耦合到所述多个反相放大器, 所述多个反相放大器被配置为允许探测所述多个电容器 ( $62a, 62b$ ) 上的存储的电荷。

5. 根据权利要求3所述的接收波束形成器 (40), 还被配置为在相同或不同的时间读取所述电容性元件中的所述至少一个的所述多个电容器 ( $62a, 62b$ ) 上的存储的电荷。

6. 根据权利要求1-5中的任一项所述的接收波束形成器 (40), 其中, 所述波束形成器中的求和元件的数量对应于在多线接收波束形成期间波束形成的线的数量。

7. 根据权利要求6所述的接收波束形成器 (40), 其中, 所述多线接收波束形成包括2X或更多的多线接收波束形成。

8. 根据权利要求1-5中的任一项所述的接收波束形成器 (40), 其中, 换能器元件 (12) 的所述阵列包括换能器元件的一维阵列或二维阵列, 并且其中, 所述接收到的声学信号是从所述阵列中的换能器元件的贴片 ( $12_a-12_c$ ) 生成的。

9. 根据权利要求1-5中的任一项所述的接收波束形成器 (40), 其中, 所述求和元件包括求和节点、公共总线、和/或求和电路。

10. 根据权利要求1-5中的任一项所述的接收波束形成器 (40), 其中, 所述写入移位寄存器和所述读取移位寄存器包括解码器 ( $661; 662, 663$ ) 并且分别包括针对可编程延迟时间

的输入计数器和输出计数器(70;721,722)。

11.根据权利要求1-5中的任一项所述的接收波束形成器(40),其中,所述写入移位寄存器和所述多个读取移位寄存器中的每个包括循环的单热移位寄存器。

12.一种包括根据权利要求1-11中的任一项所述的接收波束形成器(40)的超声探头(10)。

13.根据权利要求12所述的超声探头(10),其中,所述接收波束形成器(40)被耦合到超声系统中的系统波束形成器(22)。

14.一种多线接收波束形成的方法,所述方法包括:

在输入线上接收输入模拟电信号,所述输入模拟电信号是根据由换能器元件(12)的阵列接收到的声学信号生成的;

由写入移位寄存器(66<sub>1</sub>,70)操作连接到所述输入线的多个写入开关(65<sub>1</sub>-65<sub>M</sub>);

在多个电容性元件(62<sub>1</sub>-62<sub>M</sub>)上存储电荷,每个电容性元件具有多个输出;

使用多个读取移位寄存器(66<sub>2</sub>,72<sub>1</sub>;66<sub>3</sub>,72<sub>2</sub>)来操作连接到每个电容性元件的所述多个输出的多个读取开关(67<sub>1</sub>-67<sub>M</sub>;68<sub>1</sub>-68<sub>M</sub>),使得每个电容性元件中的所述电荷在不同的延迟时间从每个电容性元件的不同的输出被读取;并且

在多个求和元件(48<sub>1</sub>,48<sub>2</sub>;89<sub>a</sub>,89<sub>b</sub>)上对来自所述电容性元件的所述输出中的每个的输出信号进行求和,每个求和元件被配置为对来自每个电容性元件的所述多个输出中的一个的输出信号进行求和;

其中,所述多个电容性元件中的至少一个电容性元件包括在写入操作期间耦合到所述输入线和DC电压源(82<sub>a</sub>;82<sub>b</sub>)的电容器(62;62<sub>a</sub>,62<sub>b</sub>),并且其中,所述电容器的不同端被耦合到多个反相放大器(88<sub>a</sub>;88<sub>b</sub>),所述多个反相放大器被配置为允许在所述不同的延迟时间探询所述电容器上能够读取的存储的电荷。

15.如权利要求14所述的方法,其中,所述电容性元件(62<sub>1</sub>-62<sub>M</sub>)中的至少一个包括多个电容器(62<sub>a</sub>,62<sub>b</sub>),其被耦合到所述写入开关(65<sub>1</sub>-65<sub>M</sub>;80<sub>a</sub>-80<sub>d</sub>),使得电荷能够被写入到所述电容性元件中的所述至少一个的所述多个电容器中的每个相应的电容器上。

## 多线接收波束形成器以及相关的系统和方法

### 背景技术

[0001] 超声阵列换能器可以被配置为单行换能器元件,用于对二维(2D)图像平面进行成像一维(1D)阵列,或者被配置为用于对三维区域进行成像的换能器元件的二维(2D)阵列。2D阵列包括在方位和海拔两个方向上延伸的元件,其能够被完全独立地操作以在任何方位或海拔方向上聚焦和操纵波束。这些阵列能够被配置在平坦或弯曲取向。

[0002] 具有大量元件的二维阵列换能器以及1D阵列造成归因于其大量换能器元件的问题。由于在传送和接收中必须单个地控制这些元件中的每个,对于每个元件必须提供单独的信号线。1D阵列可以包括一行100-200个元件,要求100-200个信号线,其能够被容纳于相对小且轻的探头线缆中,但可以需要与相对少的通道的系统波束形成器一起操作。2D阵列可以在一个维度上具有100-200行元件,并且在另一维度中具有100-200列的元件,总计几千个个体元件。数千的信号线的线缆对于手持的并且必须由超声波检查者操纵的探头而言是不现实的。为了解决这个问题,微波束形成器集成电路可以被附接到换能器阵列,所述换能器阵列执行元件的组(也称为贴片(patch))的部分波束形成。每个贴片的单个延迟和汇总信号通过标准尺寸线缆被传导到超声系统波束形成器,其中,来自每个贴片的汇总信号被应用到系统波束形成器的通道,其完成波束形成操作。

[0003] 遗憾的是,利用部分求和的贴片元件的微波束形成方法对于多线接收波束形成而言是受限的。多线性接收波束形成经常在主机波束形成中被使用,以通过从单个发射波束创建多个接收波束来提高帧率。然而,微波束形成涉及在主机波束形成器之前形成部分波束。这具有的缺点是,主机只能将不同的接收波束形成延迟应用到部分求和,并且在某些情况下限制了可以形成多线接收波束的程度。部分求和(微波束形成器输出)的元件的组越大,越难以实现高质量的多线接收。矩阵阵列可以包括从元件的小的组或元件的大的组形成部分求和,并且在这种情况下,主机的多线接收能力将会劣化,因为它不能“再操纵”这些求和的信号。因此,多线接收性能被妥协。1D阵列中的贴片相对于超声波波长可能非常大,因此不能进行高质量的多线接收。

[0004] 因此,存在对于在使用部分求和(微波束形成)时的针对多线接收波束形成的改进的架构和方法的需要。

### 发明内容

[0005] 在一些实施例中,本发明提供一种接收波束形成器,所述接收波束形成器包括:延迟元件,其包括模拟随机存取存储器(ARAM),所述延迟元件可包括输入线,所述输入线被配置为接收输入模拟电信号,所述输入模拟电信号是根据从换能器元件的阵列接收的声学信号生成的;写入移位寄存器,其被配置为操作连接到所述输入线的多个写入开关;多个电容性元件,其被配置为存储能够在不同的延迟时间从多个输出读取的电荷;多个读取移位寄存器,其被配置为操作连接到多个输出的多个读取开关,使得所述电荷在所述不同的延迟时间从不同的输出被读取,以及多个求和元件,每个求和器被配置为对来自电容性元件的输出中的每个的输出信号进行求和。

[0006] 在特定实施例中,接收波束形成器可以被配置为使得可以在不同的延迟时间并行读取来自多个输出的存储的电荷。例如,可以在一个延迟时间读取多个电容性元件中的每个上的第一输出,并且可以在不同的延迟时间读取多个电容性元件中的每个上的第二输出。

[0007] 在一些实施例中,所述多个电容性元件的至少一个包括在写入操作期间耦合到输入线和DC电压源的电容器。电容器还可以被耦合到多个放大器,所述多个放大器被配置为允许探测能够在不同的延迟时间被读取的电容器上的存储的电荷。在特定实施例中,所述电容性元件中的至少一个包括耦合到写开关的多个电容器,使得可以将电荷写入所述多个电容器中的每个相应的电容器上。所述多个电容器可以被耦合到多个放大器,所述多个放大器被配置为允许探测电容器上存储的电荷。所述接收波束形成器还可以被配置为在相同或不同的时间读取电容器上存储的电荷。

[0008] 在特定实施例中,所述波束形成器中的求和节点的数量可以对应于在多线接收波束形成期间波束形成的线的数量。多线接收波束形成可以包括NX数量的多线,例如2X或更多的多线接收波束形成。波束形成器可以被耦合到换能器元件的阵列,例如换能器元件的一维阵列或二维阵列。由波束形成器接收的声信号也可以从阵列中的传感器元件的贴片生成,并且波束形成器中的求和元件可以包括求和节点、公共总线、和/或求和电路。写入寄存器和读出移位寄存器可以包括解码器并且分别包括针对可编程延迟时间的输入计数器和输出计数器。在一些实施例中,写入寄存器和读出移位寄存器包括循环的单热移位寄存器。本发明的波束形成器可以包括在超声波探头中,超声波探头可以被耦合到超声系统。

[0009] 本发明还包括多线接收波束形成的方法。例如,本发明包括一种多线接收波束形成的方法,所述方法可以包括:在输入线上接收输入模拟电信号,所述输入模拟电信号是根据从换能器元件阵列接收的声信号生成的;使用写入移位寄存器来操作连接到所述输入线的多个写入开关;在多个电容性元件上存储电荷,每个电容性元件具有多个输出;使用多个读取移位寄存器来操作连接到多个输出的多个读取开关,使得电荷在在不同的延迟时间从不同的输出被读取;并且在多个求和元件上对来自所述电容性元件的输出中的每个的输出信号进行求和。在所述方法中,所述多个电容性元件的至少一个可以包括在写入操作期间耦合到输入线和DC电压源的电容器。所述电容器还可以被耦合到多个放大器,所述多个放大器被配置为允许探测能够在不同延迟时间被读取的电容器上的存储的电荷。在特定实施例中,所述方法中的所述电容性元件中的至少一个可以包括耦合到所述写开关的多个电容器,使得可以将电荷写入所述多个电容器中的每个相应的电容器上。

## 附图说明

[0010] 图1是根据本发明的说明性实施例的超声成像系统的实施例的示意图。

[0011] 图2是图示根据本发明的说明性实施例的微波束形成器和系统波束形成器的框图。

[0012] 图3示出了根据本发明的说明性实施例的波束形成架构的框图。

[0013] 图4示出了根据本发明的说明性实施例的被用作可编程延迟线的模拟随机存取存储器。

[0014] 图5图示了根据本发明的说明性实施例的包括在模拟随机存取存储器中的电路。

[0015] 图6图示了根据本发明的说明性实施例的包括在模拟随机存取存储器中的电路。

### 具体实施方式

[0016] 在下文的详细说明中,出于解释而非限制的目的,阐述了公开特定细节的说明性实施例,以便提供对根据本教导的实施例的透彻的理解。然而,对于已经从本公开获益的本领域普通技术人员显而易见的是,偏离本文公开的具体细节的根据本发明的教导的其他实施例仍然在随附的权利要求的范围内。此外,可能忽略对公知的装置和方法的描述,以便不掩盖对例示性实施例的描述。这样的方法和装置在本教导的范围之内。

[0017] 因此,不应当从限制性意义上看待以下详细描述,并且本系统的范围仅由权利要求来界定。本文附图中的附图标记的(一个或多个)前导数位通常对应于附图编号,例外是,出现在多个附图中的相同部件通过相同的附图标记来识别。此外,为了清楚起见,当某些特征对于本领域技术人员是显而易见时,将不对其进行详细描述进行讨论,以便不使对本系统的描述变得模糊。

[0018] 本发明涉及阵列换能器,其使用耦合到阵列元件组的微波束形成器,所述微波束形成器对元件的组进行部分地波束形成以形成多条接收线。微波形成可以使用模拟RAM,模拟RAM是开关电容器存储阵列,其对每个微通道上的输入RF信号进行采样,并且通过一段时间后对样本进行读出来应用延迟。从到特定电容器的写入事件到读出该电荷的时间是有效延迟。写入事件可以通过循环单热移位寄存器来控制,所述循环单热移位寄存器在采样间隔期间对通门进行闸控来对一个电容器(相对于称为VMID的恒定电压)进行充电。读取事件可以由另一个单热移位寄存器来控制,该单热移位寄存器跨输出缓冲器连接电容器的两端。输出缓冲器在输出端产生阶变电压,其模拟电容器两端存储的电压。在另一采样间隔之后,跨输出缓冲器的另一个电容器可以被切换。以这种方式,输出电压是输入RF信号的延迟的步进表示。

[0019] 多线经常被用于提供改进的帧率,但是目前的微波束形成器仅提供单一读取能力。在特定方面中,本发明涉及一种读取过程-跨输出缓冲器切换存储电容器-这是非破坏性的,其允许多次读取操作。例如,本发明使用相同的ARAM延迟线,并且仅对每个唯一地延迟的输出重新读取样本。特别地,本发明提供一种模拟电路,其允许延迟线输出可以被延迟不同量的多个输出流,以支持微波束形成器中的多线接收。来自延迟线的每个输出可以是用于多线接收波束形成的波束的组成部分。例如,两个输出对应于2X多线接收波束形成,四个输出对应于4X多线接收波束形成等等。例如,本发明允许以下的可能性:在某个稍后的时间从同一个电容器重新读取(由第二、第三、或第四移位寄存器控制)并且跨第二、第三、或第四输出缓冲器连接其。这允许从相同的单个输入导出许多阶变的输出样本流,其中,每个输出流可以具有唯一的延迟。写入控制和ARAM存储帽结构可以在这些唯一的输出中的每个之间共享,从而提供增加的空间和功率效率。增加的空间和功率效率可以对于超声探头具有许多优点,如针对探头中其它部件的更多可用空间以及在扫描期间生成较少热量。

[0020] 微波束形成涉及将来自许多元件(组或贴片)的信息整合为单个输出,所述单个输出然后由主机进行数字化。取决于在A/D之前将多大的一组元件加和在一起,如通常在主机(使用多端口RAM)中完成的多线接收将变得困难或不可能进行。这是因为主机中多线接收所需的差异延迟只能应用于整个(微波束形成的)组。在极限情况下,微波束形成器可以在

单个A/D之前进行所有波束形成,并且在该点处,基于主机的接收多线是不可能的(波束已经完全形成-1x)。本发明例如对每个微通道应用不同的延迟,以形成不同地操纵的接收多线。本发明还可以允许高漏斗比(high-funneling-ratio)的微波束形成器(即大的组)仍然能够进行合理的高阶多线,这改进了帧率。

[0021] 在一些方面中,本发明提供了超声换能器探头和超声系统,其包括具有针对多线接收波束形成的多个输出的延迟线。首先参考图1,以方框图的形式示出了根据本发明的原理构建的超声系统。探头10具有诸如二维阵列换能器12的换能器。阵列的元件被耦合到位于在换能器阵列后面的探头的微波束形成器14。微波束形成器将定时的发射脉冲应用到阵列的元件以在期望方向上发射波束,并且将定时的发射脉冲应用到在阵列前面的三维图像域中的期望聚焦点。来自发射波束的回波由阵列元件接收并且被耦合到微波束形成器14的延迟,其中,它们被单独地延迟。如本文进一步提供的,来自阵列的接收信号可以输入到微波束形成器中,并且根据本发明的架构,利用对存储的电荷的非破坏性读取,可以在不同的延迟时间读取多个输出。在一些方面中,构成贴片的一组换能器元件的延迟信号可以被组合以形成针对贴片的部分求和信号。在该实施例中的贴片的元件被一起操作,并且使它们的信号关于参考个体地被延迟,并且然后通过微波束形成器进行组合以形成从贴片到探头导体的或超声系统波束形成器通道的一个信号。由于来自延迟线的多个输出可以在不同的时间被读取,因而可以利用单个延迟线针对相应的输出中的每个使用不同的延迟来形成不同的波束。可以通过将来自贴片的元件的延迟信号耦合到公共总线或求和节点来完成不同信号的组合。也可以使用求和电路或其他电路。每个贴片的求和节点被耦合到线缆16的导体,其将部分求和波束贴片信号传导到系统主机。在系统主机中,贴片信号被数字化,并且被耦合到系统波束形成器22的通道,波束形成器22恰当地对每个贴片信号进行延迟。然后延迟的贴片信号被组合以形成相干的操纵和聚焦接收波束。通过系统图像处理器24处理来自3D图像域的波束信号,以产生2D或3D图像,用于在图像显示器30上显示。在控制器26的控制下进行超声系统参数(诸如探头选择)、波束操纵和聚焦以及信号和图像处理的控制,所述控制器26被耦合系统的各个模块。在探头10的情况下,该控制信息中的一些从系统主机经由线缆16的数据线被提供到微波束形成器。用户借助于控制面板20控制这些操作参数中的许多。

[0022] 图2图示了包括本发明的延迟线元件的部分求和微波束形成器的概念。图2的附图被虚线34和36分成三个区域。探头10的部件被示出在线34的左侧,系统主机的部件被示出在线36的右侧,并且线缆16被示出在两条线之间。探头的换能器阵列12的元件被划分成邻近的换能器元件的贴片。在附图中示出了阵列12的贴片中的五个,每个包括九个相邻元件。在附图中示出贴片12a、12c和12e的微波束形成器通道。贴片12a的九个元件被耦合到被指示为DL1的微波束形成器的九条延迟线。类似地,贴片12c和12e的九个元件被耦合到在DL2和DL3处指示的延迟线。通过这些延迟线给予的延迟是众多变量(例如,阵列的尺寸、元件间距、贴片的间隔和维度、波束操纵和聚焦的范围等)的函数。延迟线组DL1、DL2和DL3的每个将来自其相应贴片的元件的信号延迟到公共时间或相位参考。如图所示,DL1、DL2和DL3中的每个延迟线具有可以对信号施加不同延迟的两个输出。两个输出以示例的方式示出。设想多个输出,包括可以例如针对2X、4X、8X、16X和32X多线波束形成使用四个、八个、十六个和三十二个输出。然后,来自每组延迟线的每个输出的延迟信号分别通过相应的求和器

$\Sigma_1$ 、 $\Sigma_2$ 、 $\Sigma_3$ 、 $\Sigma_4$ 、 $\Sigma_5$ 、和 $\Sigma_6$ 被组合,以形成来自元件的贴片的阵列的部分求和信号。每个部分求和信号被放到单独的总线15上,其中的每个被耦合到线缆16的导体,所述导体将部分求和信号传导到系统主机。在系统主机中,每个部分求和信号被应用到A/D转换器25,并且然后被应用到系统波束形成器22的通道延迟线28。这些延迟线经由系统波束形成器求和器30和31(示为 $E_A$ 和 $E_B$ )对部分求和信号转向和聚焦为多个输出波束。表示在视场中沿着两条不同的线的信号强度的完全形成的波束然后可以被转发到系统图像处理器用于进一步的信号处理和显示。主机波束形成延迟28还可以用标准接收多线波束形成的方式进一步分叉,以形成更多的接收波束,这里示出的两个是30和31。

[0023] 尽管图2的范例被示出具有9个元件贴片,但是将认识到,构建的微波束形成器系统常常将具有更大数量的元件(诸如16、32、48或70个元件或更多)的贴片。贴片的元件能够彼此相邻、被间隔开、或者甚至以棋盘样式混合,其中“奇数”编号的元件被组合在一个贴片中,并且“偶数”编号的元件被组合在另一贴片中。贴片能够是直线、正方形、矩形、菱形、六边形或任何其他期望的形状。还应理解,微波束形成器14在换能器10的手柄中的位置旨在减少线缆复杂性,然而,在一些实施例中,微波束形成器可以与主机波束形成器更紧密地集成,例如,使用将常规阵列连接到包括微波束形成器和主机波束形成器的连接器或系统的常规的线缆。

[0024] 图3图示了根据本发明的实施例的波束形成器的延迟元件的更详细的视图。如结合图3所描述,耦合到阵列12的接收波束形成器40的通道 $44_1$ 、 $44_2$ 、 $44_3$ 、 $\dots$ 、 $44_N$ 包括具有多个输出的可编程延迟元件 $46_1$ 、 $46_2$ 、 $46_3$ 、 $\dots$ 、 $46_N$ ,所述多个输出对应于对延迟元件中存储的电荷的不同地延迟的读取。这里,以示例的方式示出了两个输出。来自每个延迟线的第一输出被耦合到第一求和元件 $48_1$ ,而针对每个延迟线的第二输出被耦合到第二求和元件 $48_2$ 。求和元件将来自相应输出的延迟信号相加,并将相加的信号提供给接收波束形成器40的通道输出 $50_1$ 和 $50_2$ 。

[0025] 在一些实施例中,波束形成器40可以使用系统控制器来操作,所述系统控制器包括微处理器和相关联的存储器。系统控制器可被配置为控制超声成像系统的操作。例如,系统控制器经由总线向发射波束形成器通道提供延迟命令。延迟数据在楔形的发射图样,平行四边形形状的发射图样或其它图样的发射扫描线上对所生成的发射波束进行转向和聚焦。系统控制器还经由总线向接收波束形成器的通道提供延迟命令。所施加的相对延迟控制合成的接收波束的转向和聚焦。如图所示,每个接收波束形成器通道 $44_N$ 包括根据接收信号深度来控制增益的可变增益放大器(PREAMP)以及对声学数据进行延迟以实现合成波束的波束转向和动态聚焦的延迟元件 $46_N$ 。波束形成器信号表示沿着接收扫描线合成的接收超声波束。

[0026] 再次参见图3,每个模拟延迟线 $46_N$ 包括如结合图4所描述的模拟RAM。在图4中,模拟随机存取存储器(RAM)设备60可以被配置为可编程延迟元件。模拟RAM设备60包括一组M个存储电容性元件(包括例如电容器) $62_1$ 、 $62_2$ 、 $\dots$ 、 $62_M$ ,用于使用连接到输入开关 $65_1$ 、 $65_2$ 、 $\dots$ 、 $65_M$ 的解码器 $66_1$ 对输入信号进行采样。模拟RAM设备60还包括第一和第二读取功能,其中,解码器 $66_2$ 和 $66_3$ 分别控制第一输出开关 $67_1$ 、 $67_2$ 、 $\dots$ 、 $67_M$ 和第二输出开关 $68_1$ 、 $68_2$ 、 $\dots$ 、 $68_M$ ,以利用可能不同的延迟来读出存储的信号。输入缓冲器64接收换能器信号,换能器信号然后被由解码器 $66_1$ 控制的输入开关 $65_N$ 发送到存储电容性元件 $62_N$ 。如本文进一步

描述的,本发明的电容性元件被配置用于非破坏性读取,使得当一个读取被处理时,所存储的电荷保持并且可以在不同的时间再次读取。这里,示出了来自电容性元件的两个输出。耦合到输出开关 $67_M$ 的解码器 $66_2$ 以通过输入计数器70和第一输出计数器 $72_1$ 之间的定时的差确定的延迟时间来对个体电容器电荷进行采样。因此,当换能器信号从输入缓冲器64传送到第一输出缓冲器 $74_1$ 时,换能器信号被延迟选定的延迟时间。耦合到输出开关 $68_M$ 的解码器 $66_3$ 以通过输入计数器70和第二输出计数器 $72_2$ 之间的定时的差确定的延迟时间来对个体电容器电荷进行采样。因此,当换能器信号从输入缓冲器64传送到第二输出缓冲器 $74_2$ 时,换能器信号被延迟选定的延迟时间。注意,针对第二输出的虚线被示出为表示电容性元件耦合到第二解码器并且针对要被施加到来自电容性元件的第二输出的不同的延迟时间被耦合到输出计数器。设想可以使用其他配置来写入和读取电容性元件的电荷。例如,也可以使用循环移位寄存器来代替计数器和解码器。

[0027] 图5图示了本发明的ARAM存储电容器结构的范例。该范例示出了具有来自两个不同元件的两个求和节点的 $2x$ 多线ARAM结构。如图所示,左侧的写入侧通门(80a、80b、80c、80d)连接到VMID 82a、82b(例如,恒定的1.25V)并且连接到前置放大器84a、84b的输出(类似于图4中的前置放大器64),所述前置放大器84a、84b耦合到阵列12中的元件。通门由数字电路(未示出,但先前被讨论为可能为计数器70和解码器 $66_1$ )来控制,这使得每个存储电容器根据采样速率(例如,20-50nsec)在给定的时间段内依次使能。来自前置放大器的电压被采样并存储在电容器62上。来自电容器(第一输出的86a和87a以及第二输出的86b和87b)的每个对应的输出的读取端口在不同时间被使能并且连接到两个不同的输出缓冲器88a和88b,两个输出缓冲器88a和88b继而驱动不同的求和元件89a和89b。例如,可以在第一时间对读取端口86a和87a进行读取,提供第一延迟,并且可以在稍后的第二时间对读取端口86b和87b进行读取,提供第二延迟。反相放大器88a和88b分别耦合到电容器的不同端,以非破坏性地读取存储在电容器上的电荷,使得缓冲器88a和88b的输出处的电压在大致相等。

[0028] 该结构的另一种可能的实施方式将基本上将电容性元件分支两个相等的半部(例如,两个不同的电容器),这两个半部在写入间隔期间被开关短接在一起,并且然后在相同或不同的时间分别读出。这种实施方式在图6中示出,其与图5相似,除了写通门80a和80b以及存储电容器62a和62b被分开,并且读取侧通门86a/87a和86b/87b是从两个不同的电容器62a和62b读取的。该结构包括每个微通道两个完整的延迟结构并且针对每个部分求和被读取的存储电容器为写入的尺寸的一半。这种结构允许两个读取端口施加相同的总体延迟,而图5所示的共享结构不能同时将86a/87a和86b/87b通门连接到同一电容器(放大器将相互冲突)。图6还包括反相放大器88a和88b;然而,某些实施例包括不使用反相放大器的选项。在后者中,读取是破坏性的,而在前者中,读取是非破坏性的。

[0029] 通过研究公开内容,对于本领域技术人员而言,本发明的特定额外的优点和特征将是显而易见的,或者可能由使用本发明的新颖系统和方法的人员经历,其主要在于可以同时形成多达两倍的接收波束,从而显着提高成像帧率。

[0030] 当然,应当领会到,根据本系统、设备和方法,上述实施例或过程中的任何一个可与一个或多个其他实施例和/或过程相组合,或分离的,和/或在分立设备或设备部分之中执行。

[0031] 最终,以上讨论旨在仅仅为对本发明的系统的说明并且不应理解为将所附权利要

求限制到任何特定的实施例或实施例的组。因而,虽然已经参考示范性实施例详细描述了本系统,但是也应领会到,在不脱离如权利要求书所提出的本系统的更宽且旨在的精神和范围的情况下,本领域技术人员可以设计出众多的变型和替代实施例。因此,说明书和附图应被视为是以说明性的方式并且不旨在限制随附权利要求的范围。

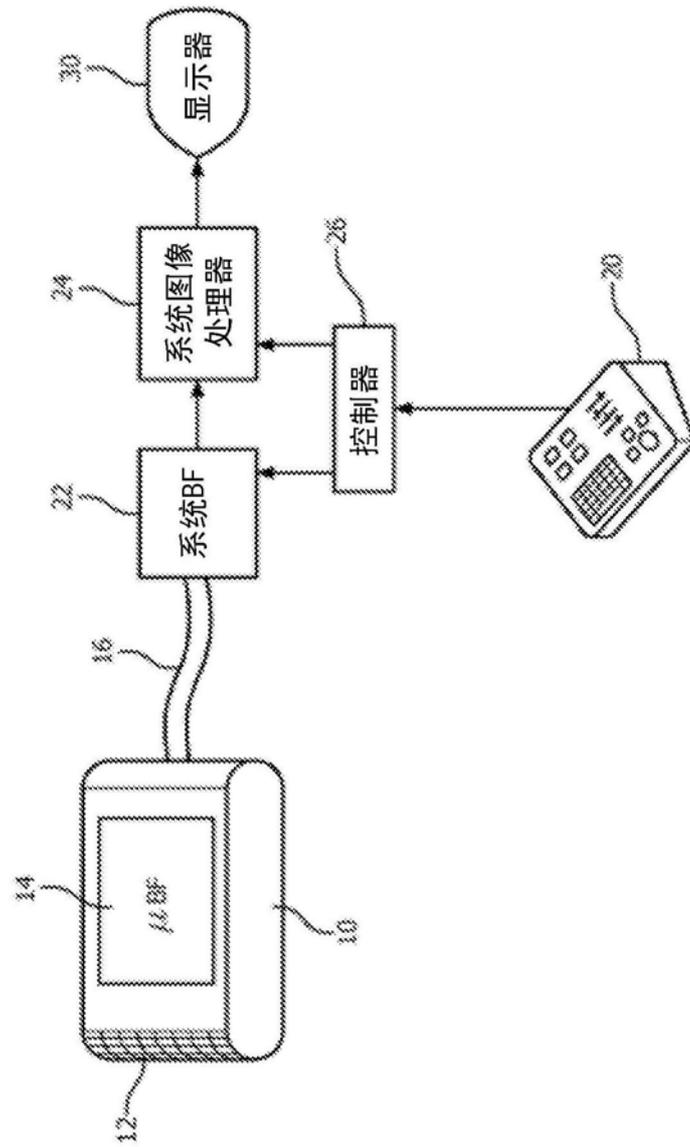


图1

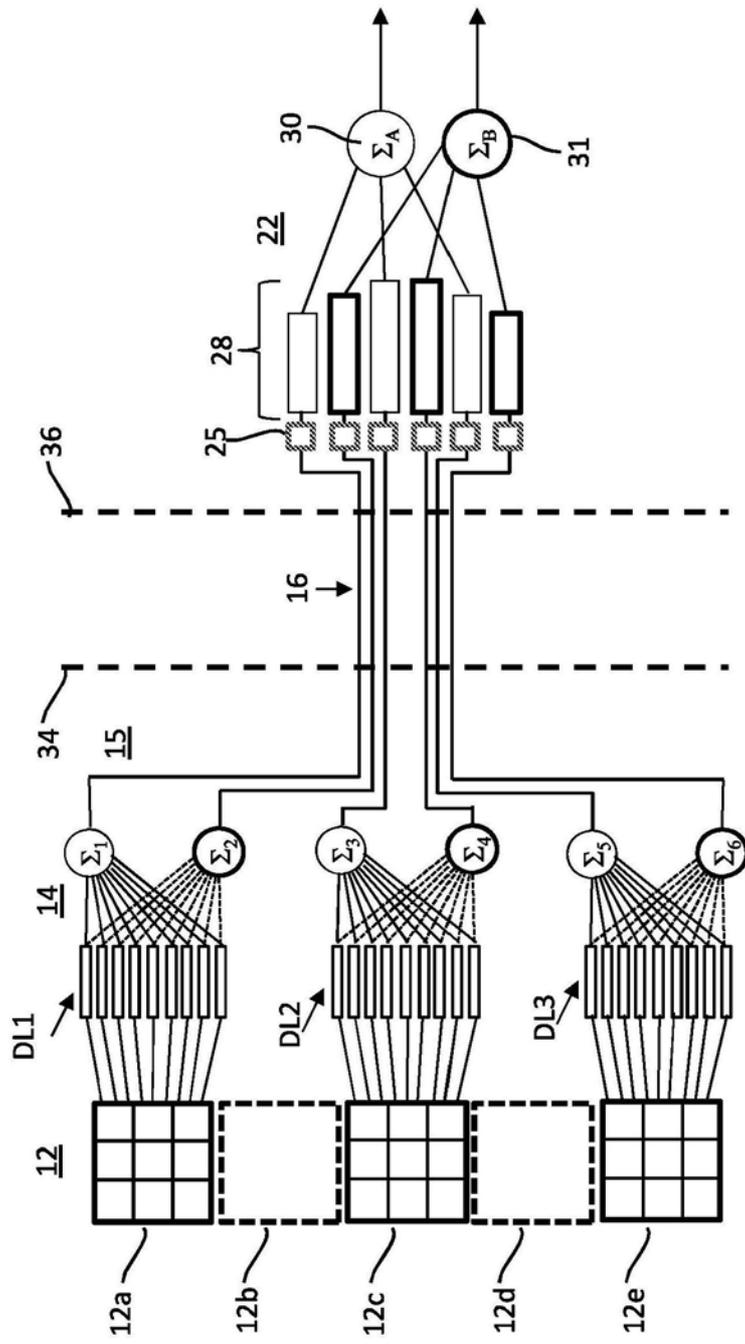


图2

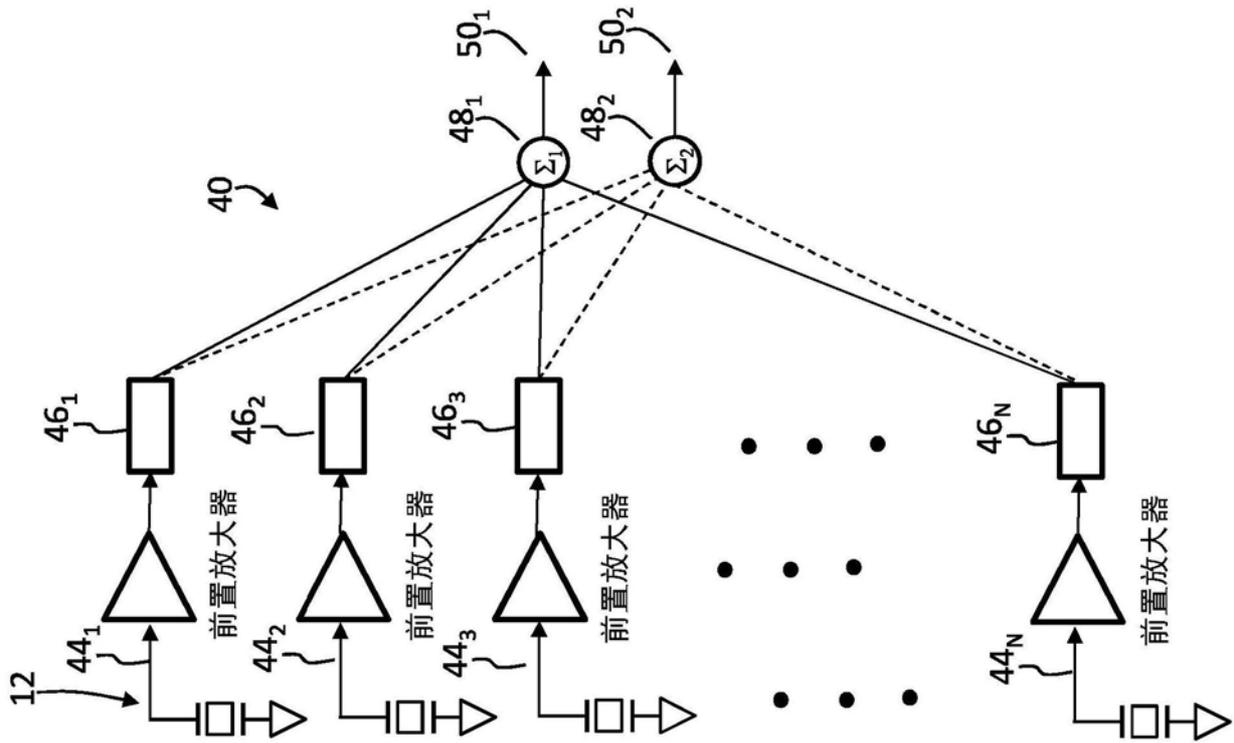


图3

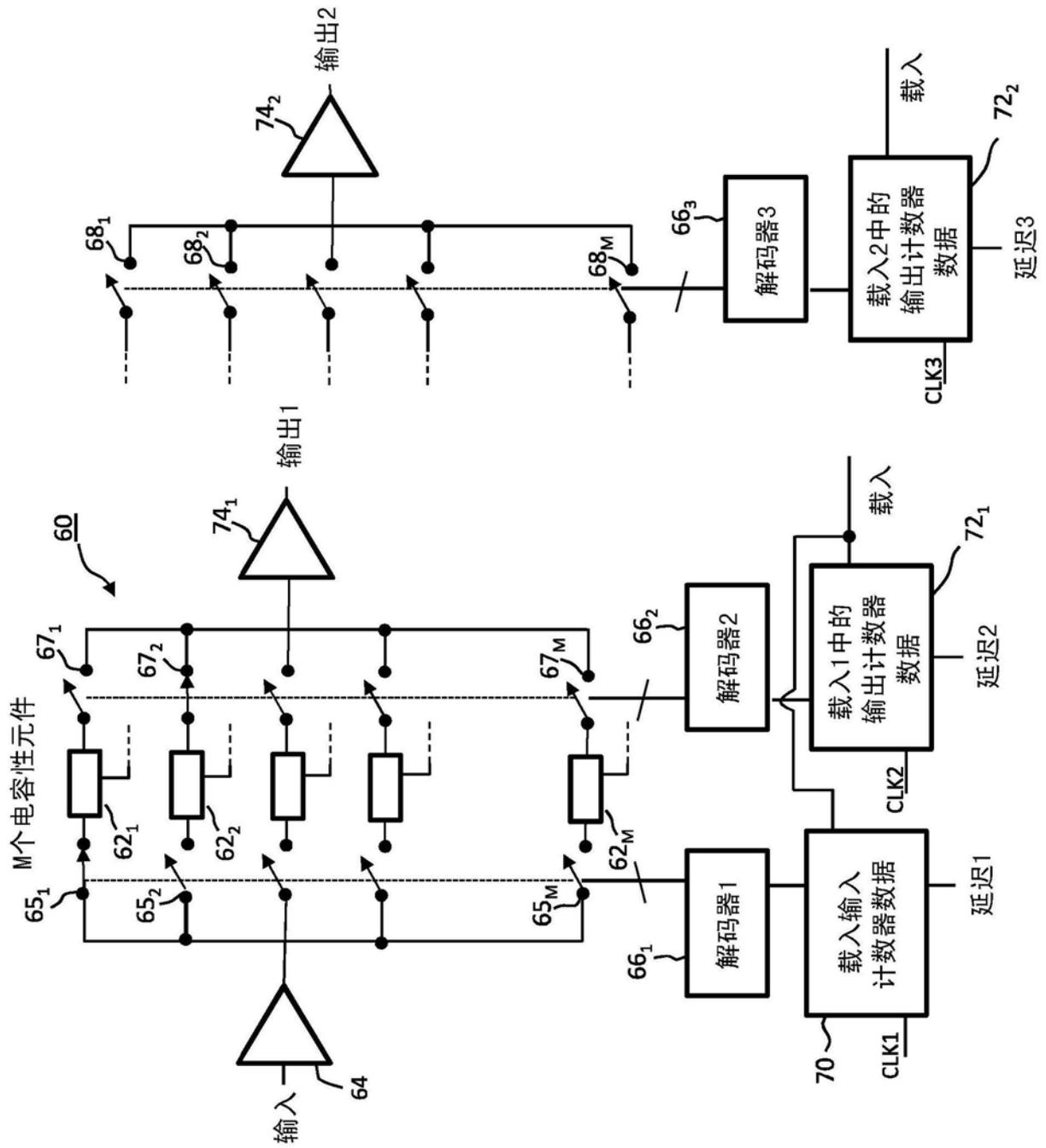


图4

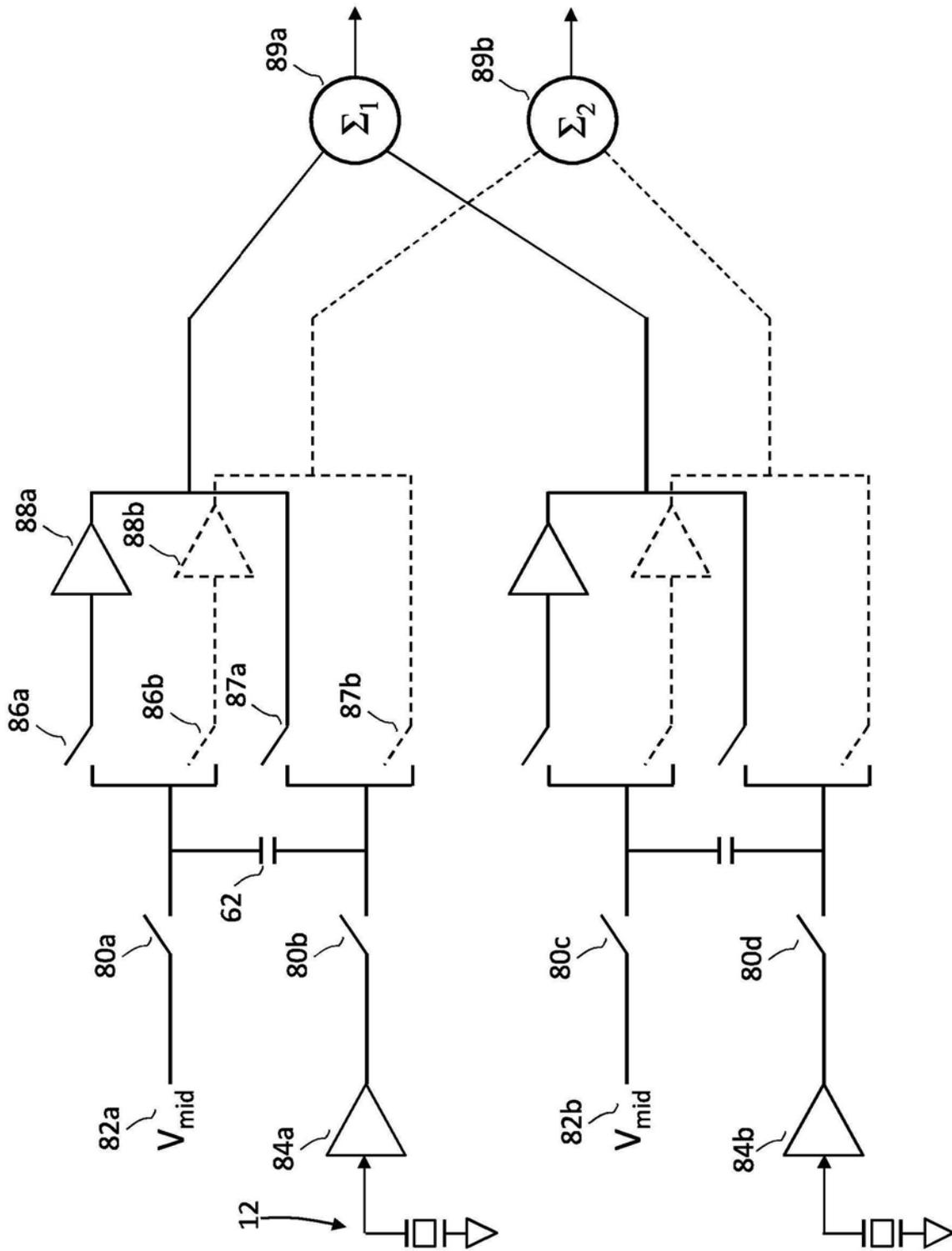


图5

