

公告本

745438

申請日期	91 年 7 月 11 日
案 號	91115456
類 別	H01G 4/33

A4
C4

563142

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	薄膜電容及電子電路零件
	英 文	
二、發明 創作人	姓 名	(1) 荻野雅彦 (2) 佐藤俊也 (3) 三輪崇夫
	國 籍	(1) 日本 (2) 日本 (3) 日本
	住、居所	(1) 日本國東京都千代田區丸之內一丁目五番一號 新丸大樓日立製作所(股)知的財產權本部內 (2) 日本國東京都千代田區丸之內一丁目五番一號 新丸大樓日立製作所(股)知的財產權本部內 (3) 日本國東京都千代田區丸之內一丁目五番一號 新丸大樓日立製作所(股)知的財產權本部內
三、申請人	姓 名 (名稱)	(1) 日立製作所股份有限公司 株式会社日立製作所
	國 籍	(1) 日本
	住、居所 (事務所)	(1) 日本國東京都千代田區神田駿河台四丁目六番 地
	代 表 人 姓 名	(1) 庄山悅彦

裝

訂

線

申請日期	91 年 7 月 11 日
案 號	91115456
類 別	

A4
C4

(以上各欄由本局填註)

發 明 專 利 說 明 書
新 型

一、發明 名稱	中 文	
	英 文	
二、發明 人	姓 名	(4) 生田目俊秀 (5) 天羽悟
	國 籍	(4) 日本 (5) 日本
住、居所	(4) 日本國東京都千代田區丸之內一丁目五番一號 新丸大樓日立製作所(股)知的財產權本部內	
	(5) 日本國東京都千代田區丸之內一丁目五番一號 新丸大樓日立製作所(股)知的財產權本部內	
三、申請人	姓 名 (名稱)	
	國 籍	
	住、居所 (事務所)	
	代 表 人 姓 名	

裝

訂

線

(由本局填寫)

承辦人代碼：
大類：
I P C分類：

A6
B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ， 有 無主張優先權

日本 2001年 7月 12日 2001-211535 有主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝 訂 線

經濟部智慧財產局員工消費合作社印製

五、發明說明()

[技術領域]

本發明是有關薄膜電容及電子電路零件。

[背景技術]

於第 1 圖表示習知薄膜電容的斷面模式圖。在基板 1 上利用濺鍍裝置等進行金屬成膜後，經由一般的形成光阻，且經由乾式蝕刻等形成下部電極 2。之後，以濺鍍或 C V D 等形成介電質材料後，利用微縮術形成介電質 3。更利用與下部電極同樣的方法，形成上部電極 4。在如上的工程中，製成習知的薄膜電容。而日本特願平 9 - 2 8 9 6 1 1 號公報中，如第 2 圖所示，揭示一種將下部電極 2 端部的側壁面加工成平緩傾斜的角度後，形成介電質 3 和上部電極 4 的薄膜電容。下部電極端部的側壁面的加工法，是指在基板上形成金屬薄膜，且在其上形成光阻後，以所規定的角度 β ，將離子束照射到金屬薄膜上的方法。

習知第 1 圖所示的電容中，介電質的下部電極端部的段差部膜厚 B 是較下部電極上部膜厚 A 薄，結果造形成上部電極和下部電極的距離變小。其結果絕緣耐壓降低，或者易因介電質的缺陷等發生電極間的短路。而第 2 圖所示的電容狀況，由於只在特定方向形成傾斜角，故在同一基板上形成複數個電容時，上部電極的配線拉出方向被限制在一方向，故在設計電路時受到很大的限制。

於日本特開平 4 - 3 3 6 5 3 0 號公報中揭示一種與

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明(2)

透明畫素電極相對的保持容量下部電極的端面和令透明畫素電極絕緣的介電質膜，形成比構成保持容量的介電質膜厚的液晶顯示器，但應用在液晶顯示器的電容，由於厚度很薄，並不會產生如上述般的問題。

本發明的目的在於提供一種防止薄膜電容元件的電極間短路、絕緣耐壓降低，且不良率低、可靠性高的薄膜電容。

並提供一種內裝此種電容的不良率低、可靠性高的電子電路零件。

〔發明揭示〕

為達成前述目的，按照本發明的第一發明，即能提供一種具有由形成所定面的下部電極與形成前述下部電極上的介電質材料所形成的介電質層；和形成在前述介電質層上的上部電極的薄膜電容，其前述下部電極的端部，以介電質層以外的絕緣體被覆，且在前述介電質層與前述下部電極之間，形成阻隔層為特徵的薄膜電容。

而按照第二發明，即能提供一種具有，在所定位置設有複數個貫通孔的基板；和形成在其單邊或兩邊的一個或複數個電容元件與一個或複數個感應器元件及一個或複數個電阻元件；和被形成於設置在欲導電連接基板兩側的前述基板的貫通孔內部的導體部；和供導電連接前述電容元件、前述感應器元件、前述電阻元件及導體部的配線；和令前述元件及配線間絕緣的層間絕緣層；和供輸出電子信

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (3)

號的外部電極；且前述電容元件、前述感應器元件和前述電阻元件是介著前述層間絕緣層而積層，前述電容元件則設有，形成在所定面的下部電極；和由形成在前述下部電極上的介電質材料所形成的介電質層；和形成在前述介電質層上的上部電極；且前述下部電極的端部是用介電質層以外的絕緣體被覆，並且在前述介電質層與前述下部電極之間形成阻隔層為特徵的電子電路零件。

本發明的下部電極最好是電阻低的導電性材料。具體舉例有：金、銅、鎳、鋁、粗鉑、鎢、鉬、鐵、鋰、鈦、鎳／鉻合金、鐵／鎳／鉻合金、氮化鉬等。特別是銅，電阻小很適合。而下部電極圖 10 其面需要很平，下部電極圖 10 其面的凹凸最好為介電質厚度的 1 / 25 以下。下部電極的形成方法是將前述導電性材料成膜為所定膜厚後，形成光阻圖案，且除了利用乾式或濕式蝕刻形成外，於形成光阻圖案後，可利用電解或無電解電鍍形成。而本發明的下部電極的厚度則為愈厚特性愈提昇，但未特別加以規定。而下部電極的厚度為介電質層厚度的 6 倍以上時，易發生絕緣耐壓降低和電極間短路等問題，本發明的構造特別有效。

本發明的阻隔層是形成在下部電極上。該材料最好是氧透過性小，於介電質形成時氧不會擴散到下部電極內部的材料。具體上除了鉻、鎢、粗鉑、鎳等金屬外，舉例有氧化鎢、氧化鋇、鎢／鋇的氧化物、BaWO₄、

Al₂O₃、CeO₂，鋇／鋇／鎢的氧化物等。該些阻隔

(請先閱讀背面之注意事項再填寫本頁)

訂

檢

五、發明說明 (4)

層是經由濺鍍法裝置等形成在下部電極上。

具體上除了 Ta_2O_5 、 $BST (Ba(x)Sr(1-x)TiO_3)$ 、 $0 < x < 1$ 、 $SrTiO_3$ 、 TiO_2 、 MnO_2 、 Y_2O_3 、 SnO_2 、 $MgTiO_3$ 等氧化物外，舉例有在鋇鈦氧化合物或鋇鈦氧化合物摻雜鉛或錫的化合物、 WO_3 、 SrO 、混合的鋇／鋇氧化物、 $BaWO_4$ 、 CeO_2 等。其形成法也未特別限制，也可採用濺鍍法、電漿 CVD 法等乾式法、陽極氧化法等濕式法。在此當中就屬 Ta_2O_5 絕緣耐壓高，特別的好。

本發明的介電質層一般是作為電容材料所使用的介電質材料，並未特別限制。本發明的絕緣體一般是作為絕緣膜使用的絕緣材料，並未特別限制。該絕緣體是藉著被覆由下部電極圖 10 的面和下部電極端部側面所構成的下部電極端部邊緣部以及下部電極的端部側面，以防止上部電極和下部電極導電發生短路。因而為一種能良好確實被覆該下部電極邊緣部及下部電極的端部側面的材料。具體上可為聚醯亞胺樹脂、苯環丁烯樹脂、環氧樹脂、不飽和聚酯樹脂、環氧異氰酸酯樹脂、馬來醯亞胺樹脂、馬來醯亞胺環氧樹脂、氰酸酯樹脂、氰酸酯環氧樹脂、氰酸酯馬來醯亞胺樹脂、苯酚樹脂、鄰苯二甲酸二烯丙基酯樹脂、尿烷樹脂、氰氨基樹脂、馬來醯亞胺氰氨基樹脂等各種熱硬化性樹脂或組合兩種以上的上述樹脂的材料，或甚至是配合無機填充物等的材料。尤其聚醯亞胺樹脂是耐熱性和耐藥品性優，獲得感光性，加工性也優得理想。而苯環丁烯

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (5)

樹脂是作為介電正接低的高頻零件，於使用本發明的電容時為佳。同樣地包括具有以一般式（化1）所示的複數種苯乙烯基的交連成份，甚至含有重量平均分子量5000以上的高分子量體的低介電正接樹脂組成物也是作為高頻零件，於使用本發明的電容時，傳送損失減低為佳。結合該樹脂組成物的苯乙烯基間的架構，以含有甲叉，乙烯等的烷撐基的架構為佳。具體上舉例有：1, 2-雙（p-聯苯）乙烷、1, 2-雙（m-聯苯）乙烷及其類似體、於側鎖具有乙烯基的二乙烯基苯的單獨聚合體、乙烯等的共聚合體等的低聚物。

除此以外還有氟橡膠、矽橡膠、氟化矽橡膠、丙烯酸橡膠、氫化丁腈橡膠、乙烯基丙烯橡膠、氯磺化聚苯乙烯、環氧氯丙烷橡膠、丁基橡膠、尿烷橡膠或聚碳酸酯／丙烯腈－丁二烯－苯乙烯合金、聚矽氧烷二甲叉對苯二醯基／聚乙烯對苯二醯基共重合聚丁烯對苯二醯基／聚碳酸酯合金、聚四氯乙烯、多花鹽基乙烯基丙烯、聚丙炔、聚醯胺／丙烯腈－丁二烯－苯乙烯合金、改性環氧、改性聚烯烴、矽氧烷改性聚醯亞胺等的彈性率低的樹脂亦可。該些有機材料以外的無機材料，只要能被覆下部電極掘部邊緣部及下部電極的端部側面，就能作為本發明的絕緣體使用。

該些絕緣體的形成法具有獲得感光性且利用所定的曝光、顯影製程，控制形狀的方法、或用旋塗法等形成有機絕緣材後，用雷射和乾式蝕刻等，形成圖案的方法，或組

（請先閱讀背面之注意事項再填寫本頁）

訂

線

五、發明說明(6)

合該些的方法。而當然也可用印刷法、噴塗法、電子照相等法的圖案印刷法或薄膜貼合法等。

本發明的基板舉例有玻璃及陶瓷基板等，但不限於此。本發明的基板由於需要供形成基板上下的導通層的導孔加工，故最好為加工性優良的基板。具體上是選擇含有 S c、Y、L a、P r、N d、P m、S m、E u、G d、T b、D y、H o、E r、T m、Y b、L u 群中的至少一種稀土類元素的玻璃，由於耐久性優、加工性高，特別理想。也可使用經由曝光、顯影工程而形成導孔的感光性玻璃。

形成於設在本發明的基板上的貫通孔內部的導體部，只要能將基板兩面導電連接即可，並未特別限制。具體上在玻璃基板等利用雷射或噴砂清理等進行孔加工後，利用濺鍍法或 C V D 等，在貫通孔內部形成金屬層，或在形成金屬層後，用電鍍等形成亦可。而利用導電性樹脂等填充貫通孔內部而形成亦可。

本發明的配線層是用來導電連接電容元件的下部電極或上部電極、感應元件、電阻元件、外部電極、貫通孔內部的導體部，只要電阻很小，就不特別限制。具體上舉例有：金、銅、鎳、鋁、粗粕、鎢、鉬、鐵、鈮、鈦、鎳／鉻合金、鐵／鎳／鉻合金、氮化鈮等。特是是銅電阻小很理想。形成法則是用濺鍍法形成金屬層後，利用光阻劑等製作圖案罩幕後，利用蝕刻或電鍍等製成配線。

本發明的感應元件只要是誘導性電路要素就未特別限

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 ()

制，例如形成平面的螺旋型，甚至將此重疊複數個，或是使用螺線管型等。

甚至感應元件是與電容的下部電極和上部電極同一的素材，或不同的素材亦可，根據電傳導性以及與周圍材料的接合性、形成法等做適當選擇。甚至其形成方法也未特別地限制。例如用濺鍍法形成Cu亦可，考慮到與周圍的材料接著性，在其界面形成Ti、Cr等亦即。當然甚至將用濺鍍法等成爲種膜的薄膜，以Cu等形成後，以電鍍法形成。甚至配線及感應元件的圖案化法能用蝕刻法、微縮術法等的一般配線圖案化法。而使用含有Ag等金屬的樹脂膏，並以印刷法形成亦可。更於介電質形成溫度很高的時候，也可用Pt等耐氧化性、耐熱性高的金屬。

本發明的電阻元件是用兩個金屬電極夾住電阻材料的構造，電阻材料只要是用一般電阻材料所用者就不特別限制，例如可用CrSi、TiN等。其形成法也未特別限制，例如可用濺鍍法、電漿CVD法等。

本發明的層間絕緣層只要是能防止配線或感應元件、電容元件的導體部分彼此導電短路的絕緣材料就未特別限制。可使用與前面出現的絕緣體同樣的材料。形成法可藉由旋塗法或網版印刷、薄膜層壓法等，令絕緣層成膜後，將連接層間部分利用雷射或微縮術工程、乾式蝕刻等形成開口。

本發明的外部電極由於是將電子電路零件搭載在基板

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (8)

上，而使用欲導電連接的導電體，具體上是使用含有錫、鋅、鉛的焊接合金、銀、銅或金，或是用金被覆該些形成球狀者。除此以外也可為鉬、鎳、銅、白金、鈦等一種或兩種以上組合的合金，或兩種以上的多重膜構造的端子。

形成阻隔層的材料可用鉻等電阻大的材料，故阻隔層的厚度與下部電極、介電質層的厚度相比，最好形成薄狀的。而介電質層則愈厚容量愈大，下部電極則愈厚電氣特性愈提昇。由此情形成下部電極、介電質層、阻隔層的厚度關係，以下部電極 > 介電質層 > 阻隔層為佳。

由下部電極端部的被覆性觀點來看，絕緣體的厚度形成比下部電極厚度還厚為佳。而下部電極和絕緣體的厚度關係即為絕緣體 > 下部電極，由於絕緣體平坦性提高，故在多層形成配線的電子零件等時，也能得到良品率提高的效果。

介電質的材料可用有機材料，也用與絕緣體相同的有機材料。於介電質材料使用有機材料時，一般因為有機材料介電率低，於形成小容量的電容時是很有趣的。而介電質的材料是與絕緣體相同的有機材料的話，介電質和絕緣體就能用同一裝置、試劑形成，就能用低成本形成效率佳的電容或電子零件。

被覆下部電極的端部的絕緣體和層間絕緣膜的材料為相同材料的話，絕緣體及層間絕緣膜的形成就能用同樣的製程進行，故能用低成本形成效率佳的電容或電子零件。

本發明的絕緣體由電氣特性的觀點來看，以低介電率

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明(9)

為佳，絕緣體和介電質的介電率關係以介電質 \geq 絕緣體為佳。

本發明的下部電極、介電質、絕緣體的下部電極上開口部、及上部電極的面積關係是以介電質 \geq 下部電極 $>$ 絕緣體的下部電極上開口部 $>$ 上部電極為佳。防止絕緣耐壓降低或電極間短路的觀點，也在下部電極的側面形成介電質為佳，介電質的面積大於下部電極的面積為佳。下部電極的端部是用絕緣體被覆的緣故，絕緣體的下部電極上開口部的面積是小於下部電極的面積。而上部電極的圖案化精度比絕緣體的開口精度佳的緣故，最好形成上部電極的面積小於絕緣體的下部電極開口部的面積。就是形成上部電極的面積小於絕緣體的下部電極開口部的面積的話，根據上部電極的面積決定電容容量的緣故，能夠提高電容的精度，還能提高良品率。

[用以實施發明的最佳形態]

以下採用圖面來說明本發明的實施形態。

(實施例 1)

第 3 - 1 圖表示本發明之一例的薄膜電容的斷面圖。第 3 - 2 - a 圖是本實施例的薄膜電容的平面圖。第 3 - 2 - b 是本實施例的薄膜電容的分解圖。而第 3 - 1 圖相當於第 3 - 2 - a 圖所示的切斷面的斷面圖。

該薄膜電容是利用以下方法製成的。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (10)

在玻璃基板 5 上用濺鍍法將粗粕成膜為 $2 \mu\text{m}$ 。接著塗佈上正型液狀光阻劑 OFPR 800, 500cp (東京應化製)，且經過乾燥、曝光、顯影工程而形成下部電極的光阻罩幕。接著利用離子銑削法進行乾式蝕刻，除去不用部分的粗粕，且除去光阻罩幕而形成下部電極 2。本實施例中，如第 3-2-a 圖、第 3-2-b 圖記載的，下部電極形狀為圓形。並在側面設有電極拉出用的配線。

接著，在前述下部電極上利用濺鍍法將 Ta_2O_5 成膜為 500nm 的厚度。在該 Ta_2O_5 上塗佈上正型液狀光阻劑 OFPR 800, 500cp (東京應化製)，且經過乾燥、曝光、顯影工程，形成介電質的光阻罩幕。接著用 CF_4 進行乾式蝕刻，除去不用部分後，除去光阻罩幕而形成介電質層 3。此時，形成介電質層的面積大於下部電極的面積。換言之，以被覆形成圓形的下部電極的側面地形成介電質層。

接著利用旋塗法塗佈上感光性聚醯亞胺 HD 6000 (日立化成製)，且用加熱板預先烘烤後，經過曝光、顯影工程，而露出下部電極上的介電質層。此時，如第 3 圖地，聚醯亞胺的開口端部比下部電極端部還向 $20 \mu\text{m}$ 內側地加以開口。將該聚醯亞胺在氮氣氛中進行 $250^\circ\text{C} / 2$ 小時硬化，形成 $10 \mu\text{m}$ 的絕緣體 6。

接著，對自前述絕緣體及開口部露出的介電質層上，用濺鍍法將 Cr 成膜為 50nm ，更將 Cu 成膜為 500nm ，且以此作為種膜。在該 Cu 膜上旋塗上負型液狀光

(請先閱讀背面之注意事項再填寫本頁)

訂

檢

五、發明說明 ()₁₁

阻劑 P M E R - N - C a l 0 0 0 (東京應化製)，且用加熱板預先烘烤後，經過曝光、顯影工程而形成光阻罩幕。在該光阻開口部以 $1 \text{ A} / \text{d m}$ 的電流密度進行 $10 \mu \text{ m}$ 電鍍銅。之後除去光阻罩幕，且用銅蝕刻液 K O B U R A 蝕刻 (荏原電產製) 除去銅種膜。更用過錳酸系 C r 蝕刻液除去 C r 種膜，形成上部電極 4。此時，以面積小於絕緣體的開口部面積地形成上部電極 4。換言之，如第 3 - 2 - a 圖、第 3 - 2 - b 圖地，在絕緣體的開口部以介電質層的第十圖的面的一部分自絕緣體的開口部露出地形成上部電極。

對利用以上方法所製成的 20 個薄膜電容進行通電檢查。結果標記於第 10 圖中。對於比較例的薄膜電容不良率為 $14 / 20$ 的而言，本發明的不良率則為 $0 / 20$ 。

(實施例 2)

用與實施例 1 同樣的方法製作薄膜電容。此時，絕緣體是旋塗上苯環丁烯樹脂 SAIKUROTEN4026 (DAUKEMIKARU 製)，且進行預先烘烤後，經過曝光，顯影工程，與實施例 1 同樣地，形成苯環丁烯樹脂的開口端部比下部電極端部更靠近 $20 \mu \text{ m}$ 內側地加以開口。

接著在氮氣氛中以 $250^\circ \text{C} / 1$ 小時硬化，形成 $10 \mu \text{ m}$ 的絕緣體。進行用以上方法所製作的 20 個薄膜電容的通電檢查。將結果標記於第 10 圖中。相對於比較例的薄膜電容不良率為 $14 / 20$ 來看，本發明的不良率為 0

(請先閱讀背面之注意事項再填寫本頁)

訂

檢

五、發明說明 (12)

／ 2 0 。

(實施例 3)

利用與實施例 1 同樣的方法製作薄膜電容。此時，絕緣體是採用以下方法所製成的低介電正接材料，製作薄膜電容。

將合成的 1, 2 - 雙 (乙 烯 基 苯 酚) 乙 烷 為 3 0 重 量 部 和 環 狀 聚 烯 烴 Z e o n e x 4 8 0 (日 本 Z E O N 製) 為 7 0 重 量 部、硬 化 觸 媒 P A H E K I S I N 2 5 B 為 0 . 3 重 量 部 的 三 種 原 料，於 二 甲 苯 溶 媒 中 以 固 形 量 為 3 8 % 地 加 以 溶 解 製 作 成 清 漆。

將該清漆利用旋塗法加以塗佈，在加熱板上 1 2 0 ° C / 2 分 鐘 後，進 行 2 0 0 ° C / 5 分 鐘 的 分 級 固 化，形 成 1 0 μ m 的 絕 緣 體。在 該 上 旋 塗 正 型 液 狀 光 阻 劑 O F P R 8 0 0，5 0 0 c p 且 乾 燥 後，經 過 曝 光，顯 影 工 程，並 形 成 開 口 端 部 比 下 部 電 極 端 部 開 口 在 2 0 μ m 內 側 的 光 阻 罩 幕。接 著，用 C F 4 對 上 述 低 介 電 正 接 材 料 做 乾 式 蝕 刻，使 之 露 出 下 部 電 極 上 的 介 電 質。最 後 剝 離 光 阻。

在此，本實施例的絕緣體是使用包含具有下記一般式 (化 1) 所 示 的 複 數 種 苯 乙 烯 基 的 交 連 成 份，更 使 用 含 有 重 量 平 均 分 子 量 5 0 0 0 以 上 的 高 分 子 量 體 的 低 介 電 正 接 樹 脂 組 成 物。

(化 1)

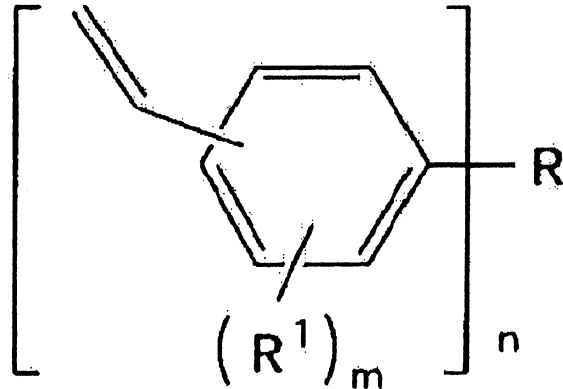
(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 () } 3

(化1)



(但 R 是表示可為具有置換基的烴架構，R¹ 是表示氫、甲基、乙基的任一種，m 是表示 1 至 4，n 是表示 2 以上的整數。)

進行用以上方法製作的 20 個薄膜電容的通電檢查。將結果標記於第 10 圖中。對於比較例的薄膜電容不良率為 14 / 20 的而言，本發明的不良率為 0 / 20。

(實施例 4)

第 4-1 圖是本發明之一例的薄膜電容的斷面圖。第 4-2-a 圖是本實施例的薄膜電容的平面圖。第 4-2-b 圖是本實施例的薄膜電容的分解圖。而第 4-1 圖是相當於第 4-2-a 圖所示的切斷面的斷面圖。

該薄膜電容是藉由以下方法所製成。

在玻璃基板 5 上以濺鍍法將 Cr 成膜為 50 nm，更將 Cu 成膜為 500 nm，以此作為鍍銅給電用種膜。在該 Cu 膜上旋塗上負型液狀光阻劑 PMER-N-CA1000 (東京應化製)，且用加熱板預先烘烤後，經過曝光、顯影工程形成光阻罩幕。在該光阻開口部以 1

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 ()₁₄

A / d m 的電流密度進行 $10 \mu\text{m}$ 電鍍銅。之後除去光阻罩幕，以銅蝕刻液 KOBURA 蝕刻（荏原電產製）除去銅種膜。更用過錳酸系 Cr 蝕刻液除去 Cr 種膜，形成下部電極 2。本實施例乃如第 4 - 2 - a 圖所記載的，下部電極的形狀為圓形。並在側面設有電極拉出用的配線。

接著阻隔層 7 是利用濺鍍法形成 50nm 的 Cr。

接著在前述下部電極上利用濺鍍法將 Ta_2O_5 成膜為 500nm 的厚度。在該 Ta_2O_5 上塗佈上正型液狀光阻劑 OFPR 800, 500cp（東京應化製），經過乾燥、曝光、顯影工程形成介電質的光阻罩幕。接著用 CF_4 進行乾式蝕刻，除去不用部分後，除去光阻罩幕，更將不用部分的阻隔層介著過錳酸系 Cr 蝕刻液蝕刻而形成介電質層 3。此時與實施例 1 同樣地，介電質層的面積是以比下部電極面積大地形成。

接著，利用旋塗法塗佈上感光性聚醯亞胺 HD 6000（日立化成製），且用加熱板預先烘烤後，經過曝光、顯影工程而露出下部電極上的介電質層。此時，如第 4 圖形成聚醯亞胺的開口端部比下部電極端部還向 $20 \mu\text{m}$ 內側地加以開口。將該聚醯亞胺在氮氣氛中進行 $250^\circ\text{C} / 2$ 小時硬化，形成 $10 \mu\text{m}$ 的絕緣體 6。

接著，在自前述絕緣體及開口部露出的介電質層上，用濺鍍法將 Cr 成膜為 50nm ，更將 Cu 成膜為 500nm ，以此作為種膜。在該 Cu 種上旋塗上負型準狀光阻 PMER - N - CA 1000（東京應化製），且用加熱

（請先閱讀背面之注意事項再填寫本頁）

訂

線

五、發明說明 (15)

板預先烘烤後，經過曝光、顯影工程而形成光阻罩幕。在該光阻開口部以 $1 \text{ A} / \text{d m}$ 的電流密度進行 $10 \mu \text{ m}$ 電鍍銅。之後除去光阻罩幕，且用銅蝕刻液 KOBURA 蝕刻（在原電產製）除去銅種膜。更用過錳酸系 Cr 蝕刻液除去 Cr 種膜，形成上部電極 4。此時與實施例 1 同樣地，以面積小於絕緣體開口部的面積地形成上部電極 4。

進行用以上方法製作的 20 個薄膜電容的通電檢查。將結果標記於第 10 圖中。對於比較例的薄膜電容不良率為 $14 / 20$ 的而言，本發明的不良率為 $0 / 20$ 。

(實施例 5)

利用與實施例 4 同樣的方法製成薄膜電容。此時絕緣體是旋塗上苯環丁烯樹脂 SAIKUROTEN4026（DAUKEMIKARU 製），且進行 $85^\circ \text{C} / 90 \text{ s}$ 預先烘烤，經 $1200 \text{ m j} / \text{c m}^2$ 曝光後，以顯影液 DS3000 進行 $36^\circ \text{C} / 3 \text{ m l i n}$ 顯影後，與實施例 4 同樣地，以苯環丁烯樹脂的開口端部比下部電極端部還向 $20 \mu \text{ m}$ 內側地加以開口。接著在氮氣氛中進行 $250^\circ \text{C} / 1$ 小時，形成 $10 \mu \text{ m}$ 的絕緣體。

進行用以上方法製作的 20 個薄膜電容的通電檢查。將結果標記於第 10 圖中。對於比較例的薄膜電容不良率為 $14 / 20$ 的而言，本發明的不良率為 $0 / 20$ 。

(實施例 6)

（請先閱讀背面之注意事項再填寫本頁）

訂

線

五、發明說明 (16)

利用與實施例 4 同樣的方法製作薄膜電容。此時，絕緣體是採用以下方法所製成的低介電正接材料，製作薄膜電容。

將合成的 1, 2 - 雙 (乙 烯 基 苯 酚) 乙 烷 為 3 0 重 量 部 和 環 狀 聚 烯 烴 Zeonex480 (日 本 ZEON 製) 為 7 0 重 量 部、硬化觸媒 PAHEKISIN25B 為 0 . 3 重 量 部 的 三 種 原 料，於二甲苯溶媒中以固形量為 3 8 % 地加以溶解製作成清漆。

將該清漆利用旋塗法加以塗佈，在加熱板上 1 2 0 ° C / 2 分 鐘 後，進 行 2 0 0 ° C / 5 分 鐘 的 分 級 固 化，形 成 1 0 μ m 的 絕 緣 體。在該絕緣體上旋塗上正型液狀光阻劑 OFPR 800, 500 cp 且乾燥後，經過曝光、顯影工程，並形成開口端部比下部電極端部，開口在 2 0 μ m 內側的光阻罩幕。接著，用 C F ₄ 對上述低介電正接材料做乾式蝕刻，使之露出下部電極上的介電質。最後剝離光阻。

進行用以上方法製作的 2 0 個薄膜電容的通電檢查。將結果標記於第 1 0 圖中。對於比較例的薄膜電容不良率為 1 4 / 2 0 的而言，本發明的不良率為 0 / 2 0 。

(實 施 例 7)

用與實施例 4 同樣的方法製作薄膜電容。此時，下部電極厚度製成 3 μ m。進行該 2 0 個薄膜電容的通電檢查。將結果標記於第 1 0 圖中。對於比較例的薄膜電容不良

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (17)

率為 14 / 20 的而言，本發明的不良率為 0 / 20 。

(實施例 8)

用與實施例 4 同樣的方法製作薄膜電容。此時，介電質是用以下的方法形成苯環丁烯樹脂 SAIKUROTEN4022 (DAUKEMIKARU 製)。在形成下部電極的基板上，旋塗苯環丁烯樹脂 SAIKUROTEN4022 (DAUKEMIKARU 製) 後，以 85 °C / 90 s 進行預先烘烤，且曝光 1200 mj / cm² 後，用顯影液 DS3000 進行 36 °C / 3 min 顯影後，在 N₂ 氣氛下進行 250 °C / 60 min 硬化，在下部電極第十圖的面形成 5 μm 的介電質。

進行該 20 個薄膜電容的通電檢查。將結果標記於第 10 圖中。對於比較例的薄膜電容不良率為 14 / 20 的而言，本發明的不良率為 0 / 20 。

(實施例 9)

第 5 - 1 圖是本發明之一例的薄膜電容的斷面圖。第 5 - 2 - a 圖是本實施例的薄膜電容的平面圖。第 5 - 2 - b 圖是本實施例的薄膜電容的分解圖。而第 5 - 1 圖是相當於第 5 - 2 - a 圖所示的切斷面的斷面圖。

該薄膜電容是利用以下的方法製成的。

在玻璃基板 5 上用濺鍍法將粗鉑成膜為 2 μm。接著塗佈上正型液狀光阻劑 OFPR800, 500 cp (東京應化製)，經過乾燥、曝光、顯影工程，形成下部電極

(請先閱讀背面之注意事項再填寫本頁)

訂

續

五、發明說明 (18)

的光阻罩幕。接著利用離子銑削法進行乾式蝕刻，除去不用部分的粗鉍，且除去光阻罩幕而形成下部電極 2。本實施例中，如第 5 - 2 - a 圖、第 5 - 2 - b 圖所記載地，下部電極的形狀為四角形。並於側面設有電極拉出用的配線。

接著在前述下部電極上，利用濺鍍法將 Ta_2O_5 成膜為 500 nm 的厚度。在該 Ta_2O_5 上塗佈正型液狀光阻劑 OFPR 800, 500 cp (東京應化製)，經過乾燥、曝光、顯影工程，形成介電質的光阻罩幕。接著用 CF_4 進行乾式蝕刻，除去不用部分後，除去光阻罩幕形成介電質層 3。此時，與實施例 1 同樣地，介電質層的面積是形成比下部電極的面積大。

接著利用旋塗法塗佈感光性聚醯亞胺 HD 6000 (日立化成製)，用加熱板預先烘烤後，經過曝光、顯影工程，在下部電極端部與上部電極的交叉部分，進行形成聚醯亞胺絕緣體的處理。令該聚醯亞胺在氮氣氛中進行 $250^\circ C / 2$ 小時硬化，形成絕緣體 6。

接著，在前述絕緣體及介電質層上，用濺鍍法將 Cr 成膜為 50 nm，更將 Cu 成膜為 500 nm，且以此作為種膜。在該 Cu 膜上旋塗上負型液狀光阻劑 PMER-N-CA 1000 (東京應化製)，且用加熱板預先烘烤後，經過曝光、顯影工程形成光阻罩幕。在該光阻開口部以 $1 A / dm$ 的電流密度進行 $10 \mu m$ 電鍍銅。之後除去光阻罩幕，以銅蝕刻液 KOBURA 蝕刻 (荏原電產製)

(請先閱讀背面之注意事項再填寫本頁)

訂

檢

五、發明說明 (19)

除去銅種膜。更用過錳酸系 Cr 蝕刻液除去 Cr 種膜，形成上部電極 4。

進行用以上方法製作的 20 個薄膜電容的通電檢查。將結果標記於第 10 圖中。對於比較例的薄膜電容不良率為 14 / 20 的而言，本發明的不良率為 0 / 20。

(實施例 10)

用與實施例 9 同樣的方法製作薄膜電容。此時，絕緣體是旋塗苯環丁烯樹脂 SAIKUROTEN4026 (DAUKEMIKARU 製)，進行預先烘烤後，經過曝光、顯影工程，並與實施例 1 同樣地，進行苯環丁烯樹脂成為下部電極端部與上部電極交叉的部分的處理。接著在氮氣氛中進行 250℃ / 1 小時硬化，形成絕緣體。

進行用以上方法製作的 20 個薄膜電容的通電檢查。將結果標記於第 10 圖中。對於比較例的薄膜電容不良率為 14 / 20 的而言，本發明的不良率為 0 / 20。

(實施例 11)

用與實施例 9 同樣的方法製作薄膜電容。此時，絕緣體是使用利用以下的方法所製成的低介電正接材料來製成薄膜電容。

將合成的 1, 2 - 雙 (乙烯基苯酚) 乙烷為 30 重量部和環狀聚烯烴 Zeonex480 (日本 ZEON 製) 為 70 重量部、硬化觸媒 PAHEKISIN25B 為 0.3 重量部的三種原料，

(請先閱讀背面之注意事項再填寫本頁)

訂

條

五、發明說明 (20)

於二甲苯溶媒中以固形量為 38% 地加以溶解製作成清漆。

將該清漆利用旋塗法加以塗佈，在加熱板上 120℃ / 2 分鐘後，進行 200℃ / 5 分鐘的分級固化，形成 10 μm 的絕緣體。在該絕緣體上旋塗上正型液狀光阻劑 OFPR800，500cp 且乾燥後，經過曝光、顯影工程，並以絕緣體形成在下部電極端部與上部電極為交叉的部分地，形成光阻罩幕。接著，用 CF₄ 對上述低介電正接材料做乾式蝕刻，使之露出下部電極上的介電質。最後剝離光阻。

進行用以上方法所製成的 20 個薄膜電容的通電檢查。將結果標記於第 10 圖中。相對於比較例的薄膜電容不良率為 70% 來看，本發明的不良率為 0%。

(實施例 12)

第 6 圖是本發明之一例的薄膜電容的斷面圖。該薄膜電容是利用以下方法所製成。

在前述玻璃基板 5 上，將 Cr 成膜為 50nm，更將 Cu 成膜為 500nm，且以此作為銅電鍍給電用種膜。在該 Cu 膜上旋塗上負型液狀光阻劑 PMER-N-CAL000（東京應化製），且用加熱板預先烘烤後，經過曝光、顯影工程形成光阻罩幕。在該光阻開口部以 1A/dm 的電流密度進行 10 μm 電鍍銅。之後除去光阻罩幕，以銅蝕刻液 KOBURA 蝕刻（荏原電產製）除去銅種

（請先閱讀背面之注意事項再填寫本頁）

訂

檢

五、發明說明 (21)

膜。更用過錳酸系 Cr 蝕刻液除去 Cr 種膜，形成下部電極 2。

接著阻隔層 7 是將 Cr 利用濺鍍法形成 50 nm。

接著，在前述下部電極上利用濺鍍法將 Ta₂O₅ 成膜為 500 nm 的厚度。在該 Ta₂O₅ 上塗佈上正型液狀光阻劑 OFPR 800，500 cp (東京應化製)，經過乾燥、曝光、顯影工程而形成介電質的光阻罩幕。接著用 CF₄ 進行乾式蝕刻除去不用部分後，除去光阻罩幕，更將不用部分的阻隔層用過錳酸系 Cr 蝕刻液進行蝕刻而形成介電質層 3。

接著利用旋塗法塗佈感光性聚醯亞胺 HD 6000 (日立化成製)，用加熱板預先烘烤後，經過曝光、顯影工程，在下部電極端部與上部電極的交叉部，以形成聚醯亞胺的絕緣體地進行加工。令該聚醯亞胺在氮氣氛中進行 250 °C / 2 小時硬化，形成 10 μm 的絕緣體 6。

接著，在自前述絕緣體及開口部露出的介電質層上，用濺鍍法將 Cr 成膜為 50 nm，更將 Cu 成膜為 500 nm，且以此作為種膜。在該 Cu 膜上旋塗上負型液狀光阻劑 PMER-N-CA 1000 (東京應化製)，且用加熱板預先烘烤後，經過曝光、顯影工程而形成光阻罩幕。在該光阻開口部以 1 A / dm 的電流密度進行 10 μm 電鍍銅。之後除去光阻罩幕，用銅蝕刻液 KOBURA 蝕刻 (荏原電產製) 除去銅種膜。更用過錳酸系 Cr 蝕刻液除去 Cr 種膜，形成上部電極 4。

(請先閱讀背面之注意事項再填寫本頁)

訂

檢

五、發明說明 (22)

進行用以上方法製作的 20 個薄膜電容的通電檢查。將結果標記於第 10 圖中。相對於比較例的薄膜電容不良率為 14 / 20 來看，本發明的不良率為 0 / 20。

(實施例 13)

利用與實施例 12 同樣的方法製作薄膜電容。此時，絕緣體是形成旋塗上苯環丁烯樹脂 SAIKUROTEN4026 (DAUKEMIKARU 製)，進行預先烘烤後，經過曝光、顯影工程，此時與實施例 12 同樣地，以苯環丁烯樹脂形成在下部電極端部和上部電極的交叉部地進行加工。接著在氮氣氛中進行 250℃ / 1 小時硬化，形成 10 μ m m 的絕緣體。

進行用以上方法製作的 20 個薄膜電容的通電檢查。將結果標記於第 10 圖中。相對於比較例的薄膜電容不良率為 14 / 20 來看，本發明的不良率為 0 / 20。

(實施例 14)

利用與實施例 12 同樣的方法製作薄膜電容。此時，絕緣體是採用以下方法所製成的低介電正接材料，製作薄膜電容。

將合成的 1, 2 - 雙 (乙烯基苯酚) 乙烷為 30 重量部和環狀聚烯烴 Zeonex480 (日本 ZEON 製) 為 70 重量部、硬化觸媒 PAHEKISIN25B 為 0.3 重量部的三種原料，於二甲苯溶媒中以固形量為 38% 地加以溶解製作成清漆

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (23)

將該清漆利用旋塗法加以塗佈，在加熱板上 120°C / 2 分鐘後，進行 200°C / 5 分鐘的分級固化，形成 $10\ \mu\text{m}$ 的絕緣體。在該絕緣體上旋塗上正型液狀光阻劑 OFPR 800，500 cp 且乾燥後，經過曝光、顯影工程，並以低介電正接材料形成在下部電極端部與上部電極的交叉部地，形成光阻罩幕。接著，用 CF_4 對上述低介電正接材料做乾式蝕刻，使之露出下部電極上的介電質，在交叉部形成絕緣體。

進行用以上方法製作的 20 個薄膜電容的通電檢查。將結果標記於第 10 圖中。相對於比較例的薄膜電容不良率為 $14 / 20$ 來看，本發明的不良率為 $0 / 20$ 。

(實施例 15)

第 7 圖是本發明之一例的電子電路零件的斷面圖。該電子電路零件是利用以下方法所製成。在 $0.5\ \text{mm}$ 厚的無鹼性玻璃基板 OA-10 (日本電氣玻璃子製) 上，層壓 $100\ \mu\text{m}$ 的噴砂清理用薄膜光阻劑 ODEIRU (東京應化製)，經過曝光、顯影工程而形成蝕刻用光阻。接著利用微噴砂清理法在玻璃基板 5 上形成貫通孔 8。接著剝離光阻薄膜，利用濺鍍法在玻璃基板第十圖的面及導孔內壁上，進行電鍍用種膜 Cr : $50\ \text{nm}$ ，Cu : $500\ \text{nm}$ 的成膜。在該 Cu 膜上層壓電鍍用薄膜光阻 HN920 (日立化成製) 後，進行曝光、顯影而形成電鍍光阻罩幕後，

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (24)

利用電鍍 C u 形成導孔內部的導通層 9。接著剝離光阻，並剝離電鍍種膜。

在該基板上利用與實施例 1 相同的方法製作複數個電容 10。接著第十圖的面的保護層是旋塗上感光性聚醯亞胺 H D 6 0 0 0 (H D M S 製)，進行預先烘烤後，做曝光、顯影而形成條紋盲線等，且進行 2 5 0 ° C / 1 h 硬化而形成第十圖的面的保護層 11。

接著爲了在形成電容面的相反側形成電阻元件，利用濺鍍法形成 5 0 0 n m 的 T a N 膜。在該 T a N 膜上旋塗正型液狀光阻劑 O F P R 8 0 0，1 0 0 c p，進行預先烘烤後，做曝光、顯影而形成光阻圖案罩幕。使用罩幕對 T a N 膜做 C F₄ 乾式蝕刻。

接著剝離光阻，形成複數個電阻元件 12。

在形成該電阻元件的面上，進行電鍍用種膜 C r : 5 0 n m，C u : 5 0 0 n m 的成膜。在該 C u 膜上旋塗上負型液狀光阻劑 P M E R - N - C A 1 0 0 0 (東京應化製)，進行預先烘烤後，做曝光、顯影而形成電鍍光阻罩幕後，利用電鍍 C u 形成 1 0 μ m 的電鍍膜。最後剝離光阻，並剝離電鍍種膜，形成連接在貫通孔和電阻元件的配線 13。

在形成該配線的第十圖的面上旋塗上感光性聚醯亞胺感光性聚醯亞胺 H D 6 0 0 0 (H D M S 製)，進行預先烘烤後，做曝光、顯影而形成欲連接層間的開口部 14，進行 2 5 0 ° C / 1 h 硬化而形成層間絕緣層 15。

(請先閱讀背面之注意事項再填寫本頁)

訂

檢

五、發明說明 (25)

爲了在該層間絕緣層第十圖的面形成感應器元件和配線，進行電鍍用種膜 Cr : 50 nm , Cu : 500 nm 的成膜。在該 Cu 膜上旋塗上負型液狀光阻劑 PMER - N - CA 1000 (東京應化製)，進行預先烘烤後，做曝光、顯影而形成電鍍光阻罩幕後，利用電鍍 Cu 形成 10 μ m 的電鍍膜。最後剝離光阻，並剝離電鍍種膜，形成複數個感應器元件 16 及配線。

在形成該感應器元件的面上旋塗上感光性聚醯亞胺感光性聚醯亞胺 HD 6000 (HDM S 製)，進行預先烘烤後，做曝光、顯影而形成欲連接層間的開口部 14，進行 250 $^{\circ}$ C / 1 h 硬化而形成層間絕緣層 15。

爲了在該層間絕緣層第十圖的面形成外部電極用接點 17，進行電鍍用種膜 Cr : 50 nm , Cu : 500 nm 的成膜。在該 Cu 膜上旋塗上負型液狀光阻劑 PMER - N - CA 1000 (東京應化製)，進行預先烘烤後，做曝光、顯影而形成電鍍光阻罩幕後，利用電鍍 Cu 形成 10 μ m 的電鍍膜後作爲阻隔層，更形成 2 μ m 的鎳電鍍膜。最後剝離光阻，並剝離電鍍種膜，形成複配線及外部電極用接點 17。

在形成該外部電極用接點 17 的面上旋塗上感光性聚醯亞胺感光性聚醯亞胺 HD 6000 (HDM S 製)，進行預先烘烤後，做曝光、顯影而形成供形成外部電極的開口部，進行 250 $^{\circ}$ C / 1 h 硬化而形成第十圖的面保護層 11。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (26)

對上述外部電極用接點第十圖的面施行無電解鍍金處理後，將焊料的焊劑利用金屬罩幕塗佈在所定部分後，配列 $200\ \mu\text{m}$ 圓徑的無鉛焊球，利用圓滑熱處理形成外部電極 18。

最後用切割裝置切成單片化，製成電子電路零件。對利用以上方法所製成的 20 個電子電路零件進行特性檢查。將結果標記於第 10 圖中。不良率為 $0/20$ 。

(實施例 16)

第 8 圖是本發明之一例的電子電路零件的斷面圖。該電子電路零件是藉由以下的方法所製作的。

首先藉由於實施例 2 同樣的方法，在玻璃基板 5 上製作複數個電容 10。在此形成下部電極時，形成供結線的配線 13，而形成絕緣體 6 時，即形成欲將前述配線拉到絕緣體上的開口部 14，更於形成上部電極時，也同時形成爲了結線的配線和複數個螺旋感應器 16。

在形成該上部電極及螺旋感應器的面上，旋塗上苯環丁烯樹脂 SAIKUROTEN4026 (DAUKEMIKARU 製)，且進行預先烘烤後，經過曝光、顯影工程而形成連接層間用的開口部作爲層間絕緣層 15。接著在氮氣氛中進行 $250\ ^\circ\text{C}$ / 1 小時硬化，形成 $10\ \mu\text{m}$ 的層間絕緣層。

爲了在該層間絕緣層第十圖的面形成外部電極用接點 17，即進行電鍍用種膜 Cr : $50\ \text{nm}$ ，Cu : $500\ \text{nm}$ 的成膜。在該 Cu 膜上旋塗上負型液狀光阻劑

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (27)

P M E R - N - C A 1 0 0 0 (東京應化製)，且進行預先烘烤後，做曝光、顯影形成電鍍光阻罩幕後，利用電鍍 C u 形成 $10\ \mu\text{m}$ 的電鍍膜後，作為阻隔層而更形成 $2\ \mu\text{m}$ 的鎳電鍍膜。最後剝離光阻，且剝離電鍍種膜，形成配線及外部電極用接點 1 7。

在形成該配線及外部電極接地線 1 7 的面上，旋塗上苯環丁烯樹脂 SAIKUROTEN4026 (DAUKEMIKARU 製)，且進行預先烘烤後，經過曝光、顯影工程而形成連接層間用的開口部作為第十圖的面保護層。接著在氮氣氛中進行 $250\ ^\circ\text{C} / 1$ 小時硬化，形成 $10\ \mu\text{m}$ 的第十圖的面保護層 1 1。

對上述外部電極用接點 1 7 第十圖的面，施以無電解鍍金處理後，將焊劑利用金屬罩幕塗佈在所定的部分後，配列 $200\ \mu\text{m}$ 球徑的無鉛焊球，利用圓滑熱處理形成外部電極 1 8。

最後用切割裝置切成單片化，製成電子電路零件。對利用以上方法所製成的 20 個電子電路零件進行特性檢查。將結果標記於第 10 圖中。不良率為 $0 / 20$ 。

(實施例 1 7)

第 9 圖是本發明之一例的電子電路零件的斷面圖。該電子電路零件是利用以下的方法製成的。在 $0.5\ \text{mm}$ 厚的無鹼性玻璃基板 O A - 1 0 (日本電氣玻璃製) 上，層壓 $100\ \mu\text{m}$ 的噴砂清理用薄膜光阻劑 O D E I R U (東

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (28)

京應化製)，經過曝光、顯影工程而形成蝕刻用光阻。接著利用微噴砂清理法，在玻璃基板 5 上形成貫通孔 8。接著剝離光阻薄膜，利用濺鍍法在玻璃基板第十圖的面及導孔內壁，進行電鍍用種膜 Cr : 50 nm, Cu : 500 nm 的成膜。在該 Cu 膜上層壓電鍍用薄膜光阻 HN 920 (日立化成製) 後，曝光、顯影而形成電鍍光阻罩幕後，利用電鍍 Cu 形成導孔內部的導通層 9。接著剝離光阻，且剝離電鍍種膜。

在該基板上利用與實施例 3 相同的方法，製成複數個電容 10。在此形成下部電極時，形成供結線的配線 13，而形成絕緣體 6 時，即形成欲將前述配線拉到絕緣體上的開口部 14，更於形成上部電極時，也同時形成供結線的配線 13 和複數個螺旋感應器 16。

在形成該上部電極、配線、螺旋感應器的面上製作層間絕緣層 15，即使用低介電正接材料利用以下的方法製成層間絕緣層 15。

將合成的 1, 2 - 雙 (乙 烯 基 苯 酚) 乙 烷 為 30 重 量 部 和 環 狀 聚 烯 烴 Zeonex480 (日 本 ZEON 製) 為 70 重 量 部、硬化觸媒 PAHEKISIN25B 為 0.3 重量部的三種原料，於二甲苯溶媒中以固形量為 38% 地加以溶解製作成清漆。

將該清漆利用旋塗法加以塗佈，在加熱板上 120℃ / 2 分鐘後，進行 200℃ / 5 分鐘的分級固化，形成 10 μm 的絕緣體。在該絕緣體上旋塗上正型液狀光阻劑

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (29)

O F P R 8 0 0 , 5 0 0 c p 且乾燥後，經過曝光、顯影工程，並形成欲層間連接的開口部來形成光阻罩幕。接著，用 C F ₄ 對上述低介電正接材料做乾式蝕刻，形成開口部 1 4。最後剝離光阻。

在該層間絕緣層上爲了形成電阻元件，利用 5 0 0 n m 濺鍍法形成 T a N 膜。在該 T a N 膜上旋塗上正型液狀光阻劑 O F P R 8 0 0 , 1 0 0 c p , 進行預先烘烤後，做曝光、顯影而形成光阻圖案罩幕。使用該罩幕對 T a N 膜進行 C F ₄ 乾式蝕刻。接著剝離光阻，形成複數個電阻元件 1 2。

在形成該電阻元件的面上，進行電鍍用種膜 C r : 5 0 n m , C u : 5 0 0 n m 的成膜。在該 C u 膜上旋塗上負型液狀光阻劑 P M E R - N - C A 1 0 0 0 (東京應化製)，進行預先烘烤後，做曝光、顯影而形成電鍍光阻罩幕後，利用電鍍 C u 形成 1 0 μ m 的電鍍膜。最後剝離光阻，且剝離電鍍種膜，介著層間絕緣層開口部連接在上部電極、螺旋感應器上，且形成連接在電阻元件的配線 1 3。

在形成該配線的第十圖的面，運用於上述同樣的方法，使用低電容率材料形成第十圖的面的保護層 1 1。

在與形成該第十圖的面的保護層 1 的面相反的面，爲了形成配線 1 3 和外部電極用接點 1 7，進行電鍍用種膜 C r : 5 0 n m , C u : 5 0 0 n m 的成膜。在該 C u 膜上旋塗上負型液狀光阻劑 P M E R - N - C A 1 0 0 0 (

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明（ 30

東京應化製），進行預先烘烤後，做曝光、顯影而形成電鍍光阻罩幕後，利用電鍍Cu形成 $10\mu\text{m}$ 的電鍍膜後，作為阻隔層而更形成 $2\mu\text{m}$ 的鎳電鍍膜。最後剝離光阻，且剝離電鍍種膜，形成配線13和外部電極用接點17。

在形成該配線13和外部電極用接點17的面上旋塗上感光性聚醯亞胺感光性聚醯亞胺HD6000（HDM S製），且進行預先烘烤後，做曝光、顯影而形成欲形成外部電極的開口部，且進行 $250^\circ\text{C}/1\text{h}$ 硬化，形成第十圖的面的保護層11。

對上述外部電極用接點第十圖的面施以無電解鍍金處理後，將焊劑利用金屬罩幕塗佈在所定的部分後，配列 $200\mu\text{m}$ 球徑的無鉛焊球，利用圓滑熱處理形成外部電極18。

最後使用切割裝置進行個片製成電子電路零件。進行用以上方法製作的20個電子電路零件的特性檢查。將結果標記於第10圖中。不良率為 $0/20$ 。

（實施例18）

用與實施例15同樣的方法製作電子電路零件。在此製作複數個電容時，用實施例4的方法製作電容。進行用以上方法製作的20個電子電路零件的特性檢查。將結果標記於第10圖中。不良率為 $0/20$ 。

（實施例19）

五、發明說明 (31)

用與實施例 1 6 同樣的方法製作電子電路零件。在此製作複數個電容時，用實施例 5 的方法製作電容。進行用以上方法製作的 2 0 個電子電路零件的特性檢查。將結果標記於第 1 0 圖中。不良率為 0 / 2 0 。

(實施例 2 0)

用與實施例 1 7 同樣的方法製作電子電路零件。在此製作複數個電容時，用實施例 6 的方法製作電容。進行用以上方法製作的 2 0 個電子電路零件的特性檢查。將結果標記於第 1 0 圖中。不良率為 0 / 2 0 。

(實施例 2 1)

用與實施例 1 5 同樣的方法製作電子電路零件。在此製作複數個電容時，用實施例 9 的方法製作電容。進行用以上方法製作的 2 0 個電子電路零件的特性檢查。將結果標記於第 1 0 圖中。不良率為 0 / 2 0 。

(實施例 2 2)

用與實施例 1 6 同樣的方法製作電子電路零件。在此製作複數個電容時，用實施例 1 0 的方法製作電容。進行用以上方法製作的 2 0 個電子電路零件的特性檢查。將結果標記於第 1 0 圖中。不良率為 0 / 2 0 。

(實施例 2 3)

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (32)

用與實施例 1 7 同樣的方法製作電子電路零件。在此製作複數個電容時，用實施例 1 1 的方法製作電容。進行用以上方法製作的 2 0 個電子電路零件的特性檢查。將結果標記於第 1 0 圖中。不良率為 0 / 2 0 。

(實施例 2 4)

用與實施例 1 5 同樣的方法製作電子電路零件。在此製作複數個電容時，用實施例 1 2 的方法製作電容。進行用以上方法製作的 2 0 個電子電路零件的特性檢查。將結果標記於第 1 0 圖中。不良率為 0 / 2 0 。

(實施例 2 5)

用與實施例 1 6 同樣的方法製作電子電路零件。在此製作複數個電容時，用實施例 1 3 的方法製作電容。進行用以上方法製作的 2 0 個電子電路零件的特性檢查。將結果標記於第 1 0 圖中。不良率為 0 / 2 0 。

(實施例 2 6)

用與實施例 1 7 同樣的方法製作電子電路零件。在此製作複數個電容時，用實施例 1 4 的方法製作電容。進行用以上方法製作的 2 0 個電子電路零件的特性檢查。將結果標記於第 1 0 圖中。不良率為 0 / 2 0 。

(比較例 1)

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (33)

利用以下方法製成比較例方面的薄膜電容。在玻璃基板上用濺鍍法將 Cr 成膜為 50 nm，更將 Cu 成膜為 500 nm，且以此作為鍍銅給電用種膜。在該 Cu 膜上旋塗上負型液狀光阻劑 PMER-N-CA1000（東京應化製），且用加熱板預先烘烤後，經過曝光、顯影工程而形成光阻罩幕。在該光阻開口部以 1 A/dm 的電流密度，進行 10 μm 電鍍銅。之後除去光阻罩幕，且用銅蝕刻液 KOBURA 蝕刻（荏原電產製）除去銅種膜。更用過錳酸系 Cr 蝕刻液，除去 Cr 種膜，形成下部電極。

接著利用濺鍍法形成 50 nm 的 Cr 作為阻隔膜。

接著在前述下部電極上利用濺鍍法將 Ta₂O₅ 成膜為 500 nm 的厚度。在該 Ta₂O₅ 上旋塗上正型液狀光阻劑 OFPR800，500 cp（東京應化製），經過乾燥、曝光、顯影工程而形成介電質的光阻罩幕。接著用 CF₄ 進行乾式蝕刻，除去不用部分後，除去光阻罩幕，更將不用部分的阻隔層進行過錳酸系 Cr 蝕刻液蝕刻而形成介電質層。

接著，在前述介電質層上利用濺鍍法，將 Cr 成膜為 50 nm，更將 Cu 成膜為 500 nm，且以此作為種膜。在該 Cu 膜上旋塗上負型液狀光阻劑 PHE且-N-CA1000（東京應化製），用加熱板預先烘烤後，經過曝光、顯影工程，形成光阻罩幕。在該光阻開口部以 1 A/dm 的電流密度，進行 10 μm 銅電鍍。之後除去光阻罩幕，且用銅蝕刻液 KOBURA 蝕刻（荏原電產製）除去

（請先閱讀背面之注意事項再填寫本頁）

訂

線

五、發明說明 (35

實施例的電子電路零件的斷面模式圖。

第 5 - 1、5 - 2 - a、5 - 2 - b 圖是本發明之一實施例的電子電路零件的斷面模式圖。

第 6 圖是本發明之一實施例的電子電路零件的斷面模式圖。

第 7 圖是本發明之一實施例的電子電路零件的斷面模式圖。

第 8 圖是本發明之一實施例的電子電路零件的斷面模式圖。

第 9 圖是本發明之一實施例的電子電路零件的斷面模式圖。

第 10 圖是表示各自指令不良率的圖表。

[符號說明]

2 : 下部電極

3 : 介電質層

4 : 上部電路

5 : 玻璃基板

6 : 絕緣體

7 : 阻隔層

8 : 貫通孔

9 : 導通層

10 : 電容

11 : 第十圖的面保護層

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (36)

- 1 2 : 電阻元件
- 1 3 : 配線
- 1 4 : 開口部
- 1 5 : 層間絕緣層
- 1 6 : 感應器元件
- 1 7 : 外部電極用接點
- 1 8 : 外部電極

(請先閱讀背面之注意事項再填寫本頁)

訂

四、中文發明摘要(發明之名稱：薄膜電容及電子電路零件)

本發明是有關一種薄膜電容及電子電路零件，乃屬於形成在所定面的下部電極、和由形成在前述下部電極上的介電材料所形成的介電質層和形成在前述介電質層上的上部電極的薄膜電容，其特徵為：前述下部電極的端部是用介電質層以外的絕緣體被覆的。

英文發明摘要(發明之名稱：)

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

六、申請專利範圍 3

1 1 . 如申請專利範圍第 2 項或第 4 項所述的薄膜電容，其中，前述阻隔層為鉻。

1 2 . 如申請專利範圍第 2 項或第 4 項所述的薄膜電容，其中，前述下部電極、前述介電質層、前述阻隔層的厚度關係為下部電極 > 介電質層 > 阻隔層。

1 3 . 如申請專利範圍第 1 項至第 4 項的任一項所述的薄膜電容，其中，前述下部電極、前述絕緣體的厚度關係為絕緣體 > 下部電極。

1 4 . 如申請專利範圍第 1 項至第 4 項的任一項所述的薄膜電容，其中，前述下部電極、前述上部電極的厚度為 $3 \mu\text{m}$ 以上。

1 5 . 如申請專利範圍第 1 項至第 4 項的任一項所述的薄膜電容，其中，前述介電質和前述絕緣體是用同一有機材料，厚度關係為介電質 < 絕緣體。

1 6 . 如申請專利範圍第 1 項至第 4 項的任一項所述的薄膜電容，其中，保護前述下部電極端部部分的材質和前述絕緣體為同一有機材料。

1 7 . 如申請專利範圍第 1 項至第 4 項的任一項所述的薄膜電容，其中，前述介電質的電容率和前述絕緣體的電容率為介電質 \geq 絕緣體。

1 8 . 如申請專利範圍第 1 項至第 4 項的任一項所述的薄膜電容，其中，前述介電質的面積、前述下部電極的面積、前述絕緣體的下部電極上開口部的面積和前述上部電極的面積為介電質 \geq 下部電極 > 絕緣體的下部電極上開

(請先閱讀背面之注意事項再填寫本頁)

訂

六、申請專利範圍 4

口部 > 上部電極。

19. 如申請專利範圍第1項至第4項的任一項所述的薄膜電容，其中，前述介電質的厚度和前述絕緣體的厚度為絕緣體 > 介電質。

20. 一種電子電路零件，其特徵為：

具有在所定位置設有複數個貫通孔的基板、
和形成在其單側或兩側的一個或複數個電容元件、感應器元件及電阻元件、

和設在供導電連接基板兩側的前述基板的貫通孔內部的導體部、

和供導電連接前述電容元件、感應器元件、電阻元件及導體部的配線、

和供令前述元件及配線間絕緣的層間絕緣層、

和供輸出入電子信號的外部電極；

且具有前述電容元件、前述感應器元件和前述電阻元件介著前述層間絕緣層而積層，前述電容元件的至少一個形成在所定面的下部電極、

和形成在前述下部電極上的介電質層、

和形成在前述介電質層上的上部電極；

且前述下部電極的端部是用前述介電質層以外的絕緣體被覆的。

21. 一種電子電路零件，其特徵為：

具有在所定位置設有複數個貫通孔的基板、

和形成在其單側或兩側的一個或複數個電容元件、感

訂

六、申請專利範圍 5

應器元件及電阻元件、

和設在供導電連接基板兩側的前述基板的貫通孔內部的導體部、

和供導電連接前述電容元件、感應器元件、電阻元件及導體部的配線、

和供令前述元件及配線間絕緣的層間絕緣層、

和供輸出入電子信號的外部電極；

且具有前述電容元件、前述感應器元件和前述電阻元件介著前述層間絕緣層而積層，前述電容元件的至少一個形成在所定面的下部電極、

和形成在前述下部電極上的介電質層、

和形成在前述介電質層上的上部電極；

且前述下部電極的端部是用前述介電質層以外的絕緣體被覆的，並且在前述介電質層和前述下部電極之間形成阻隔層。

22. 一種電子電路零件，其特徵為：

具有在所定位置設有複數個貫通孔的基板、

和形成在其單側或兩側的一個或複數個電容元件、感應器元件及電阻元件、

和設在供導電連接基板兩側的前述基板的貫通孔內部的導體部、

和供導電連接前述電容元件、感應器元件、電阻元件及導體部的配線、

和供令前述元件及配線間絕緣的層間絕緣層、

六、申請專利範圍 6

和供輸出入電子信號的外部電極；

且具有前述電容元件、前述感應器元件和前述電阻元件介著前述層間絕緣層而積層，前述電容元件的至少一個形成在所定面的下部電極、

和形成在前述下部電極上的介電質層、

和形成在前述介電質層上的上部電極；

且在前述下部電極的端部與前述上部電極的一部分為交叉的部分的下部電極和上部電極之間，形成前述介電質層以外的絕緣體。

23. 一種電子電路零件，其特徵為：

具有在所定位置設有複數個貫通孔的基板、

和形成在其單側或兩側的一個或複數個電容元件、感應器元件及電阻元件、

和設在供導電連接基板兩側的前述基板的貫通孔內部的導體部、

和供導電連接前述電容元件、感應器元件、電阻元件及導體部的配線、

和供令前述元件及配線間絕緣的層間絕緣層、

和供輸出入電子信號的外部電極；

且具有前述電容元件、前述感應器元件和前述電阻元件介著前述層間絕緣層而積層，前述電容元件的至少一個形成在所定面的下部電極、

和形成在前述下部電極上的介電質層、

和形成在前述介電質層上的上部電極；

訂

六、申請專利範圍 7

且在前述下部電極的端部與前述上部電極的一部分為交叉的部分的下部電極和上部電極之間，形成前述介電質層以外的絕緣體，並且在前述介電質層和前述下部電極之間形成阻隔層。

24. 一種無線端末裝置，其特徵為：使用如申請專利範圍第20項至第23項的任一項所述的電子電路零件。

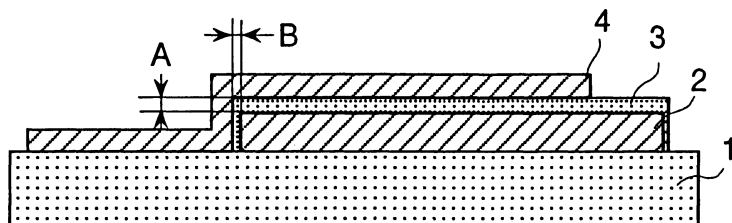
25. 一種無線基地局裝置，其特徵為：使用如申請專利範圍第20項至第23項的任一項所述的電子電路零件。

26. 一種無線計測裝置，其特徵為：使用如申請專利範圍第20項至第23項的任一項所述的電子電路零件。

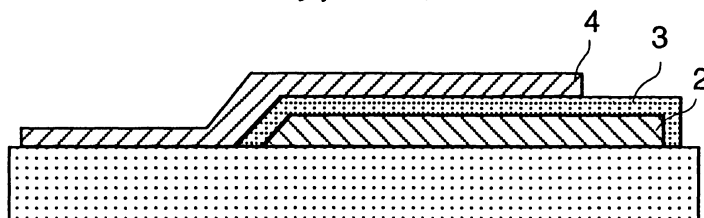
(請先閱讀背面之注意事項再填寫本頁)

訂

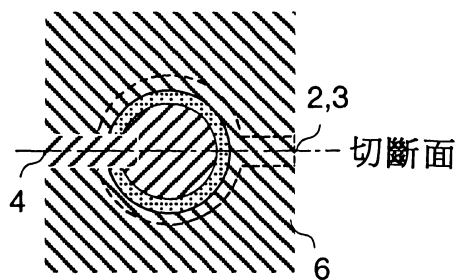
第 1 圖



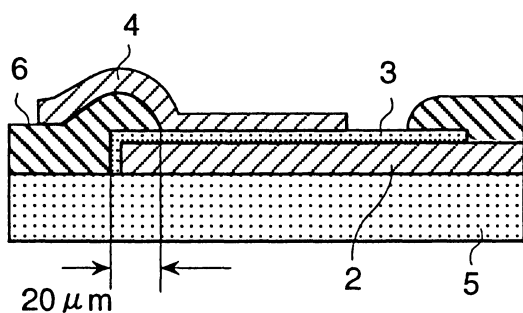
第 2 圖



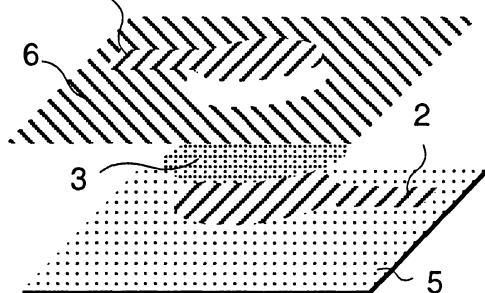
第 3-2-a 圖



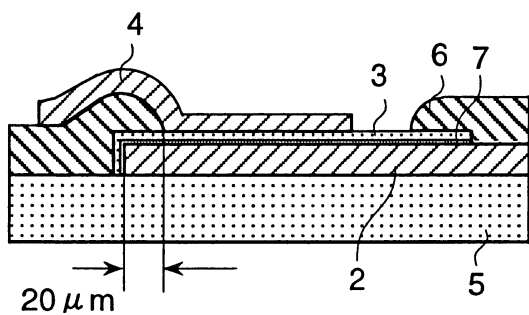
第 3-1 圖



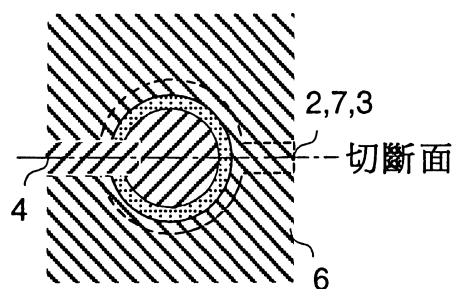
第 3-2-b 圖



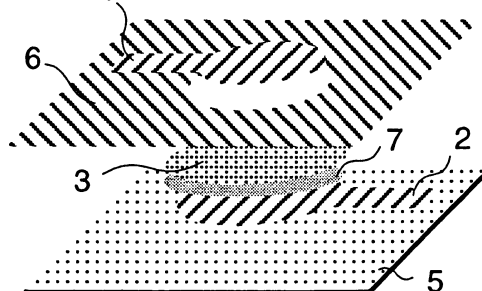
第 4-1 圖



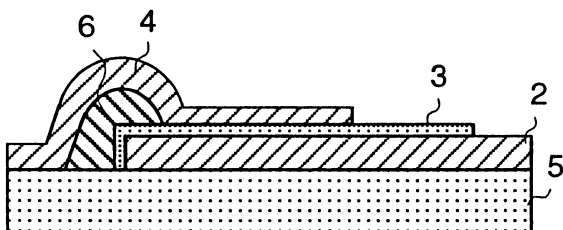
第 4-2-a 圖



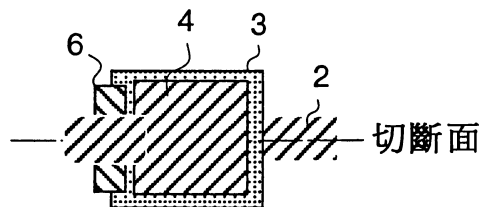
第 4-2-b 圖



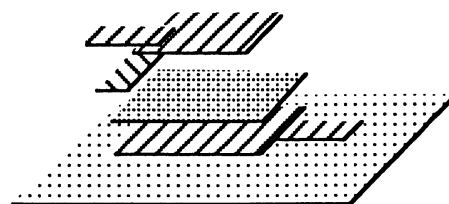
第 5-1 圖



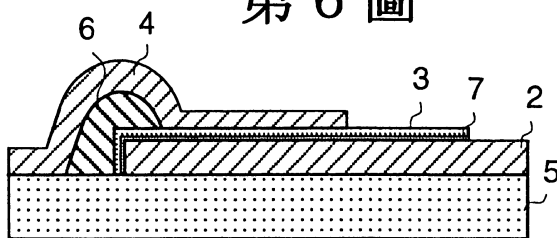
第 5-2-a 圖



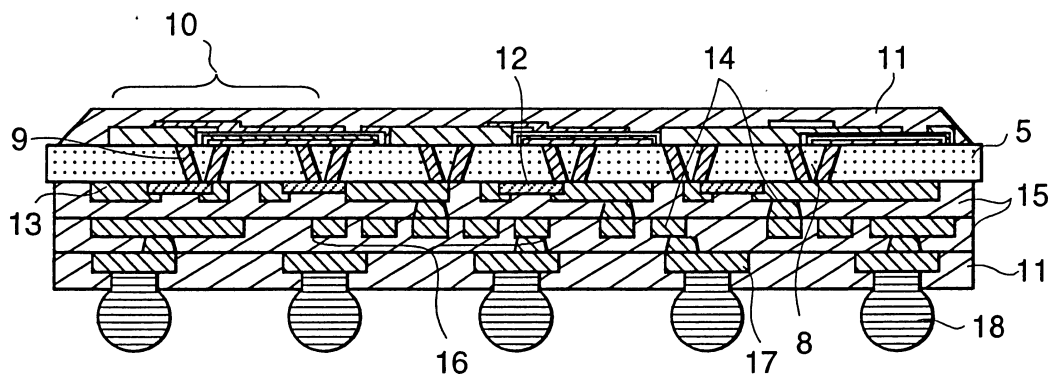
第 5-2-b 圖



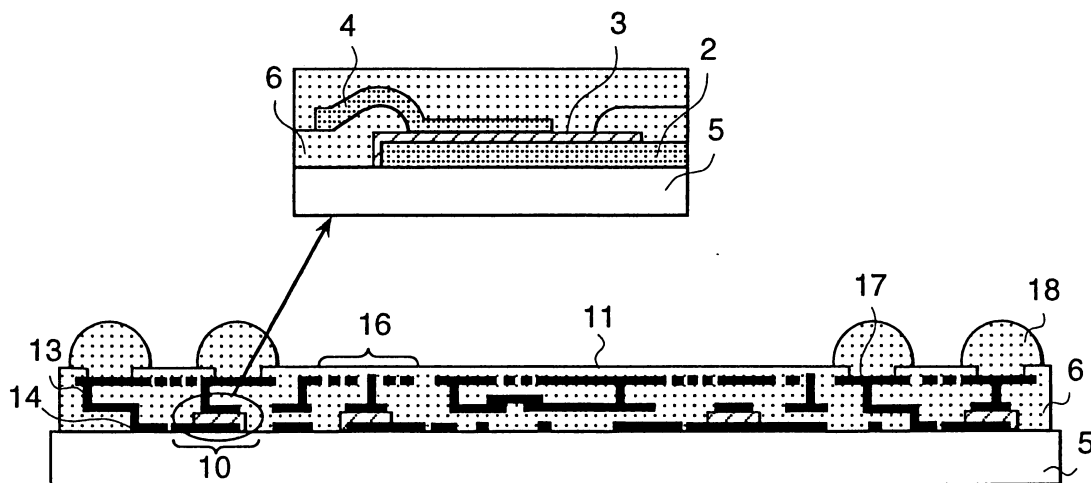
第 6 圖



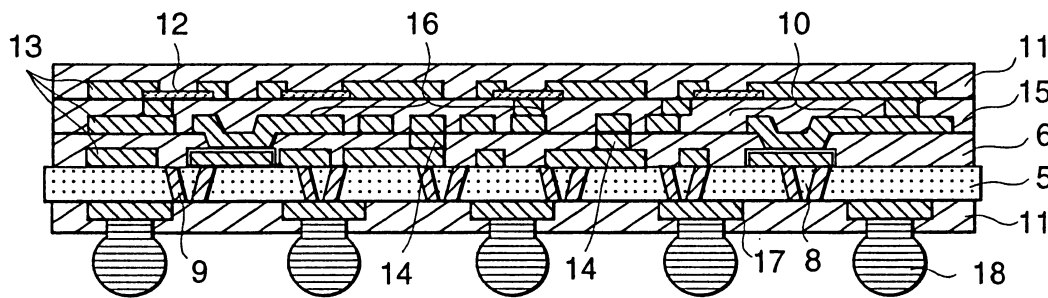
第 7 圖



第 8 圖



第 9 圖



第 1 0 圖

	不良率		不良率		不良率		不良率
實施例 1	0 / 20	實施例 8	0 / 20	實施例 15	0 / 20	實施例 22	0 / 20
實施例 2	0 / 20	實施例 9	0 / 20	實施例 16	0 / 20	實施例 23	0 / 20
實施例 3	0 / 20	實施例 10	0 / 20	實施例 17	0 / 20	實施例 24	0 / 20
實施例 4	0 / 20	實施例 11	0 / 20	實施例 18	0 / 20	實施例 25	0 / 20
實施例 5	0 / 20	實施例 12	0 / 20	實施例 19	0 / 20	實施例 26	0 / 20
實施例 6	0 / 20	實施例 13	0 / 20	實施例 20	0 / 20	比較例 1	14 / 20
實施例 7	0 / 20	實施例 14	0 / 20	實施例 21	0 / 20	比較例 2	12 / 20

五、發明說明 (34)

銅種膜。更用過錳酸系 Cr 蝕刻液，除去 Cr 種膜，形成上部電極。

進行用以上方法製作 20 個薄膜電容的通電檢查。將結果標記於第 10 圖中。比較例的薄膜電容不良率為 14 / 20。

(比較例 2)

用與比較例 1 同樣的方法製作薄膜電容。此時，下部電極的厚度製成 3 μ m。進行該 20 個薄膜電容的導通檢查。將結果標記於第 10 圖中。比較例 2 的電容不良率為 12 / 20。

按照本發明即能在下部電極端部及側面形成介電質以外的絕緣體，故形成在該下部電極端部及側面的介電質層比下部電極上面薄，就算缺陷變多，還是能藉由前述絕緣體來防止上部電極和下部電極的短路。因此能實現不良率少的薄膜電容。而使用該薄膜電容的電子電路零件的良品率也提昇。

〔圖面的簡單說明〕

第 1 圖是習知薄膜電容的斷面模式圖。

第 2 圖是習知薄膜電容的斷面模式圖。

第 3 - 1、3 - 2 - a、3 - 2 - b 圖是本發明之一實施例的電子電路零件的斷面模式圖。

第 4 - 1、4 - 2 - a、4 - 2 - b 圖是本發明之一

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍 1

1. 一種薄膜電容，乃屬於具有形成在所定面的下部電極、和形成在前述下部電極上的介電質層、和形成在前述介電質層上的上部電極的薄膜電容，其特徵為：前述下部電極的端部是用前述介電質層以外的絕緣體被覆的。

2. 一種薄膜電容，乃屬於具有形成在所定面的下部電極、和形成在前述下部電極上的介電質層、和形成在前述介電質層上的上部電極的薄膜電容，其特徵為：前述下部電極的端部是用前述介電質層以外的絕緣體被覆的，且在前述介電質層和前述下部電極之間形成阻隔層。

3. 一種薄膜電容，乃屬於具有形成在所定面的下部電極、和形成在前述下部電極上的介電質層、和形成在前述介電質層上的上部電極的薄膜電容，其特徵為：在前述下部電極的端部與前述上部電極的一部分為交叉的部分的下部電極和上部電極之間，形成前述介電質層以外的絕緣體。

4. 一種薄膜電容，乃屬於具有形成在所定面的下部電極、和形成在前述下部電極上的介電質層、和形成在前述介電質層上的上部電極的薄膜電容，其特徵為：在前述下部電極的端部與前述上部電極的一部分為交叉的部分的下部電極和上部電極之間，形成前述介電質層以外的絕緣體，且在前述介電質層和前述下部電極之間形成阻隔層。

5. 如申請專利範圍第 1 項至第 4 項的任一項所述的薄膜電容，其中，接合在前述絕緣體的前述下部電極側的端部是形成在比前述下部電極的端部更內側。

(請先閱讀背面之注意事項再填寫本頁)

訂

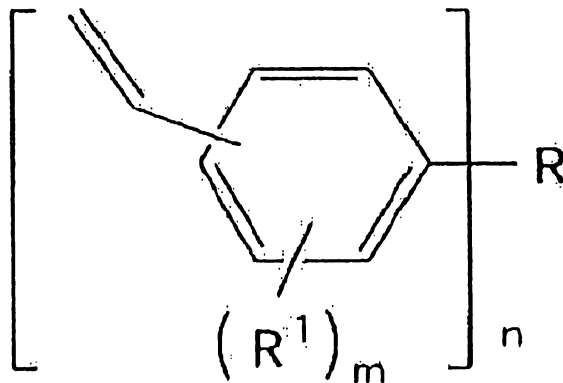
六、申請專利範圍 2

6. 如申請專利範圍第1項至第4項的任一項所述的薄膜電容，其中，前述絕緣體是聚醯亞胺樹脂。

7. 如申請專利範圍第1項至第4項的任一項所述的薄膜電容，其中，前述絕緣體是苯環丁烯聚合體。

8. 如申請專利範圍第1項至第4項的任一項所述的薄膜電容，其中，前述絕緣體是種包括具有以一般式(化1)所示的複數種苯乙烯基的交連成份，更使有含有重量平均分子量5000以上的高分子量體的低介電正接樹脂組成物，

(化1)



(但 R 是表示可為具有置換基的烴架構， R^1 是表示氫、甲基、乙基的任一種，m 是表示 1 至 4，n 是表示 2 以上的整數)。

9. 如申請專利範圍第1項至第4項的任一項所述的薄膜電容，其中，前述介電質為 Ta_2O_5 。

10. 如申請專利範圍第1項至第4項的任一項所述的薄膜電容，其中，前述下部電極為銅。