

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-164863

(P2012-164863A)

(43) 公開日 平成24年8月30日(2012.8.30)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 23/12 (2006.01)	HO 1 L 23/12 L	
HO 1 L 25/065 (2006.01)	HO 1 L 25/08 Z	
HO 1 L 25/07 (2006.01)		
HO 1 L 25/18 (2006.01)		

審査請求 未請求 請求項の数 22 O L (全 22 頁)

(21) 出願番号 特願2011-24851 (P2011-24851)
 (22) 出願日 平成23年2月8日(2011.2.8)

(71) 出願人 000116024
 ローム株式会社
 京都府京都市右京区西院溝崎町2 1 番地
 (74) 代理人 100086380
 弁理士 吉田 稔
 (74) 代理人 100103078
 弁理士 田中 達也
 (74) 代理人 100115369
 弁理士 仙波 司
 (74) 代理人 100130650
 弁理士 鈴木 泰光
 (74) 代理人 100135389
 弁理士 臼井 尚

最終頁に続く

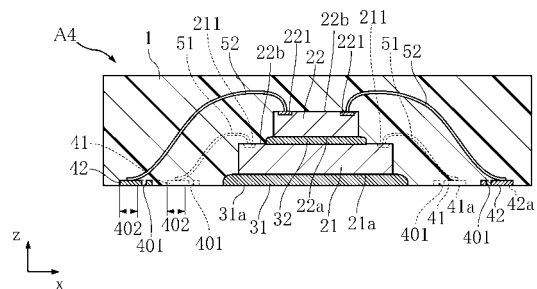
(54) 【発明の名称】 半導体装置および半導体装置の製造方法

(57) 【要約】

【課題】 より小型化を図りやすい半導体装置の製造方法および半導体装置を提供すること。

【解決手段】 本発明によって提供される半導体装置 A 4 は、複数の端子 4 1、4 2 と、第 1 の半導体チップ 2 1 と、第 1 の半導体チップ 2 1 に設置される第 2 の半導体チップ 2 2 と、第 1 の半導体チップ 2 1、第 2 の半導体チップ 2 2、および複数の端子 4 1、4 2 を覆う封止樹脂 1 と、を備えている。複数の端子 4 1、4 2 は、第 1 の半導体チップ 2 1 と接続された第 1 の端子 4 1 と、第 2 の半導体チップ 2 2 と接続された第 2 の端子 4 2 とを含んでいる。複数の端子 4 1、4 2 の厚み方向における底面 4 1 a、4 2 a は封止樹脂 1 から露出している。

【選択図】 図 1 2



【特許請求の範囲】**【請求項 1】**

複数の端子と、
第 1 の半導体チップと、
上記第 1 の半導体チップに設置される第 2 の半導体チップと、
上記第 1 の半導体チップ、上記第 2 の半導体チップ、および上記複数の端子を覆う封止樹脂と、
を備えており、
上記複数の端子は、上記第 1 の半導体チップと接続された第 1 の端子と、上記第 2 の半導体チップと接続された第 2 の端子とを含んでおり、

10

上記複数の端子の厚み方向における一方の面は上記封止樹脂から露出していることを特徴とする、半導体装置。

【請求項 2】

上記第 1 の半導体チップの上記厚み方向における一方の面を支持する支持部材を備えており、

上記支持部材の上記厚み方向における一方の面は上記封止樹脂から露出している、請求項 1 に記載の半導体装置。

【請求項 3】

上記支持部材は銀製である、請求項 2 に記載の半導体装置。

【請求項 4】

上記第 1 の半導体チップは、上記厚み方向における他方の面に第 1 の電極端子を有しており、

上記第 1 の電極端子と上記第 1 の端子とを接続する第 1 のワイヤを備えている、請求項 2 または 3 に記載の半導体装置。

20

【請求項 5】

上記第 1 の端子は、上記封止樹脂が充填される開口部を有している、請求項 1 ないし 4 のいずれかが記載の半導体装置。

【請求項 6】

上記第 1 の端子は、上記厚み方向視において上記第 1 の半導体チップと重なる位置に配置されており、

上記第 1 の半導体チップは、上記厚み方向における一方側の端面に第 1 の電極端子を有しており、

上記第 1 の電極端子と上記第 1 の端子とを接続する導電接続部材を備えている、請求項 1 に記載の半導体装置。

30

【請求項 7】

上記導電接続部材は、はんだバンプである、請求項 6 に記載の半導体装置。

【請求項 8】

上記第 2 の半導体チップの上記厚み方向における一方の面は、上記第 1 の半導体チップに固定されており、

上記第 2 の半導体チップは、上記厚み方向における他方の面に第 2 の電極端子を備えており、

上記第 2 の電極端子と上記第 2 の端子とを接続する第 2 のワイヤを備えている、請求項 1 ないし 7 のいずれかが記載の半導体装置。

40

【請求項 9】

上記第 2 の半導体チップと、上記第 1 の半導体チップとを接合する固定部材を備えている、請求項 8 に記載の半導体装置。

【請求項 10】

上記固定部材は、DAFテープである、請求項 9 に記載の半導体装置。

【請求項 11】

上記第 2 の端子は、上記封止樹脂が充填される開口部を有している、請求項 8 ないし 1

50

0に記載の半導体装置。

【請求項12】

基台に複数の端子を形成する工程と、
上記基台に第1の半導体チップを設置する工程と、
上記第1の半導体チップに第2の半導体チップを設置する工程と、
上記第1の半導体チップ、上記第2の半導体チップおよび上記複数の端子を樹脂で封止する工程と、
上記基台を除去する工程と、
を備えていることを特徴とする、半導体装置の製造方法。

【請求項13】

上記基台に複数の端子を形成する工程は、上記基台に無電解メッキ処理を施す工程を含んでいる、請求項12に記載の半導体装置の製造方法。

【請求項14】

上記第1の半導体チップは、上記複数の端子の厚み方向において上記基台から遠い方の端面に第1の電極端子を有しており、

上記基台に第1の半導体チップを設置する工程は、上記第1の半導体チップの上記厚み方向における上記基台に近い方の端面を、接着部材を介して上記基台に接着する工程と、上記第1の電極端子と、上記複数の端子のいずれかとを第1のワイヤで接続する工程とを含んでいる、請求項12または13に記載の半導体装置の製造方法。

【請求項15】

上記接着部材は銀ペーストである、請求項14に記載の半導体装置の製造方法。

【請求項16】

上記基台に上記複数の端子を形成する工程は、上記複数の端子に上記基台の厚み方向視において上記基台を露出させる開口部を形成する工程を含んでいる、請求項12ないし15のいずれかに記載の半導体装置の製造方法。

【請求項17】

上記第1の半導体チップは、上記複数の端子の厚み方向において上記基台に近い方の端面に第1の電極端子を有しており、

上記基台に第1の半導体チップを設置する工程は、上記第1の電極端子と上記複数の端子のいずれかを導電接続部材で接続する工程を含んでいる、請求項12または13に記載の半導体装置の製造方法。

【請求項18】

上記導電性接着部材は、はんだバンプである、請求項17に記載の半導体装置の製造方法。

【請求項19】

上記基台に複数の端子を形成する工程では、上記複数の端子を格子状に形成する、請求項17または18に記載の半導体装置の製造方法。

【請求項20】

上記第2の半導体チップは、上記複数の端子の厚み方向において上記基台から遠い方の端面に第2の電極端子を有しており、

上記第2の電極端子と上記複数の端子のいずれかとを第2のワイヤで接続する工程を備えている、請求項12ないし19のいずれかに記載の半導体装置の製造方法。

【請求項21】

上記第1の半導体チップに上記第2の半導体チップを設置する工程では、上記複数の端子の厚み方向における上記第1の半導体チップの上記基台から遠い方の端面と、上記第2の半導体チップの上記基台に近い方の端面とを固定部材で接合する、請求項12ないし20のいずれかに記載の半導体装置の製造方法。

【請求項22】

上記固定部材はDAFテープである、請求項21に記載の半導体装置の製造方法。

【発明の詳細な説明】

10

20

30

40

50

【技術分野】

【0001】

本発明は、半導体装置および半導体装置の製造方法に関する。

【背景技術】

【0002】

従来より、SON (Small Outline Non-leaded Package)、QFN (Quad Flat Non Leaded Package) と称されるパッケージ形態とされた半導体装置が広く製造されている。図29にはQFN型の半導体装置の一例を断面図で示している(特許文献1参照)。図29に示す半導体装置Xは、樹脂ケース91と、基台リード92と、半導体チップ93と、リード端子94と、接続ワイヤ95とを備えている。半導体チップ93は基台リード92に固定されており、接続ワイヤ95を介してリード端子94と接続されている。このような半導体装置Xは、リードフレームを用いて製造される。リードフレームは0.2mm程度の厚みの金属板を精密プレスによる打ち抜きやエッチングによって所望パターンに形成することによって製造される。

10

【0003】

リードフレームを用いて半導体装置Xを製造する際には、基台リード92に半導体チップ93を設置し、半導体チップ93とリード端子94とを接続ワイヤ95で接続した後にリードフレームを樹脂ケース91で覆う。その後、不要なリードフレーム部分を切断して除去する。

20

【0004】

各種電子機器の小型化に伴い、半導体装置Xの小型化および高機能化が求められている。小型化の一つの方法として、半導体装置Xの厚みを減らすことが考えられる。半導体装置Xの薄型化を図る上で、基台リード92およびリード端子94の厚みは不利な要素となっている。このため、リードフレームを用いずにパッケージ形態の半導体装置を製造することが提案されている。たとえば、金属製の基台上にメッキにより端子を形成し、後に基台をエッチングにより除去する手法が知られている。

【0005】

しかしながら、リードフレームを用いず、上述のようにメッキにより端子を形成した場合、端子の厚みは20μm程度となり、樹脂ケースから脱落しやすくなる可能性がある。リードフレームを用いずに半導体装置を製造する上で、端子の引き抜き強度の確保が課題となっている。

30

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開2009-246395号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

本発明は、上記した事情のもとで考え出されたものであって、より小型化を図りやすい半導体装置の製造方法および半導体装置を提供することをその課題とする。

40

【課題を解決するための手段】

【0008】

本発明の第1の側面によって提供される半導体装置は、複数の端子と、第1の半導体チップと、上記第1の半導体チップに設置される第2の半導体チップと、上記第1の半導体チップ、上記第2の半導体チップ、および上記複数の端子を覆う封止樹脂と、を備えており、上記複数の端子は、上記第1の半導体チップと接続された第1の端子と、上記第2の半導体チップと接続された第2の端子とを含んでおり、上記複数の端子の厚み方向における一方の面は上記封止樹脂から露出していることを特徴とする。

【0009】

好ましい実施の形態では、上記第1の半導体チップの上記厚み方向における一方の面を

50

支持する支持部材を備えており、上記支持部材の上記厚み方向における一方の面は上記封止樹脂から露出している。

【0010】

たとえば、上記支持部材は銀製である。

【0011】

好ましい実施の形態では、上記第1の半導体チップは、上記厚み方向における他方の面に第1の電極端子を有しており、上記第1の電極端子と上記第1の端子とを接続する第1のワイヤを備えている。

【0012】

好ましくは、上記第1の端子は、上記封止樹脂が充填される開口部を有している。

10

【0013】

別の好ましい実施の形態では、上記第1の端子は、上記厚み方向視において上記第1の半導体チップと重なる位置に配置されており、上記第1の半導体チップは、上記厚み方向における一方側の端面に第1の電極端子を有しており、上記第1の電極端子と上記第1の端子とを接続する導電接続部材を備えている。

【0014】

たとえば、上記導電性接着部材は、はんだバンプである。

【0015】

より好ましい実施の形態では、上記第2の半導体チップの上記厚み方向における一方の面は、上記第1の半導体チップに固定されており、上記第2の半導体チップは、上記厚み方向における他方の面に第2の電極端子を備えており、上記第2の電極端子と上記第2の端子とを接続する第2のワイヤを備えている。

20

【0016】

より好ましい実施の形態では、上記第2の半導体チップと、上記第1の半導体チップとを接合する固定部材を備えている。

【0017】

たとえば、上記固定部材は、DAFテープである。

【0018】

より好ましくは上記第2の端子は、上記封止樹脂が充填される開口部を有している。

【0019】

本発明の第2の側面によって提供される半導体装置の製造方法は、基台に複数の端子を形成する工程と、上記基台に第1の半導体チップを設置する工程と、上記第1の半導体チップに第2の半導体チップを設置する工程と、上記第1の半導体チップ、上記第2の半導体チップおよび上記複数の端子を樹脂で封止する工程と、上記基台を除去する工程と、を備えていることを特徴とする。

30

【0020】

好ましくは、上記基台に複数の端子を形成する工程は、上記基台に無電解メッキ処理を施す工程を含んでいる。

【0021】

好ましい実施の形態では、上記第1の半導体チップは、上記複数の端子の厚み方向において上記基台から遠い方の端面に第1の電極端子を有しており、上記基台に第1の半導体チップを設置する工程は、上記第1の半導体チップの上記厚み方向における上記基台に近い方の端面を、接着部材を介して上記基台に接着する工程と、上記第1の電極端子と、上記複数の端子のいずれかとを第1のワイヤで接続する工程とを含んでいる。

40

【0022】

たとえば、上記接着部材は銀ペーストである。

【0023】

好ましい実施の形態では、上記基台に上記複数の端子を形成する工程は、上記複数の端子に上記基台の厚み方向視において上記基台を露出させる開口部を形成する工程を含んでいる。

50

【 0 0 2 4 】

別の好ましい実施の形態では、上記第 1 の半導体チップは、上記複数の端子の厚み方向において上記基台に近い方の端面に第 1 の電極端子を有しており、上記基台に第 1 の半導体チップを設置する工程は、上記第 1 の電極端子と上記複数の端子のいずれかを導電接続部材で接続する工程を含んでいる。

【 0 0 2 5 】

たとえば、上記導電接続部材は、はんだバンプである。

【 0 0 2 6 】

上述の別の好ましい実施形態においては、好ましい実施の形態では、上記基台に複数の端子を形成する工程では、上記複数の端子を格子状に形成することがある。

10

【 0 0 2 7 】

より好ましい実施の形態では、上記第 2 の半導体チップは、上記複数の端子の厚み方向において上記基台から遠い方の端面に第 2 の電極端子を有しており、上記第 2 の電極端子と上記複数の端子のいずれかとを第 2 のワイヤで接続する工程を備えている。

【 0 0 2 8 】

より好ましい実施の形態では、上記第 1 の半導体チップに上記第 2 の半導体チップを設置する工程では、上記複数の端子の厚み方向における上記第 1 の半導体チップの上記基台から遠い方の端面と、上記第 2 の半導体チップの上記基台に近い方の端面とを固定部材で接合する。

【 0 0 2 9 】

たとえば、上記固定部材は D A F テープである。

20

【 0 0 3 0 】

このような製造方法によれば、複数の半導体チップを内蔵する半導体装置を円滑に製造することができる。半導体装置は電子回路に組み込まれて使用される。上述したような複数の半導体チップを積層した構造は、電子回路上の単位面積あたりの半導体チップの個数を増やす上で好ましいものである。さらに、従来の説明で示した半導体装置 X におけるリードに相当する基台を除去する工程を有しているため、上述した製造方法を用いた半導体装置は厚みの増加を抑制することができる。

【 0 0 3 1 】

本発明のその他の特徴および利点は、添付図面を参照して以下に行う詳細な説明によって、より明らかとなる。

30

【 図面の簡単な説明 】

【 0 0 3 2 】

【 図 1 】 本発明の第 1 実施形態に基づく半導体装置を示す平面図である。

【 図 2 】 図 1 の I I - I I 線に沿う断面図である。

【 図 3 】 図 1 に示す半導体装置の底面図である。

【 図 4 】 図 1 の半導体装置の製造方法の一例において、基台に端子を形成した状態を示す要部平面図である。

【 図 5 】 図 1 の半導体装置の製造方法の一例において、半導体チップを搭載した状態を示す要部平面図である。

40

【 図 6 】 図 1 の半導体装置の製造方法の一例において、ワイヤによって半導体チップと端子とを接続した状態を示す要部平面図である。

【 図 7 】 図 1 の半導体装置の製造方法の一例において、封止樹脂を形成した状態を示す要部断面図である。

【 図 8 】 図 1 の半導体装置の製造方法の一例において、基台を除去した状態を示す要部断面図である。

【 図 9 】 本発明の第 2 実施形態に基づく半導体装置を示す底面図である。

【 図 1 0 】 本発明の第 3 実施形態に基づく半導体装置を示す底面図である。

【 図 1 1 】 本発明の第 4 実施形態に基づく半導体装置を示す平面図である。

【 図 1 2 】 図 1 1 の X I I - X I I 線に沿う断面図である。

50

【図 1 3】図 1 1 の半導体装置の製造方法の一例において、基台に端子を形成した状態を示す要部平面図である。

【図 1 4】図 1 1 の半導体装置の製造方法の一例において、半導体チップを搭載した状態を示す要部平面図である。

【図 1 5】図 1 1 の半導体装置の製造方法の一例において、追加の半導体チップを搭載した状態を示す要部平面図である。

【図 1 6】図 1 1 の半導体装置の製造方法の一例において、ワイヤによって半導体チップと端子とを接続した状態を示す要部平面図である。

【図 1 7】図 1 1 の半導体装置の製造方法の一例において、追加のワイヤによって追加の半導体チップと端子とを接続した状態を示す要部平面図である。

【図 1 8】本発明の第 5 実施形態に基づく半導体装置を示す平面図である。

【図 1 9】図 1 8 の X I X - X I X 線に沿う断面図である。

【図 2 0】図 1 8 に示す半導体装置の底面図である。

【図 2 1】図 1 8 の半導体装置の製造方法の一例において、基台に端子を形成した状態を示す要部平面図である。

【図 2 2】図 1 8 の半導体装置の製造方法の一例において、第 1 の半導体チップを搭載した状態を示す要部平面図である。

【図 2 3】図 2 2 の X X I I I - X X I I I 線に沿う断面図である。

【図 2 4】図 1 8 の半導体装置の製造方法の一例において、第 2 の半導体チップを搭載した状態を示す要部断面図である。

【図 2 5】図 1 8 の半導体装置の製造方法の一例において、第 3 の半導体チップを搭載した状態を示す要部断面図である。

【図 2 6】図 1 8 の半導体装置の製造方法の一例において、ワイヤによって第 2 , 3 の半導体チップと端子とを接続した状態を示す要部平面図である。

【図 2 7】本発明の第 6 実施形態に基づく半導体装置を示す平面図である。

【図 2 8】図 2 7 の X X V I I I - X X V I I I 線に沿う断面図である。

【図 2 9】従来の半導体装置の一例を示す断面図である。

【発明を実施するための形態】

【0033】

以下、本発明の好ましい実施の形態につき、図面を参照して具体的に説明する。

【0034】

図 1 ~ 図 3 は、本発明の第 1 実施形態に基づく半導体装置を示している。本実施形態の半導体装置 A 1 は、封止樹脂 1 と、半導体チップ 2 と、支持部材 3 と、10 個の端子 4 と、10 本のワイヤ 5 とを備えている。なお、封止樹脂 1 はたとえば黒色であり、外部から内部を見ることはできないが、説明の便宜上、図 1 においては封止樹脂 1 の内部を示している。また、以下の説明で使用する x , y , z 方向は互いに直交する方向であり、z 方向を封止樹脂 1、半導体チップ 2、支持部材 3、および端子 4 の厚み方向とする。以下において、z 方向における図 2 中下側を底側とし、図 2 中上側を表側とする。

【0035】

封止樹脂 1 は、半導体チップ 2 および各ワイヤ 5 を完全に覆い、支持部材 3 の底面 3 a および各端子 4 の底面 4 a を露出させるように支持部材 3 および各端子 4 を覆っている。封止樹脂 1 は、たとえばエポキシ樹脂からなり、図 1 に示す x 方向に長く延びる直方体状に形成されている。一例として、封止樹脂 1 の x 方向寸法は 2 . 10 mm であり、y 方向寸法は 1 . 60 mm であり、z 方向寸法は 0 . 35 ~ 0 . 4 mm である。これらの寸法は、半導体チップ 2 の大きさに応じて適宜変更され得るものである。

【0036】

半導体チップ 2 は、Si などの半導体材料からなり、内部には微細回路が作りこまれている。半導体チップ 2 の底面 2 a は支持部材 3 に固定されている。半導体チップ 2 の表面 2 b には 10 個の電極端子 2 0 1 が設けられている。10 個の電極端子 2 0 1 は、z 方向視において矩形状に配置されている。各電極端子 2 0 1 は、半導体チップ 2 内の微細回路

10

20

30

40

50

に接続されている。半導体チップ 2 は、たとえば電子回路に組み込まれて使用される。その際、各電極端子 201 を電子回路内の配線と接続することより、半導体チップ 2 はその機能を発揮する。なお、電極端子 201 の個数は半導体チップ 2 の機能に応じて適宜変更され得るものである。

【0037】

支持部材 3 は、たとえば銀製であり、図 1 および図 3 に示すように、z 方向視略矩形形状であり、半導体装置 A 1 の x, y 方向における中央に配置されている。さらに、図 2 に示すように、支持部材 3 の底面 3 a は封止樹脂 1 の底面 1 a と z 方向において同一の位置にある。

【0038】

10 個の端子 4 は、図 1 に示すように、半導体チップ 2 を囲む矩形形状に配置されている。各端子 4 は z 方向視矩形形状に形成されており、金製のワイヤ 5 によって各電極端子 201 に接続されている。ワイヤ 5 を設置する際に不当な接触が生じるのを防ぐために、端子 4 同士はたとえば 0.50 mm 程度離間している。このような間隔を確保するために、y 方向における中央に配置された 1 対の端子 4 は、x 方向に長く延びるように配置され、その他の端子 4 は y 方向に長く延びるように配置されている。各端子 4 の長手方向における長さは、たとえば 0.35 mm である。なお、端子 4 の個数は半導体チップ 2 の電極端子 201 の個数に応じたものであり、半導体チップ 2 の機能に応じて適宜変更され得るものである。

【0039】

図 2 では簡略化のために省略しているが、各端子 4 は、たとえば無電解メッキにより積層された複数の金属層により構成されている。各端子 4 を構成する複数の金属層の例としては好ましいのは、金層、ニッケル層、パラジウム層である。この際、底面 4 a 側に金層が、中央にニッケル層が、表面 4 b 側にパラジウム層が配置される。このような各端子 4 の厚みは、たとえば 0.015 mm となる。

【0040】

各端子 4 には開口部 401 が設けられている。図 1 に示す例では、開口部 401 は、z 方向視円形であり、z 方向に貫通するように形成されている。各開口部 401 には封止樹脂 1 が充填されている。開口部 401 の直径は 0.06 ~ 0.07 mm 程度である。図 1 に示すように、各端子 4 において開口部 401 は、各端子 4 の長手方向において半導体チップ 2 により近い方の端部付近に形成されている。

【0041】

各端子 4 は、ワイヤ 5 が接続されるパッド部 402 を備えている。パッド部 402 は、各端子 4 の長手方向において半導体チップ 2 から遠い方の端部を含む領域である。各パッド部 402 の各端子 4 の長手方向における長さは、たとえば 0.21 mm である。パッド部 402 の長さはワイヤ 5 を適切に配置する上で望ましい長さが選択される。上述の開口部 401 は、ワイヤ 5 の配置を妨げないようにパッド部 402 よりも各端子 4 の長手方向において半導体チップ 2 に近い位置に配置される。なお、パッド部 402 を半導体チップ 2 から比較的遠い位置に設定するのは、その方がワイヤ 5 を設置し易いからである。

【0042】

次に、半導体装置 A 1 の製造方法の一例について、図 4 ~ 図 8 を参照しつつ以下に説明する。

【0043】

半導体装置 A 1 の製造には基台 6 を用いる。基台 6 は、たとえば z 方向における厚みは 0.125 mm 程度の銅板である。基台 6 は z 方向視において多数の半導体装置 A 1 を含むような矩形形状である。

【0044】

半導体装置 A 1 を製造する際には、まず基台 6 を用意し、基台 6 の表面に端子 4 を形成する工程を行う。端子 4 を形成する工程では、たとえば無電解メッキ処理により基台 6 の表面全体に金属メッキ層を形成する。その後、金属メッキ層をエッチングにより所望の形

10

20

30

40

50

状とする。このようにすることで、図 4 に示すように多数の端子 4 を基台 6 上に形成することができる。

【0045】

次に、半導体チップ 2 を基台 6 に設置する工程を行う。図 5 には基台 6 に半導体チップ 2 を設置した状態を示している。この工程では、まず、半導体チップ 2 の底面に銀ペーストからなる接着材料を付着させる工程を行う。次に、図 5 に示すように、各端子 4 に囲まれた領域に半導体チップ 2 を設置する工程を行う。上記接着材料が硬化したものが支持部材 3 となる。

【0046】

次に、半導体チップ 2 と各端子 4 とをワイヤ 5 で接続する工程を行う。図 6 にはワイヤ 5 を接続した後の状態を示している。図 6 に示すように、各半導体チップ 2 には 10 個の電極端子 201 が設けられている。この工程では、各電極端子 201 と各端子 4 のパッド部 402 との間をワイヤ 5 で接続する。この工程は、たとえば市販されているワイヤボンディング用キャピラリを用いて行うことができる。

10

【0047】

次に、封止樹脂 1 を形成する工程を行う。図 7 には封止樹脂 1 を形成した後の状態を示している。この工程は、たとえばトランスファモールディング法により行うことができる。この方法では、基台 6 を金型に設置し、金型内に液化したエポキシ樹脂を流し込む処理が行われる。このとき、液化したエポキシ樹脂は開口部 401 にも流れ込む。

【0048】

次に、基台 6 を除去する工程を行う。図 8 には基台 6 を除去した後の状態を示している。基台 6 を除去する工程は、基台 6 を底面側からエッチングすることにより行われる。なお、エッチング処理は、機械的に研磨することで行ってもよく、銅を融解させる液剤を用いて行ってもよい。この工程により、図 8 に示すように、支持部材 3 の底面 3a および各端子 4 の底面 4a が封止樹脂 1 の底面 1a 側に露出する。

20

【0049】

図 8 に示す状態において、封止樹脂 1 は z 方向視において基台 6 と同じサイズである。図 8 の封止樹脂 1 を切断することで、図 1 に示す半導体装置 A1 を得ることができる。

【0050】

次に、半導体装置 A1 およびその製造方法の作用について説明する。

30

【0051】

各端子 4 はメッキ処理により基台 6 の表面に形成されているため、各端子 4 の厚みは、従来の説明で示した半導体装置 X の端子 94 の厚みと比べて薄いものとなる。上述した製造方法は、薄型化を図る上で好ましい構成を備えている。

【0052】

本実施形態では、各端子 4 に開口部 401 が設けられており、開口部 401 には封止樹脂 1 が充填されており、開口部 401 を設けない場合に比べて各端子 4 と封止樹脂 1 とが接触する面積は大きくなっている。このため、各端子 4 と封止樹脂 1 との間に働く摩擦力が大きくなっており、各端子 4 は封止樹脂 1 から脱落しにくくなっている。従って、半導体装置 A1 の構成によれば、各端子 4 を薄くすることで生じる問題を解消し、信頼性の向上を図ることができる。

40

【0053】

本実施形態においては、半導体チップ 2 を搭載する支持部材 3 の底面 3a が封止樹脂 1 から露出している。さらに、支持部材 3 は銀製であり、熱伝導性に優れている。従って、半導体チップ 2 が駆動時に発する熱は支持部材 3 を通じて半導体装置 A1 の外部に速やかに放出される。

【0054】

図 9 ~ 図 28 は、本発明の他の実施形態を示している。なお、これらの図において、上記実施形態と同一または類似の要素には、上記実施形態と同一の符号を付している。

【0055】

50

図 9 は、本発明の第 2 実施形態に基づく半導体装置を示している。本実施形態の半導体装置 A 2 は、各端子 4 の開口部 4 0 1 の形状が半導体装置 A 1 のものとは異なっており、その他の構成は半導体装置 A 1 と同様となっている。

【 0 0 5 6 】

図 9 に示すように、本実施形態における開口部 4 0 1 は、z 方向視矩形形状であり、各端子 4 の長辺から短手方向に凹むように形成されている。図 9 に示す例では、y 方向における中央の端子 4 には開口部 4 0 1 が y 方向における両側に設けられている。これは中央の端子 4 は、他の端子 4 と比べて幅を確保しやすいためである。十分な幅を確保できる場合には、他の端子 4 の両側に開口部 4 0 1 を設けてもよい。

【 0 0 5 7 】

図 1 0 は、本発明の第 3 実施形態に基づく半導体装置を示している。本実施形態の半導体装置 A 3 は、各端子 4 および開口部 4 0 1 の形状が半導体装置 A 1 のものとは異なっており、その他の構成は半導体装置 A 1 と同様となっている。

【 0 0 5 8 】

なお、図 1 0 に示す開口部 4 0 1 の形状は一例である。本実施形態における開口部 4 0 1 は各端子 4 の端縁から内方へ凹む形状であればよく、z 方向視形状はどのようなものでもよい。また、図 1 0 に示す例では、開口部 4 0 1 は各端子 4 の短辺から長手方向に凹んでいるが、長辺から短手方向に凹む形状であってもよい。

【 0 0 5 9 】

本実施形態における各端子 4 は、図 1 0 に示すように、長手方向において半導体チップ 2 から遠ざかるにつれて短手方向の幅が短くなる形状となっている。各開口部 4 0 1 は、各端子 4 の長手方向における半導体チップ 2 に近いほうの端縁から長手方向に凹むように形成されている。

【 0 0 6 0 】

本実施形態によれば、開口部 4 0 1 を比較的大きなものにすることができる。このことは、各端子 4 と封止樹脂 1 との接触面積を増やす上で好ましい構成である。

【 0 0 6 1 】

図 1 1 および図 1 2 は、本発明の第 4 実施形態に基づく半導体装置を示している。本実施形態の半導体装置 A 4 は、封止樹脂 1、2 つの半導体チップ 2 1、2 2、支持部材 3 1、固定部材 3 2、3 2 個の端子 4 1、3 6 個の端子 4 2、3 2 本のワイヤ 5 1、および 3 6 本のワイヤ 5 2 を備えている。

【 0 0 6 2 】

封止樹脂 1 は、半導体チップ 2 1、2 2、固定部材 3 2 および各ワイヤ 5 1、5 2 を完全に覆い、支持部材 3 1 の底面 3 1 a および各端子 4 1、4 2 の底面 4 1 a、4 2 a を露出させるように支持部材 3 1 および各端子 4 1、4 2 を覆っている。封止樹脂 1 は、たとえばエポキシ樹脂からなり、z 方向視正方形に形成されている。

【 0 0 6 3 】

半導体チップ 2 1 は、Si などの半導体材料からなり、内部には微細回路が作りこまれている。半導体チップ 2 1 の底面 2 1 a は支持部材 3 1 に固定されている。半導体チップ 2 1 の表面 2 1 b には 3 2 個の電極端子 2 1 1 が設けられている。3 2 個の電極端子 2 1 1 は、z 方向視において矩形に配置されている。各電極端子 2 1 1 は、半導体チップ 2 1 内の微細回路に接続されている。半導体チップ 2 1 は、たとえば電子回路に組み込まれて使用される。その際、各電極端子 2 1 1 を電子回路内の配線と接続することより、半導体チップ 2 1 はその機能を発揮する。なお、電極端子 2 1 1 の個数は半導体チップ 2 1 の機能に応じて適宜変更され得るものである。

【 0 0 6 4 】

支持部材 3 1 は、たとえば銀ペーストにより形成されている。図 1 1 に示すように、支持部材 3 1 は、z 方向視略矩形形状であり、半導体装置 A 4 の x、y 方向における中央に配置されている。さらに、図 1 2 に示すように、支持部材 3 1 の底面 3 1 a は封止樹脂 1 の底面 1 a と z 方向において同一の位置にある。

10

20

30

40

50

【0065】

半導体チップ22は、Siなどの半導体材料からなり、内部には微細回路が作りこまれている。半導体チップ22は半導体チップ21と比較してz方向視におけるサイズが小さなものである。半導体チップ22の底面22aは固定部材32を介して半導体チップ21の表面21bに固定されている。半導体チップ22の表面22bには36個の電極端子221が設けられている。36個の電極端子221は、z方向視において矩形に配置されている。各電極端子221は、半導体チップ22内の微細回路に接続されている。半導体チップ22は、半導体チップ21とともに電子回路に組み込まれて使用される。その際、各電極端子221を電子回路内の配線と接続することより、半導体チップ22はその機能を発揮する。なお、電極端子221の個数は半導体チップ22の機能に応じて適宜変更され得るものである。

10

【0066】

固定部材32は、たとえば、ダイアタッチフィルムテープ(以下、DAFテープ)である。図11に示すように、固定部材32は、z方向視略矩形形状であり、32個の電極端子211が成す矩形枠の内側に配置されている。

【0067】

32個の端子41は、図11に示すように半導体チップ21, 22を囲む枠状に配置されている。図11に示す例では、32個の端子41は8個の端子41からなる4つの列に分けられている。4つの列のうち2つの列では8個の端子41はx方向に沿って配列されており、他の2つの列ではy方向に沿って配列されている。各端子41は、z方向視長矩形形状であり、上記の配列方向は各端子41の短手方向となっている。各端子41は、上述した半導体装置A1における各端子4と同様に、開口部401と、パッド部402とを有している。各端子41の各パッド部402は金製のワイヤ51によって各電極端子211に接続されている。端子41の個数は半導体チップ21の電極端子211の個数に応じたものであり、半導体チップ21の機能に応じて適宜変更され得るものである。ワイヤ51は、本発明における第1のワイヤに相当する。

20

【0068】

36個の端子42は、図11に示すように、32個の端子41が作る枠を囲む枠状に配置されている。図11に示す例では、36個の端子42は9個の端子42からなる4つの列に分けられている。4つの列のうち2つの列では9個の端子42はx方向に沿って配列されており、他の2つの列ではy方向に沿って配列されている。各端子42は、z方向視長矩形形状であり、上記の配列方向は各端子42の短手方向となっている。各端子42は、上述した半導体装置A1における各端子4と同様に、開口部401と、パッド部402とを有している。各端子42の各パッド部402は金製のワイヤ52によって各電極端子221に接続されている。端子42の個数は半導体チップ22の電極端子221の個数に応じたものであり、半導体チップ22の機能に応じて適宜変更され得るものである。ワイヤ52は、本発明における第2のワイヤに相当する。

30

【0069】

図12では簡略化のために省略しているが、各端子41, 42は、半導体装置A1における端子4と同様に複数の金属層により構成されている。このような各端子41, 42の厚みは、たとえば0.015mmとなる。

40

【0070】

次に、半導体装置A4の製造方法の一例について、図13~図17を参照しつつ以下に説明する。

【0071】

半導体装置A4を製造する際にも、半導体装置A1の場合と同様に基台6を用いる。

【0072】

半導体装置A4を製造する際には、まず基台6を用意し、基台6の表面に端子41, 42を形成する工程を行う。図13には、端子41, 42が形成された状態を示している。この工程は、半導体装置A1の端子4を形成する場合と同様に無電解メッキ処理を行い、

50

その後開口部 401 を形成することで行うことができる。本工程では、端子 41, 42 を露出させる被覆部材を基台 6 に設置する。

【0073】

次に、半導体チップ 21 を基台 6 に設置する工程を行う。図 14 には基台 6 に半導体チップ 21 を設置した状態を示している。この工程では、まず、半導体チップ 21 の底面に銀ペーストからなる接着材料を付着させる工程を行う。次に、図 14 に示すように、各端子 41 に囲まれた領域に半導体チップ 21 を設置する。上記接着材料が硬化したものが支持部材 31 となる。

【0074】

次に、半導体チップ 22 を半導体チップ 21 に設置する工程を行う。図 15 には半導体チップ 21 に半導体チップ 22 を設置した状態を示している。この工程では、まず、半導体チップ 22 の底面に DAF テープを貼り付ける工程を行う。次に、図 15 に示すように、各電極端子 211 に囲まれた領域に半導体チップ 22 を設置する。上記 DAF テープが固定部材 32 となる。

【0075】

次に、半導体チップ 21 と各端子 41 とをワイヤ 51 で接続する工程を行う。図 16 にはワイヤ 51 を設置した後の状態を示している。図 16 に示すように、半導体チップ 21 には 32 個の電極端子 211 が設けられている。この工程では、各電極端子 211 と各端子 41 のパッド部 402 との間にワイヤ 51 を設置する。ワイヤ 51 の設置は、たとえば市販されているワイヤボンディング用キャピラリーを用いて行うことができる。

【0076】

次に、半導体チップ 22 と各端子 42 とをワイヤ 52 で接続する工程を行う。図 17 にはワイヤ 52 を接続した後の状態を示している。図 17 に示すように、半導体チップ 22 には 36 個の電極端子 221 が設けられている。この工程では、各電極端子 221 と各端子 42 のパッド部 402 との間をワイヤ 52 で接続する。この工程は、たとえば市販されているワイヤボンディング用キャピラリーを用いて行うことができる。

【0077】

次に、封止樹脂 1 を形成する工程を行う。この工程は、半導体装置 A1 の製造方法で説明した方法と同様にたとえばトランスファモールディング法により行うことができる。

【0078】

次に、基台 6 を除去する工程を行う。この工程は、半導体装置 A1 の製造方法で説明した方法と同様に基台 6 を底面側からエッチングすることにより行われる。基台 6 を除去した後に封止樹脂 1 を切断することにより、図 11, 12 に示す半導体装置 A4 を得ることができる。

【0079】

次に、半導体装置 A4 およびその製造方法の作用について説明する。

【0080】

半導体装置 A4 は、各種電子機器の回路基板に組み込まれて使用される。回路基板の小型化を図るには、同一面積内により多くの半導体チップを組み込むことが有効である。半導体装置 A4 では、半導体チップ 21 の表面 21b に半導体チップ 22 が固定されている。このような構成によれば、2つの半導体チップ 21, 22 を別々に樹脂封止して電子回路に組み込んだ場合に比べて、単位面積あたりの半導体チップの個数を増やすことが可能である。従って、半導体装置 A4 は、回路基板の小型化を図る上で有益な構成を備えている。

【0081】

図 18 ~ 図 20 は、本発明の第 5 実施形態に基づく半導体装置を示している。本実施形態の半導体装置 A5 は、封止樹脂 1、3つの半導体チップ 23, 24, 25、9個の導電接続部材 33、固定部材 34, 35、25個の端子 43、および 16本のワイヤ 53 を備えている。半導体装置 A5 はエリアレイ型の半導体装置の一例であり、図 20 に示すように、25個の端子 43 が z 方向視格子状に配列されている。25個の端子 43 のうち、

10

20

30

40

50

外側の16個は半導体チップ24, 25と接続され、内側の9個は半導体チップ23と接続されている。本実施形態では、各端子43はz方向視において正方形となっている。

【0082】

封止樹脂1は、半導体チップ23, 24, 25、各導電接続部材33、固定部材34、35および各ワイヤ53を完全に覆い、各端子43の底面43aを露出させるように各端子43を覆っている。封止樹脂1は、たとえばエポキシ樹脂からなり、z方向視正方形に形成されている。

【0083】

半導体チップ23は、Siなどの半導体材料からなり、内部には微細回路が作りこまれている。図18に示す例では、半導体チップ23はz方向視において正方形となっており、16個の端子43が成す矩形枠の内側に配置されている。半導体チップ23の底面23aには、z方向視において格子状に配列された9個の電極端子231が設けられている。各電極端子231は、半導体チップ23内の微細回路に接続されている。なお、電極端子231の個数は半導体チップ23の機能に応じて適宜変更され得るものである。

10

【0084】

25個の端子43のうち内側の9個の端子43は、z方向視において半導体チップ23と重なる位置に配置されており、本発明における第1の端子に相当する。より具体的には、9個の端子43は、半導体チップ23の底面23aに設けられた9個の電極端子231と対向するように配置されている。

【0085】

各導電接続部材33は、たとえばはんだバンプにより形成されており、図19に示すように、各端子43と各電極端子231とを接合している。

20

【0086】

半導体チップ24は、Siなどの半導体材料からなり、内部には微細回路が作りこまれている。図18に示す例では、半導体チップ24はz方向視において半導体チップ23よりも小さな正方形となっている。半導体チップ24の底面24aは固定部材34を介して半導体チップ23の表面23bに固定されている。半導体チップ24の表面24bには8個の電極端子241が設けられている。8個の電極端子241は、半導体チップ24のz方向視における中央部分を空けるように、表面24bの周縁部に配列されている。図18に示す例では、各電極端子241は表面24bの各辺の両端および中央付近に配置されている。各電極端子241は、半導体チップ24内の微細回路に接続されている。なお、電極端子241の個数は半導体チップ24の機能に応じて適宜変更され得るものである。

30

【0087】

半導体チップ25は、Siなどの半導体材料からなり、内部には微細回路が作りこまれている。図18に示す例では、半導体チップ25はz方向視において半導体チップ24よりも小さな正方形となっている。半導体チップ25の底面25aは固定部材35を介して半導体チップ24の表面24bに固定されている。半導体チップ25の表面25bには8個の電極端子251が設けられている。図18に示す例では、8個の電極端子251は、x方向視あるいはy方向視において、8個の電極端子241と重ならない位置に配置されている。各電極端子251は、半導体チップ25内の微細回路に接続されている。なお、電極端子251の個数は半導体チップ25の機能に応じて適宜変更され得るものである。

40

【0088】

固定部材34, 35は、たとえば、DAFテープである。図18に示すように、固定部材34はz方向視略矩形形状であり、半導体チップ23の表面23bの大部分を覆っている。前述のように、半導体チップ23の電極端子231は底面23aに設けられている。このため、固定部材34の大きさを半導体チップ23とほぼ同程度の大きさにすることも可能である。このことは、比較的大きなサイズの半導体チップ24を半導体チップ23上に設置する際に有利に作用する。固定部材35は、8個の電極端子241が作る枠の内側に設置されている。

【0089】

50

図 18 に示すように、各電極端子 241, 251 は金製のワイヤ 53 によって各端子 43 と接続されている。ワイヤ 53 のうち電極端子 241 に接続されているものは、本発明における第 2 のワイヤに相当する。また、25 個の端子 43 のうち、電極端子 241 に接続されている 8 個の端子 43 は本発明における第 2 の端子に相当している。

【0090】

次に、半導体装置 A5 の製造方法の一例について、図 21 ~ 図 26 を参照しつつ以下に説明する。

【0091】

半導体装置 A5 を製造する際にも、半導体装置 A1 ~ A4 の場合と同様に基台 6 を用いる。

【0092】

半導体装置 A5 を製造する際には、まず基台 6 を用意し、基台 6 の表面に端子 43 を形成する工程を行う。図 21 には、端子 43 が形成された状態を示している。この工程は、半導体装置 A1 の端子 4 を形成する場合と同様に無電解メッキ処理によって行われる。

【0093】

次に、半導体チップ 23 を基台 6 に設置する工程を行う。図 22 および図 23 には基台 6 に半導体チップ 23 を設置した状態を示している。この工程は、常用されているはんだバンプ形成方法を用いて行うことができる。この方法では、中央の 9 つの端子 43 にはんだバンプを形成して電極端子 231 と位置あわせを行う。導電接続部材 33 はこの際に形成されるはんだバンプである。

【0094】

次に、半導体チップ 24 を半導体チップ 23 に設置する工程を行う。図 24 には半導体チップ 23 に半導体チップ 24 を設置した状態を示している。この工程では、まず、半導体チップ 24 の底面 24a に DAF テープを貼り付ける工程を行う。次に、図 24 に示すように、半導体チップ 23 の表面 23b に半導体チップ 25 を設置する。上記 DAF テープが固定部材 34 となる。

【0095】

次に、半導体チップ 25 を半導体チップ 24 に設置する工程を行う。図 25 には半導体チップ 24 に半導体チップ 25 を設置した状態を示している。この工程では、まず、半導体チップ 25 の底面 25a に DAF テープを貼り付ける工程を行う。次に、図 25 に示すように、半導体チップ 24 の表面 24b に半導体チップ 24 を設置する。上記 DAF テープが固定部材 35 となる。

【0096】

次に、各半導体チップ 24, 25 と複数の端子 43 とをワイヤ 53 で接続する工程を行う。図 26 にはワイヤ 53 を接続した後の状態を示している。この工程では、各電極端子 241, 251 と、半導体チップ 23 を囲むように配置された各端子 43 との間をワイヤ 53 で接続する。この工程は、たとえば市販されているワイヤボンディング用キャピラリーを用いて行うことができる。

【0097】

次に、封止樹脂 1 を形成する工程を行う。この工程は、半導体装置 A1 の製造方法で説明した方法と同様にたとえばトランスファモールディング法により行うことができる。

【0098】

次に、基台 6 を除去する工程を行う。この工程は、半導体装置 A1 の製造方法で説明した方法と同様に基台 6 を底面側からエッチングすることにより行われる。基台 6 を除去した後に封止樹脂 1 を切断することにより、図 18 に示す半導体装置 A5 を得ることができる。

【0099】

次に、半導体装置 A5 およびその製造方法の作用について説明する。

【0100】

半導体装置 A5 は、各種電子機器の回路基板に組み込まれて使用される。回路基板の小

10

20

30

40

50

型化を図るには、同一面積内により多くの半導体チップを組み込むことが有効である。半導体装置 A 5 は、z 方向に積層された 3 個の半導体チップ 2 3, 2 4, 2 5 を内蔵している。このような構成によれば、3 つの半導体チップ 2 3, 2 4, 2 5 を別々に樹脂封止して電子回路に組み込んだ場合に比べて、単位面積あたりの半導体チップの個数を増やすことが可能である。従って、半導体装置 A 5 は、回路基板の小型化を図る上で有益な構成を備えている。

【0101】

さらに、半導体装置 A 5 では、一部の端子 4 3 が z 方向視において半導体チップ 2 3 と重なる位置に配置されている。このことは半導体装置 A 5 の z 方向視サイズを小さくする上で有利な構成である。

10

【0102】

またさらに、半導体装置 A 5 では、z 方向視において半導体チップ 2 3 と重なる位置に配置された 9 個の端子 4 3 は、導電接続部材 3 3 によって半導体チップ 2 3 の底面 2 3 a に設けられた電極端子 2 3 1 と接合されている。これら 9 個の端子 4 3 は、封止樹脂 1 から脱落しにくくなっている。

【0103】

図 2 7 および図 2 8 は、本発明の第 6 実施形態に基づく半導体装置を示している。本実施形態の半導体装置 A 6 は、一部の端子 4 3 に、たとえば半導体装置 A 1 ~ A 3 で説明したような開口部 4 0 1 が形成されており、その他の構成は半導体装置 A 5 と同様となっている。

20

【0104】

図 2 7 に示すように、半導体チップ 2 3 を囲むように配置され、ワイヤ 5 3 に接続された 1 6 個の端子 4 3 に開口部 4 0 1 が設けられている。開口部 4 0 1 を設けることにより、これらの端子 4 3 は封止樹脂 1 から脱落しにくくなる。

【0105】

なお、図 2 8 に示すように、z 方向視において半導体チップ 2 3 と重なる位置に配置された 9 個の端子 4 3 には開口部 4 0 1 が設けられていない。これら 9 個の端子 4 3 は、導電接続部材 3 3 を介して半導体チップ 2 3 の底面 2 3 a に接合されているため開口部 4 0 1 を設ける必要性がない。

【0106】

本発明に係る半導体装置の製造方法および半導体装置は、上述した実施形態に限定されるものではない。本発明に係る半導体装置の製造方法および半導体装置の具体的な構成は、種々に設計変更自在である。

30

【0107】

たとえば、半導体装置 A 4 は 2 つの半導体チップ 2 1, 2 2 を内蔵しているが、半導体チップ 2 2 の表面に D A F テープを用いてさらにもう一つ半導体チップを積層設置しても構わない。

【0108】

また、半導体装置 A 5 は 3 つの半導体チップ 2 3, 2 4, 2 5 を内蔵しているが、半導体チップ 2 5 を設けずに 2 つの半導体チップ 2 3, 2 4 を内蔵する構成としても構わない。

40

【符号の説明】

【0109】

A 1 ~ A 6 半導体装置

1 封止樹脂

2, 2 1, 2 2, 2 3, 2 4, 2 5 半導体チップ

2 0 1, 2 1 1, 2 2 1, 2 3 1, 2 4 1, 2 5 1 電極端子

3, 3 1 支持部材

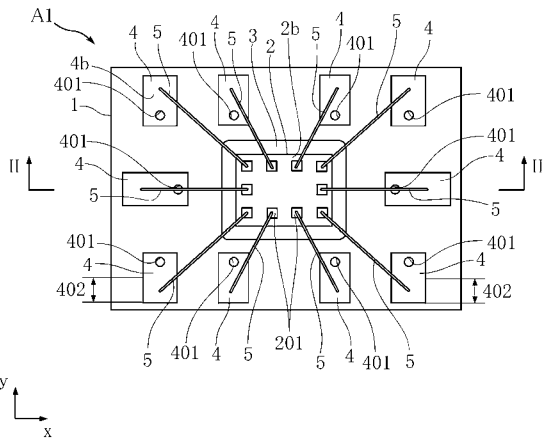
3 2, 3 4, 3 5 固定部材

3 3 導電接続部材

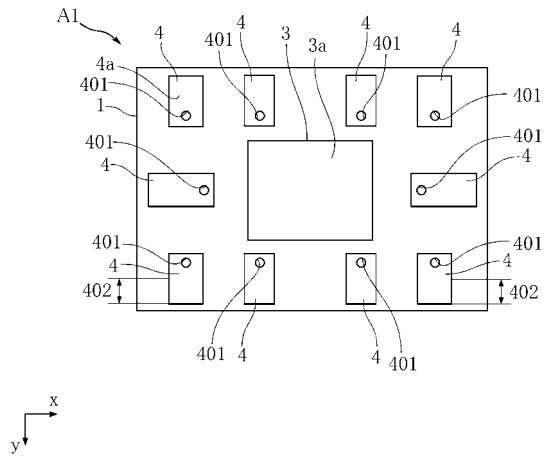
50

- 4, 41, 42, 43 端子
- 401 開口部
- 402 パッド部
- 5, 51, 52, 53 ワイヤ
- 6 基台

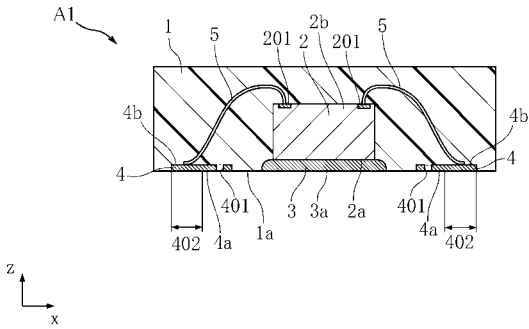
【図1】



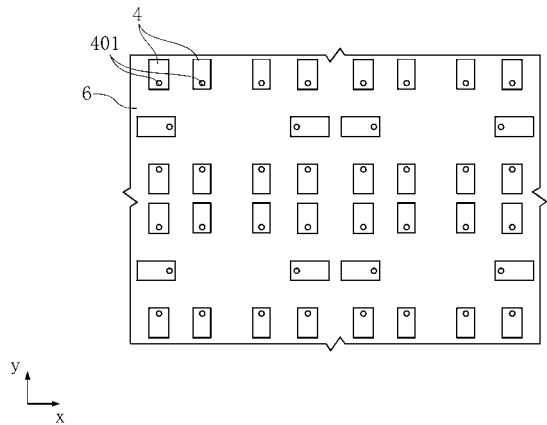
【図3】



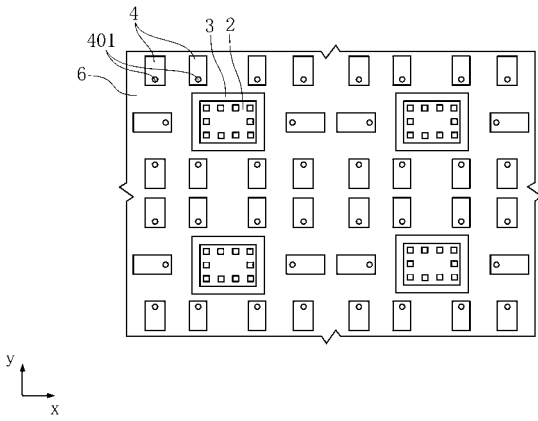
【図2】



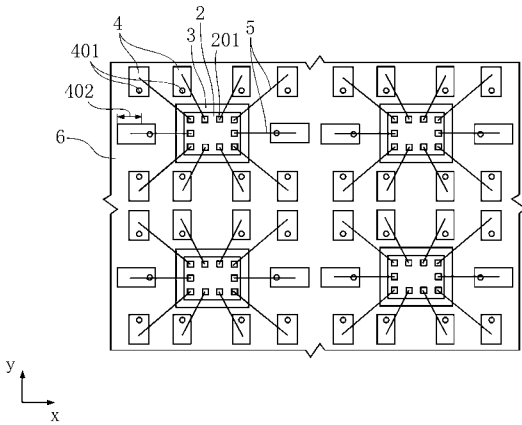
【図4】



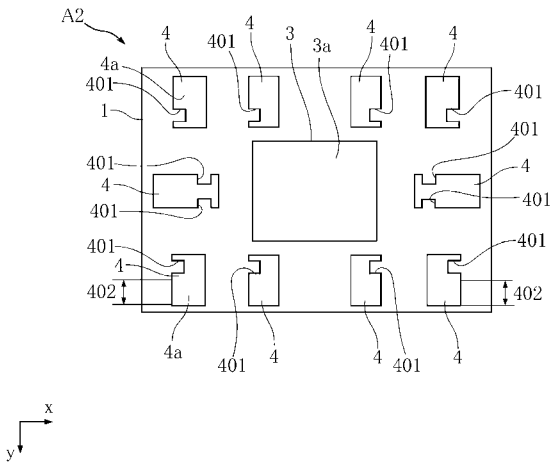
【 図 5 】



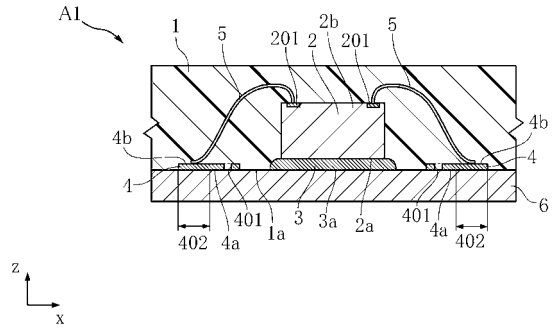
【 図 6 】



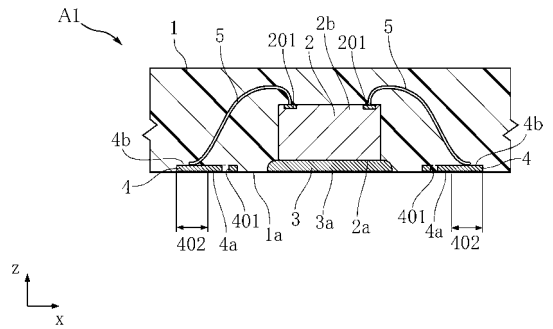
【 図 9 】



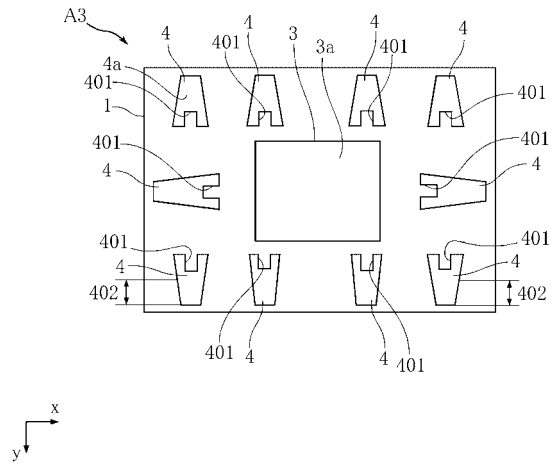
【 図 7 】



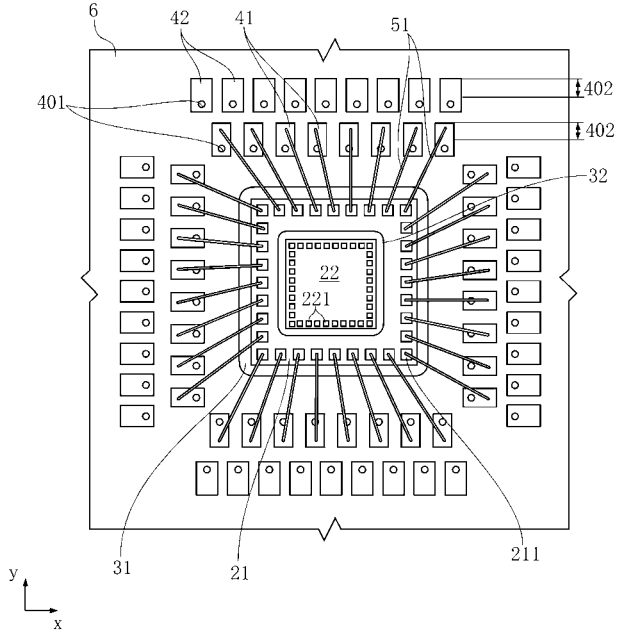
【 図 8 】



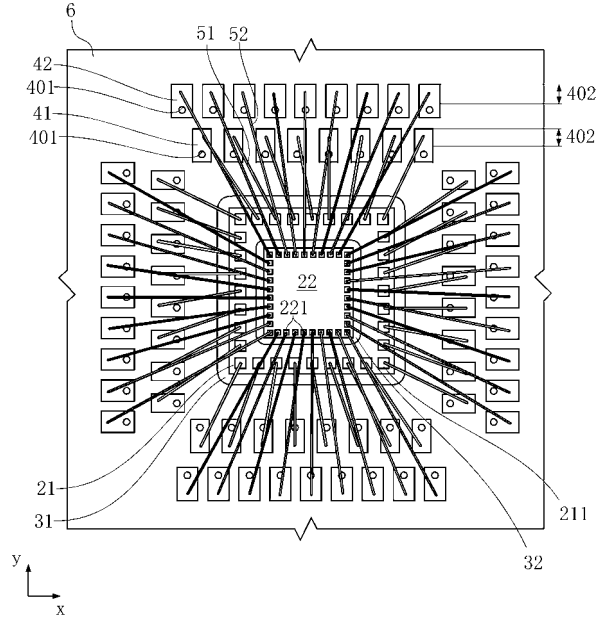
【 図 10 】



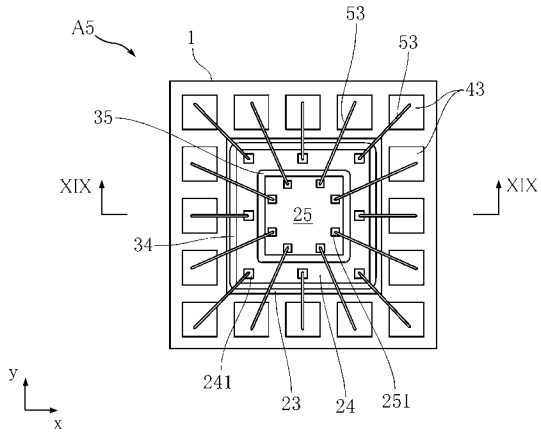
【図 16】



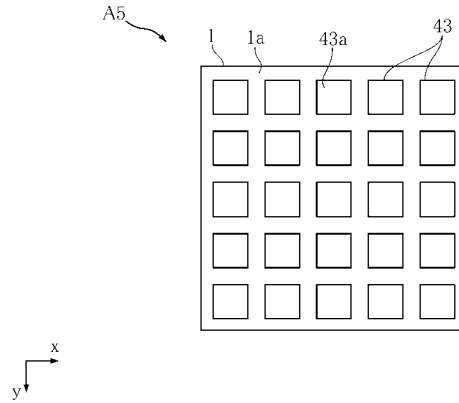
【図 17】



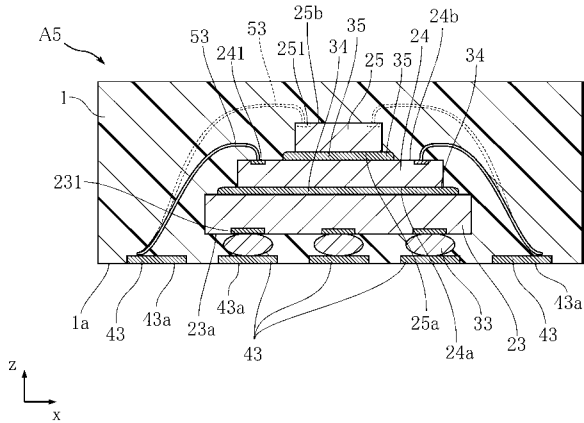
【図 18】



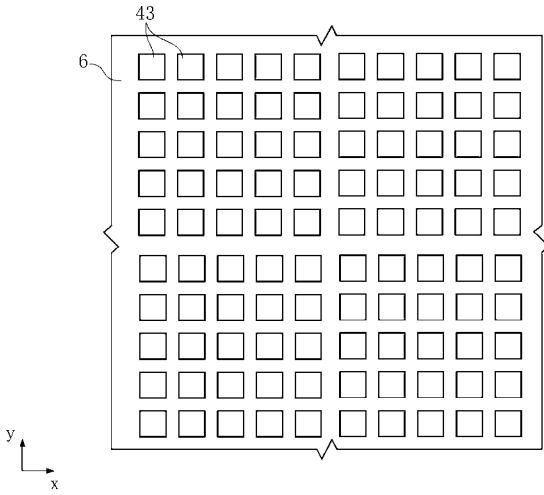
【図 20】



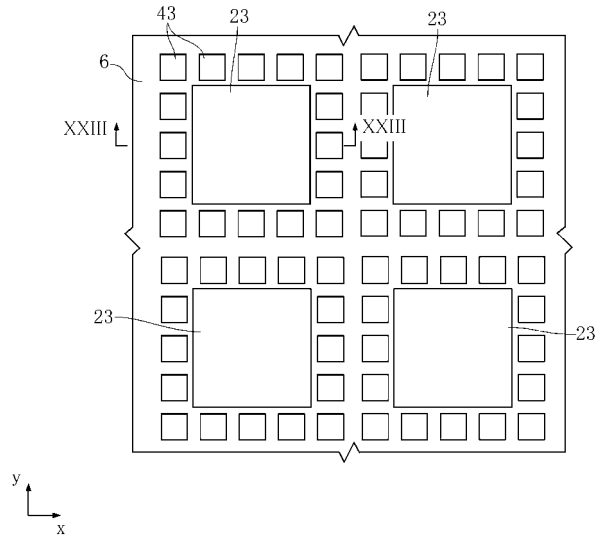
【図 19】



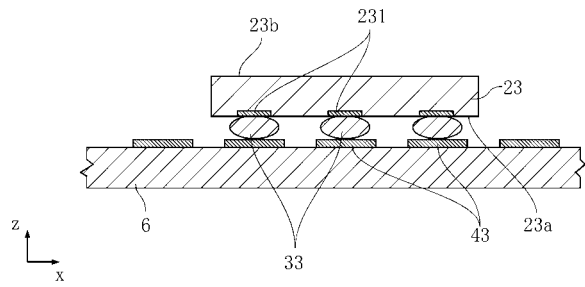
【 図 2 1 】



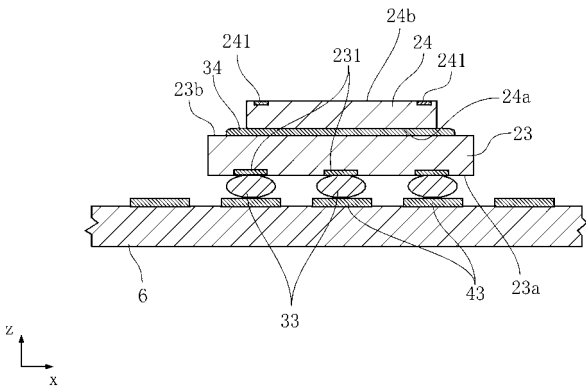
【 図 2 2 】



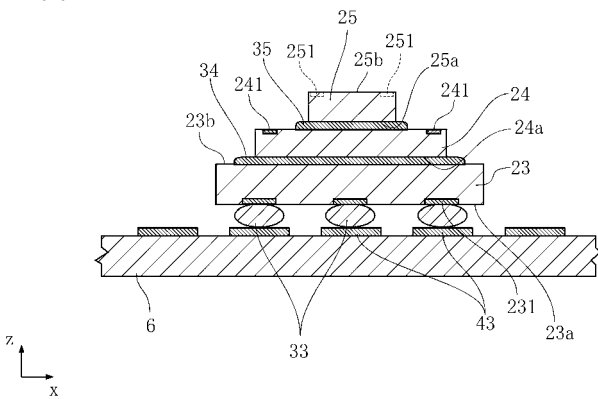
【 図 2 3 】



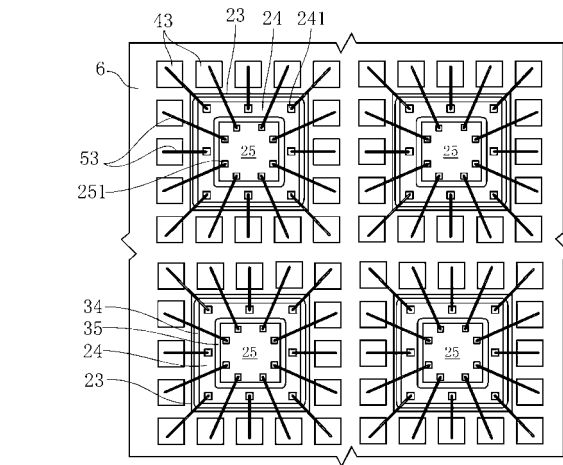
【 図 2 4 】



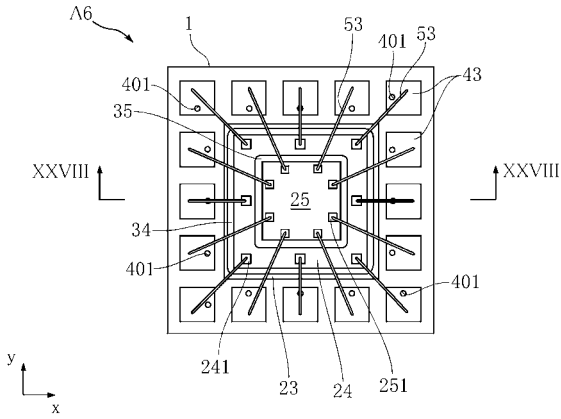
【 図 2 5 】



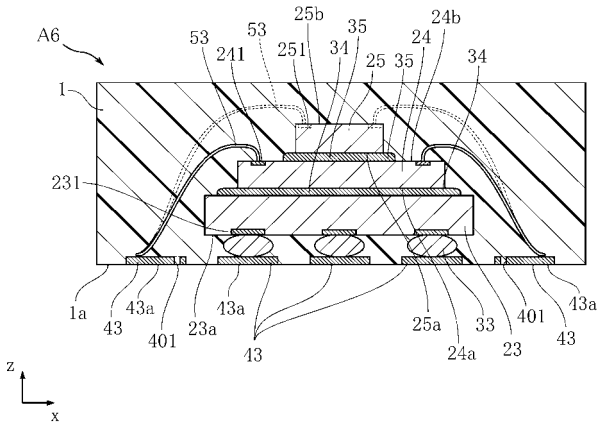
【 図 2 6 】



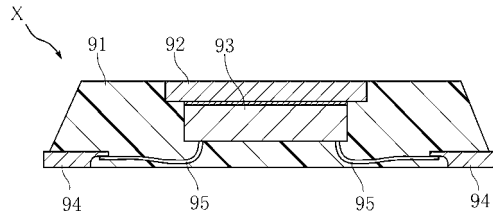
【 27 】



【 28 】



【 29 】



フロントページの続き

- (72)発明者 須永 武史
京都市右京区西院溝崎町2 1 番地 ローム株式会社内
- (72)発明者 木村 明寛
京都市右京区西院溝崎町2 1 番地 ローム株式会社内