

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6366412号
(P6366412)

(45) 発行日 平成30年8月1日(2018.8.1)

(24) 登録日 平成30年7月13日(2018.7.13)

(51) Int.Cl.		F I			
HO 1 L	21/027	(2006.01)	HO 1 L	21/30	5 7 0
HO 1 L	21/3213	(2006.01)	HO 1 L	21/88	D
HO 1 L	21/768	(2006.01)	HO 1 L	21/82	B
HO 1 L	21/82	(2006.01)	GO 3 F	7/20	5 2 1
GO 3 F	7/20	(2006.01)			

請求項の数 7 (全 11 頁)

(21) 出願番号	特願2014-158123 (P2014-158123)	(73) 特許権者	000001007
(22) 出願日	平成26年8月1日(2014.8.1)		キヤノン株式会社
(65) 公開番号	特開2016-35967 (P2016-35967A)		東京都大田区下丸子3丁目30番2号
(43) 公開日	平成28年3月17日(2016.3.17)	(74) 代理人	100076428
審査請求日	平成29年8月1日(2017.8.1)		弁理士 大塚 康德
		(74) 代理人	100112508
			弁理士 高柳 司郎
		(74) 代理人	100115071
			弁理士 大塚 康弘
		(74) 代理人	100116894
			弁理士 木村 秀二
		(74) 代理人	100130409
			弁理士 下山 治
		(74) 代理人	100134175
			弁理士 永川 行光

最終頁に続く

(54) 【発明の名称】 パターン形成方法

(57) 【特許請求の範囲】

【請求項1】

基板上に形成されたラインアンドスペースパターンを部分的に除去することにより基板上にパターンを形成するパターン形成方法であって、

複数の第1開口を有する第1層を前記ラインアンドスペースパターンの上に形成する第1形成工程と、

前記複数の第1開口のうち前記ラインアンドスペースパターンを部分的に除去するために用いる第1開口を露出させる第2開口を有する第2層を前記第1層の上に形成する第2形成工程と、

前記第2開口と前記第1開口とを介して前記ラインアンドスペースパターンを部分的に除去する除去工程と、

を含み、

前記複数の第1開口は、前記ラインアンドスペースパターンにおける複数のライン上に配置され、

1つのライン上における複数の第1開口は、前記ラインアンドスペースパターンのピッチの2倍の間隔で当該ラインが伸びる方向に沿って配列され、且つ、前記ラインアンドスペースパターンの隣り合う2つのラインのうち一方のライン上の前記複数の第1開口の配列と他方のライン上の前記複数の第1開口の配列は、前記方向に前記ピッチだけ互いにずれている、ことを特徴とするパターン形成方法。

【請求項2】

10

20

前記基板は、複数の活性領域を電氣的に分離するための分離領域を有し、
前記ラインアンドスペースパターンは、前記分離領域上に形成され、
 前記第 1 形成工程では、前記分離領域の上のラインアンドスペースパターンの各ライン
 に少なくとも 1 つの第 1 開口が配置され、
 前記第 2 開口によって露出される前記第 1 開口は、前記分離領域の上に形成されている、
 ことを特徴とする請求項 1 に記載のパターン形成方法。

【請求項 3】

前記基板は、第 1 活性領域および第 2 活性領域を更に含み、
 前記分離領域は、前記第 1 活性領域と前記第 2 活性領域との間に配置され
 前記ラインアンドスペースパターンにおけるラインは、前記第 1 活性領域、前記第 2 活
 性領域および前記分離領域にわたって、それらの上に形成されている、ことを特徴とする
 請求項 2 に記載のパターン形成方法。

10

【請求項 4】

前記複数のラインは、前記方向における前記分離領域の上の長さが互いに異なって前記
 基板上に形成されている、ことを特徴とする請求項 2 又は 3 に記載のパターン形成方法。

【請求項 5】

前記第 2 形成工程では、前記ラインアンドスペースパターンを部分的に除去するために
 用いる 2 つ以上の第 1 開口が 1 つの前記第 2 開口によって露出されるように前記第 2 層を
 形成する、ことを特徴とする請求項 1 乃至 4 のうちいずれか 1 項に記載のパターン形成方
 法。

20

【請求項 6】

前記第 1 開口の寸法は、前記ラインアンドスペースパターンにおける 1 つのラインの幅
 より大きい、ことを特徴とする請求項 1 乃至 5 のうちいずれか 1 項に記載のパターン形成
 方法。

【請求項 7】

前記第 1 形成工程では、E K B プロセスおよび D T D プロセスのうち一方を用いて前記
 複数の第 1 開口を形成する、ことを特徴とする請求項 1 乃至 6 のうちいずれか 1 項に記載
 のパターン形成方法。

【発明の詳細な説明】

【技術分野】

30

【0001】

本発明は、基板上にパターンを形成するパターン形成方法に関する。

【背景技術】

【0002】

半導体集積回路における回路パターンの微細化および高集積化に伴い、従来の二次元的
 なパターン要素で回路パターンを構成する方法では、露光装置を用いて設計パターンを基
 板上に忠実に転写することが困難になってきている。そのため、非特許文献 1 には、一次
 元的なパターン要素だけで回路パターンを構成する技術、いわゆる一次元レイアウト技術
 が提案されている。非特許文献 1 に開示されている一次元レイアウト技術とは、基板上に
 単一ピッチのラインアンドスペースパターン（L & S パターン）を予め形成しておき、L
 & S パターンを部分的に除去して回路パターンを作製する技術である。

40

【先行技術文献】

【非特許文献】

【0003】

【非特許文献 1】Michael C. Smayling et. al., “32nm and below Logic Patterning us
 ing Optimized Illumination and Double Patterning”, Proc. of SPIE, USA, SPIE, 20
 09, Vol.7274, 7274K.

【非特許文献 2】Shohei Yamauchi et. al., “Applicability of double patterning pro
 cess for fine hole patterns”, Proc. of SPIE, USA, SPIE, 2012, Vol.8325, 832526.

【発明の概要】

50

【発明が解決しようとする課題】

【0004】

L & S パターンを部分的に除去するために用いられるパターンはカットパターンと呼ばれる。カットパターンにおける複数の要素（カット要素）は、例えば、L & S パターン上において、L & S パターンのピッチと同じピッチの碁盤の目状のグリッド（Evenグリッド）の各交点に配置されうる。つまり、L & S パターンのピッチとEvenグリッドのピッチは同等である。しかしながら、近年における回路パターンの更なる微細化および高集積化に伴い、二重露光などの技術を用いて露光装置の解像限界より小さい線幅またはピッチで形成されたL & Sパターンを部分的に除去することが求められている。この場合、複数のカット要素をEvenグリッドに従って配置するように設計すると、複数のカット要素の線幅やピッチも露光装置の解像限界より小さくなる。そのため、当該露光装置を用いて複数のカット要素をL & Sパターン上に形成することが困難になりうる。

10

【0005】

そこで、本発明は、露光装置の解像限界よりも小さい線幅または周期で形成されたラインアンドスペースパターンを部分的に除去するために有利な技術を提供することを目的とする。

【課題を解決するための手段】

【0006】

上記目的を達成するために、本発明の一側面としてのパターン形成方法は、基板上に形成されたラインアンドスペースパターンを部分的に除去することにより基板上にパターンを形成するパターン形成方法であって、複数の第1開口を有する第1層を前記ラインアンドスペースパターンの上に形成する第1形成工程と、前記複数の第1開口のうち前記ラインアンドスペースパターンを部分的に除去するために用いる第1開口を露出させる第2開口を有する第2層を前記第1層の上に形成する第2形成工程と、前記第2開口と前記第1開口とを介して前記ラインアンドスペースパターンを部分的に除去する除去工程と、を含み、前記複数の第1開口は、前記ラインアンドスペースパターンにおける複数のライン上に配置され、1つのライン上における複数の第1開口は、前記ラインアンドスペースパターンのピッチの2倍の間隔で当該ラインが伸びる方向に沿って配列され、且つ、前記ラインアンドスペースパターンの隣り合う2つのラインのうち一方のライン上の前記複数の第1開口の配列と他方のライン上の前記複数の第1開口の配列は、前記方向に前記ピッチだけ互いにずれている、ことを特徴とする。

20

30

【0007】

本発明の更なる目的又はその他の側面は、以下、添付図面を参照して説明される好ましい実施形態によって明らかにされるであろう。

【発明の効果】

【0008】

本発明によれば、例えば、露光装置の解像限界よりも小さい線幅または周期で形成されたラインアンドスペースパターンを部分的に除去するために有利な技術を提供することができる。

【図面の簡単な説明】

40

【0009】

【図1】ロジック回路の構成を示す図である。

【図2】1つのスタンダードセルの構成例を示す図である

【図3】1つのスタンダードセルの構成例を示す図である。

【図4】L & Sパターンの形成方法を説明するための図である。

【図5】カットパターンにおける複数のカット要素をEvenグリッドに従って配置した例を示す図である。

【図6】カットパターンにおける複数のカット要素を千鳥状のグリッドに従って配置した例を示す図である。

【図7】本実施形態におけるパターン形成方法を示すフローチャートである。

50

【図8】パターン形成方法の各工程におけるスタンダードセルを示す図である。

【図9】パターン形成方法の各工程における基板の断面を示す図である。

【図10】本実施形態のパターン形成方法を用いて基板上に形成した回路パターンを示す図である。

【発明を実施するための形態】

【0010】

以下、添付図面を参照して、本発明の好適な実施の形態について説明する。なお、各図において、同一の部材ないし要素については同一の参照番号を付し、重複する説明は省略する。

【0011】

本発明に係る実施形態のパターン形成方法について説明する。本実施形態は、例えば、ロジック回路2の作製に用いられうる。ロジック回路2は、図1に示すように、複数のスタンダードセル4を並べることによって構成される。スタンダードセル4は、例えばCMOSによって形成される。そのため、基板には、図2に示すように、p型活性領域5a(第1活性領域)、n型活性領域5b(第2活性領域)、および分離領域6が設けられる。図2は、1つのスタンダードセル4の構成例を示す図である。分離領域6は、p型活性領域5aとn型活性領域5bとを電気的に分離するための分離領域6aに加えて、隣接する2つのスタンダードセル4の間において活性領域5の電気的な分離を行うための分離領域6bも含みうる。

【0012】

また、基板上にはラインアンドスペースパターン(以下、L&Sパターン)が形成される。L&Sパターンは、複数のライン1(パターン要素)を含み、各ライン1は、p型活性領域5a、n型活性領域5b、および分離領域6aにわたって、それらが並ぶ方向(Y方向)に沿って伸びるように基板上に形成される。このように形成された各ライン1は、p型活性領域5aのFETおよびn型活性領域5bのFETのゲート電極として用いられ、p型活性領域5aのFETとn型活性領域5bのFETとで同じゲート電位を与えることができる。一方で、p型活性領域5aのFETとn型活性領域5bのFETとで異なるゲート電位を与える場合には、分離領域6a上のライン1を部分的に除去(切断)する必要がある。図2における部分1aが、分離領域6a上のライン1が除去された部分である。さらに、隣接する2つのスタンダードセルの間ではゲート電位を別々に制御するため、当該2つのスタンダードセルの間における分離領域6b上のライン1も部分的に除去(切断)する必要がある。図2における部分1bが分離領域6b上のライン1が除去された部分である。ここで、p型活性領域5a上の複数のライン1において長さ(Y方向)が互いに異なる場合、もしくはn型活性領域5b上の複数のライン1において長さ(Y方向)が互いに異なる場合がありうる。この場合、図3に示すように、分離領域6a上の複数のライン1においても長さ(Y方向)が互いに異なりうる。

【0013】

このように、一次元的なライン1を複数含むL&Sパターンを基板上に予め形成しておき、L&Sパターンを加工することによって所望の回路パターンを作製する技術は、一般に、一次元レイアウト技術と呼ばれる。「L&Sパターンを加工する」とは、L&Sパターンを部分的に除去することだけでなく、L&Sパターンのライン1同士を接続することも含む。一次元レイアウト技術は、上述したように、例えばFETのゲート電極を形成する工程に用いられ、L&Sパターンの1つのライン1が1本のゲート電極になる。基板上にL&Sパターンを形成する工程は、例えば投影光学系を有する露光装置を用いて行われうる。当該露光装置が解像することができる範囲においては、マスク上に形成されたL&Sパターンを当該露光装置を用いて基板に転写することによって基板上にL&Sパターンを形成することができる。一方で、近年では、回路パターンの更なる微細化および高集積化に伴い、露光装置の解像限界(露光装置が解像することができる最小の線幅)より小さい線幅のライン1を有するL&Sパターンを形成することが求められている。しかし、露光装置を用いてマスクのパターンを基板上に露光する露光工程、現像工程およびエツ

10

20

30

40

50

チング工程を単純に1回行うだけでは、露光装置の解像限界より小さい線幅のラインを有するL & Sパターンを形成することはできない。

【0014】

例えば、ArFレーザ（波長193nm）を用いる露光装置の投影光学系の最大NA（開口数）は1.35であるため、解像限界はハーフピッチで36nm（ $= 0.25 \times (193 \text{ nm} / 1.35)$ ）となる。そのため、解像限界よりも短い30nm以下の線幅のライン1を有するL & Sパターンを、露光工程、現像工程およびエッチング工程を単純に1回行うだけで基板上に形成することはできない。即ち、解像限界の2倍よりも短い60nm以下のピッチを有するL & Sパターンを、それらの工程を単純に1回行うだけで基板上に形成することはできない。以下に、露光装置の解像限界より小さい線幅のライン1を有するL & Sパターンを形成する方法について、図4を参照しながら説明する。例えば、ライン1の線幅およびスペースの幅がそれぞれ20nmであるL & Sパターンを形成する方法について説明する。以下では、ライン1の線幅およびスペースの幅がそれぞれ20nmである場合をL/S = 20/20nmと表す。

10

【0015】

[L & Sパターンの形成方法について]

まず、図4(a)に示すように、シリコン基板10上にゲート酸化膜11、ゲート材料12、およびハードマスク13を形成し、ハードマスク13の上にL/S = 20/60nmのレジストパターンを形成する。L/S = 20/60nmのレジストパターンは、例えば、L/S = 40/40nmのマスクパターンを露光装置を用いてレジストに露光した後、酸素プラズマなどによってレジストを等方的にエッチングすることによって作製される。

20

【0016】

ハードマスク13の上にL/S = 20/60nmのレジストパターンを形成した後、図4(b)に示すように、CVDやスパッタなどを用いて酸化膜15を成膜する。酸化膜15は、その膜厚が、L & Sパターンにおけるライン1の線幅と同じになるように、即ち膜厚が20nmとなるように成膜される。当該酸化膜15の成膜は等方的に行われるため、ハードマスク13の上のレジストの側面に形成された酸化膜15（サイドウォールと呼ぶ）の膜厚も、L & Sパターンにおけるライン1の線幅と同じ20nmとなる。ここでは、酸化膜15を成膜したが、酸化膜15は下地のハードマスク13をエッチングするために用いられるため、酸化膜15に限られるものではなく、例えばカーボン膜であってもよい。

30

【0017】

次に、図4(c)に示すように、酸化膜15を、ハードマスク13の上に形成されたレジストの上面が現われるまで異方性エッチングを行う。そして、図4(d)に示すように、酸素プラズマなどを用いて、ハードマスク13の上のレジストを除去する。これにより、ハードマスク13の上にはサイドウォールのみが残り、酸化膜15によって構成されたL/S = 20/20nmのパターンを形成することができる。このように形成された酸化膜15のパターンをマスクとして、図4(e)に示すようにハードマスク13の異方性エッチングを行い、酸化膜15を除去した後、図4(f)に示すようにハードマスク13をマスクとしてゲート材料12の異方性エッチングを行う。これにより、図4(g)に示すように、ゲート材料12によって構成されたL/S = 20/20nmのL & Sパターンをシリコン基板10（ゲート酸化膜11）の上に形成することができる。

40

【0018】

[L & Sパターンの部分的な除去について]

L & Sパターンを部分的に除去するために用いられるパターンはカットパターンと呼ばれる。カットパターンにおける複数の要素（カット要素9）は、例えば、L & Sパターン上において、L & Sパターンのピッチと同じピッチの碁盤の目状のグリッド（Evenグリッド）の各交点に配置される。つまり、L & SパターンのピッチとEvenグリッドのピッチは同等である。図5は、カットパターンにおける複数のカット要素9をEven

50

グリッドに従って配置した例を示す図である。しかしながら、近年における回路パターンの更なる微細化および高集積化に伴い、露光装置の解像限界より小さい線幅のライン1を有するL & Sパターンを部分的に除去することが求められている。この場合、カットパターンにおける複数のカット要素9をEvenグリッドに従って配置するように設計すると、複数のカット要素の線幅やピッチも露光装置の解像限界より小さくなる。そのため、当該露光装置を用いて複数のカット要素9をL & Sパターン上に形成することが困難になりうる。そこで、本実施形態では、カットパターンにおける複数のカット要素9を、図6に示すように、千鳥状のグリッドに従って配置する。図6は、カットパターンにおける複数のカット要素9を千鳥状のグリッドに従って配置した例を示す図である。カットパターンは、例えば、L & Sパターンにおける複数のライン上に複数のカット要素9が配置されるように構成される。そして、1つのライン上における複数のカット要素9は、L & Sパターンのピッチの2倍の間隔でライン1が伸びる方向(Y方向)に沿って配列される。また、隣り合う2つのラインのうち一方のカット要素9の配列と他方のカット要素9の配列とは、Y方向にL & Sパターンのピッチだけ互いにずれている。このようにカットパターンを構成することにより、カットパターンにおける複数のカット要素9同士の間隔を広げることができる。その結果、上述したように基板上に形成されたL & Sパターンにおける複数のライン1上に、複数のカット要素9を形成することが容易になる。

【0019】

[パターン形成方法について]

以下に、本実施形態におけるパターン形成方法について、図7～図9を参照しながら説明する。図7は、本実施形態におけるパターン形成方法を示すフローチャートである。また、図8は、パターン形成方法の各工程におけるスタンダードセル4を示す図であり、図9は、パターン形成方法の各工程における基板の断面(XZ断面)を示す図である。図9は、図6における破線A-A'における断面を示している。以下の説明では、図4において示したゲート酸化膜11を省略し、シリコン基板10を単に「基板3」を呼ぶ。

【0020】

S101では、図8(a)に示すように、基板3上にL & Sパターンを形成する。基板3上へのL & Sパターンの形成は、例えば上述した方法によって行われうる。このときの線分A-A'の断面図は、図9(a)に示すようになる。S102では、L & Sパターン上に、図8(b)に示すように、カットパターンにおける複数のカット要素9としての複数の第1開口7aを有する第1層7を形成する。第1層7は、例えば、レジストや酸化膜などによって構成されうる。このときの断面図は、図9(b)に示すようになる。複数の第1開口7aは、各第1開口7aがカットパターンにおける各カット要素に対応するように、カットパターンに従って千鳥状に配置される。即ち、1つのライン1上における複数の第1開口7aが、L & Sパターンのピッチの2倍の間隔でライン1が伸びる方向(Y方向)に沿って配列するように第1層7を形成することができる。また、隣り合う2つのライン1のうち一方の第1開口7aの配列と他方の第1開口7aの配列とがY方向にL & Sパターンのピッチだけ互いにずれるように第1層7を形成することができる。ここで、図7では、各第1開口7aの寸法は、L & Sパターンにおけるライン1の幅より小さいが、実際には、ライン1の一部を容易に除去することができるようにライン1の幅より大きくすることが好ましい。

【0021】

このように千鳥状に配置された複数の第1開口7aを有する第1層を形成する方法としては、例えば非特許文献2に記載された2つの方法が挙げられる。非特許文献2には、EKBプロセスおよびDTD(Dual Tone Development)プロセスの2つの方法が記載されている。これらの方法は、L & Sパターンを部分的に除去するために開発されたものではないが、これらの方法を次元レイアウト技術に応用することができる。EKBプロセスでは、円柱状にそれぞれ形成された複数のレジストパターンを、Evenグリッドで配置し、そのレジストパターンをもとに酸化膜の成膜とエッチバックを行う。そして、レジストパターンを除去することにより、複数の開口が千鳥状に配置され

10

20

30

40

50

た酸化膜の層を形成することができる。また、DTDプロセスでは、L & Sパターンが形成された基板3上にレジストを塗布し、当該レジストに対してポジ現像とネガ現像とを連続して行うことにより、複数の開口が千鳥状に配置されたレジストの層を形成することができる。

【0022】

S103では、第1層7に形成された複数の第1開口7aのうち、L & Sパターンを部分的に除去するために用いる第1開口7a'を選択する。S104では、図8(c)に示すように、S102で形成された第1層7の上に、S103で選択された第1開口7a'を露出させる第2開口8aを有する第2層8を形成する。第2層8は、例えば、レジストや酸化膜などによって構成されうる。このときの断面図は、図9(c)に示すようになる。このように形成された第2開口8aは、露光装置の解像限界よりも大きい寸法で形成することができる。ここで、第2層8は、S103で選択された2つ以上の第1開口7a'が1つの第2開口8aによって露出されるように形成されもよい。

10

【0023】

S105では、図8(d)に示すように、スパッタやエッチングなどの工程により、第1層7の第1開口7a'および第2層8の第2開口8aを介してL & Sパターンを部分的に除去する。このときの断面図は、図9(d)に示すようになる。S106では、第1層7および第2層8を除去する。これにより、図10に示すように、基板3上に形成されたL & Sパターンを部分的に除去し、基板3上に所望の回路パターンを形成することができる。図10は、本実施形態のパターン形成方法を用いて基板3上に形成した回路パターンを示す図である。

20

【0024】

上述したように、本実施形態に係るパターン形成方法は、露光装置の解像限界より小さい線幅のライン1を有するL & Sパターン上に、千鳥状に配置された複数の第1開口7aを有する第1層7を形成する。また、L & Sパターンを部分的に除去するために用いる第1開口7aを露出させる第2開口8aを有する第2層8を第1層7の上に形成する。そして、第1開口7aおよび第2開口8aを介してL & Sパターンを部分的に除去する。これにより、露光装置の解像限界より小さい線幅のライン1を有するL & Sパターンを部分的に除去し、基板上に所望の回路パターンを形成することができる。

【0025】

30

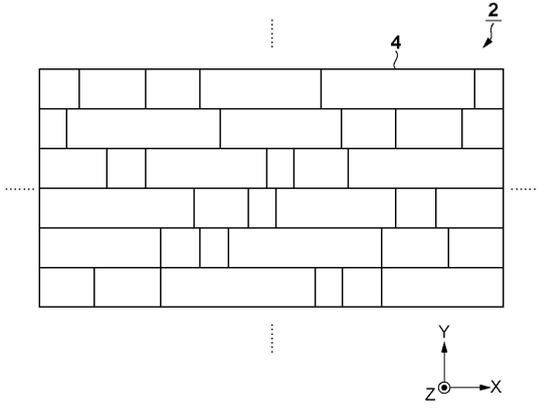
以上、本発明の好ましい実施形態について説明したが、本発明はこれらの実施形態に限定されないことはいうまでもなく、その要旨の範囲内で種々の変形および変更が可能である。

【符号の説明】

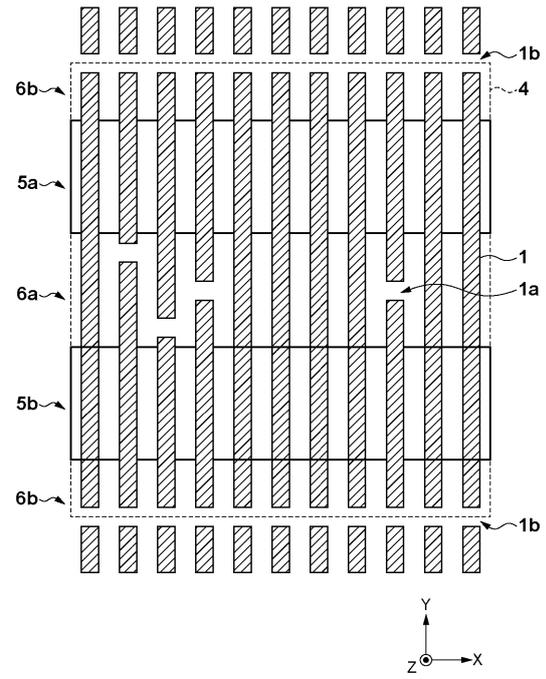
【0026】

1：ライン、5：活性領域、6：分離領域、7：第1層、7a：第1開口、8：第2層、8a：第2開口

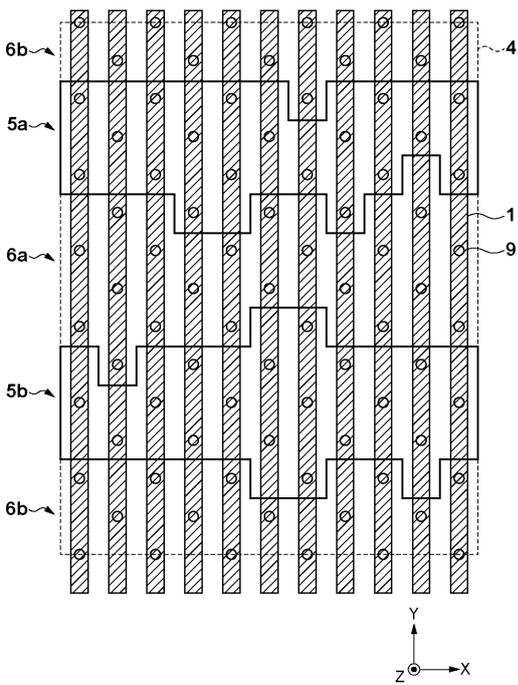
【図1】



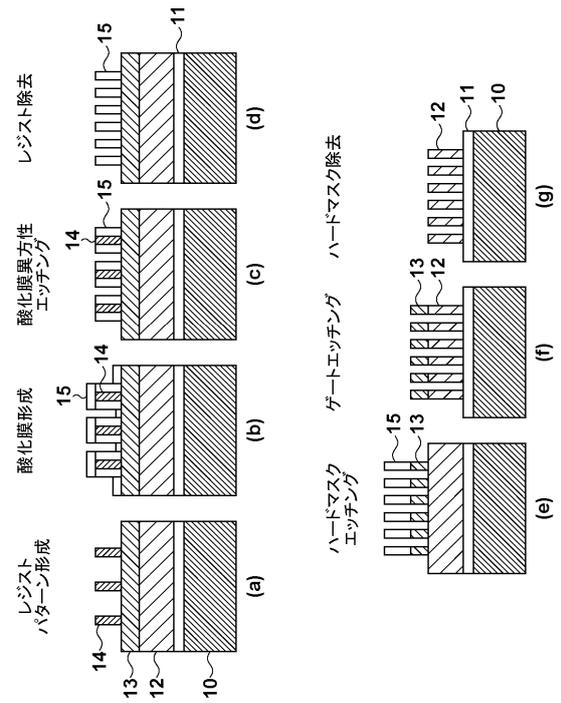
【図2】



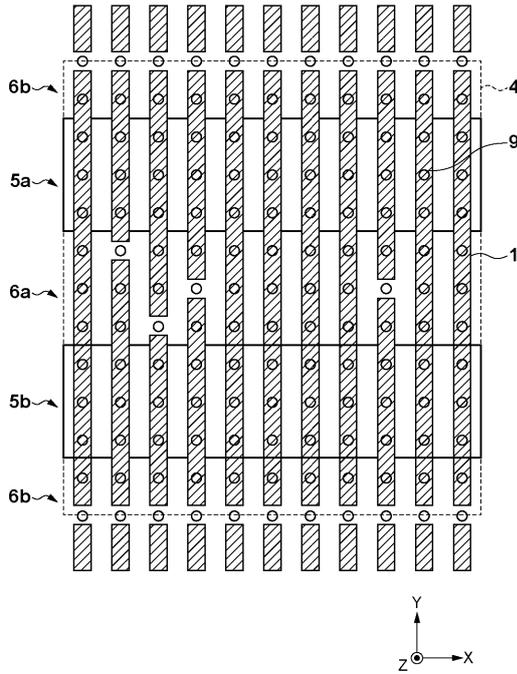
【図3】



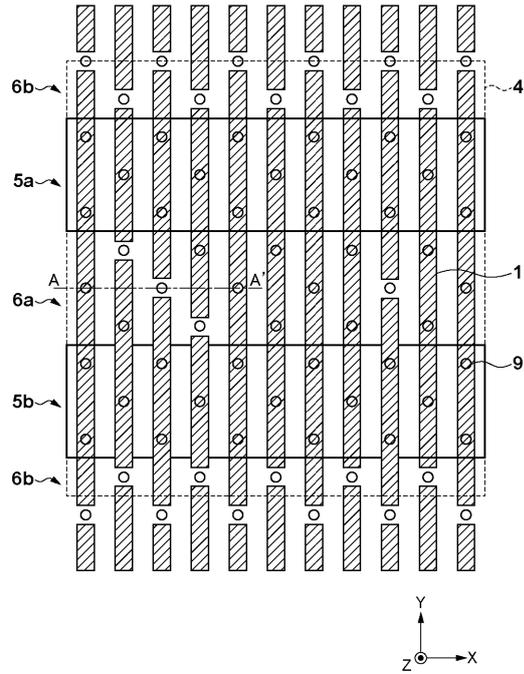
【図4】



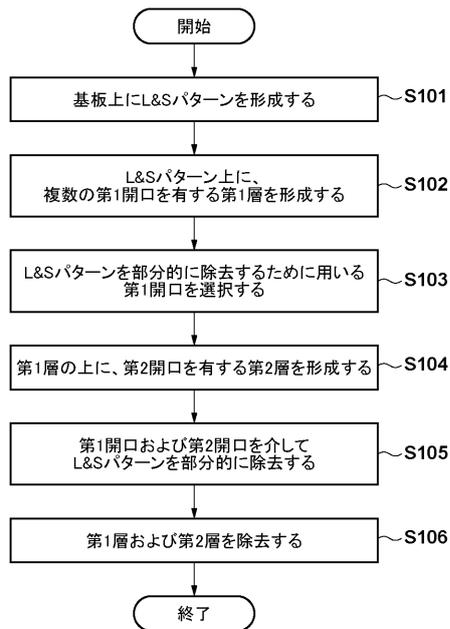
【図5】



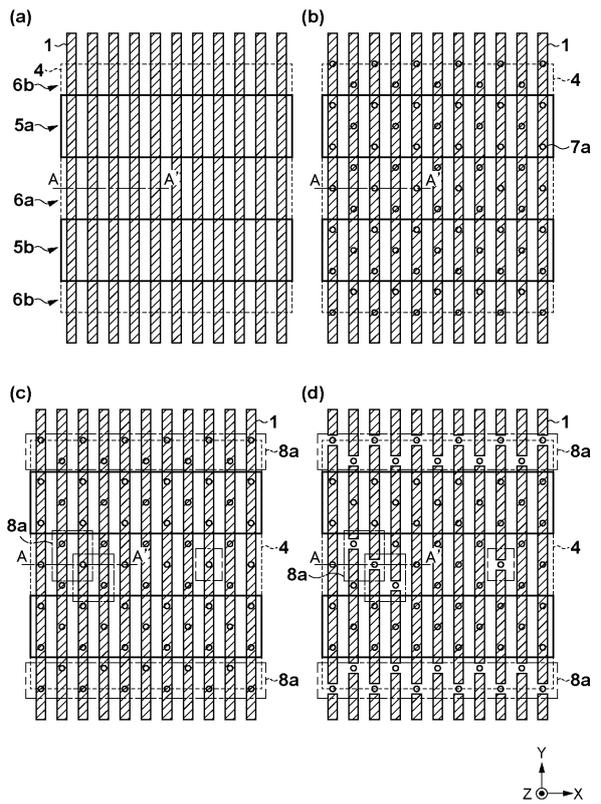
【図6】



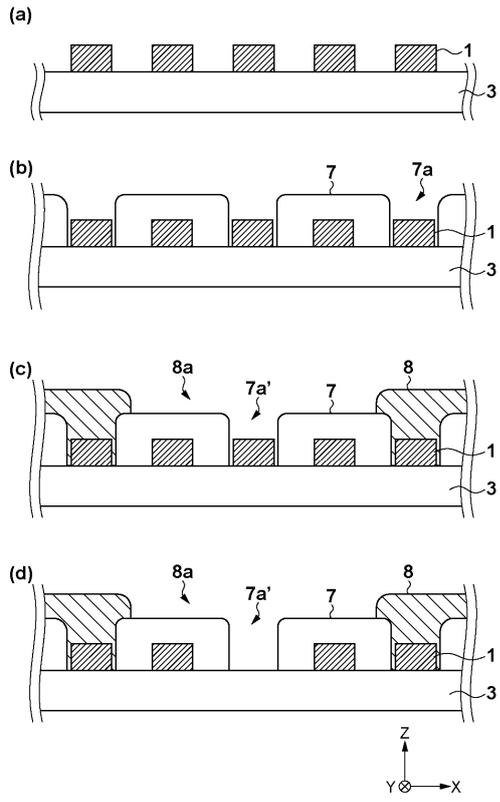
【図7】



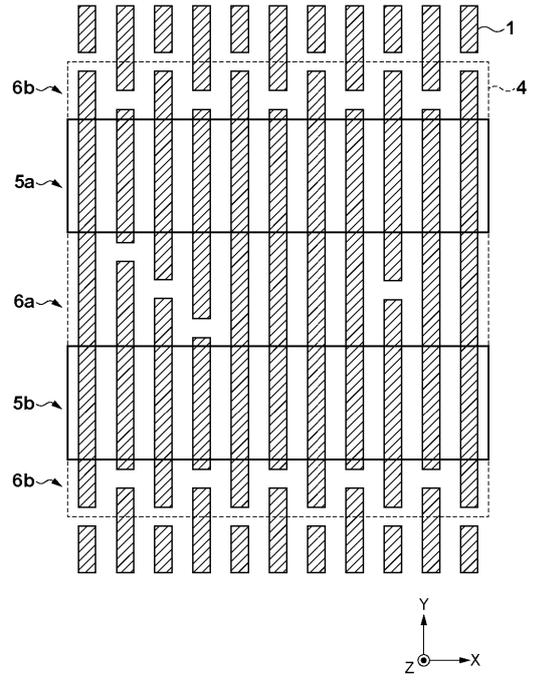
【図8】



【 図 9 】



【 図 10 】



フロントページの続き

- (72)発明者 辻田 好一郎
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
- (72)発明者 荒井 禎
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 長谷 潮

- (56)参考文献 特開2012-064939(JP,A)
特開2011-258822(JP,A)
特開2005-150494(JP,A)
特開2013-157498(JP,A)
特開2000-260705(JP,A)
国際公開第2014/061760(WO,A1)
特開2011-100789(JP,A)
特開2012-033923(JP,A)
特開2014-049738(JP,A)
特開2009-049420(JP,A)
特開2010-238719(JP,A)
米国特許出願公開第2012/0235243(US,A1)
Michael C. Smayling, 32nm and below Logic Patterning using Optimized Illumination and Double Patterning, Proc. of SPIE, 2009年 3月, Vol. 7274, 72740K-1~72740K-8

(58)調査した分野(Int.Cl., DB名)

H01L 21/027
G03F 7/20 - 7/24
H01L 21/3213
H01L 21/768
H01L 21/82