



(12)发明专利

(10)授权公告号 CN 104321864 B

(45)授权公告日 2017.06.20

(21)申请号 201280073065.8

(22)申请日 2012.06.08

(65)同一申请的已公布的文献号
申请公布号 CN 104321864 A

(43)申请公布日 2015.01.28

(85)PCT国际申请进入国家阶段日
2014.11.07

(86)PCT国际申请的申请数据
PCT/US2012/041714 2012.06.08

(87)PCT国际申请的公布数据
W02013/184145 EN 2013.12.12

(73)专利权人 英特尔公司
地址 美国加利福尼亚

(72)发明人 C·胡

(74)专利代理机构 永新专利商标代理有限公司
72002

代理人 王英 陈松涛

(51)Int.Cl.
H01L 23/48(2006.01)
H01L 23/28(2006.01)

(56)对比文件
US 2002/0063342 A1,2002.05.30,
US 2004/0262776 A1,2004.12.30,
US 2009/0236031 A1,2009.09.24,
US 2012/0001339 A1,2012.01.05,

审查员 吕阆

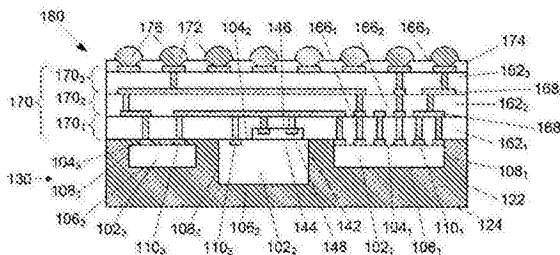
权利要求书3页 说明书6页 附图8页

(54)发明名称

具有非共面的、包封的微电子器件和无焊内建层的微电子封装

(57)摘要

一种具有包封的基板的微电子封装,包括包封在包封材料内的多个微电子器件,其中,包封结构可以具有邻近多个微电子器件的有源面的有源面,并且其中,所述多个微电子器件中的至少一个微电子器件可以具有大于所述多个微电子器件中另一个微电子器件的高度(例如非共面)。微电子封装进一步包括邻近包封结构的有源面而形成的无焊内建层结构。微电子封装还可以包括邻近在包封结构的有源面上设置的、并与包封的基板的多个微电子器件中的至少一个微电子器件电接触的具有有源面的微电子器件。



1. 一种微电子封装,包括:

包封结构,所述包封结构包括实质上包封在包封材料内的多个微电子器件,其中,所述包封结构包括邻近所述微电子器件的有源面的有源面,并且其中,所述多个微电子器件中的至少一个微电子器件的高度大于所述多个微电子器件中的另一个微电子器件的高度;

无焊内建层结构,所述无焊内建层结构被形成为邻近所述包封结构的有源面;以及设置在所述包封结构的有源面上的至少一个具有有源面的微电子器件。

2. 根据权利要求1所述的微电子封装,其中,所述至少一个有源面电气连接到所述包封结构的所述多个微电子器件中的至少一个微电子器件。

3. 根据权利要求2所述的微电子封装,其中,所述至少一个具有有源面的微电子器件通过所述无焊内建层结构电气连接到所述多个微电子器件中的至少一个微电子器件。

4. 根据权利要求2所述的微电子封装,其中,所述至少一个具有有源面的微电子器件通过至少一条键合引线电气连接到所述多个微电子器件中的至少一个微电子器件。

5. 根据权利要求2所述的微电子封装,其中,所述至少一个具有有源面的微电子器件通过至少一个焊料互连部直接电气连接到所述多个微电子器件中的至少一个微电子器件的有源面。

6. 根据权利要求1所述的微电子封装,进一步包括电气连接到所述无焊内建层结构的外部互连部。

7. 根据权利要求1所述的微电子封装,其中,所述多个微电子器件中的至少一个微电子器件包括从其有源面延伸的至少一个连接结构,并且其中,所述包封材料不包封所述多个微电子器件中的所述至少一个微电子器件的所述至少一个连接结构。

8. 根据权利要求1所述的微电子封装,其中,所述包封材料包括二氧化硅填充的环氧树脂。

9. 根据权利要求1-8中任意一项所述的微电子封装,其中,所述包封结构进一步包括背面,其中,所述包封结构的背面与所述多个微电子器件中的具有最大高度的至少一个微电子器件的背面实质上平齐。

10. 一种形成微电子封装的方法,包括:

将多个微电子器件设置在基板载体上,其中,每一个所述微电子器件的有源面都面向所述基板载体,并且其中,所述多个微电子器件中的至少一个微电子器件的高度大于所述多个微电子器件中的另一个微电子器件的高度;

用包封材料实质上包封所述多个微电子器件;

固化所述包封材料以形成包封结构,所述包封结构具有与所述基板载体邻接的有源面;

从所述基板载体去除所述包封结构;以及

在所述包封结构的有源面上形成无焊内建层结构。

11. 根据权利要求10所述的形成所述微电子封装的方法,进一步包括将至少一个具有有源面的微电子器件设置在所述包封结构的有源面上。

12. 根据权利要求11所述的形成所述微电子封装的方法,进一步包括:在形成所述无焊内建层结构之前,将至少一个具有有源面的微电子器件电气连接到所述包封结构的所述多个微电子器件中的至少一个微电子器件。

13. 根据权利要求12所述的形成所述微电子封装的方法,其中,电气连接所述至少一个具有有源面的微电子器件包括:将所述至少一个具有有源面的微电子器件通过所述无焊内建层结构电气连接到所述多个微电子器件中的至少一个微电子器件。

14. 根据权利要求12所述的形成所述微电子封装的方法,其中,电气连接所述至少一个具有有源面的微电子器件包括:将所述至少一个具有有源面的微电子器件通过至少一条键合引线电气连接到所述多个微电子器件中的至少一个微电子器件。

15. 根据权利要求12所述的形成所述微电子封装的方法,其中,电气连接所述至少一个具有有源面的微电子器件包括:将所述至少一个具有有源面的微电子器件通过至少一个焊料互连部电气连接到所述多个微电子器件中的至少一个微电子器件。

16. 根据权利要求10所述的形成所述微电子封装的方法,进一步包括形成电气连接到所述无焊内建层结构的外部互连部。

17. 根据权利要求10所述的形成所述微电子封装的方法,其中,将多个微电子器件设置在基板载体上包括设置多组微电子器件,且进一步包括在形成所述无焊内建层结构之后,对单组微电子器件进行切割以形成单个微电子封装。

18. 根据权利要求10所述的形成所述微电子封装的方法,进一步包括:在对单组微电子器件进行切割之前,形成电气连接到所述无焊内建层结构的多个外部互连部。

19. 根据权利要求10所述的形成所述微电子封装的方法,其中,所述多个微电子器件中的至少一个微电子器件的所述有源面包括从其有源面延伸的至少一个连接结构,并且其中,用包封材料来实质上包封所述多个微电子器件并没有包封所述多个微电子器件中的所述至少一个微电子器件的所述至少一个连接结构。

20. 根据权利要求10所述的形成所述微电子封装的方法,其中,所述包封材料包括二氧化硅填充的环氧树脂。

21. 根据权利要求10-20中任意一项所述的形成所述微电子封装的方法,其中,包封所述多个微电子器件进一步包括:形成所述包封结构的背面,所述包封结构的背面与所述多个微电子器件中的具有最大高度的至少一个微电子器件的背面实质上平齐。

22. 一种微电子系统,包括:

外壳;及

布置在所述外壳内的微电子结构,包括:

微电子基板;以及

附接到所述微电子基板的至少一个微电子封装,所述至少一个微电子封装包括:

包封结构,所述包封结构包括实质上包封在包封材料内的多个微电子器件,其中,所述包封结构包括邻近所述微电子器件的有源面的有源面,并且其中,所述多个微电子器件中的至少一个微电子器件的高度大于所述多个微电子器件中的另一个微电子器件的高度;

无焊内建层结构,所述无焊内建层结构被形成为邻近所述包封结构的有源面;以及

设置在所述包封结构的有源面上的至少一个具有有源面的微电子器件。

23. 根据权利要求22所述的系统,其中,所述至少一个有源面电气连接到所述包封结构的所述多个微电子器件中的至少一个微电子器件。

24. 根据权利要求23所述的系统,其中,所述至少一个具有有源面的微电子器件通过所述无焊内建层结构电气连接到所述多个微电子器件中的至少一个微电子器件。

25. 根据权利要求23所述的系统,其中,所述至少一个具有有源面的微电子器件通过至少一条键合引线电气连接到所述多个微电子器件中的至少一个微电子器件。

26. 根据权利要求23所述的系统,其中,所述至少一个具有有源面的微电子器件通过至少一个焊料互连部直接电气连接到所述多个微电子器件中的至少一个微电子器件的有源面。

27. 根据权利要求22所述的系统,其中,所述多个微电子器件中的至少一个微电子器件包括从其有源面延伸的至少一个连接结构,并且其中,包封材料不包封所述多个微电子器件中的所述至少一个微电子器件的所述至少一个连接结构。

28. 根据权利要求22-27中任意一项所述的系统,其中,所述包封结构进一步包括背面,其中,所述包封结构的背面与所述多个微电子器件中的具有最大高度的至少一个微电子器件的背面实质上平齐。

具有非共面的、包封的微电子器件和无焊内建层的微电子封装

技术领域

[0001] 本说明的实施例总体上涉及微电子封装的领域,更具体而言,涉及具有多个非共面的、包封的微电子器件和无焊内建层的微电子封装。

背景技术

[0002] 微电子产业一直争取生产更快且更小的微电子封装,以便用于不同移动电子产品中,例如便携式计算机、电子平板电脑、蜂窝电话、数码相机等。典型地,微电子封装在诸如微处理器、芯片组、图形设备、无线设备、存储器设备、专用集成电路等的微电子器件与诸如母板、中介层、印刷电路板等的外部组件之间必须具有相当大量的导电路径(用于发送电力/接地和输入/输出信号)。相当大量的导电路径的形成导致必须在相对大的微电子器件中的形成,会需要严格的设计规则和/或会需要在互连层中的多层电介质材料和导电迹线,以实现到外部互连部的适当的导电路径。而且,多个微电子器件可以用于微电子封装的制造中,本领域技术人员会理解,这会导致的问题包括但不限于:在多个微电子器件的互连之间的带宽限制,当使用球栅阵列贴装结构时的封装的可靠性,微电子封装的尺寸缩放,由于贴装到单个微电子基板或母板的多个封装的形状因子问题,由于集成每一个都具有自身封装的多个器件的成本问题,及电位导电迹线“扇出”限制。

附图说明

[0003] 在说明书的结论部分中具体指出并清楚地要求了本公开内容的主题。结合附图,依据以下的说明和所附权利要求书,本公开内容的前述及其他特征会变得更为明显。应当理解,附图仅示出了根据本公开内容的几个实施例,因此不应认为是限制本公开内容的范围。将通过使用附图,借助另外的特殊性和细节来说明本公开内容,以便更易于确定本公开内容的优点,在附图中:

[0004] 图1示出了根据本说明的实施例的位于基板载体上的多个微电子器件的横截面图。

[0005] 图2示出了根据本说明的实施例的布置在图1的微电子器件上的包封材料的横截面图。

[0006] 图3示出了根据本说明的另一个实施例的布置在图1的微电子器件上的包封材料的横截面图。

[0007] 图4示出了根据本说明的实施例的通过固化/凝固包封材料而形成的包封结构以及从基板载体的去除包封结构的横截面图。

[0008] 图5示出了根据本说明的实施例的位于包封结构的有源面上的具有有源面的微电子器件。

[0009] 图6示出了根据本说明的实施例的具有有源面的微电子器件借助键合引线与包封结构的至少一个微电子器件的电气附接。

[0010] 图7示出了根据本说明的实施例的具有有源面的微电子器件借助焊球与包封结构的至少一个微电子器件的电气附接。

[0011] 图8示出了根据本说明的实施例的具有有源面的微电子器件借助焊球与包封结构的至少一个微电子器件的电气附接。

[0012] 图9示出了根据本说明的实施例的本说明的包封结构,其中,包封材料没有围绕至少微电子器件的突出的互连部或者已经被去除了。

[0013] 图10示出了根据本说明的实施例的图9的结构,如果存在的话,具有布置在包封结构和具有有源面的微电子器件上的电介质材料层。

[0014] 图11示出了根据本说明的实施例的图10的结构,如果存在的话,具有通过电介质层而形成的开口部,以便露出至少一个微电子器件与至少一个具有有源面的微电子器件的至少一个互连部。

[0015] 图12示出了根据本说明的实施例的图11的结构,其中,以导电材料填充开口部以便形成导电通孔。

[0016] 图13示出了根据本说明的实施例的图12的结构,其中,在电介质材料层上形成导电迹线。

[0017] 图14示出了根据本说明的实施例的微电子封装。

[0018] 图15示出了根据本说明的一个实现方式的用于同时制造多个微电子封装的多组微电子器件。

[0019] 图16示出了根据本说明的一个实现方式的图15的结构,其中,分割或切割多组微电子器件,以形成单个微电子封装。

[0020] 图17示出了根据本说明的实施例的用于制造微电子结构的过程的流程图。

[0021] 图18示出了根据本说明的一个实现方式的电子系统/设备。

具体实施方式

[0022] 在以下说明中,参考了附图,附图示例性地显示了特定实施例,在其中可以实践所要求的主题。足够详细地说明了这些实施例,以使得能量源技术人员能够实践主题。会理解,多个实施例尽管有所不同,但不必是相互排斥的。例如,本文结合一个实施例所述的特定特征、结构或特性可以在其他实施例内实施,不会脱离所要求主题的精神和范围。本说明书内对“一个实施例”或“实施例”的提及表示结合该实施例所述的特定特征、结构或特性包括在本发明包含的至少一个实现方式中。因此,短语“一个实施例”或者“在实施例中”的使用不一定指代同一实施例。另外,会理解,在不脱离所要求主题的精神和范围的情况下,可以修改单个元件在每一个公开的实施例中的位置或布置。以下的详细说明因此不应在限制性意义上理解,主题的范围仅由所附权利要求书连同所附权利要求书给与等效替代的完整范围来限定,并适当地解释。在附图中,全部几个图中的相似的参考标记指代相同或相似的元件或功能,其中所示的元件不一定彼此按照比例,而是可以放大或缩小单个元件,以便在本说明的环境中更易于理解元件。

[0023] 本说明的实施例可以包括一种微电子封装,具有包封的基板,所述包封的基板包括基本上包封在包封材料内的多个微电子器件,其中,包封结构可以具有邻近所述多个微电子器件的有源面的有源面,并且其中,所述多个微电子器件中的至少一个微电子器件可

以具有大于所述多个微电子器件中另一个微电子器件的高度(例如非共面)。微电子封装进一步包括邻近包封结构的有源面而形成的无焊内建层结构。微电子封装还可以包括邻近包封结构的有源面而设置的具有有源面的微电子器件,并与包封结构的所述多个微电子器件中的至少一个微电子器件电接触。

[0024] 在本说明的一个实施例中,诸如微处理器、芯片组、控制器、图形设备、无线设备、存储器设备、专用集成电路、电阻器、电容器、电感器等的多个微电子器件(示出为元件102₁-102₃)可以位于基板载体112上,如图1所示的。微电子器件102₁-102₃可以位于基板载体112上,它们各自的有源面104₁-104₃邻接和/或邻近基板载体112。如图1进一步所示的,微电子器件的有源面104₁-104₃的每一个都可以在其上具有至少一个连接结构110₁-110₃,例如焊盘、焊料块或柱、焊桩等。注意,高度,即,从微电子器件的有源面(参见元件104₂)或者自微电子器件(例如分别为微电子器件102₁和102₃)突出的连接结构(参见元件110₁和110₃)到各自相应的微电子器件102₁-102₃的各自相应的背面106₁-106₃的距离(示出为H₁-H₃),不必基本上相等。

[0025] 如图2和3所示的,包封材料122可以布置在每一个微电子器件102₁-102₃和基板载体122上。可以借助任何适当的技术来布置包封材料122,包括但不限于材料沉积和成型。包封材料122可以是任何适当的材料,包括但不限于,二氧化硅填充的环氧树脂,例如可以从Ajinomoto Fine-Techno Co., Inc., 1-2Suzuki-cho, Kawasaki-ku, Kawasaki-shi, 210-0801, Japan(例如Ajinomoto ABF-GX13、Ajinomoto GX92等)得到的材料。如图2所示的,包封材料122可以构成覆盖每一个微电子器件102₁-102₃的背面124,其中,包封材料122邻接每一个微电子器件的背面106₁-106₃并邻接每一个微电子器件102₁-102₃的至少一个侧面108₁-108₃(在各自相应的微电子器件的有源面104₁-104₃与各自相应的微电子器件背面106₁-106₃之间延伸)。可替换地,如图3所示的,包封材料的背面124可以形成为与具有最大高度的微电子器件的背面(示出为具有高度H₂的微电子器件102₂(参见图1))基本上平齐。这可以借助成型来实现。这也可以通过使图2中所示的结构平坦化来实现(例如化学机械抛光)。

[0026] 一旦包封材料122已经固化或基本上凝固了,就可以将它从基板载体112去除以构成包封结构130,所述包封结构130具有由与基板载体112以及每一个微电子器件102₁-102₃的有源面104₁-104₃和/或连接结构110₁-110₃邻接的包封材料122的一部分构成的有源面132,如图4所示的,其中,包封材料122与基板载体112邻接的部分可以与每一个微电子器件102₁-102₃的有源面104₁-104₃和/或连接结构110₁-110₃基本上平齐。如图5-7所示的,至少一个具有有源面的微电子器件142可以邻近包封结构的有源面132而设置。具有有源面的微电子器件142可以是任何适当的器件,例如有源器件,包括但不限于微处理器、芯片组、控制器、图形设备、无线设备、存储器设备、和专用集成电路,或者无源器件,包括但不限于,电阻器、电容器、和电感器。尽管在图5-13中将具有有源面的微电子器件142示出为与微电子器件102₂相邻,但它可以与任何微电子器件102₁-102₃相邻,与包封材料122相邻,或者与二者都相邻。

[0027] 如图5所示的,可以设置至少一个具有有源面的微电子器件142,其背面144接触包封结构的有源面132,以便可以在实质上形成的内建层中与至少一个微电子器件102₁-102₃电接触。在其他实施例中,可以设置至少一个具有有源面的微电子器件142,其背面144借助至少一条键合引线152接触包封结构的有源面132,键合引线152从具有有源面的微电子器

件142的有源面146上的至少一个连接结构148和至少一个微电子器件102₁-102₃的至少一个连接结构110₁-110₃延伸,如图6所示的。此外,在如图7所示的另一个实施例中,具有有源面的微电子器件142可以通过多个互连部154直接电气连接到至少一个微电子器件102₁-102₃,的互连部154例如是在至少一个具有有源面的微电子器件的连接结构148与至少一个微电子器件的连接结构110₁-110₃(显示为微电子器件连接结构110₂)之间延伸的焊球。在图7的实施例的一个示例中,微电子器件102₂可以是微处理器,具有有源面的微电子器件142可以是存储器设备。此外,在如图8所示的实施例中,具有有源面的微电子器件142可以通过多个互连部154直接电气连接到至少两个微电子器件102₁-102₃(显示为微电子器件102₁和102₂),互连部154例如是在至少一个具有有源面的微电子器件的连接结构148与至少两个微电子器件的连接结构110₁-110₃(显示为微电子器件连接结构110₁和110₂)之间延伸的焊球。

[0028] 参考图2和3,封装材料122可以具有足够的粘性,以便围绕从微电子器件延伸的任何突出的互连部,例如微电子器件互连部110₁和110₃。如图9所示的,封装材料122的粘性可以不足以围绕突出的互连,例如微电子器件互连部110₁。此外,应当理解,如果不希望封装材料122围绕突出的互连部,就可以借助本领域已知的任何技术将其去除。

[0029] 如图10所示的,可以与封装结构的有源面132与具有有源面的微电子器件142(如果存在的话)相邻地布置第一电介质材料层162₁。第一电介质材料层162₁可以借助本领域已知的任何技术来形成,包括沉积,例如喷涂,之后是平坦化、自平坦化丝网印刷等。电介质层可以是任何适当地电介质材料,包括但不限于,如前所述的二氧化硅(SiO₂)、氮氧化硅(SiO_xN_y)和氮化硅(Si₃N₄)及碳化硅(SiC),以及二氧化硅填充的环氧树脂等。

[0030] 如图11所示的,可以通过第一电介质材料层162₁形成开口部164,以露出每一个微电子器件的连接结构110₁-110₃的至少一部分和至少一个具有有源面的微电子器件的互连部148(如果存在的话)。开口部164可以由本领域已知的任何技术形成,包括但不限于,激光钻孔、离子钻孔、光刻/蚀刻等。

[0031] 如图12所示的,可以用导电材料填充开口部164,以形成第一导电通孔166₁。导电材料可以是任何适当的材料,包括但不限于,铜、铝、银、金、它们的合金等。可以借助本领域已知的任何技术来布置导电材料,包括但不限于,沉积、电镀等,之后可以进行平坦化,如本领域技术人员会理解的。

[0032] 如图13所示的,可以在第一电介质材料层162₁上形成多条第一导电迹线168₁的图案,以便接触至少一个第一导电通孔166₁。可以借助本领域已知的任何技术来形成第一导电迹线168₁的图案,包括但不限于,沉积或电镀,之后是光刻/蚀刻。第一导电迹线168₁可以由如前所述的任何适当的导电材料,并借助本领域已知的任何技术形成,包括光刻、沉积、电镀等。第一电介质材料层162₁、第一导电通孔166₁和第一导电迹线168₁可以构成第一内建层170₁。

[0033] 可以重复用于形成如图13所示的第一内建层170₁的工艺,直至形成期望的导电路径。如图14所示的,可以形成第二内建层170₂,其包括第二电介质材料层162₂、第二导电通孔166₂和第二导电迹线168₂。如图14进一步所示的,可以形成最终内建层170₃,其包括第三电介质材料层162₃、第三导电通孔166₃和焊盘172。内建层的组合(例如,第一内建层170₁、第二内建层170₂、和最终内建层170₃)可以构成无焊内建层结构170。

[0034] 如图13进一步所示的,可以在无焊内建层结构170上形成阻焊材料174,其中,通过阻焊材料174露出每一个焊盘172的至少一部分。可以在每一个焊盘172上形成外部互连部176,例如借助所示的球栅阵列互连部,以形成微电子封装180。可以利用阻焊材料174来包含用于形成含焊料的外部互连部176的焊料,如本领域技术人员会理解的。外部互连部176可以用于将微电子封装180连接到其他微电子结构(未示出),例如母板、印刷电路板等。尽管外部互连部176示出为球栅阵列互连部,但会理解,外部互连部176可以是任何适当的外部互连部,包括但不限于,焊栅阵列、针栅阵列、连接盘网格阵列等,如本领域技术人员会理解的。在将焊料用于形成外部互连部176时,例如球栅阵列和焊栅阵列,焊料可以是任何适当的材料,包括但不限于,铅/锡合金和高锡含量合金(例如约90%或更多的锡),及类似的合金。

[0035] 尽管图1-14示出了单个微电子封装180的形成,但会理解,可以同时形成多个封装。如图15所示的,微电子器件102₁-102₃(参见图1-14)的多个组310₁-310₃可以如前所述的设置在基板载体122上(参见图2-14),以构成多个包封结构330。可以按照在前相关于无焊内建层结构170(参见图9-14)所述的方式在多个包封结构330上形成多个无焊内建层结构370。可以按照在前相关于阻焊层结构172和外部互连部174(参见图14)所述的方式形成多个阻焊层372和多个封装外部互连部374,以形成多个包封结构380。

[0036] 如图16所示的,可以切割或裁切图15的多个包封结构380,以将每一个微电子器件组310₁-310₃分隔为单个微电子封装180₁-180₃。可以借助本领域已知的任何技术来执行切割,包括但不限于,锯切、激光切割、离子轰击等。

[0037] 在图17的流程图400中示出了制造本说明的微电子结构的一个过程的实施例。如在块410中限定的,多个微电子器件可以位于基板载体上,其中,每一个微电子器件的有源面都面向基板载体,并且其中,多个微电子器件中的至少一个的高度高于多个微电子器件中的另一个的高度。如在块420中限定的,可以借助包封材料来包封多个微电子器件。如在块430中限定的,随后固化包封材料层,以形成具有与基板载体邻接的有源面的包封材料。如在块440中所示的,从基板载体去除包封结构。如在块450中所示的,可以将有源面微电子结构设置在包封结构的有源面上。如在块460中所示的,具有有源面的微电子器件可以电气连接到包封结构内的多个微电子器件中的至少一个微电子器件。如在块470中所示的,可以在包封结构的有源面和具有有源面的微电子器件上形成无焊内建层结构。

[0038] 图18示出了电子系统/设备500的实施例,例如便携式计算机、台式机、移动电话、数码相机、数字音乐播放器、上网平板/平板设备、个人数字助理、寻呼机、即时通讯设备、或者其他设备。电子系统/设备200可以适于无线发送和/或接收信息,例如通过无线局域网(WLAN)系统、无线个域网(WPAN)系统、和/或蜂窝网。电子系统/设备500可以包括在外壳520内的微电子基板510(例如母板、印刷电路板等)。正如本申请的实施例一样,微电子封装530(参见图14的元件180和图16的元件180₁-180₃)连接到其。如前所述的,微电子封装530可以包括多个封装微电子器件102₁-102₃(参见图1-14),构成包封结构1330(参见图4-14),其中,微电子器件可以具有不同高度以及在包封结构的有源面132(参见图4-14)上的可任选的具有有源面的微电子器件142(参见图5-14),并且其中,可以在包封结构130上形成无焊内建层170(参见图14)。微电子基板510可以连接到不同外围设备,包括诸如键盘的输入设备540、诸如LCD显示器的显示设备550。会理解,如果显示设备550是触敏的,显示设备550也可

以起到输入设备的作用。

[0039] 会理解,本说明的主题不一定局限于图1-18中所示的特定应用。如本领域技术人员会理解的,主题可以应用于其他微电子器件制造应用。

[0040] 如上详细说明了本发明的实施例,会理解,由所附权利要求书限定的本发明不局限于以上说明中阐述的特定细节,因为在不脱离本发明的精神或范围的情况下,这些细节的许多显而易见的变型是可能的。

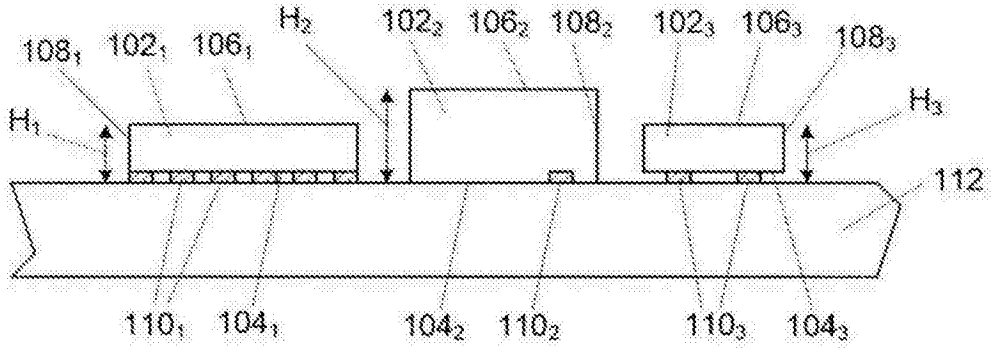


图1

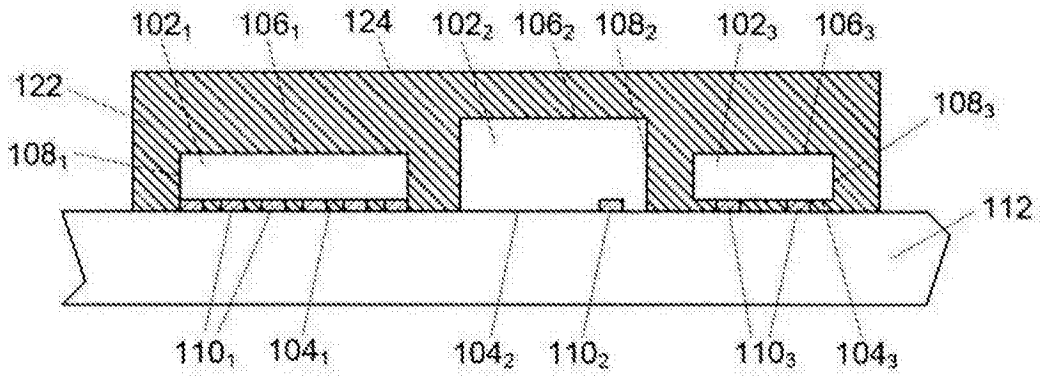


图2

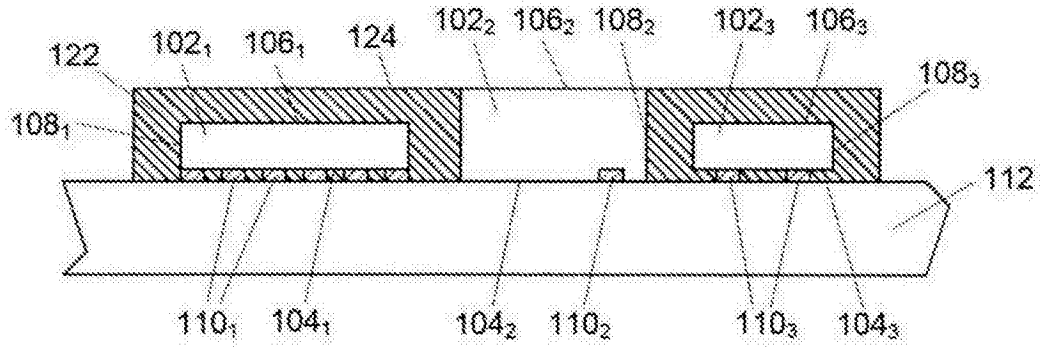


图3

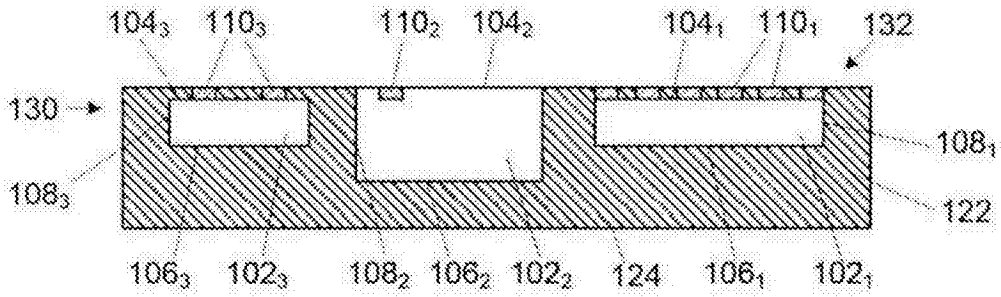


图4

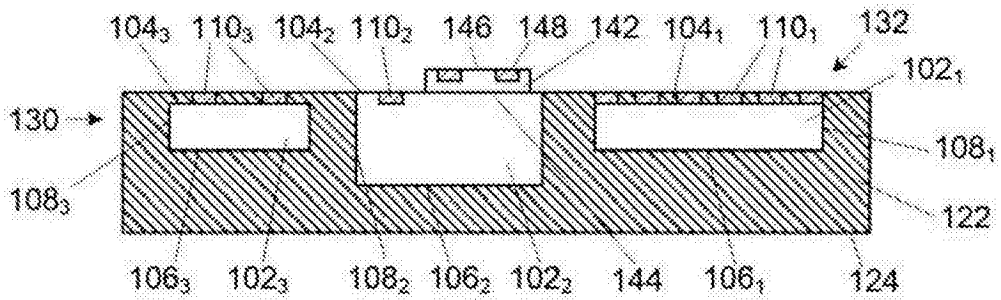


图5

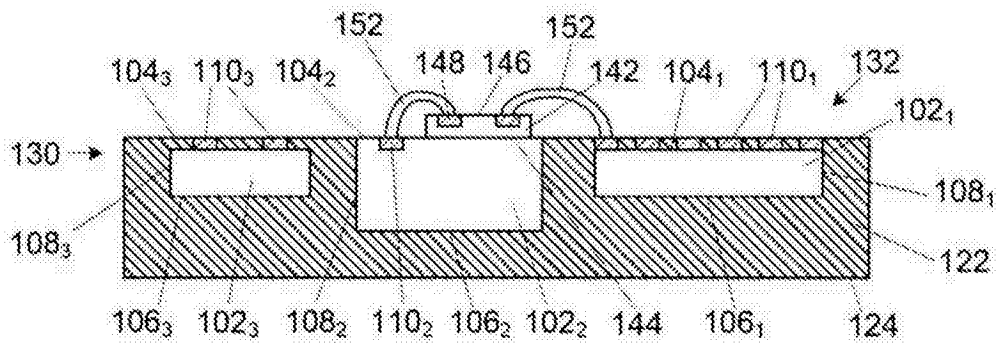


图6

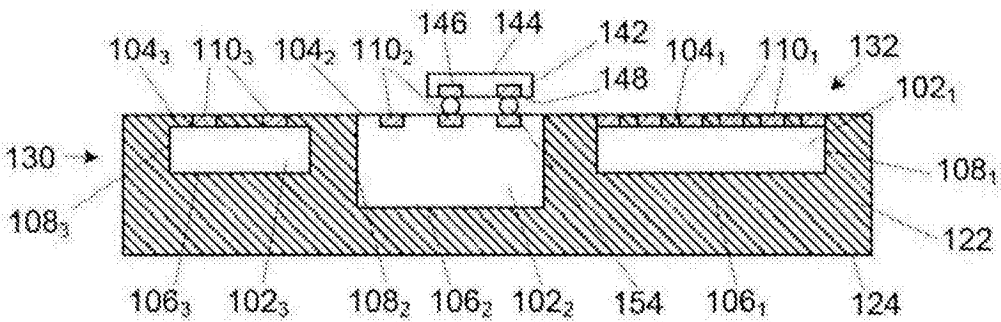


图7

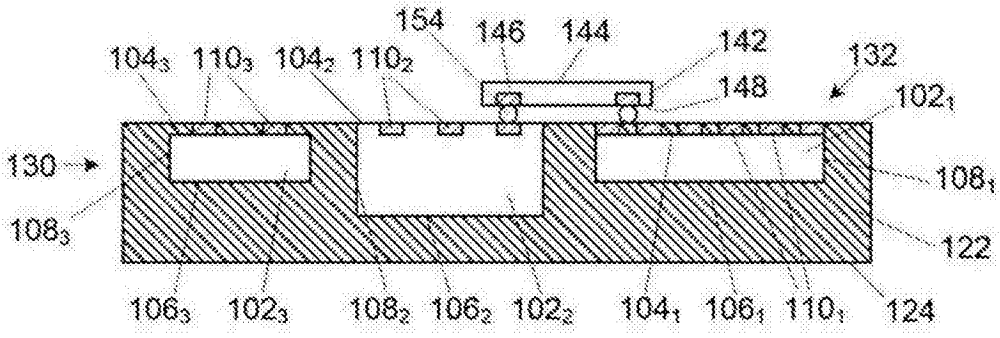


图8

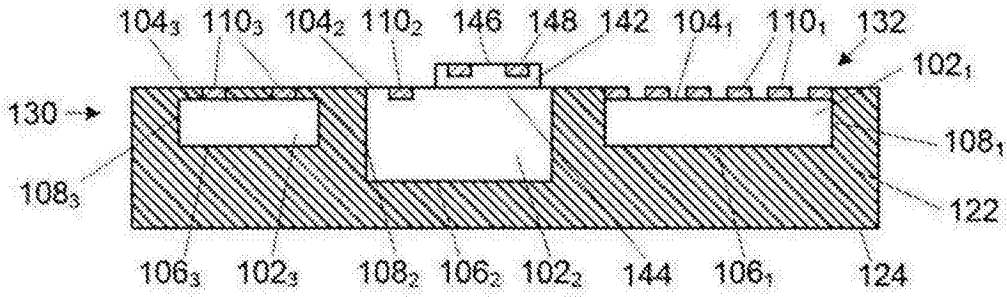


图9

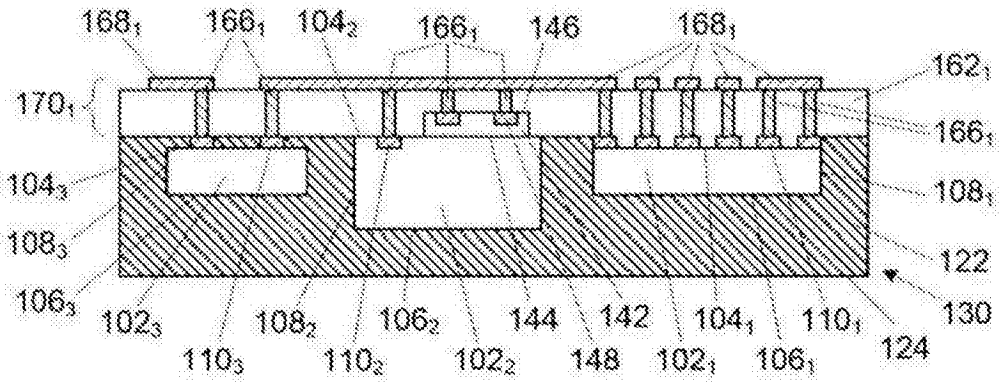


图10

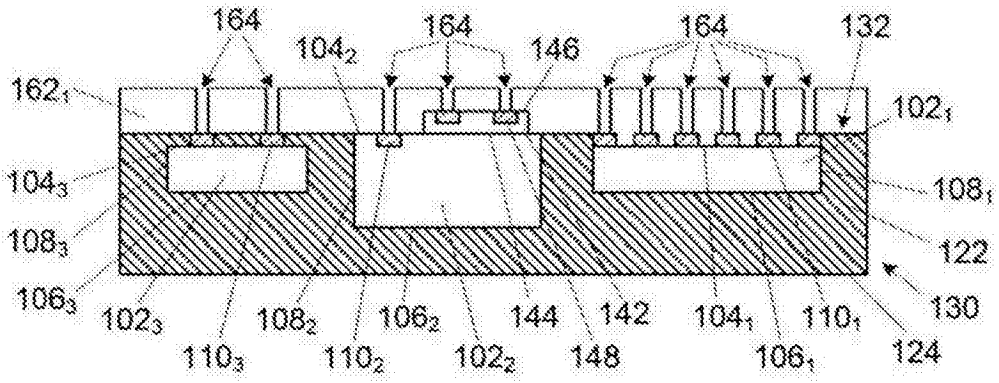


图11

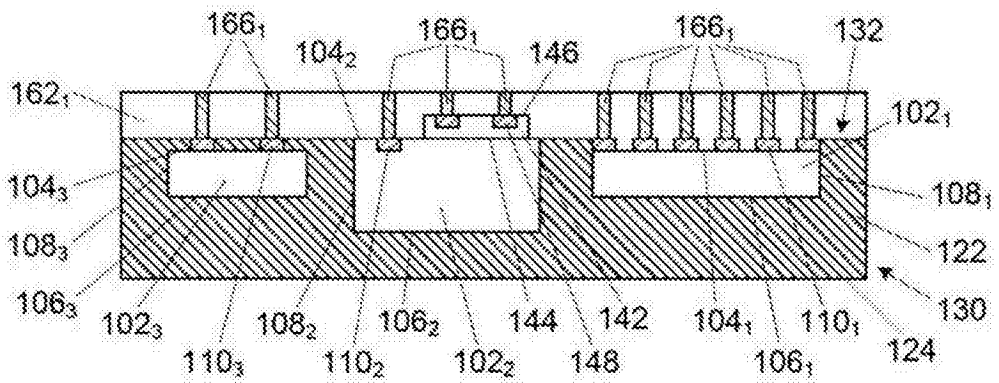


图12

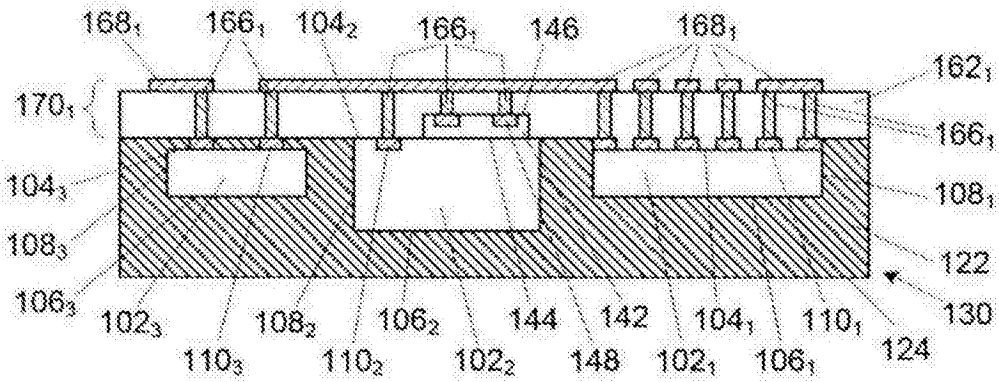


图13

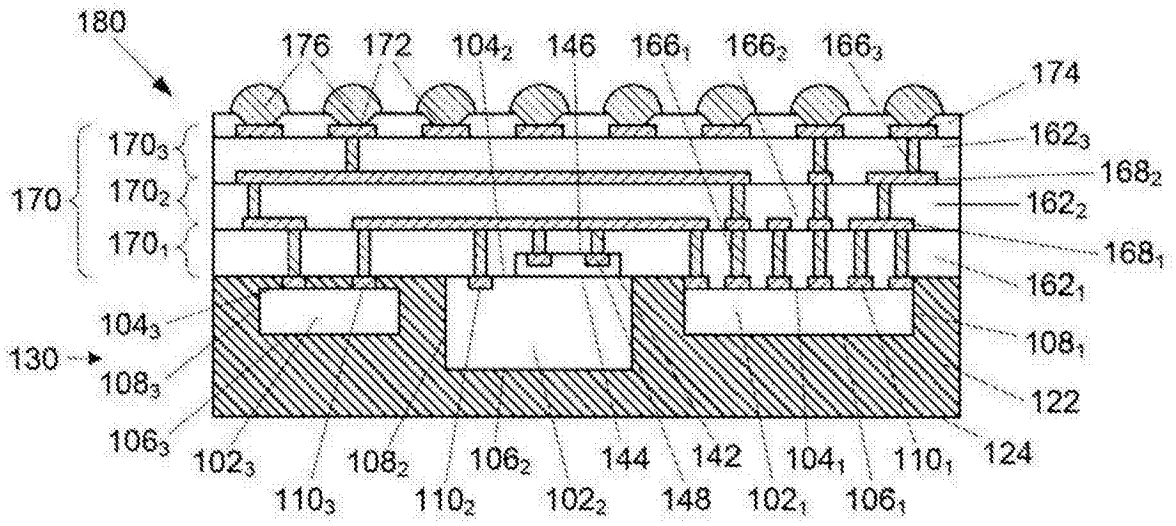


图14

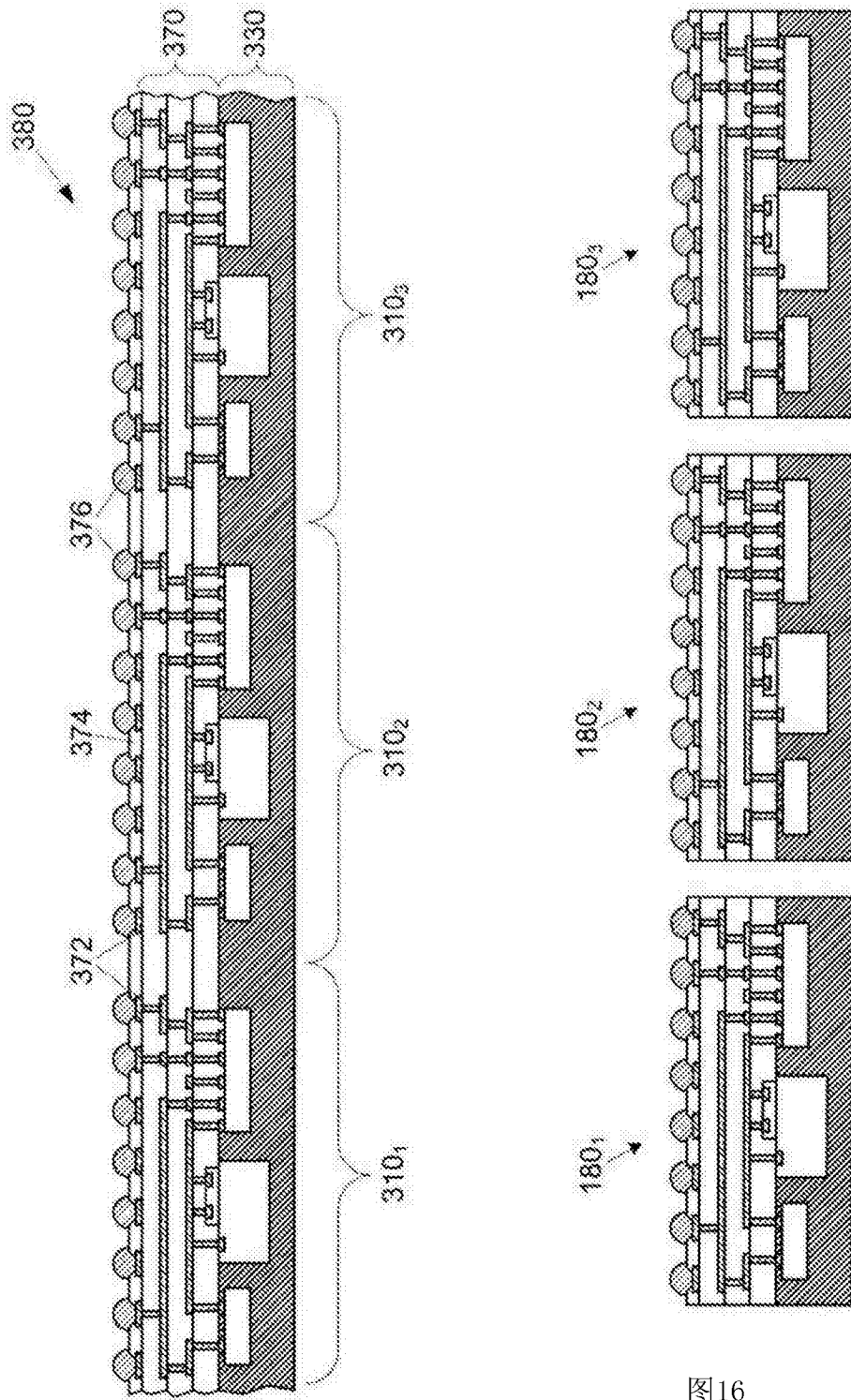


图15

图16

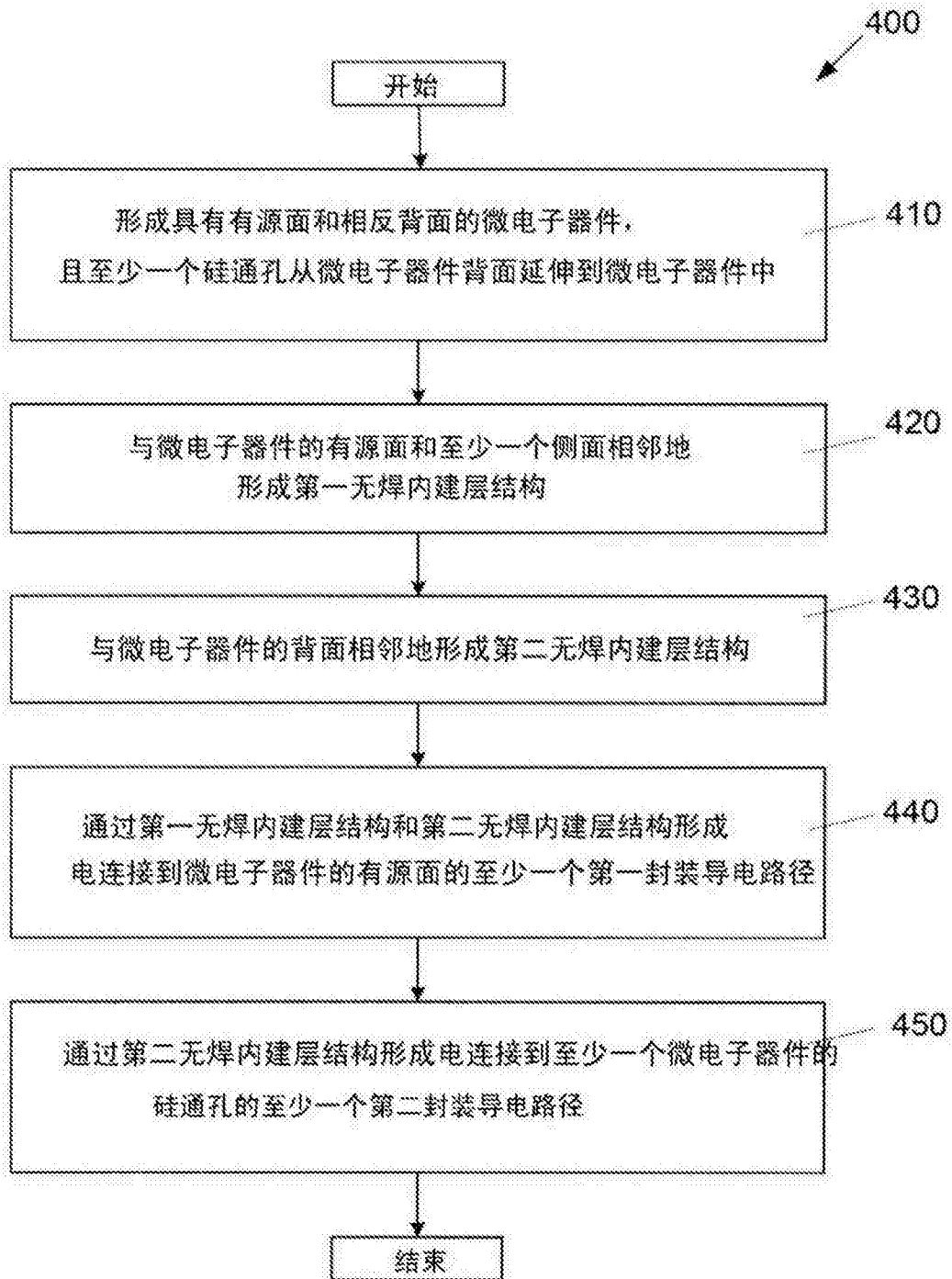


图17

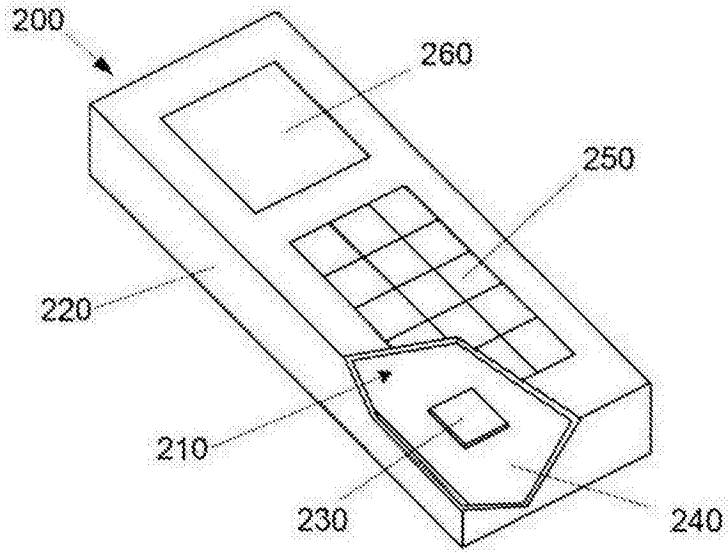


图18