



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2023년01월04일
(11) 등록번호 10-2484382
(24) 등록일자 2022년12월29일

(51) 국제특허분류(Int. Cl.)
G09G 3/3233 (2016.01)
(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 2300/0842 (2013.01)
(21) 출원번호 10-2018-0028265
(22) 출원일자 2018년03월09일
심사청구일자 2021년02월23일
(65) 공개번호 10-2019-0107256
(43) 공개일자 2019년09월19일
(56) 선행기술조사문헌
JP2007183631 A*
KR1020140080729 A*
JP2006091089 A
KR1020040101017 A
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
김건희
경기도 화성시 동탄대로 469-12(오산동, 동탄역
린스트라우스), 103동 2901호
김도형
충청남도 천안시 서북구 두정중11길 17(두정동,
경남아너스빌아파트), 106동 403호
(74) 대리인
박영우
(뒷면에 계속)

전체 청구항 수 : 총 20 항

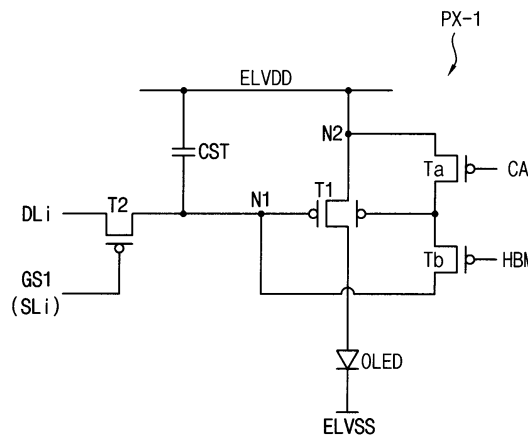
심사관 : 윤난영

(54) 발명의 명칭 유기 발광 표시 장치

(57) 요약

유기 발광 표시 장치는 복수의 화소들을 포함한다. 상기 화소들 각각은, 유기 발광 다이오드, 구동 전류를 생성하여 상기 유기 발광 다이오드를 작동시키는 제1 트랜지스터, 스캔 신호를 수신하는 게이트 전극, 데이터 신호를 수신하는 제1 전극, 상기 제1 트랜지스터에 전기적으로 연결된 제2 전극을 포함하는 제2 트랜지스터, 제1 전원 전압에 연결된 제1 전극 및 상기 제1 트랜지스터의 게이트 전극에 연결된 제2 전극을 포함하는 스토리지 커패시터, 및 색정확도 향상 신호에 응답하여 상기 제1 트랜지스터에 제1 백바이어스 전압을 인가하는 색정확도 향상 트랜지스터를 포함한다.

대표도 - 도2



(72) 발명자

김현식

경기도 용인시 수지구 신수로683번길 19, 104동
702호

박상호

경기도 화성시 동탄순환대로26길 55, 411동 1802호

윤주선

서울특별시 강남구 도곡로93길 12, 202동 401호

전주희

경기도 화성시 동탄대로12길 17, 1807동 702호

명세서

청구범위

청구항 1

복수의 화소들을 포함하고, 상기 화소들 각각은,

유기 발광 다이오드;

구동 전류를 생성하여 상기 유기 발광 다이오드를 작동시키는 제1 트랜지스터;

스캔 신호를 수신하는 게이트 전극, 데이터 신호를 수신하는 제1 전극, 상기 제1 트랜지스터에 전기적으로 연결된 제2 전극을 포함하는 제2 트랜지스터;

제1 전원 전압에 연결된 제1 전극 및 상기 제1 트랜지스터의 게이트 전극에 연결된 제2 전극을 포함하는 스토리지 커패시터; 및

색정확도 향상 신호에 응답하여 상기 제1 트랜지스터에 제1 백바이어스 전압을 인가하는 색정확도 향상 트랜지스터를 포함하는 유기 발광 표시 장치.

청구항 2

제1 항에 있어서,

상기 색정확도 향상 트랜지스터가 인가하는 상기 제1 백바이어스 전압은 상기 데이터 신호 또는 상기 제1 전원 전압인 것을 특징으로 하는 유기 발광 표시 장치.

청구항 3

제2 항에 있어서,

상기 색정확도 향상 트랜지스터는 상기 색정확도 향상 신호를 수신하는 게이트 전극, 상기 제1 트랜지스터와 연결된 제1 전극, 및 상기 제1 트랜지스터의 백바이어스 전극에 연결되는 제2 전극을 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 4

제3 항에 있어서,

상기 색정확도 향상 트랜지스터의 상기 제1 전극은 상기 제1 전원 전압과 연결되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 5

제3 항에 있어서,

상기 색정확도 향상 트랜지스터의 상기 제1 전극은 상기 제1 트랜지스터의 제1 전극과 연결되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 6

제3 항에 있어서,

휘도 부스팅 신호에 응답하여 상기 제1 트랜지스터에 제2 백바이어스 전압을 인가하는 휘도 부스팅 트랜지스터를 더 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 7

제6 항에 있어서,

상기 휘도 부스팅 트랜지스터가 인가하는 상기 제2 백바이어스 전압은 상기 제1 트랜지스터의 게이트 전압인 것

을 특징으로 하는 유기 발광 표시 장치.

청구항 8

제7 항에 있어서,

상기 휘도 부스팅 트랜지스터는 상기 휘도 부스팅 신호를 수신하는 게이트 전극, 상기 제1 트랜지스터에 연결되는 제1 전극, 및 상기 제1 트랜지스터의 상기 백바이어스 전극에 연결되는 제2 전극을 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 9

제8 항에 있어서,

상기 휘도 부스팅 트랜지스터의 상기 제1 전극은 상기 제1 트랜지스터의 상기 게이트 전극에 연결되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 10

제9 항에 있어서,

상기 휘도 부스팅 트랜지스터의 상기 제1 전극은 상기 제2 트랜지스터의 상기 제2 전극 및 상기 스토리지 커패시터의 상기 제2 전극에 연결되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 11

제6 항에 있어서,

상기 색정확도 향상 트랜지스터가 온 되는 경우, 상기 휘도 부스팅 트랜지스터는 오프 되고,

상기 휘도 부스팅 트랜지스터가 온 되는 경우, 상기 색정확도 향상 트랜지스터가 오프 되도록, 상기 색정확도 향상 신호 및 상기 휘도 부스팅 신호가 제공되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 12

복수의 화소들을 포함하고, 상기 화소들 각각은,

유기 발광 다이오드;

구동 전류를 생성하여 상기 유기 발광 다이오드를 작동시키는 제1 트랜지스터;

스캔 신호를 수신하는 게이트 전극, 데이터 신호를 수신하는 제1 전극, 상기 제1 트랜지스터에 전기적으로 연결된 제2 전극을 포함하는 제2 트랜지스터; 및

휘도 부스팅 신호에 응답하여 상기 제1 트랜지스터에 제2 백바이어스 전압을 인가하는 휘도 부스팅 트랜지스터를 포함하는 유기 발광 표시 장치.

청구항 13

제12 항에 있어서,

상기 휘도 부스팅 트랜지스터는 상기 휘도 부스팅 신호를 수신하는 게이트 전극, 상기 제1 트랜지스터에 연결되는 제1 전극, 및 상기 제1 트랜지스터의 백바이어스 전극에 연결되는 제2 전극을 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 14

제13 항에 있어서,

상기 휘도 부스팅 트랜지스터가 인가하는 상기 제2 백바이어스 전압은 상기 제1 트랜지스터의 게이트 전압인 것을 특징으로 하는 유기 발광 표시 장치.

청구항 15

제12 항에 있어서,

색정확도 향상 신호에 응답하여 상기 제1 트랜지스터에 제1 백바이어스 전압을 인가하는 색정확도 향상 트랜지스터를 더 포함하는 유기 발광 표시 장치.

청구항 16

베이스 기관;

상기 베이스 기관 상에 배치되는 백바이어스 전극;

상기 베이스 기관 상에 상기 백바이어스 전극과 중첩하게 배치되는 제1 액티브 패턴 및 상기 제1 액티브 패턴과 중첩하는 제1 게이트 전극을 포함하는 제1 트랜지스터;

상기 제1 트랜지스터와 전기적으로 연결된 제1 전극;

상기 제1 전극과 대향하는 제2 전극;

상기 제1 전극과 상기 제2 전극 사이에 배치되는 발광층;

상기 백바이어스 전극과 전기적으로 연결되는 색정확도 향상 트랜지스터; 및

상기 백바이어스 전극과 전기적으로 연결되는 휘도 부스팅 트랜지스터를 포함하는 표시 장치.

청구항 17

제16 항에 있어서,

상기 백바이어스 전극은 상기 색정확도 향상 트랜지스터의 드레인 전극 및 상기 휘도 부스팅 트랜지스터의 드레인 전극에 연결되는 것을 특징으로 하는 표시 장치.

청구항 18

제16 항에 있어서,

상기 백바이어스 전극과 상기 제1 트랜지스터 사이에 배치되는 버퍼층을 더 포함하는 것을 특징으로 하는 표시 장치.

청구항 19

제16 항에 있어서,

상기 색정확도 향상 트랜지스터의 게이트 전극에 색정확도 향상 신호를 제공하고, 상기 휘도 부스팅 트랜지스터의 게이트 전극에 휘도 부스팅 신호를 제공하는 모드 선택부를 더 포함하는 것을 특징으로 하는 표시 장치.

청구항 20

제19 항에 있어서,

상기 색정확도 향상 신호가 상기 색정확도 향상 트랜지스터를 온(on) 시키는 온 전압을 가질 때, 상기 휘도 부스팅 신호는 상기 휘도 부스팅 트랜지스터를 오프(off) 시키는 오프 전압을 갖고,

상기 휘도 부스팅 신호가 상기 휘도 부스팅 트랜지스터를 온(on) 시키는 온 전압을 가질 때, 상기 색정확도 향상 신호는 상기 색정확도 향상 트랜지스터를 오프(off) 시키는 오프 전압을 갖는 것을 특징으로 하는 표시 장치.

발명의 설명

기술 분야

본 발명은 유기 발광 표시 장치에 관한 것으로, 보다 상세하게는 모드 전환이 가능한 유기 발광 표시 장치에 관한 것이다.

[0001]

배경 기술

- [0002] 최근 들어, 기술의 발전에 힘입어 소형, 경량화 되면서 성능은 더욱 뛰어난 디스플레이 제품들이 생산되고 있다. 지금까지 디스플레이 장치에는 기존 브라운관 텔레비전(cathode ray tube: CRT)이 성능이나 가격 면에서 많은 장점을 가지고 널리 사용되었으나, 소형화 또는 휴대성의 측면에서 CRT의 단점을 극복하고, 소형화, 경량화 및 저전력 소비 등의 장점을 갖는 표시 장치, 예를 들면 플라즈마 표시 장치, 액정 표시 장치 및 유기 발광 표시 장치 등이 주목을 받고 있다.
- [0003] 상기 유기 발광 표시 장치는 유기 발광 다이오드를 갖는 화소를 포함할 수 있다. 상기 유기 발광 다이오드는 상기 유기 발광 다이오드가 포함하는 유기 물질에 상응하는 파장을 갖는 광을 출력할 수 있다. 예를 들어, 상기 유기 발광 다이오드는 적색광, 녹색광, 및 청색광에 상응하는 유기 물질을 포함할 수 있고, 상기 유기 발광 표시 장치는 유기 물질에 의해 출력되는 광을 조합하여 영상을 표시할 수 있다.
- [0004] 상기 유기 발광 표시 장치의 상기 화소 구조에 의해, 상기 유기 발광 표시 장치의 표시 품질이 변화될 수 있으며, 상기 유기 발광 표시 장치의 표시 품질을 향상시키려는 노력이 있어왔다.

발명의 내용

해결하려는 과제

- [0005] 이에 본 발명의 기술적 과제는 이러한 점에서 착안된 것으로, 본 발명의 목적은 색정확도 향상 모드 및 휘도 부스팅 모드 전환이 가능한 유기 발광 표시 장치를 제공하는 것이다.

과제의 해결 수단

- [0006] 상기한 본 발명의 목적을 실현하기 위한 일 실시예에 따른 유기 발광 표시 장치는 복수의 화소들을 포함한다. 상기 화소들 각각은, 유기 발광 다이오드, 구동 전류를 생성하여 상기 유기 발광 다이오드를 작동시키는 제1 트랜지스터, 스캔 신호를 수신하는 게이트 전극, 데이터 신호를 수신하는 제1 전극, 상기 제1 트랜지스터에 전기적으로 연결된 제2 전극을 포함하는 제2 트랜지스터, 제1 전원 전압에 연결된 제1 전극 및 상기 제1 트랜지스터의 게이트 전극에 연결된 제2 전극을 포함하는 스토리지 커패시터, 및 색정확도 향상 신호에 응답하여 상기 제1 트랜지스터에 제1 백바이어스 전압을 인가하는 색정확도 향상 트랜지스터를 포함한다.
- [0007] 본 발명의 일 실시예에 있어서, 상기 색정확도 향상 트랜지스터가 인가하는 상기 제1 백바이어스 전압은 상기 데이터 신호 또는 상기 제1 전원 전압일 수 있다.
- [0008] 본 발명의 일 실시예에 있어서, 상기 색정확도 향상 트랜지스터는 상기 색정확도 향상 신호를 수신하는 게이트 전극, 상기 제1 트랜지스터와 연결된 제1 전극, 및 상기 제1 트랜지스터의 백바이어스 전극에 연결되는 제2 전극을 포함할 수 있다.
- [0009] 본 발명의 일 실시예에 있어서, 상기 색정확도 향상 트랜지스터의 상기 제1 전극은 상기 제1 전원 전압과 연결될 수 있다.
- [0010] 본 발명의 일 실시예에 있어서, 상기 색정확도 향상 트랜지스터의 상기 제1 전극은 상기 제1 트랜지스터의 제1 전극과 연결될 수 있다.
- [0011] 본 발명의 일 실시예에 있어서, 휘도 부스팅 신호에 응답하여 상기 제1 트랜지스터에 제2 백바이어스 전압을 인가하는 휘도 부스팅 트랜지스터를 더 포함할 수 있다.
- [0012] 본 발명의 일 실시예에 있어서, 상기 휘도 부스팅 트랜지스터가 인가하는 상기 제2 백바이어스 전압은 상기 제1 트랜지스터의 게이트 전압일 수 있다.
- [0013] 본 발명의 일 실시예에 있어서, 상기 휘도 부스팅 트랜지스터는 상기 휘도 부스팅 신호를 수신하는 게이트 전극, 상기 제1 트랜지스터에 연결되는 제1 전극, 및 상기 제1 트랜지스터의 상기 백바이어스 전극에 연결되는 제2 전극을 포함할 수 있다.
- [0014] 본 발명의 일 실시예에 있어서, 상기 휘도 부스팅 트랜지스터의 상기 제1 전극은 상기 제1 트랜지스터의 상기 게이트 전극에 연결될 수 있다.
- [0015] 본 발명의 일 실시예에 있어서, 상기 휘도 부스팅 트랜지스터의 상기 제1 전극은 상기 제2 트랜지스터의 상기

제2 전극 및 상기 스토리지 커패시터의 상기 제2 전극에 연결될 수 있다.

- [0016] 본 발명의 일 실시예에 있어서, 상기 색정확도 향상 트랜지스터가 온 되는 경우, 상기 휘도 부스팅 트랜지스터는 오프 될 수 있다. 상기 휘도 부스팅 트랜지스터가 온 되는 경우, 상기 색정확도 향상 트랜지스터가 오프 되도록, 상기 색정확도 향상 신호 및 상기 휘도 부스팅 신호가 제공될 수 있다.
- [0017] 상기한 본 발명의 목적을 실현하기 위한 일 실시예에 따른 유기 발광 표시 장치는 복수의 화소들을 포함한다. 상기 화소들 각각은, 유기 발광 다이오드, 구동 전류를 생성하여 상기 유기 발광 다이오드를 작동시키는 제1 트랜지스터, 스캔 신호를 수신하는 게이트 전극, 데이터 신호를 수신하는 제1 전극, 상기 제1 트랜지스터에 전기적으로 연결된 제2 전극을 포함하는 제2 트랜지스터, 휘도 부스팅 신호에 응답하여 상기 제1 트랜지스터에 제2 백바이어스 전압을 인가하는 휘도 부스팅 트랜지스터를 포함할 수 있다.
- [0018] 본 발명의 일 실시예에 있어서, 상기 휘도 부스팅 트랜지스터는 상기 휘도 부스팅 신호를 수신하는 게이트 전극, 상기 제1 트랜지스터에 연결되는 제1 전극, 및 상기 제1 트랜지스터의 상기 백바이어스 전극에 연결되는 제2 전극을 포함할 수 있다.
- [0019] 본 발명의 일 실시예에 있어서, 상기 휘도 부스팅 트랜지스터가 인가하는 상기 제2 백바이어스 전압은 상기 제1 트랜지스터의 게이트 전압일 수 있다.
- [0020] 본 발명의 일 실시예에 있어서, 색정확도 향상 신호에 응답하여 상기 제1 트랜지스터에 제1 백바이어스 전압을 인가하는 색정확도 향상 트랜지스터일 수 있다.
- [0021] 상기한 본 발명의 목적을 실현하기 위한 일 실시예에 따른 유기 발광 표시 장치는 베이스 기관, 상기 베이스 기관 상에 배치되는 백바이어스 전극, 상기 베이스 기관 상에 상기 백바이어스 전극과 중첩하게 배치되는 제1 액티브 패턴 및 상기 제1 액티브 패턴과 중첩하는 제1 게이트 전극을 포함하는 제1 트랜지스터, 상기 제1 트랜지스터와 전기적으로 연결된 제1 전극, 상기 제1 전극과 대향하는 제2 전극, 상기 제1 전극과 상기 제2 전극 사이에 배치되는 발광층, 상기 백바이어스 전극과 전기적으로 연결되는 색정확도 향상 트랜지스터, 및 상기 백바이어스 전극과 전기적으로 연결되는 휘도 부스팅 트랜지스터를 포함한다.
- [0022] 본 발명의 일 실시예에 있어서, 상기 백바이어스 전극은 상기 색정확도 향상 트랜지스터의 드레인 전극 및 상기 휘도 부스팅 트랜지스터의 드레인 전극에 연결될 수 있다.
- [0023] 본 발명의 일 실시예에 있어서, 상기 표시 장치는 상기 백바이어스 전극과 상기 제1 트랜지스터 사이에 배치되는 버퍼층을 더 포함할 수 있다.
- [0024] 본 발명의 일 실시예에 있어서, 상기 표시 장치는 상기 색정확도 향상 트랜지스터의 게이트 전극에 색정확도 향상 신호를 제공하고, 상기 휘도 부스팅 트랜지스터의 게이트 전극에 휘도 부스팅 신호를 제공하는 모드 선택부를 더 포함할 수 있다.
- [0025] 본 발명의 일 실시예에 있어서, 상기 색정확도 향상 신호가 상기 색정확도 향상 트랜지스터를 온(on) 시키는 온 전압을 가질 때, 상기 휘도 부스팅 신호는 상기 휘도 부스팅 트랜지스터를 오프(off) 시키는 오프 전압을 가질 수 있다.
- [0026] 상기 휘도 부스팅 신호가 상기 휘도 부스팅 트랜지스터를 온(on) 시키는 온 전압을 가질 때, 상기 색정확도 향상 신호는 상기 색정확도 향상 트랜지스터를 오프(off) 시키는 오프 전압을 가질 수 있다.

발명의 효과

- [0027] 본 발명의 실시예들에 따르면, 표시 장치의 화소는 색정확도 향상 신호에 응답하여, 데이터 신호 또는 제1 전원 전압(ELVDD)을 구동 트랜지스터인 제1 트랜지스터의 백바이어스 전압으로 인가하는 색정확도 향상 트랜지스터를 포함할 수 있다. 이에 따라, 상기 표시 장치가 표시 하는 영상의 색정확도가 향상될 수 있다.
- [0028] 또한, 상기 표시 장치의 상기 화소는 휘도 부스팅 신호에 응답하여, 상기 제1 트랜지스터의 게이트 전압을 상기 제1 트랜지스터의 백바이어스 전압으로 인가하는 휘도 부스팅 트랜지스터를 포함할 수 있다. 이에 따라, 상기 표시 장치가 표시 하는 영상의 휘도가 부스팅될 수 있다.
- [0029] 또한, 상기 색정확도 향상 모드에서는 표시 품질을 향상시킬 수 있고, 상기 휘도 부스팅 모드에서는 휘도를 증가시킬 수 있으며, 상기 색정확도 향상 모드와 상기 휘도 부스팅 모드를 사용자가 직접 또는 주변 환경에 따라서, 택일 할 수 있다.

[0030] 다만, 본 발명의 효과는 상기 효과들로 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

도면의 간단한 설명

- [0031] 도 1는 본 발명의 일 실시예에 따른 표시 장치를 나타내는 블록도이다.
- 도 2는 도 1의 표시 장치에 포함된 화소의 일 예를 나타내는 등가 회로도이다.
- 도 3은 도 1의 표시 장치를 나타낸 단면도이다.
- 도 4는 도 1의 표시 장치의 모드에 따른 색정확도 향상 트랜지스터 및 휘도 부스팅 트랜지스터의 작동을 나타낸 표이다.
- 도 5는 본 발명의 일 실시예에 따른 표시 장치에 포함된 화소의 일 예를 나타내는 등가 회로도이다.
- 도 6는 도 5의 표시 장치를 나타낸 단면도이다.
- 도 7은 일반 모드에서와 색정확도 향상 모드에서의 제2 전원 전압 및 밝기 변화에 따른 구동 전류의 산포를 나타낸 그래프이다.
- 도 8은 일반 모드에서와 휘도 부스팅 모드에서의 구동 전류값을 비교한 그래프이다.

발명을 실시하기 위한 구체적인 내용

- [0032] 이하, 도면들을 참조하여 본 발명의 바람직한 실시예들을 보다 상세하게 설명하기로 한다.
- [0033] 도 1는 본 발명의 일 실시예에 따른 표시 장치를 나타내는 블록도이다.
- [0034] 상기 표시 장치는 표시 패널(10), 스캔 구동부(20), 데이터 구동부(30), 발광 제어 구동부(40), 제어부(50) 및 모드 선택부(60)를 포함할 수 있다.
- [0035] 상기 표시 패널(10)은 영상을 표시하기 위한 복수의 화소(PX)들을 포함할 수 있다. 예를 들어, 상기 표시 패널(10)은 스캔 라인들(SL1 내지 SLn) 및 데이터 라인들(DL1 내지 DLm)의 교차부마다 위치되는 n*m 개의 화소(PX)들을 포함할 수 있다 (단, n, m은 1보다 큰 정수). 상기 화소(PX)들 각각은 구동 트랜지스터, 스위칭 트랜지스터 및 회로 구성 트랜지스터를 포함할 수 있다. 상기 화소(PX)의 구조에 대해서는 도 2 또는 도 5를 참조하여 자세히 설명하기로 한다.
- [0036] 상기 스캔 구동부(20)는 제1 제어 신호(CTL1)에 기초하여 상기 스캔 라인들(SL1 내지 SLn)을 통해 제1 스캔 신호를 상기 화소(PX)들에 순차적으로 제공하고, 반전 스캔 라인들(/SL1 내지 /SLn)을 통해 제2 스캔 신호를 상기 화소(PX)들에 순차적으로 제공할 수 있다. 예를 들어, 상기 제2 스캔 신호는 상기 제1 스캔 신호의 반전된 신호일 수 있다.
- [0037] 상기 데이터 구동부(30)는 제2 제어 신호(CTL2)에 기초하여 상기 데이터 라인들(DL1 내지 DLm)을 통해 데이터 신호를 상기 화소(PX)들에 제공할 수 있다.
- [0038] 상기 발광 제어 구동부(40)는 제3 제어 신호(CTL3)에 기초하여 발광 제어 라인들(EM1 내지 EMn)을 통해 발광 제어 신호를 상기 화소(PX)들에 순차적으로 제공할 수 있다.
- [0039] 상기 제어부(50)는 상기 스캔 구동부(20), 상기 데이터 구동부(30), 및 상기 발광 제어 구동부(40)를 제어할 수 있다. 상기 제어부(50)는 상기 스캔 구동부(20), 상기 데이터 구동부(30), 및 상기 발광 제어 구동부(40)를 제어하기 위해 상기 제어 신호들(CTL1 내지 CTL3)을 생성할 수 있다. 상기 스캔 구동부(20)를 제어하기 위한 상기 제1 제어 신호(CTL1)는 스캔 개시 신호, 스캔 클럭 신호, 등을 포함할 수 있다. 상기 데이터 구동부(30)를 제어하기 위한 상기 제2 제어 신호(CTL2)는 영상 데이터, 수평 개시 신호, 등을 포함할 수 있다. 상기 발광 제어 구동부(40)를 제어하기 위한 상기 제3 제어 신호(CTL3)는 발광 제어 개시 신호, 발광 제어 클럭 신호, 등을 포함할 수 있다.
- [0040] 상기 모드 선택부(60)는 색정확도 향상 신호(CA) 및 휘도 부스팅 신호(HBM)를 생성하여 상기 화소(PX)들에 제공할 수 있다. 상기 모드 선택부(60)는 사용자의 모드 선택에 따라, 상기 색정확도 향상 신호(CA) 및 상기 휘도 부스팅 신호(HBM)를 생성하여 상기 표시 패널(10)의 상기 화소(PX)들에 제공할 수 있다. 상기 모드는 일반모드, 색정확도 향상 모드 및 휘도 부스팅 모드(HBM 모드) 중 어느 하나를 선택할 수 있으며, 그에 따라 상기 모드 선

택부(60)는 적절한 상기 색정확도 향상 신호(CA) 및 상기 휘도 부스팅 신호(HBM)를 생성하여 상기 표시 패널(10)의 상기 화소(PX)들에 제공할 수 있다. 이에 대한 자세한 내용은 도 4의 설명에서 후술한다.

- [0041] 이 밖에도, 상기 표시 장치는 제1 전원 전압(ELVDD), 제2 전원 전압(ELVSS), 및 초기화 전압(VINT)를 상기 표시 패널(10)에 공급하는 전원 공급부(도시되지 않음) 등을 더 포함할 수 있다.
- [0042] 도 2는 도 1의 표시 장치에 포함된 화소의 일 예를 나타내는 등가 회로도이다.
- [0043] 도 2를 참조하면, 상기 화소(PX-1)는 제1 및 제2 트랜지스터들(T1, T2), 스토리지 커패시터(CST), 유기 발광 다이오드(OLED), 색정확도 향상 트랜지스터(Ta), 및 휘도 부스팅 트랜지스터(Tb)를 포함할 수 있다.
- [0044] 상기 화소(PX-1)은 제i(단, i는 1과 n 사이의 정수) 화소행 및 제j(단, j는 1과 m 사이의 정수) 화소열에 위치할 수 있다.
- [0045] 상기 제1 트랜지스터(T1)는 데이터 신호에 반응하는 구동 전류를 유기 발광 다이오드(OLED)에 제공하는 구동 트랜지스터일 수 있다. 상기 제1 트랜지스터(T1)는 제1 노드(N1)에 연결된 게이트 전극, 제2 노드(N2)에 연결된 제1 전극, 및 상기 유기 발광 다이오드(OLED)에 연결된 제2 전극을 포함할 수 있다.
- [0046] 상기 제1 트랜지스터(T1)는 제1 전원 전압(ELVDD)과 상기 스토리지 커패시터(CST)에 연결되며, 스토리지 커패시터(CST)에 저장된 전압 값에 대응하여 상기 제1 전원 전압(ELVDD)으로부터 유기발광소자(OLED)를 흐르는 구동 전류를 제어할 수 있다.
- [0047] 상기 제2 트랜지스터(T2)는 제1 스캔 신호(GS1)에 응답하여 상기 데이터 신호를 상기 제1 트랜지스터(T1)에 제공할 수 있다. 상기 제2 트랜지스터(T2)는 스위칭 트랜지스터 일 수 있다. 일 실시예에서, 상기 제2 트랜지스터(T2)는 제i 스캔 라인(SLi)으로부터 제1 스캔 신호(GS1)를 수신하는 게이트 전극, 제j 데이터 라인(DLj)으로부터 상기 데이터 신호를 수신하는 제1 전극, 및 상기 제1 트랜지스터(T1)의 상기 게이트 전극에 연결된 제2 전극을 포함할 수 있다.
- [0048] 상기 제2 트랜지스터(T2)는 상기 제1 스캔 신호(GS1)에 따라 상기 데이터 신호를 구동 박막 트랜지스터(T1)로 전달할 수 있다.
- [0049] 상기 스토리지 커패시터(CST)는 상기 제1 전원 전압(ELVDD)에 연결된 제1 전극 및 상기 제1 트랜지스터(T1)의 상기 게이트 전극(즉, 제1 노드(N1))에 연결된 제2 전극을 포함할 수 있다. 상기 스토리지 커패시터(CST)는 상기 제2 트랜지스터(T2)로부터 전달받은 전압과 상기 제1 전원 전압(ELVDD)의 차이에 해당하는 전압을 저장할 수 있다.
- [0050] 상기 유기발광소자(OLED)는 구동 전류에 의해 소정의 휘도를 갖는 빛을 방출할 수 있다.
- [0051] 상기 색정확도 향상 트랜지스터(Ta)는 상기 모드 선택부(도 1의 60 참조)로부터 색정확도 향상 신호(CA)를 수신하는 게이트 전극, 상기 제1 트랜지스터(T1)의 상기 제1 전극 및 상기 제1 전원 전압(ELVDD)(즉, 상기 제2 노드(N2))에 연결된 제1 전극 및 상기 제1 트랜지스터(T1)에 백바이어스 전압(back bias voltage)을 인가하는 백바이어스 전극(도 3의 BVE 참고)에 연결된 제2 전극을 포함할 수 있다.
- [0052] 색정확도 향상 모드에서, 상기 색정확도 향상 트랜지스터(Ta)는 상기 색정확도 향상 신호(CA)에 응답하여, 상기 제1 전원 전압(ELVDD)을 상기 제1 트랜지스터(T1)의 백바이어스 전압으로 인가할 수 있다. 이때 상기 휘도 부스팅 트랜지스터(Tb)는 오프 상태일 수 있다.
- [0053] 상기 휘도 부스팅 트랜지스터(Tb)는 상기 모드 선택부(도 1의 60 참조)로부터 휘도 부스팅 신호(HBM)를 수신하는 게이트 전극, 상기 제1 트랜지스터(T1)의 상기 게이트 전극 및 상기 제2 트랜지스터(T2)의 상기 제2 전극(즉, 상기 제1 노드(N1))에 연결된 제1 전극 및 상기 제1 트랜지스터(T1)에 백바이어스 전압을 인가하는 상기 백바이어스 전극(도 3의 BVE 참고)에 연결된 제2 전극을 포함할 수 있다.
- [0054] 휘도 부스팅 모드에서, 상기 휘도 부스팅 트랜지스터(Tb)는 상기 휘도 부스팅 신호(HBM)에 응답하여, 상기 제1 트랜지스터(T1)의 게이트 전압(제1 노드(N1)의 전압)을 상기 제1 트랜지스터(T1)의 백바이어스 전압으로 인가할 수 있다. 이때 상기 색정확도 향상 트랜지스터(Ta)는 오프 상태일 수 있다.
- [0055] 본 실시예에 따르면, 상기 표시 장치의 상기 화소는 상기 색정확도 향상 신호(CA)에 응답하여, 상기 제1 전원 전압(ELVDD)을 상기 제1 트랜지스터(T1)의 백바이어스 전압으로 인가하는 상기 색정확도 향상 트랜지스터(Ta)를 포함할 수 있다. 이에 따라, 상기 표시 장치가 표시 하는 영상의 색정확도가 향상될 수 있다.

- [0056] 또한, 상기 표시 장치의 상기 화소는 상기 휘도 부스팅 신호(HBM)에 응답하여, 상기 제1 트랜지스터(T1)의 게이트 접압을 상기 제1 트랜지스터(T1)의 백바이어스 전압으로 인가하는 상기 휘도 부스팅 트랜지스터(Tb)를 포함할 수 있다. 이에 따라, 상기 표시 장치가 표시 하는 영상의 휘도가 부스팅될 수 있다.
- [0057] 도 3은 도 1의 표시 장치를 나타낸 단면도이다.
- [0058] 도 3을 참조하면, 상기 표시 장치는 베이스 기판(100), 백바이어스 전극(BVE), 버퍼층(110), 액티브 패턴층, 제1 절연층(120), 제1 게이트 패턴층, 제2 절연층(130), 제1 소스 드레인 패턴층, 제3 절연층(140), 제1 전극(210), 발광층(220), 제2 전극(230) 및 박막 봉지층(TFE)을 포함할 수 있다.
- [0059] 상기 베이스 기판(100)은 투명한 또는 불투명한 재료로 구성될 수 있다. 예를 들면, 상기 베이스 기판(100)은 석영 기판, 합성 석영(synthetic quartz) 기판, 불화칼슘 기판, 불소가 도핑된 석영(F-doped quartz) 기판, 소다라임(sodalime) 유리 기판, 무알칼리(non-alkali) 유리 기판 등을 포함할 수 있다. 선택적으로, 상기 베이스 기판(100)은 연성을 갖는 투명 수지 기판으로 이루어질 수도 있다. 상기 베이스 기판(100)으로 이용될 수 있는 투명 수지 기판의 예로는 폴리이미드 기판을 들 수 있다. 이러한 경우, 상기 폴리이미드 기판은 제1 폴리이미드층, 배리어 필름층, 제2 폴리이미드층 등으로 구성될 수 있다. 예를 들면, 상기 폴리이미드 기판은 경질의 유리 기판 상에 제1 폴리이미드층, 배리어 필름층 및 제2 폴리이미드층이 적층된 구성을 가질 수 있다. 상기 폴리이미드 기판의 제2 폴리이미드층 상에 절연층(예를 들어, 버퍼층)을 배치한 후, 상기 절연층 상에 상부 구조물(예를 들어, 박막 트랜지스터, 유기 발광 소자 등)이 배치될 수 있다. 이러한 상부 구조물의 형성 후, 상기 경질의 유리 기판이 제거될 수 있다. 즉, 상기 폴리이미드 기판은 얇고 플렉서블하기 때문에, 상기 폴리이미드 기판 상에 상기 상부 구조물을 직접 형성하기 어려울 수 있다. 이러한 점을 고려하여, 상기 경질의 유리 기판을 이용하여 상부 구조물을 형성한 다음, 상기 유리 기판을 제거함으로써, 상기 폴리이미드 기판이 상기 베이스 기판(100)으로 이용될 수 있다.
- [0060] 상기 백바이어스 전극(BVE)이 상기 베이스 기판(100) 상에 배치될 수 있다. 상기 백바이어스 전극(BVE)은 제1 트랜지스터(T1)에 백바이어스 전압을 인가하기 위한 전극으로 금속, 합금, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 사용하여 형성될 수 있다.
- [0061] 상기 버퍼층(110)이 백바이어스 전극(BVE)이 배치된 상기 베이스 기판(110) 상에 전체적으로 배치될 수 있다. 상기 버퍼층은 기판(110)으로부터 금속 원자들이나 불순물들이 상기 액티브 패턴층으로 확산되는 현상을 방지할 수 있으며, 상기 액티브 패턴층을 형성하기 위한 결정화 공정 동안 열의 전달 속도를 조절하여 실질적으로 균일한 상기 액티브 패턴층을 수득하게 할 수 있다. 예를 들면, 상기 버퍼층은 유기 물질 또는 무기 물질을 포함할 수 있다.
- [0062] 상기 버퍼층(110)은 상기 베이스 기판(100) 상에서 상기 백바이어스 전극(BVE)을 충분히 덮을 수 있으며, 상기 백바이어스 전극(BVE)의 주위에 단차를 생성시키지 않고 실질적으로 평탄한 상면을 가질 수도 있다. 이와는 달리, 상기 버퍼층(110)은 상기 백바이어스 전극(BVE)의 프로파일을 따라 실질적으로 동일한 두께로 배치될 수 있다.
- [0063] 상기 액티브 패턴층은 상기 버퍼층(110) 상에 배치될 수 있다. 상기 액티브 패턴층은 제1 액티브 패턴(ACT1), 색정확도 향상 액티브 패턴(ACTa) 및 휘도 부스팅 액티브 패턴(ACTb)을 포함할 수 있다.
- [0064] 상기 액티브 패턴층은 비정질 실리콘을 포함하거나, 다결정 실리콘을 포함할 수 있다. 다른 실시예로, 상기 액티브 패턴층은 인듐(In), 갈륨(Ga), 스테늄(Sn), 지르코늄(Zr), 바나듐(V), 하프늄(Hf), 카드뮴(Cd), 게르마늄(Ge), 크롬(Cr), 티타늄(Ti) 및 아연(Zn)을 포함하는 군에서 선택된 적어도 하나 이상의 물질의 산화물을 포함할 수 있다. 상기 제1 액티브 패턴(ACT1), 상기 색정확도 향상 액티브 패턴(ACTa) 및 상기 휘도 부스팅 액티브 패턴(ACTb) 각각은 채널영역과 불순물이 도핑된 소스 영역 및 드레인 영역을 포함할 수 있다.
- [0065] 상기 제1 절연층(120)은 상기 액티브 패턴층이 배치된 상기 버퍼층(110) 상에 배치될 수 있다. 예를 들면, 상기 제1 절연층(120)은 상기 버퍼층(110) 상에서 상기 액티브 패턴층을 덮으며, 상기 액티브 패턴층의 프로파일을 따라 실질적으로 동일한 두께로 배치될 수 있다. 이와는 달리, 상기 제1 절연층(120)은 상기 버퍼층(110) 상에서 상기 액티브 패턴층을 충분히 덮을 수 있으며, 상기 액티브 패턴층의 주위에 단차를 생성시키지 않고 실질적으로 평탄한 상면을 가질 수도 있다. 상기 제1 절연층(120)은 실리콘 화합물, 금속 산화물 등을 포함할 수 있다. 예를 들면, 상기 제1 절연층(120)은 실리콘 산화물(SiOx), 실리콘 질화물(SiNx), 실리콘 산질화물(SiOxNy), 실리콘 산탄화물(SiOxCy), 실리콘 탄질화물(SiCxNy), 실리콘 산탄화물(SiOxCy), 알루미늄 산화물(AlOx), 알루미늄 질화물(AlNx), 탄탈륨 산화물(TaOx), 하프늄 산화물(HfOx), 지르코늄 산화물(ZrOx), 티타늄

산화물(TiOx) 등으로 구성될 수 있다.

- [0066] 상기 제1 게이트 패턴층이 상기 제1 절연층(120) 상에 배치될 수 있다. 상기 제1 게이트 패턴층은 제1 게이트 전극(GE1), 색정확도 향상 게이트 전극(GEa), 휘도 부스팅 게이트 전극(GEb) 및 스캔 라인 등의 신호 배선을 포함할 수 있다. 상기 제1 게이트 패턴층은 금속, 합금, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 사용하여 형성될 수 있다.
- [0067] 상기 제2 절연층(130)은 상기 게이트 패턴이 배치된 상기 제1 절연층(120) 상에 배치될 수 있다. 예를 들면, 상기 제2 절연층(130)은 상기 제1 절연층(120) 상에서 상기 게이트 패턴을 덮으며, 상기 게이트 패턴의 프로파일을 따라 실질적으로 동일한 두께로 배치될 수 있다. 이와는 달리, 상기 제2 절연층(130)은 상기 제1 절연층(120) 상에서 상기 게이트 패턴을 충분히 덮을 수 있으며, 상기 게이트 패턴의 주위에 단차를 생성시키지 않고 실질적으로 평탄한 상면을 가질 수도 있다. 상기 제2 절연층(130)은 실리콘 화합물, 금속 산화물 등을 포함할 수 있다. 예를 들면, 상기 제2 절연층(130)은 실리콘 산화물(SiOx), 실리콘 질화물(SiNx), 실리콘 산질화물(SiOxNy), 실리콘 산탄화물(SiOxCy), 실리콘 탄질화물(SiCxNy), 실리콘 산탄화물(SiOxCy), 알루미늄 산화물(AlOx), 알루미늄 질화물(AlNx), 탄탈륨 산화물(TaOx), hafnium 산화물(HfOx), 지르코늄 산화물(ZrOx), 티타늄 산화물(TiOx) 등으로 구성될 수 있다. 상기 제2 절연층(130)은 복수의 층으로 형성될 수 있다.
- [0068] 상기 제2 절연층(130) 상에 상기 제1 소스 드레인 패턴층이 배치될 수 있다. 상기 제1 소스 드레인 패턴층은 제1 소스 전극(SE1), 제1 드레인 전극(DE1), 색정확도 향상 소스 전극(SEa), 색정확도 향상 드레인 전극(DEa), 휘도 부스팅 소스 전극(SEb), 휘도 부스팅 드레인 전극(DEb) 및 데이터 라인 등의 신호 배선을 포함할 수 있다. 상기 제1 소스 드레인 패턴층은 금속, 합금, 금속 질화물, 도전성 금속 산화물, 투명 도전성 물질 등을 사용하여 형성될 수 있다.
- [0069] 상기 제1 소스 전극(SE1) 및 상기 제1 드레인 전극(DE1)은 상기 제1 절연층(120) 및 상기 제2 절연층(130)을 통해 형성되는 콘택홀들을 통해 상기 제1 액티브 패턴(ACT1)의 상기 소스 영역 및 상기 드레인 영역에 각각 연결될 수 있다.
- [0070] 상기 색정확도 향상 소스 전극(SEa) 및 상기 색정확도 향상 드레인 전극(DEa)은 상기 제1 절연층(120) 및 상기 제2 절연층(130)을 통해 형성되는 콘택홀을 통해 상기 색정확도 향상 액티브 패턴(ACTa)의 상기 소스 영역 및 상기 드레인 영역에 각각 연결될 수 있다.
- [0071] 상기 휘도 부스팅 소스 전극(SEb) 및 상기 휘도 부스팅 드레인 전극(DEb)은 상기 제1 절연층(120) 및 상기 제2 절연층(130)을 통해 형성되는 콘택홀을 통해 상기 휘도 부스팅 액티브 패턴(ACTb)의 상기 소스 영역 및 상기 드레인 영역에 각각 연결될 수 있다.
- [0072] 또한, 상기 색정확도 향상 드레인 전극(DEa) 및 상기 휘도 부스팅 드레인 전극(DEb)은 상기 버퍼층(110), 상기 제1 절연층(120) 및 상기 제2 절연층(130)을 통해 형성되는 콘택홀들을 통해 상기 백바이어스 전극(BVE)에 연결될 수 있다.
- [0073] 상기 제1 액티브 패턴(ACT1), 상기 제1 게이트 전극(GE1), 상기 제1 소스 전극(SE1) 및 상기 제1 드레인 전극(DE1)은 구동 트랜지스터인 제1 트랜지스터(T1)에 포함될 수 있다. 상기 색정확도 향상 액티브 패턴(ACTa), 상기 색정확도 향상 게이트 전극(GEa), 상기 색정확도 향상 소스 전극(SEa) 및 상기 색정확도 향상 드레인 전극(DEa)은 색정확도 향상 트랜지스터(Ta)에 포함될 수 있다. 상기 휘도 부스팅액티브 패턴(ACTb), 상기 휘도 부스팅 게이트 전극(GEb), 상기 휘도 부스팅 소스 전극(SEb) 및 상기 휘도 부스팅 드레인 전극(DEb)은 휘도 부스팅 트랜지스터(Tb)에 포함될 수 있다.
- [0074] 상기 제3 절연층(140)은 상기 제1 소스 드레인 패턴 상에 배치될 수 있다. 상기 제3 절연층(140)은 단층 구조로 형성될 수 있지만, 적어도 2이상의 절연막들을 포함하는 다층 구조로 형성될 수도 있다. 상기 제3 절연층(140)은 포토레지스트, 아크릴계 수지, 폴리이미드계 수지, 폴리아미드계 수지, 실록산계(siloxane-based) 수지 등의 유기 물질을 사용하여 형성될 수 있다. 다른 예시적인 실시예들에 따르면, 상기 제3 절연층(140)은 실리콘 화합물, 금속, 금속 산화물 등의 무기 물질을 사용하여 형성될 수도 있다.
- [0075] 상기 제1 전극(210)은 상기 제3 절연층(140) 상에 배치될 수 있다. 상기 제1 전극(210)은 상기 제3 절연층(140)을 통해 형성되는 콘택홀을 통해 상기 제1 트랜지스터(T1)의 상기 제1 드레인 전극(DE1)에 연결될 수 있다.
- [0076] 상기 표시 장치의 발광 방식에 따라, 상기 제1 전극(210)은 반사성을 갖는 물질 또는 투광성을 갖는 물질을 사용하여 형성될 수 있다. 예를 들면, 상기 제1 전극(210)은 알루미늄, 알루미늄을 함유하는 합금, 알루미늄 질화

물, 은, 은을 함유하는 합금, 텅스텐, 텅스텐 질화물, 구리, 구리를 함유하는 합금, 니켈, 크롬, 크롬 질화물, 몰리브데늄, 몰리브데늄을 함유하는 합금, 티타늄, 티타늄 질화물, 백금, 탄탈륨, 탄탈륨 질화물, 네오디뮴, 스칸듐, 스트론튬 루테튬 산화물, 아연 산화물, 인듐 주석 산화물, 주석 산화물, 인듐 산화물, 갈륨 산화물, 인듐 아연 산화물 등을 포함할 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 예시적인 실시예들에 있어서, 상기 제1 전극(210)은 금속막, 합금막, 금속 질화물막, 도전성 금속 산화물막 및/또는 투명 도전성 물질막을 포함하는 단층 구조 또는 다층 구조로 형성될 수 있다.

[0077] 상기 화소 정의막(PDL)은 상기 제1 전극(210)이 배치된 상기 제3 절연층(140) 상에 배치될 수 있다. 상기 화소 정의막(PDL)은 유기 물질, 무기 물질 등을 사용하여 형성될 수 있다. 예를 들면, 상기 화소 정의막(PDL)은 포토 레지스트, 폴리아크릴계 수지, 폴리이미드계 수지, 아크릴계 수지, 실리콘 화합물 등을 사용하여 형성될 수 있다. 예시적인 실시예들에 따르면, 상기 화소 정의막(PDL)을 식각하여 상기 제1 전극(210)을 부분적으로 노출시키는 개구(opening)를 형성할 수 있다. 이러한 상기 화소 정의막(PDL)의 개구에 의해 상기 표시 장치의 표시 영역과 비표시 영역이 정의될 수 있다. 예를 들면, 상기 화소 정의막(PDL)의 개구가 위치하는 부분이 상기 표시 영역에 해당될 수 있으며, 상기 비표시 영역은 상기 화소 정의막(PDL)의 개구에 인접하는 부분에 해당될 수 있다.

[0078] 상기 발광층(220)은 상기 화소 정의막(PDL)의 개구를 통해 노출되는 상기 제1 전극(210)상에 배치될 수 있다. 또한, 상기 발광층(220)은 상기 화소 정의막(PDL)의 상기 개구의 측벽 상으로 연장될 수 있다. 예시적인 실시예들에 있어서, 상기 발광층(220)은 유기 발광층(EL), 정공 주입층(HIL), 정공 수송층(HTL), 전자 수송층(ETL), 전자 주입층(EIL) 등을 포함하는 다층 구조를 가질 수 있다. 다른 실시예에서, 상기 유기 발광층을 제외하고, 상기 정공 주입층, 상기 정공 수송층, 상기 전자 수송층 및 상기 전자 주입층 등은 복수의 화소들에 대응되도록 공통적으로 형성될 수 있다. 상기 발광층(220)의 유기 발광층은 상기 표시 장치의 각 화소에 따라 적색광, 녹색광, 청색광 등과 같은 서로 상이한 색광들을 발생시킬 수 있는 발광 물질들을 사용하여 형성될 수 있다. 다른 예시적인 실시예들에 따르면, 상기 발광층(220)의 유기 발광층은 적색광, 녹색광, 청색광 등의 상이한 색광들을 구현할 수 있는 복수의 발광 물질들이 적층되어 백색광을 발광하는 구조를 가질 수도 있다. 이때, 상기 발광 구조물들은 복수의 화소들에 대응되도록 공통적으로 형성되고, 상기 컬러 필터층에 의해 각각의 화소들이 구분될 수 있다.

[0079] 상기 제2 전극(230)은 상기 화소 정의막(PDL) 및 상기 발광층(220) 상에 배치될 수 있다. 상기 표시 장치의 발광 방식에 따라, 상기 제2 전극(230)은 투광성을 갖는 물질 또는 반사성을 갖는 물질을 포함할 수 있다. 예를 들면, 상기 제2 전극(230)은 알루미늄, 알루미늄을 함유하는 합금, 알루미늄 질화물, 은, 은을 함유하는 합금, 텅스텐, 텅스텐 질화물, 구리, 구리를 함유하는 합금, 니켈, 크롬, 크롬 질화물, 몰리브데늄, 몰리브데늄을 함유하는 합금, 티타늄, 티타늄 질화물, 백금, 탄탈륨, 탄탈륨 질화물, 네오디뮴, 스칸듐, 스트론튬 루테튬 산화물, 아연 산화물, 인듐 주석 산화물, 주석 산화물, 인듐 산화물, 갈륨 산화물, 인듐 아연 산화물 등을 포함할 수 있다. 이들은 단독으로 또는 서로 조합되어 사용될 수 있다. 예시적인 실시예들에 있어서, 상기 제2 전극(230)도 금속막, 합금막, 금속 질화물막, 도전성 금속 산화물막 및/또는 투명 도전성 물질막을 포함하는 단층 구조 또는 다층 구조로 형성될 수 있다.

[0080] 상기 제1 전극(210), 상기 발광층(220) 및 상기 제2 전극(230)은 발광 구조물(200)을 구성할 수 있다.

[0081] 상기 박막 봉지층(TFE)이 상기 제2 전극(230) 상에 배치될 수 있다. 상기 박막 봉지층(TFE)은 외부의 습기 및 산소의 침투를 방지할 수 있다. 상기 박막 봉지층(TFE)은 적어도 하나의 유기층과 적어도 하나의 무기층을 구비할 수 있다. 적어도 하나의 유기층과 적어도 하나의 무기층은 서로 교번적으로 적층될 수 있다. 예를 들면, 상기 박막 봉지층(TFE)은 두 개의 무기층과 이들 사이의 한개의 유기층을 포함할 수 있으나, 이에 제한되지 않는다. 다른 실시예에 있어서, 상기 박막 봉지층 대신 외기 및 수분이 상기 표시 장치 내부로 침투하는 것을 차단하기 위한 밀봉기판이 제공될 수 있다.

[0082] 도 4는 도 1의 표시 장치의 모드에 따른 색정확도 향상 트랜지스터 및 휘도 부스팅 트랜지스터의 작동을 나타낸 표이다.

[0083] 도 1, 2 및 4를 참조하면, 상기 표시 장치는 일반 모드, 색정확도 향상 모드 및 휘도 부스팅 모드를 포함할 수 있다. 상기 일반 모드는 종래 기술에 대응되는 모드로, 표시 품질의 기준이 될 수 있다. 상기 색정확도 향상 모드는 상기 표시 장치의 화소들의 구동 트랜지스터의 특성에 대한 산포를 줄여 상기 표시 장치의 표시 품질을 향상시킬 수 있다. 상기 휘도 부스팅 모드에서는 상기 화소들의 구동 트랜지스터의 Id(드레인 전류)가 증가하여 상기 표시 장치의 휘도가 증가될 수 있다.

- [0084] 상기 일반 모드에서는 색정확도 향상 트랜지스터(Ta) 및 휘도 부스팅 트랜지스터(Tb)가 모두 off 상태이다. 즉, 색정확도 향상 신호 및 휘도 부스팅 신호 모두 off 전압을 가질 수 있다. 상기 일반 모드에서 표시 되는 영상의 표시 품질은 종래 기술에 대응하는 기준 표시 품질에 대응될 수 있다.
- [0085] 상기 색정확도 향상 모드에서는, 상기 색정확도 향상 트랜지스터(Ta)는 on 상태이고, 상기 휘도 부스팅 트랜지스터(Tb)는 off 상태이다. 즉, 상기 색정확도 향상 신호는 on 전압, 상기 휘도 부스팅 신호는 off 전압을 가질 수 있다. 상기 색정확도 향상 모드에서는, 상기 색정확도 향상 트랜지스터(Ta)가 구동 트랜지스터인 제1 트랜지스터(T1)에 제1 전원 전압(ELVDD)을 백바이어스 전압으로 제공하여, 화소별 구동 트랜지스터의 Ids(드레인-소스 전류) 산포를 줄일 수 있다. 이에 따라 화소별 구동 전류의 편차가 줄어들어 표시하고자 하는 영상을 더 정확하게 표시할 수 있으며, 표시 품질이 향상될 수 있다.
- [0086] 상기 휘도 부스팅 모드에서는, 상기 색정확도 향상 트랜지스터(Ta)는 off 상태이고, 상기 휘도 부스팅 트랜지스터(Tb)는 on 상태이다. 즉, 상기 색정확도 향상 신호는 off 전압, 상기 휘도 부스팅 신호는 on 전압을 가질 수 있다. 상기 색정확도 향상 모드에서는, 상기 휘도 부스팅 트랜지스터(Tb)가 구동 트랜지스터인 제1 트랜지스터(T1)에 상기 제1 트랜지스터(T1)의 게이트 접압(제1 노드(N1)의 전압)을 백바이어스 전압으로 제공하여, 상기 구동 트랜지스터의 Vg(게이트 전압)에 따른 Id(드레인 전류)가 증가되어, 구동 전류가 증가된 만큼 상기 표시 장치의 휘도가 증가될 수 있다.
- [0087] 즉, 본 실시예에 따르면, 상기 색정확도 향상 모드에서는 표시 품질을 향상시킬 수 있고, 상기 휘도 부스팅 모드에서는 휘도를 증가시킬 수 있으며, 상기 색정확도 향상 모드와 상기 휘도 부스팅 모드를 사용자가 직접 또는 주변 환경에 따라서, 택일 할 수 있다. 예를 들면, 외부광이 밝은 환경에서는 상기 휘도 부스팅 모드를 사용하고, 외부광이 어두운 환경에서는 상기 색정확도 향상 모드를 사용할 수 있으며, 이러한 모드 전환은 조도 센서 등을 이용하여 자동으로 전환되도록 구성할 수도 있을 것이다.
- [0088] 도 5는 본 발명의 일 실시예에 따른 표시 장치에 포함된 화소의 일 예를 나타내는 등가 회로도이다.
- [0089] 도 5를 참조하면, 상기 화소(PX-1)는 제1 내지 제7 트랜지스터들(T1 내지 T7), 스토리지 커패시터(CST), 유기 발광 다이오드(OLED) 색정확도 향상 트랜지스터(Ta) 및 휘도 부스팅 트랜지스터(Tb)를 포함할 수 있다. 상기 화소(PX-1)은 제i(단, i는 1과 n 사이의 정수) 화소행 및 제j(단, j는 1과 m 사이의 정수) 화소열에 위치할 수 있다.
- [0090] 상기 제1 트랜지스터(T1)는 데이터 신호에 상응하는 구동 전류를 유기 발광 다이오드(OLED)에 제공하는 구동 트랜지스터일 수 있다. 상기 제1 트랜지스터(T1)는 제1 노드(N1)에 연결된 게이트 전극, 제2 노드(N2)에 연결된 제1 전극, 및 제3 노드(N3)에 연결된 제2 전극을 포함할 수 있다.
- [0091] 상기 제2 트랜지스터(T2)는 제1 스캔 신호(GS1)에 응답하여 상기 데이터 신호를 상기 제1 트랜지스터(T1)에 제공할 수 있다. 상기 제2 트랜지스터(T2)는 스위칭 트랜지스터 일 수 있다. 일 실시예에서, 상기 제2 트랜지스터(T2)는 제i 스캔 라인(SLi)으로부터 제1 스캔 신호(GS1)를 수신하는 게이트 전극, 제j 데이터 라인(DLj)으로부터 상기 데이터 신호를 수신하는 제1 전극, 및 상기 제1 트랜지스터(T1)의 제1 전극(즉, 제2 노드(N2))에 연결된 제2 전극을 포함할 수 있다.
- [0092] 상기 제3 트랜지스터(T3)는 상기 제2 스캔 신호(GS2)에 응답하여 상기 제1 트랜지스터(T1)의 상기 제2 전극과 상기 제1 트랜지스터(T1)의 상기 게이트 전극을 연결할 수 있다. 일 실시예에서, 상기 제3 트랜지스터(T3)는 제i 반전 스캔 라인(/SLi)로부터 상기 제2 스캔 신호(GS2)를 수신하는 게이트 전극, 상기 제1 트랜지스터(T1)의 상기 제2 전극(즉, 제3 노드(N3))에 연결된 제1 전극, 및 상기 제1 트랜지스터(T1)의 게이트 전극(즉, 제1 노드(N1))에 연결된 제2 전극을 포함할 수 있다.
- [0093] 상기 제4 트랜지스터(T4)는 제3 스캔 신호(GS3)에 응답하여 초기화 전압(VINT)을 상기 제1 트랜지스터(T1)의 상기 게이트 전극에 인가할 수 있다. 일 실시예에서, 상기 제4 트랜지스터(T4)는 제(i-1) 반전 스캔 라인(/SL(i-1))으로부터 제3 스캔 신호(GS3)를 수신하는 게이트 전극, 초기화 전압(VINT)에 연결된 제1 전극, 및 상기 제1 트랜지스터(T1)의 상기 게이트 전극(즉, 제1 노드(N1))에 연결된 제2 전극을 포함할 수 있다.
- [0094] 상기 제5 트랜지스터(T5)는 상기 발광 제어 신호에 응답하여 제1 전원 전압(ELVDD)을 상기 제1 트랜지스터(T1)의 상기 제1 전극에 인가할 수 있다. 일 실시예에서, 상기 제5 트랜지스터(T5)는 제i 발광 제어 라인(EMi)으로부터 발광 제어 신호를 수신하는 게이트 전극, 상기 제1 전원 전압(ELVDD)에 연결된 제1 전극, 및 상기 제1 트랜지스터(T1)의 상기 제1 전극(즉, 제2 노드(N2))에 연결된 제2 전극을 포함할 수 있다.

- [0095] 상기 제6 트랜지스터(T6)은 상기 발광 제어 신호에 응답하여 상기 제1 트랜지스터(T1)의 상기 제2 전극을 유기 발광 다이오드(OLED)의 제1 전극에 연결할 수 있다. 일 실시예에서, 상기 제6 트랜지스터(T6)은 제i 발광 제어 라인(EMi)으로부터 발광 제어 신호를 수신하는 게이트 전극, 상기 제1 트랜지스터(T1)의 상기 제2 전극(즉, 제2 노드(N2))에 연결된 제1 전극, 및 상기 유기 발광 다이오드(OLED)의 제1 전극(즉, 제4 노드(N4))에 연결된 제2 전극을 포함할 수 있다.
- [0096] 상기 제7 트랜지스터(T7)은 제4 스캔 신호(GS4)에 응답하여 초기화 전압(VINT)을 상기 유기 발광 다이오드(OLED)의 상기 제1 전극에 인가할 수 있다. 일 실시예에서, 상기 제7 트랜지스터(T7)는 상기 제(i-1) 반전 스캔 라인(/SL(i-1))으로부터 제4 스캔 신호(GS4)를 수신하는 게이트 전극, 상기 초기화 전압(VINT)에 연결된 제1 전극, 및 상기 유기 발광 다이오드(OLED)의 상기 제1 전극(즉, 제4 노드(N4))에 연결된 제2 전극을 포함할 수 있다.
- [0097] 상기 제3 내지 제7 트랜지스터들(T3 내지 T7)은 회로 구성 트랜지스터들일 수 있다.
- [0098] 상기 스토리지 커패시터(CST)는 상기 제1 전원 전압(ELVDD)에 연결된 제1 전극 및 상기 제1 트랜지스터(T1)의 상기 게이트 전극(즉, 제1 노드(N1))에 연결된 제2 전극을 포함할 수 있다.
- [0099] 상기 색정확도 향상 트랜지스터(Ta)는 상기 모드 선택부(도 1의 60 참조)로부터 색정확도 향상 신호(CA)를 수신하는 게이트 전극, 상기 제1 트랜지스터(T1)의 상기 제1 전극(즉, 상기 제2 노드(N2))에 연결된 제1 전극 및 상기 제1 트랜지스터(T1)에 백바이어스 전압(back bias voltage)을 인가하는 백바이어스 전극(도 3의 BVE 참조)에 연결된 제2 전극을 포함할 수 있다.
- [0100] 색정확도 향상 모드에서, 상기 색정확도 향상 트랜지스터(Ta)는 상기 색정확도 향상 신호(CA)에 응답하여, 데이터 신호 또는 상기 제1 전원 전압(ELVDD)을 상기 제1 트랜지스터(T1)의 백바이어스 전압으로 인가할 수 있다. 이때 상기 휘도 부스팅 트랜지스터(Tb)는 오프 상태일 수 있다.
- [0101] 상기 휘도 부스팅 트랜지스터(Tb)는 상기 모드 선택부(도 1의 60 참조)로부터 휘도 부스팅 신호(HBM)를 수신하는 게이트 전극, 상기 제1 트랜지스터(T1)의 상기 게이트 전극(즉, 상기 제1 노드(N1))에 연결된 제1 전극 및 상기 제1 트랜지스터(T1)에 백바이어스 전압을 인가하는 상기 백바이어스 전극(도 3의 BVE 참조)에 연결된 제2 전극을 포함할 수 있다.
- [0102] 휘도 부스팅 모드에서, 상기 휘도 부스팅 트랜지스터(Tb)는 상기 휘도 부스팅 신호(HBM)에 응답하여, 상기 제1 트랜지스터(T1)의 게이트 접압(제1 노드(N1)의 전압)을 상기 제1 트랜지스터(T1)의 백바이어스 전압으로 인가할 수 있다. 이때 상기 색정확도 향상 트랜지스터(Ta)는 오프 상태일 수 있다.
- [0103] 본 실시예에 따르면, 상기 표시 장치의 상기 화소는 상기 색정확도 향상 신호(CA)에 응답하여, 상기 데이터 신호 또는 상기 제1 전원 전압(ELVDD)을 상기 제1 트랜지스터(T1)의 백바이어스 전압으로 인가하는 상기 색정확도 향상 트랜지스터(Ta)를 포함할 수 있다. 이에 따라, 상기 표시 장치가 표시 하는 영상의 색정확도가 향상될 수 있다.
- [0104] 또한, 상기 표시 장치의 상기 화소는 상기 휘도 부스팅 신호(HBM)에 응답하여, 상기 제1 트랜지스터(T1)의 게이트 접압을 상기 제1 트랜지스터(T1)의 백바이어스 전압으로 인가하는 상기 휘도 부스팅 트랜지스터(Tb)를 포함할 수 있다. 이에 따라, 상기 표시 장치가 표시 하는 영상의 휘도가 부스팅될 수 있다.
- [0105] 비록, 도 4에서는 상기 제4 트랜지스터(T4)의 상기 게이트 전극 및 상기 제7 트랜지스터(T7)의 상기 게이트 전극은 제(i-1) 반전 스캔 라인(/SL(i-1))으로부터 반전 스캔 신호를 수신하는 것으로 설명하였으나, 이에 한정되지 않는다. 예를 들어, 상기 제4 트랜지스터 및 제7 트랜지스터는 각각 별도의 스캔 라인에 연결될 수 있다. 이 경우, 스캔 구동부는 스캔 신호로서 스캔 신호, 제1 스캔 신호, 제2 스캔 신호, 제3 스캔 신호, 및 제4 스캔 신호를 각각 출력하는 스테이지 세트들을 포함할 수 있다.
- [0106] 또한, 비록, 도 4에서는 상기 화소(PX-1)가 제1 내지 제7 트랜지스터들을 포함하는 것으로 설명하였으나, 상기 화소는 다양한 구조를 가질 수 있다.
- [0107] 도 6는 도 5의 표시 장치를 나타낸 단면도이다.
- [0108] 도 6을 참조하면, 상기 표시 장치는 하부 버퍼층(105), 제2 게이트 패턴층, 제2 소스 드레인 패턴층을 더 포함하는 것을 제외하고 도 3의 표시 장치와 실질적으로 동일할 수 있다. 따라서 반복되는 설명은 간략히 하거나 생략한다.

- [0109] 상기 표시 장치는 베이스 기관(100), 하부 버퍼층(105), 백바이어스 전극(BVE), 버퍼층(110), 액티브 패턴층, 제1_1 절연층(122), 제1 게이트 패턴층, 제1_2 절연층(124), 제2 게이트 패턴층, 제2 절연층(130), 제1 소스 드레인 패턴층, 제3 절연층(140), 제2 소스 드레인 패턴층, 제4 절연층(150), 제1 전극(210), 발광층(220), 제2 전극(230) 및 박막 봉지층(TFE)을 포함할 수 있다.
- [0110] 상기 하부 버퍼층(105)이 상기 베이스 기관(100) 상에 배치될 수 있다. 상기 하부 버퍼층(105)은 상기 베이스 기관(110)의 표면이 균일하지 않을 경우, 상기 베이스 기관(110)의 표면의 평탄도를 향상시키는 역할을 수행할 수 있다. 상기 베이스 기관(110)의 유형에 따라 상기 베이스 기관(110) 상에 두 개 이상의 버퍼층이 제공될 수 있다. 예를 들면, 상기 버퍼층은 유기 물질 또는 무기 물질을 포함할 수 있다.
- [0111] 상기 백바이어스 전극(BVE)은 상기 하부 버퍼층(105) 상에 배치될 수 있다. 상기 버퍼층(110)이 백바이어스 전극(BVE)이 배치된 상기 베이스 기관(110) 상에 전체적으로 배치될 수 있다. 상기 액티브 패턴층은 상기 버퍼층(110) 상에 배치될 수 있다. 상기 액티브 패턴층은 제1 액티브 패턴(ACT1), 색정확도 향상 액티브 패턴(ACTa) 및 휘도 부스팅 액티브 패턴(ACTb)을 포함할 수 있다.
- [0112] 상기 제1_1 절연층(122)이 상기 액티브 패턴층이 배치된 상기 버퍼층(110) 상에 배치될 수 있다. 상기 제1 게이트 패턴층이 상기 제1_1 절연층(122) 상에 배치될 수 있다. 상기 제1 게이트 패턴층은 제1 게이트 전극(GE1_1), 색정확도 향상 게이트 전극(GEa_1), 휘도 부스팅 게이트 전극(GEb_1) 및 제1 스캔 라인 등의 신호 배선을 포함할 수 있다.
- [0113] 상기 제1_2 절연층(124)이 상기 제1 게이트 패턴층이 배치된 상기 제1_1 절연층(122) 상에 배치될 수 있다. 제2 게이트 패턴층이 상기 제1_2 절연층(124) 상에 배치될 수 있다. 상기 제2 게이트 패턴층은 제1 상부 게이트 전극(GE1_2), 상부 색정확도 향상 게이트 전극(GEa_2), 상부 휘도 부스팅 게이트 전극(GEb_2) 및 제2 스캔 라인 등의 신호 배선을 포함할 수 있다. 여기서, 상기 제1 상부 게이트 전극(GE1_2) 및 상기 제1 게이트 전극(GE1_1)은 캐퍼시터를 이룰 수 있다.
- [0114] 상기 제2 절연층(130)이 상기 제2 게이트 패턴층이 배치된 상기 제1_2 절연층(124) 상에 배치될 수 있다. 상기 제1 소스 드레인 패턴층이 상기 제2 절연층(130) 상에 배치될 수 있다. 상기 제1 소스 드레인 패턴층은 제1 소스 전극(SE1), 제1 드레인 전극(DE1), 색정확도 향상 소스 전극(SEa), 색정확도 향상 드레인 전극(DEa), 휘도 부스팅 소스 전극(SEb), 휘도 부스팅 드레인 전극(DEb) 및 데이터 라인 등의 신호 배선을 포함할 수 있다.
- [0115] 상기 제3 절연층(140)이 상기 제1 소스 드레인 패턴층이 배치된 상기 제2 절연층(130) 상에 배치될 수 있다. 상기 제2 소스 드레인 패턴층이 상기 제2 절연층(130) 상에 배치될 수 있다. 상기 제2 소스 드레인 패턴층은 콘택 패드(CP)를 포함할 수 있다. 상기 콘택 패드(CP)는 상기 제3 절연층(140)을 통해 형성되는 콘택홀을 통해 제1 트랜지스터(T1)에 전기적으로 연결될 수 있다. 상기 제4 절연층(150)이 상기 제2 소스 드레인 패턴층이 배치된 상기 제3 절연층(140) 상에 배치될 수 있다. 상기 제1 전극(210)은 상기 제3 절연층(140) 상에 배치될 수 있다. 상기 화소 정의막(PDL)은 상기 제1 전극(210)이 배치된 상기 제4 절연층(150) 상에 배치될 수 있다. 상기 발광층(220)은 상기 화소 정의막(PDL)의 개구를 통해 노출되는 상기 제1 전극(210) 상에 배치될 수 있다. 상기 제2 전극(230)은 상기 화소 정의막(PDL) 및 상기 발광층(220) 상에 배치될 수 있다. 상기 박막 봉지층(TFE)이 상기 제2 전극(230) 상에 배치될 수 있다.
- [0116] 도 7은 일반 모드에서와 색정확도 향상 모드에서의 제2 전원 전압 및 밝기 변화에 따른 구동 전류의 산포를 나타낸 그래프이다.
- [0117] 도 7을 참조하면, 상기 그래프의 x축은 구동 트랜지스터의 V_{ds} (드레인-소스 전압), y축은 구동 트랜지스터의 I_{ds} (드레인 전류)를 나타낸다. 상기 일반 모드 및 상기 색정확도 향상 모드에서의 상기 그래프에 나타나는 네개의 커브는 V_g (게이트 전압) 변화에 대한 커브들을 나타낸다.
- [0118] 상기 일반 모드(SG)에서는, V_{ds} 가 증가(ELVSS의 절대값 증가, 밝기 증가)에 따라 I_{ds} 가 증가하는 정도가 크며, 이에 따라 화소별 I_{on} 전류 값의 산포가 크다. (ELVSS -8.3V(600nit)에서 2.4% 이면, 800nit 에서 7%, 1350nit 에서 20%)
- [0119] 반면, 상기 색정확도 향상 모드(DG)에서는, V_{ds} 가 증가에 따라 I_{ds} 가 증가하는 정도가 작으며, 이에 따라 화소별 I_{on} 전류 값의 산포가 작다. (ELVSS -8.3V(600nit)에서 0.6% 이면, 800nit 에서 2%, 1350nit 에서 8%)
- [0120] 즉, 색정확도 향상 모드(그래프의 DG)가 일반 모드(그래프의 SG)보다 드레인 컨덕턴스(기울기)가 더 작음을 알 수 있다. 따라서, 화소별 구동 트랜지스터 특성 산포에 따른 표시 품질 편차가 줄어들 수 있다.

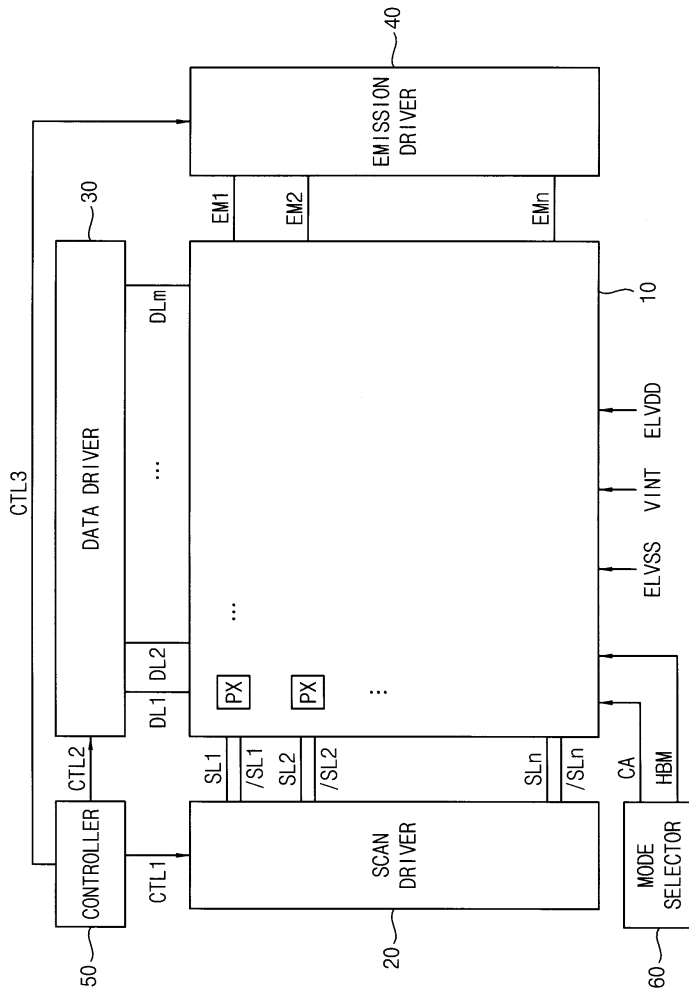
- [0121] 도 8은 일반 모드에서와 휘도 부스팅 모드에서의 구동 전류값을 비교한 그래프이다.
- [0122] 도 8을 참조하면, 상기 그래프의 x축은 구동 트랜지스터의 Vg(게이트 전압), y축은 구동 트랜지스터의 Id(드레인 전류)를 나타낸다.
- [0123] 상기 일반 모드(single LDD)에 비해, 상기 휘도 부스팅 모드(double LDD)에서 Vg 에 따른 Id 기울기가 큼을 알 수 있다. 즉, 같은 게이트 전압에 대해 큰 구동 전류가 출력되므로, 휘도가 향상될 수 있다.
- [0124] 본 발명의 실시예들에 따르면, 표시 장치의 화소는 색정확도 향상 신호에 응답하여, 데이터 신호 또는 제1 전원 전압을 구동 트랜지스터인 제1 트랜지스터의 백바이어스 전압으로 인가하는 색정확도 향상 트랜지스터를 포함할 수 있다. 이에 따라, 상기 표시 장치가 표시 하는 영상의 색정확도가 향상될 수 있다.
- [0125] 또한, 상기 표시 장치의 상기 화소는 휘도 부스팅 신호에 응답하여, 상기 제1 트랜지스터의 게이트 전압을 상기 제1 트랜지스터의 백바이어스 전압으로 인가하는 휘도 부스팅 트랜지스터를 포함할 수 있다. 이에 따라, 상기 표시 장치가 표시 하는 영상의 휘도가 부스팅될 수 있다.
- [0126] 또한, 상기 색정확도 향상 모드에서는 표시 품질을 향상시킬 수 있고, 상기 휘도 부스팅 모드에서는 휘도를 증가시킬 수 있으며, 상기 색정확도 향상 모드와 상기 휘도 부스팅 모드를 사용자가 직접 또는 주변 환경에 따라서, 택일 할 수 있다.
- [0127] 이상 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

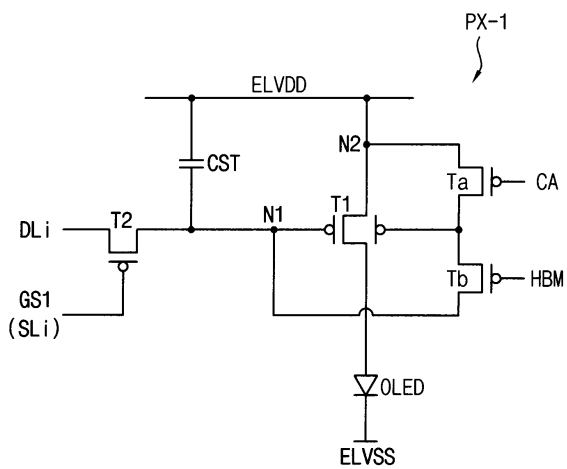
- [0128] 10: 표시 패널 20: 스캔 구동부
- 30: 데이터 구동부 40: 발광 제어 구동부
- 50: 제어부 60: 모드 선택부
- 100: 베이스 기관 110: 버퍼층
- 120: 제1 절연층 130: 제2 절연층
- 140: 제3 절연층 200: 발광 구조물
- T1: 제1 트랜지스터 Ta: 색정확도 향상 트랜지스터
- Tb: 휘도 부스팅 트랜지스터

도면

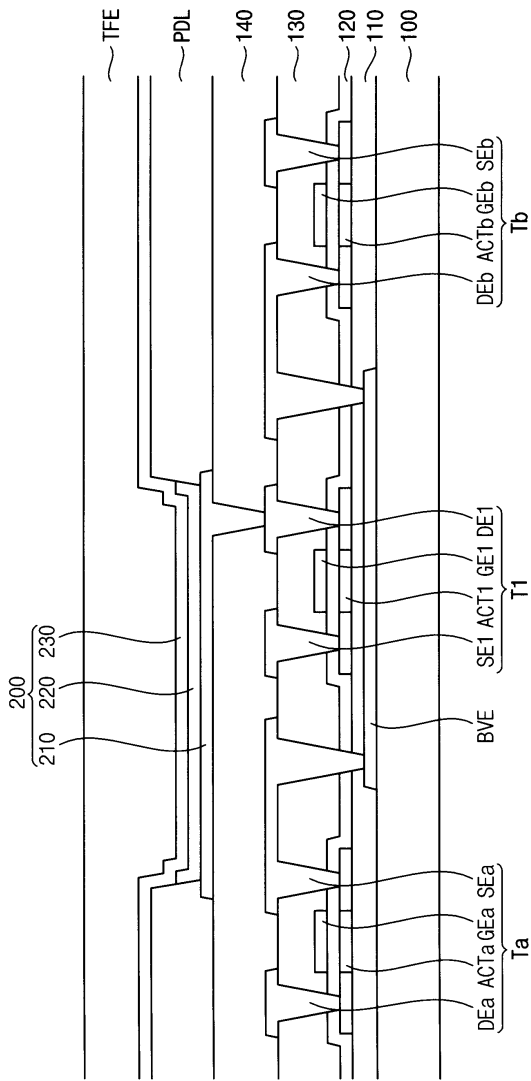
도면1



도면2



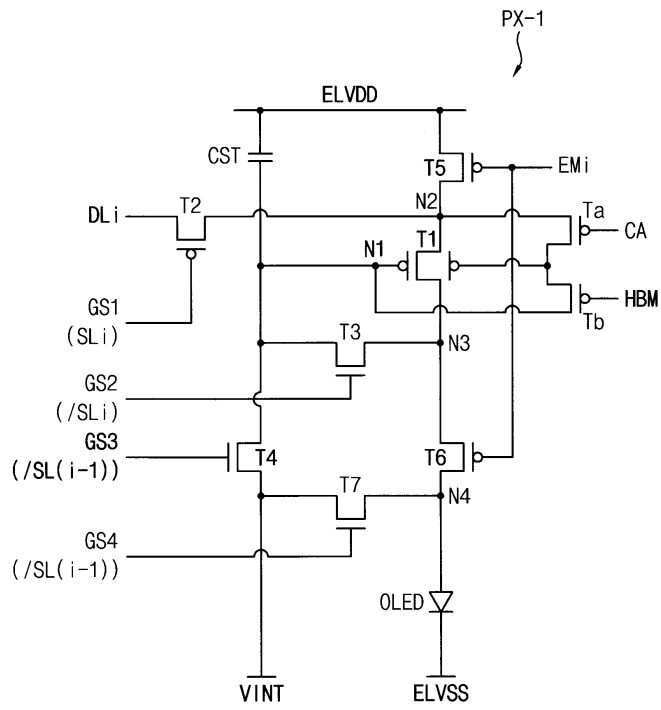
도면3



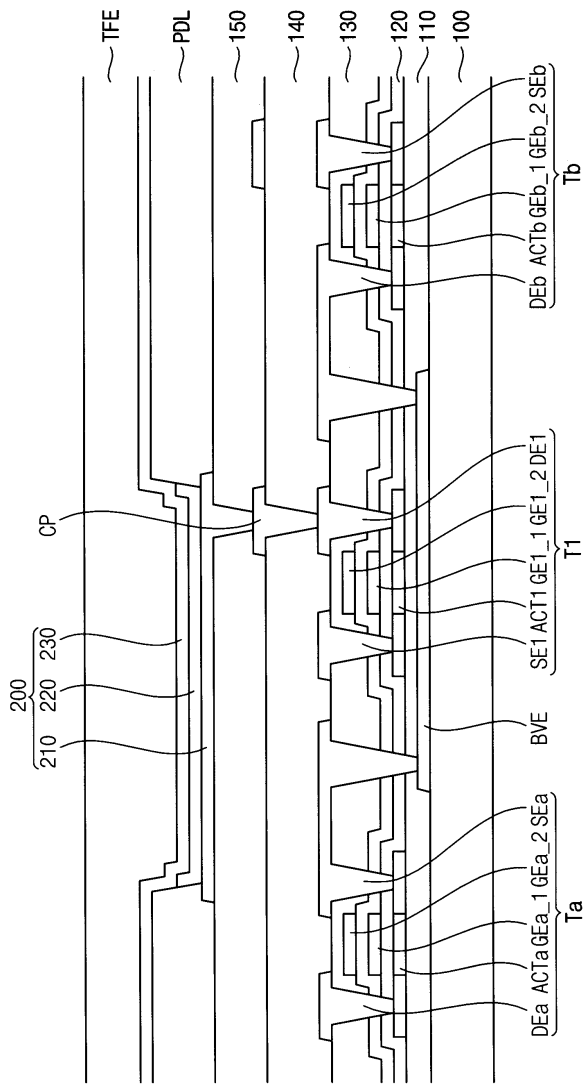
도면4

모드	CA TFT (Ta)	HBM TFT (Tb)
일반 모드	OFF	OFF
색정확도 향상 모드	ON	OFF
휘도 부스팅 모드	OFF	ON

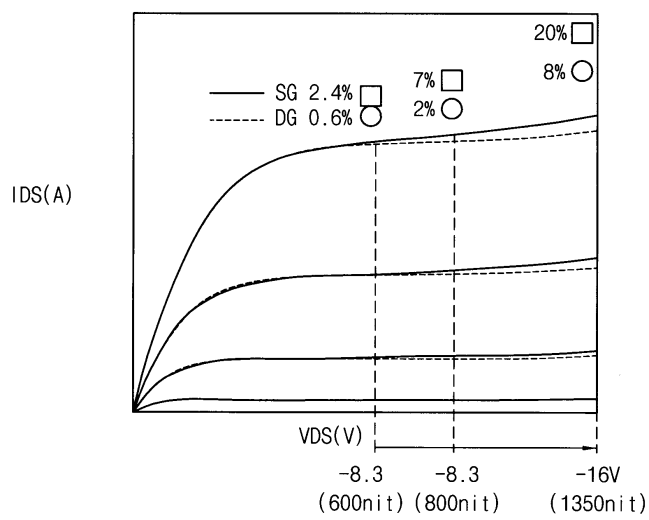
도면5



도면6



도면7



도면8

