

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 21/027 (2006.01)

G03F 7/20 (2006.01)



[12] 发明专利说明书

专利号 ZL 03158830.1

[45] 授权公告日 2009年3月18日

[11] 授权公告号 CN 100470721C

[22] 申请日 2003.7.26 [21] 申请号 03158830.1

[30] 优先权

[32] 2002.7.26 [33] US [31] 60/398574

[32] 2003.3.25 [33] US [31] 10/395903

[73] 专利权人 ASML 蒙片工具有限公司

地址 荷兰维尔德霍芬

[72] 发明人 D·-F·S·苏 N·科尔科兰

J·F·陈

[56] 参考文献

US5585210A 1996.12.17

CN1146071A 1997.3.26

US2002/0088951A1 2002.7.11

审查员 潘 军

[74] 专利代理机构 中科专利商标代理有限责任公司

代理人 王波波

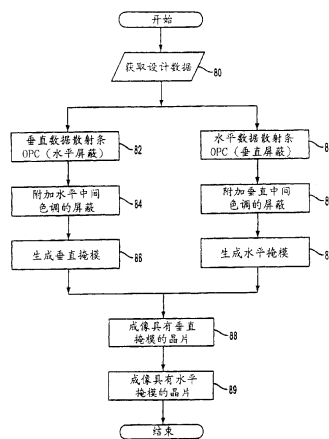
权利要求书 3 页 说明书 15 页 附图 16 页

[54] 发明名称

采用偶极子照明技术依赖屏蔽的定向

[57] 摘要

一种使用偶极子照射来印制在基片上具有垂直定向特征和水平定向特征的图形的方法，该方法包括步骤：识别包含在所述图形中的背景区域；在所述背景区域中产生一个包含不可分辨的水平定向特征的垂直元件掩模；在所述背景区域中产生一个包含不可分辨的垂直定向特征的水平元件掩模；使用 X 磁极照射来照射所述垂直元件掩模；以及使用 Y 磁极照射来照射所述水平元件掩模。



1. 一种使用偶极子照射来产生掩模的方法，该掩模用于印制在基片
5 上具有垂直定向特征和水平定向特征的图形，所述方法包括步骤：
 识别包含在所述图形中的背景区域；
 在所述背景区域中产生一个包含不可分辨的水平定向特征的垂直元
 件掩模；和
 在所述背景区域中产生一个包含不可分辨的垂直定向特征的水平元
10 件掩模。
2. 根据权利要求 1 的产生掩模的方法，其特征在于，产生所述垂直
元件掩模的步骤包括：
 识别包含在所述图形中的水平定向特征，并为所述水平定向特征提
 供防护层；以及
15 将光学邻近校正的辅助特征应用到包含在所述图形中的垂直定向特
 征上，
 使用所述垂直元件掩模将所述垂直定向特征成像在所述基片上。
3. 根据权利要求 1 的产生掩模的方法，其特征在于，产生所述水平
元件掩模的步骤包括：
20 识别包含在所述图形中的垂直定向特征，并为所述垂直定向特征提
 供防护层；以及
 将光学邻近校正的辅助特征应用到包含在所述图形中的水平定向特
 征上，
 使用所述水平元件掩模将所述水平定向特征成像在所述基片上。
- 25 4. 根据权利要求 1 的产生掩模的方法，其特征在于，所述背景区域
不包含任何被成像在所述基片上的特征。
5. 根据权利要求 1 的产生掩模的方法，其特征在于，所述不可分辨
的水平定向特征包括多个相互平行延伸的线，每个线具有相同的宽度。
6. 根据权利要求 5 的产生掩模的方法，其特征在于，所述不可分辨
30 的水平定向特征具有相同的节距。

7. 根据权利要求1的产生掩模的方法,其特征在于,所述不可分辨的垂直定向特征包括多个相互平行延伸的线,每个线具有相同的宽度。

8. 根据权利要求7的产生掩模的方法,其特征在于,所述不可分辨的垂直定向特征具有相同的节距。

5 9. 一种使用偶极子照射来印制在基片上具有垂直定向特征和水平定向特征的图形的方法,所述方法包括步骤:

识别包含在所述图形中的背景区域;

在所述背景区域中产生一个包含不可分辨的水平定向特征的垂直元件掩模;

10 在所述背景区域中产生一个包含不可分辨的垂直定向特征的水平元件掩模;

使用X磁极照射来照射所述垂直元件掩模;和

使用Y磁极照射来照射所述水平元件掩模。

15 10. 根据权利要求9的印制图形的方法,其特征在于,产生所述垂直元件掩模的步骤包括:

识别包含在所述图形中的水平定向特征,并为所述水平定向特征提供防护层;以及

将光学邻近校正的辅助特征应用到包含在所述图形中的垂直定向特征上。

20 11. 根据权利要求9的印制图形的方法,其特征在于,产生所述水平元件掩模的步骤包括:

识别包含在所述图形中的垂直定向特征,并为所述垂直定向特征提供防护层;以及

25 将光学邻近校正的辅助特征应用到包含在所述图形中的水平定向特征上。

12. 根据权利要求9的印制图形的方法,其特征在于,所述背景区域不包含任何被成像在所述基片上的特征。

13. 根据权利要求10的印制图形的方法,其特征在于,所述防护层在所述垂直元件掩模被照射时防止所述水平定向特征被照射。

30 14. 根据权利要求11的印制图形的方法,其特征在于,所述防护层

在所述水平元件掩模被照射时防止所述垂直定向特征被照射。

15. 根据权利要求 9 的印制图形的方法，其特征在于，所述不可分辨的水平定向特征包括多个相互平行延伸的线，每个线具有相同的宽度。

16. 根据权利要求 15 的印制图形的方法，其特征在于，所述不可分辨的水平定向特征具有相同的节距。

17. 根据权利要求 9 的印制图形的方法，其特征在于，所述不可分辨的垂直定向特征包括多个相互平行延伸的线，每个线具有相同的宽度。

18. 根据权利要求 17 的印制图形的方法，其特征在于，所述不可分辨的垂直定向特征具有相同的节距。

19. 一种产生掩模的装置，该掩模用于印制在基片上具有垂直定向特征和水平定向特征的图形，所述装置包括：

用于识别包含在所述图形中的背景区域的装置；

用于在所述背景区域中产生一个包含不可分辨的水平定向特征的垂直元件掩模的装置；和

用于在所述背景区域中产生一个包含不可分辨的垂直定向特征的水平元件掩模的装置。

20. 根据权利要求 19 的装置，其特征在于，所述背景区域不包含任何被成像在所述基片上的特征。

21. 根据权利要求 19 的装置，其特征在于，所述不可分辨的水平定向特征包括多个相互平行延伸的线，每个线具有相同的宽度。

22. 根据权利要求 21 的装置，其特征在于，所述不可分辨的水平定向特征具有相同的节距。

23. 根据权利要求 19 的装置，其特征在于，不可分辨的垂直定向特征包括多个相互平行延伸的线，每个线具有相同的宽度。

24. 根据权利要求 23 的装置，其特征在于，所述不可分辨的垂直定向特征具有相同的节距。

采用偶极子照明技术依赖屏蔽的定向

5 技术领域

本发明涉及使用偶极子照明技术的光刻工序，尤其涉及掩模布局的产生工序，该偶极子照明技术用于减少由透镜光斑引起的图像对比度的损耗，这在由于多次曝光而使用偶极子照明的情况下具有显著的效果。另外，本发明还涉及一种使用光刻设备的装置制造方法，其中光刻设备包含一个提供投影辐射光束的辐射系统；一个支持掩模的掩模台，用于构图投影光束；一个用于支持基片的基片台；以及一个用于投影所构图的投影光束到基片目标部分上的投影系统。

背景技术

例如，在集成电路（IC）的制造过程中可以使用光刻投影设备（工具）。在这种情况下，掩模包含一个对应于 IC 各层的电路图形，该图形能够被成像在基片（例如，并不仅限于硅晶片）的目标部分上（例如，包括一个或多个模片），该基片已经被涂上一层辐射敏感型材料（抗蚀剂）。通常，一个硅晶片将包含相邻目标部分的整个阵列，目标部分经过投影系统一次一个的被连续辐射。在一种类型的光刻投影设备中，通过将整个标度线图形一次曝光到目标部分上来辐射每个目标部分。这种设备通常称作物片步进器。在一个替换的设备中一通常称为步进一扫描设备一通过在一个指定基准方向（扫描方向）的投影光束下逐行扫描掩模图形，同时同步扫描在与该方向平行或反平行的基片台的方法来辐射每一个目标部分；通常，由于投影系统具有一个放大系数 M （通常 <1 ），扫描基片台的速度 V 将是系数 M 的倍数，掩模台将以该速度进行扫描。这里叙述的关于光刻设备的更多信息可以从例如 US6, 046, 792 中收集到，在此引用作为参考。

在使用光刻投影设备的制造过程中，掩模图形被成像在一个至少部分的由辐射敏感型材料层（抗蚀剂）所覆盖的基片上。在成像步骤之前，该基片可以进行各种处理，诸如涂底层，抗蚀剂镀膜，软烘焙等。在曝光之后，基片可以进行其它的处理，诸如曝光后烘焙（PEB）、显影，硬烘焙和成像特征的测定

/ 检验等。这样的处理排列是作为构图一个诸如 IC 设备的各层的基础。然后这种被构图层可以进行各种处理，诸如蚀刻，离子注入（掺杂质），金属喷镀，氧化，化学—机械抛光等，这些所有过程将结束单层的处理。如果需要进行多个层的处理，那么整个过程或其变化要对每个新层进行重复的操作处理。最后，一个装置的阵列将呈现在基片（晶片）上。然后通过使用诸如切割或锯切的技术将这些装置相互分离。此后，单个装置就可以安装到载体，连接到插脚等等。关于这种处理的更多信息可以从诸如“微芯片制作：半导体工艺指引（Microchip Fabrication: A Practical Guide to Semiconductor Processing）”的书中获取，该书是由 Peter van Zant 编写，McGraw Hill 出版公司 1997 年第三次出版，ISBN 号为 0—07—067250—4，在此引用作为参考。

光刻工具可以是具有两个或多个基片台（和 / 或两个或多个掩模台）的类型。在这类“多级”装置中可以并行的使用多个附加台，或者可以在一个或多个台进行曝光处理时在一个或多个其他的台上执行预备的步骤，例如在 US5, 969, 441 和 WO98/40791 中叙述的双级光刻工具，在此引用作为参考。

如上所述的光刻掩模包括对应于集成在硅晶片上的电路元件的几何图样。通过使用 CAD（计算机辅助设计）程序来产生用于建立这些掩模的图形，通常称该过程为 EDA（电子设计自动化）。绝大多数 CAD 程序都将遵循一套预定的设计规则以便建立功能掩模。这些规则通过对处理和设计的限定来设置。例如，设计规则规定了在电路器件（诸如门电路，电容器等）或互连线之间的间隔容限，以便确保电路器件或线不会以不合要求的方式相互作用。

当然，在集成电路制造中的一个目标是要在晶片上（经过掩模）精确地再现原始的电路设计。另一个目标是使用尽可能多的半导体晶片有效区域。然而，由于要减小集成电路的大小并增加它的密度，它对应的掩模图形的 CD（临界尺寸）就会趋近于光学曝光工具的分辨率极限。对曝光工具的分辨率被限定为曝光工具能够重复在晶片上曝光的最低特征。当前曝光设备的分辨率值通常会约束许多改进的 IC 电路设计的 CD。

而且，对于微电子元件来说，在微处理器的速度，存储器组装密度和低功率消耗上的不断改进将直接关系到在半导体设备不同层上传递和成形图案的光刻技术的性能。当前的技术状况是要求在可用光源波长以下的 CD 的构图。例如，当前的 248nm 生产波长趋向于小于 100nm CD 的构图。如半导体国际技术

路标 (ITRS 2000) 中所述, 这种行业趋势将一直持续并可能在今后的 5—10 年中加速发展。

对于提高性能的不断需求导致在改进分辨率方面各种技术的发展。这类技术被典型的称为分辨率增强技术 (RET), 并包含非常广泛的应用。这些例子
5 包括: 光源修改 (例如, 偏离轴线照射), 利用光干涉现象的特定掩模的使用 (例如, 衰减相移掩模, 交替相移掩模, 无铬掩模等), 以及掩模布局修改 (例如光学邻近修正)。

在前述的技术中, 偶极子照射是其中一个最有吸引力的 RET 候选技术, 这是由于他对于密集的节距具有高图像对比度并具有优良的分辨率性能。众所周知, 偶极子照射是 OAI 的极端情况, 它能够为非常低的 K1 成像提供具有改进
10 处理宽容度的增强的成像对比度。

然而, 与偶极子照射相关的一个局限性在于单个照射只增强对垂直于照射磁极轴线的特征的分辨率。因此, 为了在晶片印制期间充分的利用偶极子照射, 掩模图形必须被分解在水平和垂直的方向上。一旦掩模图形以这种方式被变
15 换, 那么 Y 磁极曝光就被用于进行水平定向特征的成像, X 磁极曝光就被用于进行垂直定向特征的成像。偶极子照射一个重要特征在于当进行水平定向特征的成像时, 垂直定向特征必须受到防护 (也就是被屏蔽), 以便垂直定向特征不会被削减。当垂直定向特征被成像时就要执行相反的操作 (也就是水平定向特征必须受到防护)。

20 图 1 说明了双偶极子成像的基本原理。按照叙述, 在使用偶极子照射时典型的具有至少两次曝光。在第一次曝光中, X 偶极子孔径 10 为所要印制的线 12 的垂直部分提供最大的空间象亮度 (也就是最大调制)。所得到的图像轮廓如图 1 中线 24 所示。在使用 Y 偶极子孔径 16 的第二次曝光中, 并没有对线 12 进行图像调制。然而, 需要注意的是在使用 Y 偶极子孔径的第二次曝光期间,
25 线 12 的垂直部分需要受到屏蔽, 以使在第一次曝光期间形成的垂直特征不会在第二次曝光期间被削减。图 1 叙述了带有屏蔽 15 的屏蔽线 12, 每个屏蔽 15 具有水平方向 20nm 的宽度。因此, 当使用 Y 偶极子孔径曝光水平线时, 实质上是没有垂直特征 12 的成像 (也就是调制)。空间象是由图 1 中的线 17 所示的 DC 调制, 它对应于 20nm 的屏蔽。最后的空间象亮度对应于使用 X 偶极子
30 孔径的第一次曝光与使用 Y 偶极子孔径的第二次曝光的之和, 其中该空间象亮

度是由图 1 中的线 14 来表示。

还需要注意的是，假定曝光的能量恒定，增加垂直线 12 从 20nm 屏蔽 15 到 40 nm 屏蔽 20 的屏蔽宽度，就会使所得图像的最小亮度级别变换到更低的水平。这在图 1 中用线 22 来表示，它表示与特征的垂直部分相关的空间象。

5 如所示内容，空间象 22 只是一个 DC 调制。然而，它低于与 20nm 屏蔽相联系的 DC 调制 17。因此，使用 40 nm 屏蔽所形成的合成图象提供了优于使用 20nm 屏蔽形成的合成图象 14 的图像效果。

由于需要分离水平和垂直定向的特征，在使用偶极子照射时就面临着一个对于平版工的难题，那就是要确定如何将原始的 IC 设计数据转换到水平或垂直的图形元件上，并生成两个用于双曝光处理的掩模，这种双曝光处理能够充分的使用偶极子成像的性能。一个降低性能并应值得考虑的因素是在产生掩模图像过程中由于透镜光斑或散射所造成的背景光。众所周知，透镜光斑将导致不需要的背景光（也就是噪声），它会在图象平面上降低图像对比度。因此，就希望尽可能的减少“光斑”。这在由于多级曝光而使用相关的偶极子照射技
10 术的情况下显得尤为真实。

“带有光斑的空间象”等于被点散布函数（PSF）卷积的“没有光斑的空间象”与散射之和。上述内容可表示为：

$$I_{\text{flare}}(x,y) = I_{\text{noflare}} \otimes \text{PSF}_{\text{flare}} + I_{\text{noflare}}(\text{I-TIS}) \quad \dots\dots (1)$$

其中 TIS 是对具有一个类似高斯分布的粗糙平面透镜的全部散射的总和
20 (TIS)。在这种情况下，TIS 可以表示为：

$$\text{TIS} = [(4\pi\sigma\cos\theta) / \lambda]^2 \quad \dots\dots (2)$$

其中 λ 是曝光工具的波长， σ 是透镜的均方根粗糙度， θ 是散射的角度。由于当前透镜的制造性能，它将导致显示极度低的平面粗糙度的透镜，上述等式可近似为：

$$25 \quad \text{TIS} \sim 1/\lambda^2 \quad \dots\dots (3)$$

从等式 (3) 中可清楚的看到当减少曝光工具的波长时，散射光的数量将会显著的增加。例如，对于具有 193nm 波长的曝光工具来说，光的全部散射总和 (TIS) 大约是具有 248 nm 波长的曝光工具的全部散射总和的 1.65 倍。

应当注意到，等式 (1) 的第一项是引起聚焦图像扩大的“扩散光晕”。等
30 式 (1) 中的第二项应归于散射的作用。整个作用结果是产生一个有害的 DC

背景光，它将减少空间象的对比度。而且，除了对图像对比度的负面影响之外，光斑经过扫描缝隙也会被不均衡地分配，并导致曝光领域的不均匀，这将导致领域内的 CD 变化。因此，保护特征和减少背景杂散光就变得非常关键。当曝光工具的波长被减小时，如何减少或排除背景杂散光的影响就变得更加重要。

5 当前，一个用于减少光斑负面影响的现有技术包含在不含有任何几何图形（也就是特征）的大面积掩模图形（也就是背景部分）上增加固体铬防护层的步骤。如图 2a 和 2b 所示，当使用偶极子照射时，称为背景光屏蔽（BLS）的固体铬防护层被应用在水平掩模和垂直掩模上的背景区域中。在两次曝光期间该固体铬防护层起到屏蔽作用以保护背景区域。图 2a 叙述了一个使用该屏蔽
10 技术结合通过使用 Y 偶极子 16 来印制水平定向的特征 29 的例子。如图 2a 所示，每个垂直特征 27 都设置了在上面结合图 1 进行论述的屏蔽 210（也就是主特征屏蔽）。此外，固体铬防护层 220 被设置在背景区域上，该背景区域中没有成像在晶片上的特征。以相同的方式，图 2b 叙述了在印制垂直特征时，掩模中的水平定向特征受到屏蔽的垂直掩模。如上所示，垂直掩模也包括一个配
15 置在背景区域上的固体铬防护层 220。还需注意的是水平掩模和垂直掩模都包含辅助特征 103（例如散射条）。

然而，由于使用这种背景屏蔽 220，在使用正抗蚀剂时在背景区域中的亮度就变得非常低以至于不能完全的清除该抗蚀剂。图 3a 和 3b 叙述了一个模拟
20 对应于图 2a 和 2b 中由区域 30 限定的掩模部分的抗蚀剂图形，其中区域 30 包括固体铬防护层 220。该模拟是在假定 NA(数值孔径)=0.75, ArF 双曝光 X 磁极, Y 磁极, $\sigma_{\text{outer}}/\sigma_{\text{inner}}=0.89/0.65$ 的条件下来执行的。如图 3a 和 3b 所示，通过使用垂直掩模和水平掩模，在照射之后背景区域中的抗蚀剂部分 221 仍然存在。因此，为了从背景屏蔽的区域上完全的消除抗蚀剂，就需要使用一个修整掩模来进行第三次曝光。因此，这种减少光斑影响的解决方案并不
25 理想，因为它导致用于成像晶片所需的曝光次数和掩模个数的增加。参照图 3a，由参考数字 51 表示的区域对应于在两次曝光后抗蚀剂仍然保留的区域，并且这些区域与设置了铬（也就是特征或防护层中的任意一个）的垂直或水平掩模区域形成对比。

而且，上述的固体铬屏蔽技术也可能不利的影响到辅助特征，诸如散射条
30 等，这就使得辅助特征会印制在水平或垂直掩模防护层下，这也正如图 3a 和 3b

中所示。例如，参照图 3b，如在抗蚀剂的模拟中所示，计划是副分辨率的辅助特征 103 由于 BLS220 而被印制。这个问题对辅助特征的设置施加了一个额外的限制，这就妨碍了辅助特征在最佳位置上的设置，从而降低了印制的性能。

因此，就需要提供一种在曝光的过程中能够消除光斑影响的方法，它不会引起用于成像晶片所需的曝光次数和掩模个数的增加，也不会影响掩模中辅助特征的使用和 / 或放置。

发明内容

在解决上述需求的努力中，本发明的一个目的是提供一种屏蔽技术，该技术并不会导致用于成像晶片所需的曝光次数和掩模个数的增加，也不会影响关于掩模设计的辅助特征的使用和 / 或设置。

更明确地，在一个实施例中，本发明涉及一种使用偶极子照射在基片上印制具有垂直定向特征和水平定向特征的图形的方法，它包括步骤：识别包含在图形中的背景区域；在背景区域产生一个包含不可分辨的水平定向特征的垂直元件掩模；在背景区域产生一个包含不可分辨的垂直定向特征的水平元件掩模；使用 X 磁极照射来照射所述垂直元件掩模；以及使用 Y 磁极照射来照射所述的水平元件掩模。如在下文中所叙述的内容，不可分辨的特征被附着到掩模图形的背景部分，以便减少入射到晶片上的背景光并消去透镜光斑的影响。

虽然本文设置的特定参考是本发明在 IC 制造中的使用，但应当清楚的认识 到本发明可以具有其它的应用。例如，它可以应用在集成光学系统、用于磁畴存储的导向和检测图形、液晶显示板、薄膜磁头等的制造中，本领域的普通技术人员可以认识到在这些可选择的应用环境中，在本文中使用的任何术语“标度线”，“晶片”和“模片”应当认为能够分别被更通用的术语“掩模”、“基片”和“目标部分”所代替。

在该文本中，所使用的术语“辐射”和“光束”包括了所有类型的电磁辐射，电磁辐射包括紫外线辐射（例如波长为 365、248、193、157 或 126nm）和 EUV（远紫外区辐射，例如波长在 5—20nm 的范围内）。

在本文中所使用的术语掩模可以广义的理解为涉及一般的绘图装置，它可用于为构图的剖面赋予入射的辐射光束，该剖面对应于在基片的目标部分上所要产生的图形；术语“光阀”也可以使用在这种情况下。除了传统的掩模（透射或反射，二元，移相，混合等）之外，其余的这类构图装置的例子包括：

a) 一个可编程的镜像阵列。这种装置的一个例子是一个可寻址的矩阵表面，它具有一个粘弹性控制层和一个反射表面。支持该装置的基本原理是（例如）反射表面的寻址区域将反射作为衍射光的入射光，而未寻址的区域则反射作为未衍射光的入射光。通过使用合适的滤光器，所述未衍射光能够从反射光束中被滤除，仅仅剩下衍射光；以这种方式，按照可寻址矩阵表面的寻址图案，该光束就能够形成所设计的图案。通过使用合适的电子装置就能够实现所需的矩阵寻址。有关这类镜像阵列的更多信息可以从诸如美国专利 US5, 296, 891 和 US5, 523, 193 中收集到，在此引用作为参考。

b) 一个可编程的 LCD 阵列。一个这种结构的实例已经在美国专利申请 US5, 229, 872 中给出，在此结合作为参考。

本发明的方法提供超过现有技术的显著优势。例如，本发明提供了一种减少与透镜光斑相联系的负面影响，而不会增加印制所需图形所必需的掩模数量的简单方法。此外，本发明的方法提供了背景屏蔽，以这种方式就不会影响具有掩模的辅助特征的布局或使用。

而且，本发明光斑减少的方法可以很容易的结合在当前的设计流程中，不会引起标度线的制造问题，并具有最小的数据容量影响。

本发明还提供一种减小光斑影响、生产更好的工艺宽容度、提供 CD 控制和提高设备性能的方法。

本发明的其它优点对于本领域的普通技术人员来说将从如下的实施例详细叙述中变得更加清楚。

通过参照下面的详细叙述和相应的附图内容可以更好的理解发明本身以及它的其它目的和优点。

附图说明

图 1 描述了由偶极子照射引起的空间像上的屏蔽效果。

图 2a 和 2b 分别描述了用于印制垂直特征和水平特征的完全固体屏蔽的掩模实例。

图 3a 和 3b 描述了一个对应图 2a 和 2b 中掩模的模拟的抗蚀剂图形。

图 4 描述一个无限光栅的二元亮度掩模透射。

图 5 a 和 5b 描述本发明副分辨率光栅模块 (SGB) 与偶极子照射相结合的应用。

图 6 描述了一个计算对于 SGB 的最小可分辨节距的实例。

图 7 描述了根据本发明的一个将屏蔽线应用到掩模图形的过程的流程图实例。

图 8 描述一个在晶片上成像的目标图形的实例。

5 图 9a 和 9b 描述了对应图 8 中目标图形的垂直元件图形和水平元件图形，其中它们都应用了防护层和 OPC 辅助特征。

图 10 a 和 10b 描述了应用图 9a 和图 9b 所示的垂直元件图形和水平元件图形的 SGB。

图 11 包含了一个总结图 8—10 中所述各种图形的有效区图形增长的表格。

10 图 12 a 和 12b 描述了使用图 10 a 和图 10b 中所示的垂直和水平掩模的空间像模拟的结果，它们包含了在双偶极子曝光过程中本发明的 SGB 屏蔽。

图 13a 和 13b 描述了对于掩模图形部分的一个完全抗蚀剂模型的模拟结果，其中掩模图形包含在图 2a 和 2b 所示的区域 30 中。

图 14a 和 14b 描述了由于使用 SGB 屏蔽而在曝光宽容度中获取的改进。

15 图 15a—15c 描述了 SGB 是如何影响工艺宽容度或有效装置的。

图 16 描述了在使用和不使用本发明 SGB 的情况下对光斑数量进行量化的“Kirk”消失盒的测试结果。

图 17 示意性的描述了一个适用于当前发明的掩模设计中的光刻投影设备。

图 18a 和 18b 描述了跨越曝光领域长度的连续 SGB 线的使用。

20 具体实施方式

根据本发明，通过在掩模设计的背景区域中使用副分辨率光栅模块（SGB），就能够显著的减少透镜光斑的负面影响。如下文中更多的内容叙述，SGB 包括多个设置在掩模背景部分的不可分辨的屏蔽线，它具有一个与由指定掩模所成像的特征相垂直的定向。该不可分辨的屏蔽线不会印制在晶片上，但它提供为
25 消除光斑影响所需的必要的屏蔽。

在确切的叙述 SGB 是如何应用到指定掩模上之前，先对支持本发明的有关原理进行简短的叙述。为了减少背景光的程度，就必须控制由标度线所传送的零次（例如 DC 级别）光的数量。远距离光斑在超过与波长可比较（>0.5mm）的横向距离时不会发生变化，因此辐照度可表示为：

30
$$I_{\text{flare}}(x,y) = I_{\text{noflare}}(r) + I_{\text{background}} + I_{\text{2nd-exp}} \dots\dots (4)$$

其中 $I_{flare}(x,y)$ 是在具有光斑的平面像中的辐照度, $I_{noflare}(r)$ 是在没有远距离光斑下的辐照度, $I_{background}$ 是恒定的背景亮度。 $I_{2nd-exp}$ 是由第二次曝光所引入的辐照度,它是恒定的背景辐照度。根据上述内容可以看出为了改进空间像的对比度的关键是要最小化 $I_{background}$ 和 $I_{2nd-exp}$ 对于透明场 DDL 的影响。

5 参照图 4, 对于在一个透明场二元亮度掩模上的无限光栅来说, 该掩模传输可表示为:

$$m(x)=1-\sum_{-\infty}^{\infty}rect(\frac{x-mp}{w})=1-\frac{1}{p}rect(\frac{x}{w})\otimes comb(\frac{x}{p})\dots\dots (5)$$

从傅里叶光学中, 由掩模发送的亮度形成在光瞳平面上的分布, 它与掩模光谱成比例。用于点光源的电场可由等式 (6) 给出, 亮度可由等式 (7) 给出:

10 $E(x,y)=F^{-1}[P(fx,fy)F(t(x,y))]\dots\dots (6)$

$$I(x,y)=E(x,y)E^*(x,y)\dots\dots (7)$$

其中 $t(x,y)$ 是传输函数, $F(t(x,y))$ 是直接分布到电场的掩模光谱。 F 是傅里叶变换, F^{-1} 是反变换, P 是光瞳函数, fx 和 fy 是频率坐标, E 是电场, I 是在平面像上的亮度。进行等式 (5) 的傅里叶变换, 其结果为:

15 $F\{m(x)\}=\frac{1}{\lambda}\int_{-\infty}^{\infty}m(x)\exp[-j2\pi\frac{k_x}{\lambda}x]dx=\frac{1}{\lambda}[\delta(Kx)-\frac{w}{p}\frac{\sin(\frac{\pi Kxw}{\lambda})}{\pi Kxw}]\times\sum_{-\infty}^{\infty}(k_x-\frac{m}{p})\dots\dots (8)$

$$0_{th_order}, m=0, k_x=0 \Rightarrow F(k_x)=$$

$$1_{st_order}, m=1, k_x=\frac{\lambda}{p} \Rightarrow F(k_x)=\frac{1}{\lambda}(\frac{1}{\pi}\sin(\pi-\frac{\pi w}{p}))\dots\dots (9)$$

$$\frac{1}{\lambda}(1-\frac{w}{p})$$

20 等式 (9) 表示背景零次 (DC) 光的数量是随着无限光栅的宽度和节距的变化而调整的。

因此, 不采用固体背景屏蔽而最小化光斑的解决方案就是使用一连串的副分辨率光栅, 这些光栅的作用是“闭塞”主要产生有害杂散光的背景 DC。如等式 (9) 中所示, 可以通过调谐副分辨率光栅的宽度和节距来最小化背景 DC。

还应当注意到的是, 通过将屏蔽线设置在垂直于所要成像的特征的位置处, 25 就可能使印制在晶片上的屏蔽线实际为零, 这是因为平行于磁极方向的 SGB 线只有一个 DC 元件。

图 5 a 和 5b 叙述本发明副分辨率光栅模块 (SGB) 与偶极子照射相结合的

应用。当使用图 5 a 中所示的 X 偶极子 71 印制垂直特征 70 时，不可分辨的屏蔽线 72 被设置在掩模图形的背景部分中。该不可分辨的屏蔽线 72 与所要印制的垂直特征 70 相互垂直设置（也就是水平的）。类似的，如图 5b 中所示，当使用 Y 偶极子 76 印制水平特征 75 时，该不可分辨的屏蔽线 72 与所要印制的水平特征 75 相互垂直设置（也就是垂直的）。

应当注意到的是，SGB 线的节距和宽度可以调整为最小的背景 DC。特别地，如下面所解释的，在给定的实施例中，通过使用等式 (10) 来计算 SGB 线的最小节距，并在之后执行一个选择和最优化 SGB 线的宽度的模拟。应当注意的是，由于 SGB 线是否将要印制的事实依赖于抗蚀剂的工艺，因此该模拟就是最佳的用来确定线宽度的方法。

如所述内容，屏蔽线 72 的节距设置要求屏蔽线不能够成像在晶片上。众所周知，如果没有零次，就必须由透镜来捕获至少是第 + / -1 次的衍射次序的图像构造。因此，包括多个具有低于最小可分辨节距 (MRP) 的线的光栅将不能够被分辨出，其中该最小可分辨节距是低于成像系统的截止频率。最小可分辨节距可定义为：

$$\text{MRP} = k_1 [\lambda / (\text{NA}(1 + \sigma))] \quad \dots\dots \quad (10)$$

其中 k_1 是与工艺相关联的常数，NA 是数值孔径， λ 是成像光的波长， σ 是外部单元组或部分相干性。图 6 描述一个 MRP 的计算实例。对于具有 0.75 数值孔径的 ArF 系统来说，最小可分辨节距是 138nm。如果在线 79 之间的节距低于这个数值，那么线将不能由成像系统分辨出，从而不能够被印制在晶片上。同样地，使用这个例子，为了保持屏蔽线不可分辨，那么屏蔽线 72 的节距将要低于 138nm。应该注意到并不存在控制屏蔽线 72 的长度的规则。如果几何图形没有受到障碍，屏蔽线 72 可以延伸穿过整个曝光领域。

图 7 包含了叙述本发明将屏蔽线应用到掩模图形上的过程的流程图。参照图 7，第一个步骤需要获取描述成像图形的设计数据（步骤 80）。接着，包含在掩模设计中的垂直特征将被识别，并且所有必要的 OPC 技术（例如附加散射条）都被应用到该设计中（步骤 82）。在步骤 82 期间，包含在掩模设计中的水平特征以上面叙述的方式被屏蔽。下一步，在步骤 84 中，掩模图像的背景区域被识别并被水平定向，不可分辨的屏蔽线 72 被附加在该掩模设计上。一旦附加了屏蔽线 72，就完成了垂直掩模的设计，并形成了垂直掩模（步骤 86）。

单凭经验的方法中关于限定“背景”区域的方法是附加一个大约 10 倍于曝光工具波长的“防护频带”。SGB 屏蔽并不设置在该防护频带中。例如，假定具有一个 193nm 波长的 Arf 曝光工具，防护频带将为 193nmX10 或大约 2000nm。同样的，所有在 2000nm 防护频带之外的区域将被设置 SGB 屏蔽。

5 水平掩模以类似的方法产生。特别地，包含在掩模设计中的水平特征被识别，并且所有必要的 OPC 技术（例如附加散射条）都被应用到该设计中（步骤 81）。在步骤 81 期间，包含在掩模设计中的垂直特征以上面叙述的方式被屏蔽。下一步，在步骤 83 中，掩模图像的背景区域被识别并被垂直定向，不可分辨屏蔽线 72 被附加在该掩模设计上。一旦附加了屏蔽线 72，就完成了水平
10 掩模的设计，并形成了水平掩模（步骤 85）。

一旦垂直和水平掩模被形成，最后的步骤需要使用垂直掩模和 X 磁极照射来成像晶片（步骤 88），之后使用水平掩模和 Y 磁极照射来成像晶片（步骤 89）。在完成步骤 88 和 89 后，就结束了该工艺过程。当然，也可以以相反的顺序来执行步骤 88 和 89。

15 图 8—10 叙述了根据本发明的方法所产生的工艺和典型的掩模图形。在图 8 中叙述了一个典型的成像在晶片上的掩模图形。如图所示，目标图形包含垂直定向特征 101 和水平定向特征 102。图 9a 显示步骤 82 的结果。如图所示，水平特征 102 被屏蔽，辅助特征 103 被附加在所需印制的垂直特征 101 上。图 9b 显示步骤 81 的结果。如图所示，垂直特征 101 被屏蔽，辅助特征 103 被附
20 加在所需印制的水平特征 102 上。

还应注意的是，在图 8 所示的原始掩模图形中存在非均匀的几何图形的分布，并且有效区域图形仅为 9%（也就是仅占总体指定掩模区域 9%的区域具有要被印制的特征）。而且，在分别将原始图形分解为垂直和水平掩模图形之后以及在应用在图 9a 和 9b 中所示的 OPC 技术之后，最后得到的布局仍然具
25 有不均匀的空间分布。然而，对于垂直布局来说（图 9a）有效区域图形从 9%提高到 13.6%，对于水平布局来说（图 9b）有效区域图形从 9%提高到 17.3%。因此，在分解为水平和垂直掩模图形后，仍然是一个没有任何防护的大开放区域，这将遭受到曝光系统的光斑。

图 10a 和 10b 分别描述了步骤 84 和步骤 83 的结果。如图 10a 所示，不可
30 分辨的水平定向屏蔽线 72 被附加到在开放的背景区域中的垂直图形上（步骤

84)。类似的,如图 10b 所示,不可分辨的垂直定向屏蔽线 72 被附加到在开放的背景区域中的水平图形上(步骤 83)。如上所述,背景屏蔽不会导致在 X 磁极或 Y 磁极照射中亮度的调制。而且,在应用屏蔽线之后,对于垂直布局的有效区域图形可以从 13.6% 提高到 30% (图 10a),而对于水平布局的有效区域图形可以从 17.3% 提高到 35% (图 10b)。图 11 中所示的表格总结了在图 8—10 中所示的各种图形的有效区域图形的增长。应该注意的是,更高百分比的有效区域图形就意味着 SGB 的处理阻塞了更多的杂散光,从而减少了更多的光斑负面影响。

图 12a 和 12b 分别描述了在图 10a 和 10b 中所示的使用垂直和水平掩模的空间像模拟的结果,它们包含了在双偶极子曝光工艺中的 SGB 屏蔽。如图 12a 所示,与所得亮度的各种部分相关的结果标准化亮度级别为以下内容:区域 1120,对应主特征屏蔽区域,0%;区域 1130,对应 25% 的电路结构部分;区域 1140,对应由 SGB 屏蔽所覆盖的区域,50%;区域 1160,对应没有任何屏蔽的区域,100%。如上所示,由水平 SGB 屏蔽所覆盖的区域 1140 具有一个低于没有屏蔽的区域(1160) 50% 的相对亮度等级。因此,SGB 屏蔽可以有效的减少背景光的数量。图 12b 描述了对于水平掩模的类似结果。

图 13a 和 13b 描述了对于在图 2a 和 2b 中所示的包含在区域 30 中的掩模图形部分进行模拟的完全抗蚀剂模型的结果。应用到垂直和水平掩模图形上的 SGB 线具有 120nm 的节距和 40nm 的宽度。如图 13a 和 13b 所示,附加到掩模图形上的屏蔽线 72 不会妨碍散射条的设置,也不会造成对散射条的印制。

本发明 SGB 的有效性可以通过以下的方法来验证,即采用使用相同的抗蚀剂工艺的 ASML PAS5500 / 1100ArF, 0.75NA 步进—扫描系统,曝光一组具有 SGB 而另一组没有 SGB 的两组偶极子标度线。双偶极子曝光的配置为: $NA=0.75$, 35 度的开口, $\sigma_{inner}=0.64$, $\sigma_{outer}=0.89$ 。该照明设置对于 170nm 的节距来说是最优化的配置, $节距=\lambda / (2\sigma_c NA)$, 以最大化第 0 和 + / -1 次的衍射次序的重叠部分以便最大化焦深(DOF), 其中 $\sigma_c=(\sigma_{inner}+\sigma_{outer}) / 2$ 。由于杂散光对密集的节距具有更大的影响,该验证就集中在具有 170nm 节距的 70 nm 目标 CD 上。图 14a 和 14b 描述了带有需要较高的 SGB 的标度线(DS5B)不会达到 70 nm 的目标 CD,并且相比于没有 SGB 的 DS5 标度线来说在曝光宽容度上具有 20% 的提高。这些实验结果表明使用 SGB 可以有效

的减少杂散光，并提高图像对比度和增强工艺宽容度。

为了证实 SGB 是如何影响有效装置的工艺宽容度的，就要将 SGB 应用在 SRAM 单元的制造中。图 15a—15c 叙述了这些结果。在 65nm 的 NMOS 栅极上执行 CD 测量。图 15b 中的矩形 150 标记 FEM CD 的测量位置。如图 15c 所示，用 SGB 处理过的 SRAM 显示出多于未采用 SGB 处理过的 SRAM 大约 20% 的曝光宽容度。应该注意到抗蚀剂模拟和 SEM 抗蚀剂图像是被分别显示在图 15a 和 15b 中。

作为最后的测试，Joseph Kirk 的消失盒测试被修改用于双曝光，以量化在使用和不使用 SGB 图形情况下的光斑的数量。消失盒模块被设计为从 0.6 μm 到 5.0 μm 可变大小的盒。该模块设置在水平和垂直标度线上准确的位置处。相同盒的阵列被处理为 1mm 长度的 SGB，每个盒相隔 3mm 来放置。通过使用下式来计算光斑的百分比：

$$\text{Straylight}\% = E_0(\text{dose to clear}) / E_{\text{box}}(\text{dose to remove})$$

图 16 描述了测试的结果。具有 SGB 的消失盒阵列整体上具有大约 1.5% 的较低光斑（或大约 33% 的提高）。应该注意到光斑对周围环境非常灵敏，特别是在 SGB 会聚到非 SGB 效果的范围内。光斑减少的数量取决于 SGB 的范围。一个大的 SGB 范围将产生更好的减少光斑的效果。

应当注意到在上述叙述中，本发明用于产生垂直和水平掩模的上述方法是典型的采用 CAD 系统结合诸如 ASML MaskTools 出售的 MaskWeaver™ 等掩模生成软件来完成的。这种 CAD 系统和掩模设计软件可以很容易的设计包含本发明处理过程的程序。

图 17 示意性的叙述了一种适合应用于本发明所设计的掩模的光刻投影设备。该设备包括：

一个辐射系统 Ex，IL，用于供应辐射的投影光束 PB。在该特定情况下辐射系统还包括辐射源 LA；

一个配备了掩模夹持器的第一物体台（掩模台）MT，它用于固定掩模 MA（例如标度线），并且连接到第一定位装置，用于精确的定位关于项目 PL 掩模；

一个配备了晶片夹持器的第二物体台（晶片台）WT，它用于固定晶片 W（例如防蚀涂层的硅晶片），并且连接到第二定位装置，用于精确的定位关于项目 PL 晶片；

一个投影系统（“透镜”）PL（例如一个折射、反射或兼反射光及折射光的光学系统），它用于在基片 W 的目标部分 C（例如包括一个或多个模片）上成像一个掩模 MA 的照射部分。

如这里所描述，该装置为透射类型（也就是具有透射掩模）。然而，通常它也可以是反射类型，例如（具有反射掩模）。可替换的，该装置可以使用另外类型的构图装置作为对掩模使用的选择；例如包括一个可编程的镜像阵列或 LCD 矩阵。

光源 LA（例如一个汞灯、受激准分子激光器或等离子体的放电光源）产生辐射光束。该光束被送到照明系统（照明装置）IL，它可以直接的或在经过调节装置之后，例如在经过光束扩展器 Ex 之后被输送。照明器 IL 可以包括调整装置 AM，用于设置光束中外部和/或内部的亮度分配的辐射范围（通常分别称作 σ 外部和 σ 内部）。此外，通常它将包括各种其它的部件，比如积分器 IN 和聚光器 CO。在此方式下，撞击掩模 MA 上的光束 PB 就会在它的剖面中得到期望的均匀性和密度分布。

对于图 17 应该注意的是，光源 LA 可以处于光刻投影装置的外壳内（例如通常在光源 LA 为汞灯的情况下），但它也可以远离光刻投影装置来设置，它产生的辐射光束被送到装置中（例如在合适的定向镜片的帮助下）；后者的情况通常是在光源 LA 是一个受激准分子激光器的情况下（例如，基于 K_F, A_F 或 F_2 发射激光）。当前的发明包括了这两种情况。

光束 PB 随后截取固定在掩模台 MT 上的掩模 MA。光束 B 在经过掩模 MA 之后就通过了透镜 PL，其中透镜 PL 将光束 PB 会聚在基片 W 的目标部分上。借助于第二定位装置（和干涉仪测量装置 IF），基片台 WT 就能够被精确地移动，例如以便在光束 PB 的路径上定位不同的目标部分 C。类似的，第一定位装置能够用于精确的定位关于光束 PB 的路径上的掩模 MA，例如，在从掩模库中机动地检索掩模 MA 之后，或是在一个扫描期间来完成。通常，物体台 MT, WT 的移动将借助于长冲程模块（粗定位）和短冲程模块（精定位）来实现，这些内容未在图 17 中描述。然而，在使用晶片步进器的情况下（相反于步进一扫描的装置），掩模台 MT 可以只连接到短冲程激励器，或者可以被固定。

所述的装置可以被应用在两个不同的模式中：

在步进模式中，掩模台 MT 实质上是保持固定，并且整个的掩模图像被一次（也就是一个单一的“闪光”）投影在目标部分 C 上。然后基片台 WT 被移位 x 和/或 y 方向，以便光束 PB 能够照射到不同的目标部分 C；

在扫描模式中，除了一个特定的目标部分 C 没有被曝光在一次闪光中之外，基本上是采用相同的方案。取而代之的是，掩模台 MT 在特定的方向上（所谓的“扫描方向”，例如 y 方向）以一个速度 v 来移动，以便投影光束 PB 能够在掩模图像上进行扫描；同时，基片台 WT 以 $V=Mv$ 的速度以相同或相反的方向同时移动，其中 M 是透镜 PL 的放大率（典型的， $M=1/4$ 或 $1/5$ ）。在此方式下，就能够曝光相对大的目标部分 C，而不需要采取折衷的解决方案。

10 如上所述，本发明的方法提供了优于现有技术的显著优势。例如，本发明提供了一种有效减少大范围光斑的技术，以便最小化在曝光过程中的光斑影响。重要的是，本发明的技术不会妨碍辅助特征的设置，也不会造成对辅助特征的印制。而且，本发明的方法不会导致成像过程期间掩模数量的增加。

此外，对上述实施例内容也可以进行相应的变化。例如，虽然图 10a 和 10b 15 中所示的 SGB 线是断续的，但它也可以是连续线或其它的形状，例如并不局限于正方形，圆形等，只要屏蔽的几何图形保持如图 18a, 18b 中所示的副分辨率。这种在 SGB 屏蔽中连续长线的使用具有减少与掩模相关的数据容量的额外优点。

在另一个变化中，尽管并不是更优越的方法，也可以采用将包含 SGB 中的 20 线与印制的特征对准的方式来构成 SGB。然而，在这种实施例中 SGB 是在高对比度的定向中，因此就会增加 SGB 的适印性。

尽管本发明公开了几个特定的实施例，但应该注意到在不脱离本发明的精神或实质特征的情况下可以对本发明进行其它形式的改变。因此本发明提出的实施例是用于说明性的作用而不是对本发明的限制，在附属的权利要求中指出的 25 发明范围，以及在与权利要求相同含义和范围内的所有变化都应当包含在本发明中。

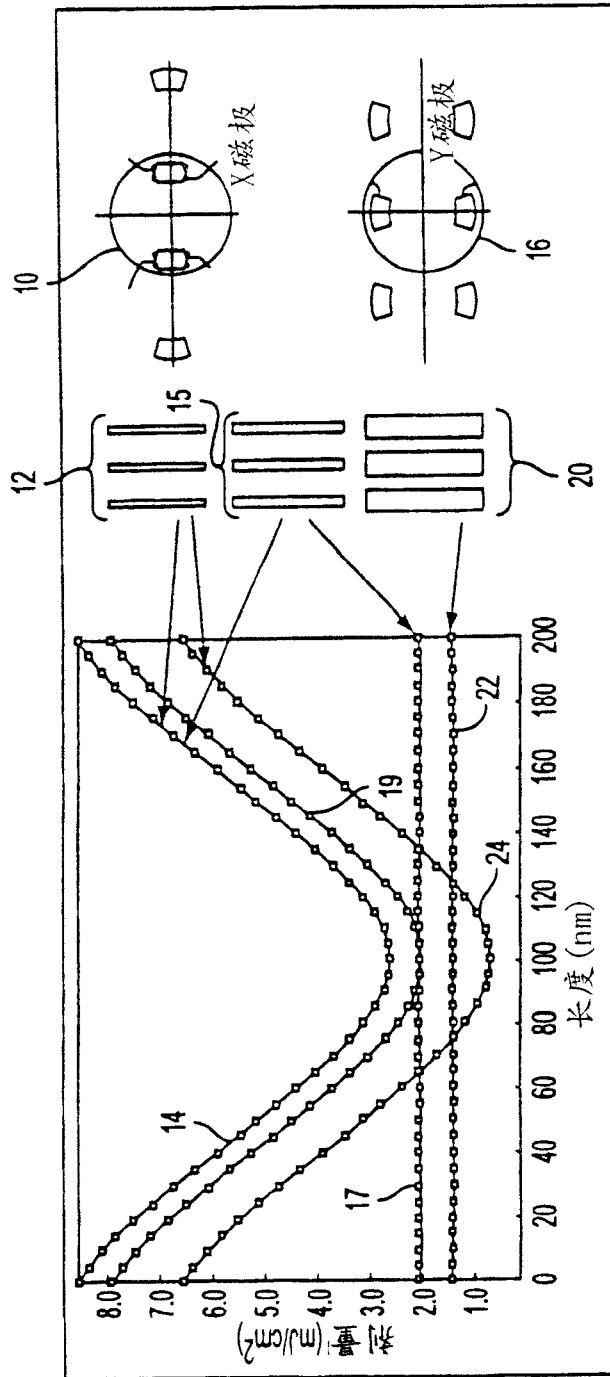


图 I

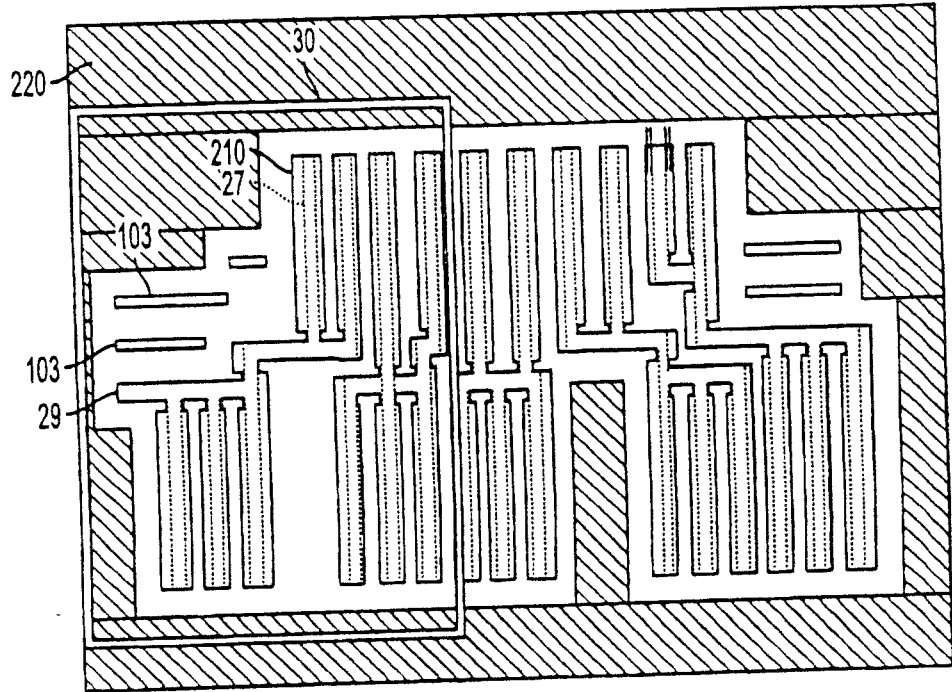


图 2A

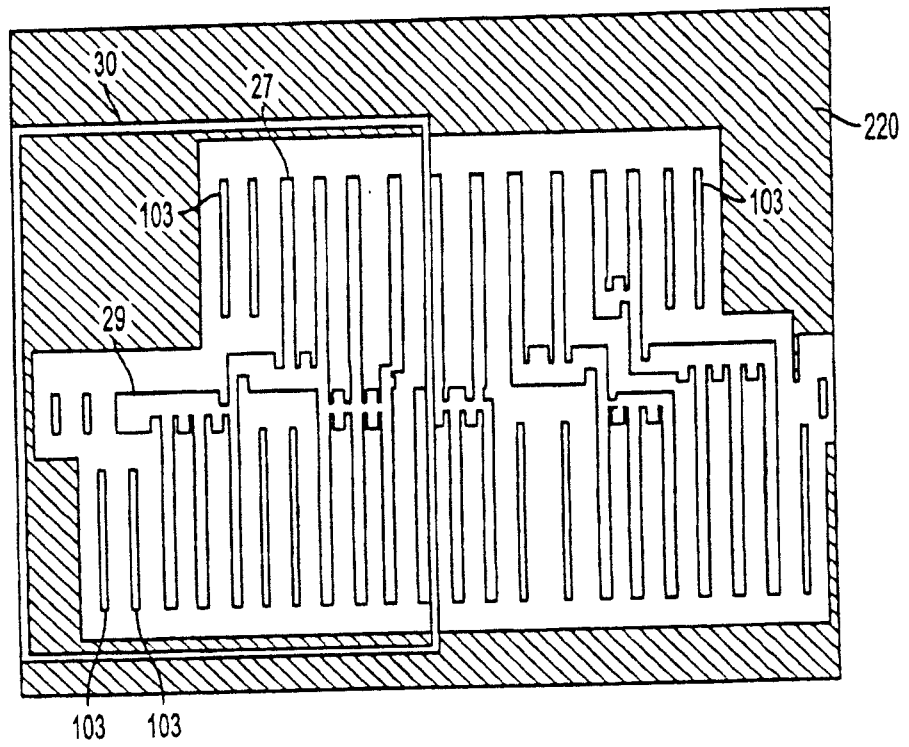


图 2B

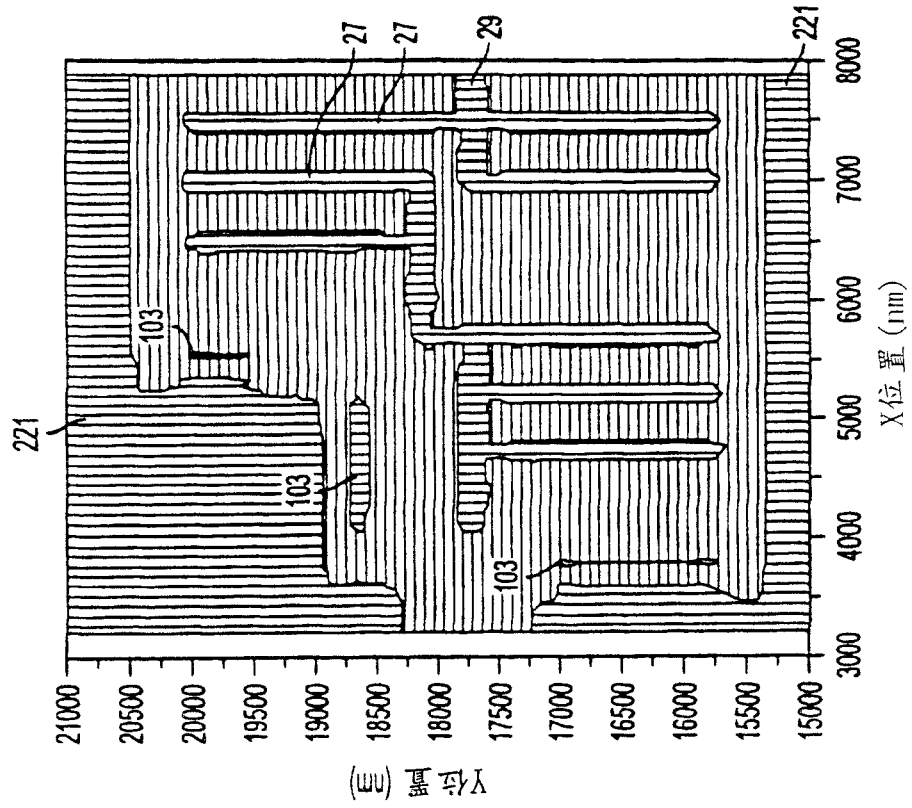


图 3B

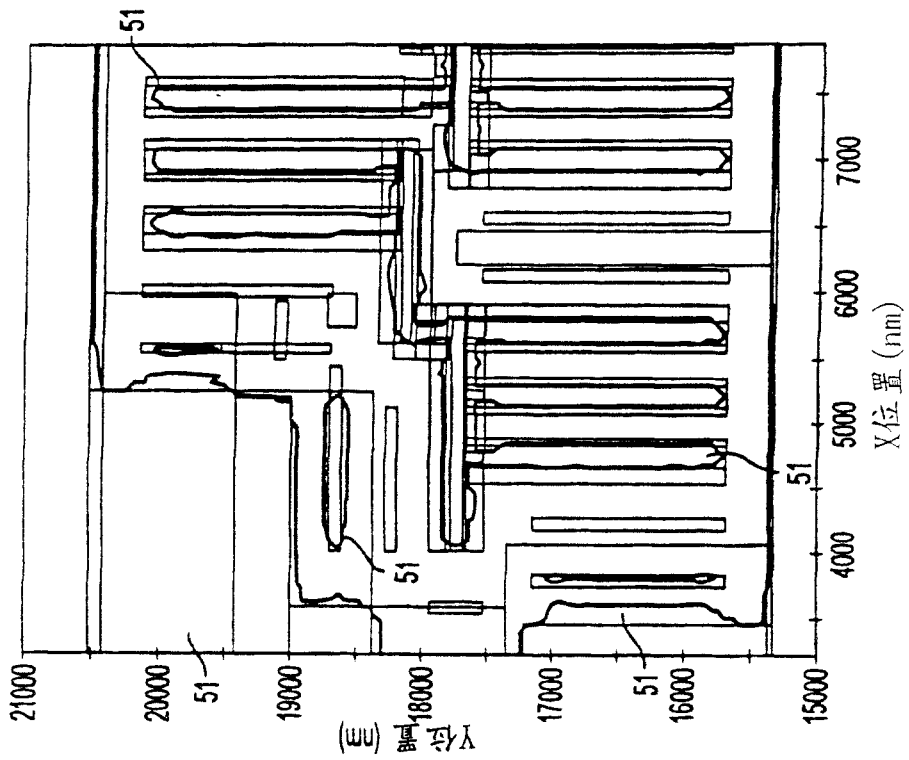


图 3A

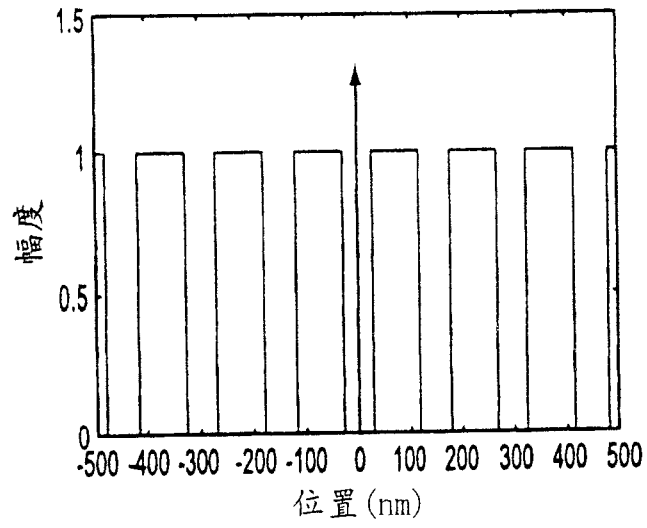


图 4

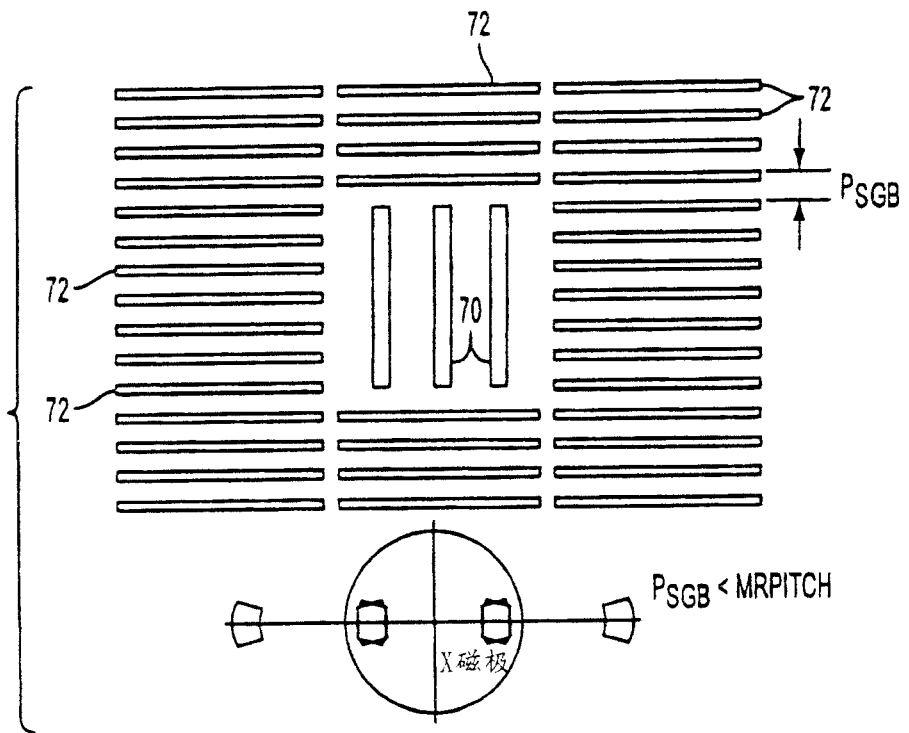


图 5A

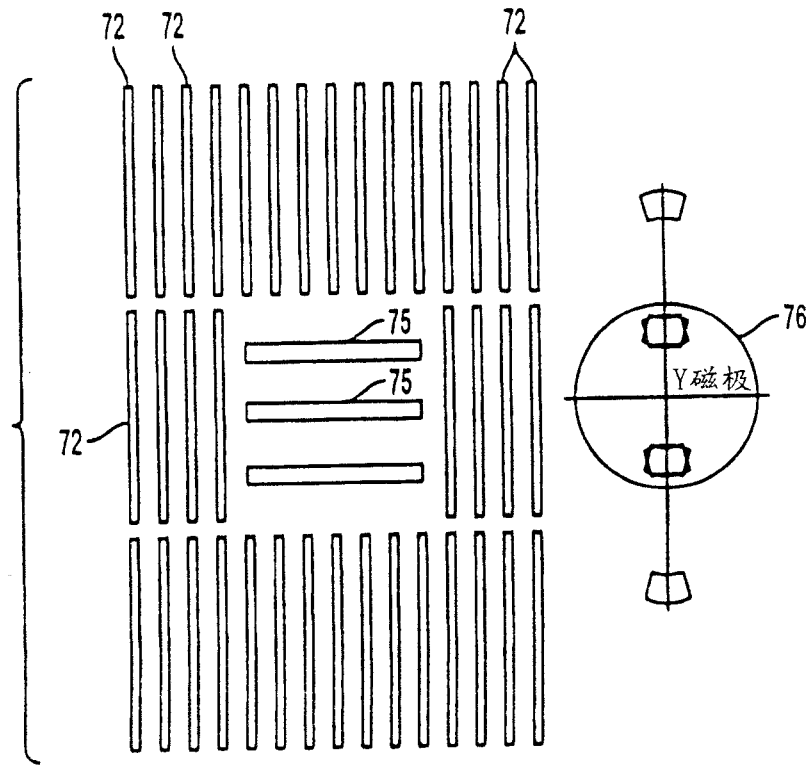


图 5B

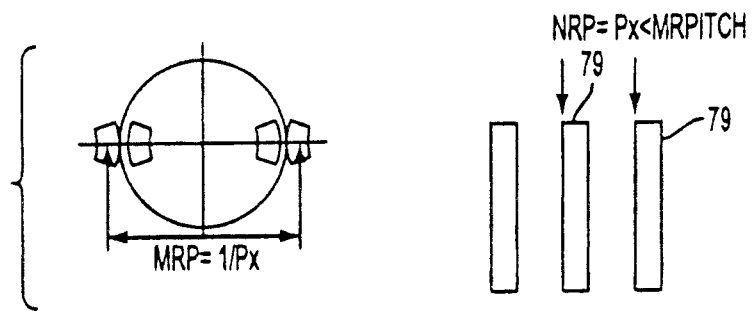


图 6

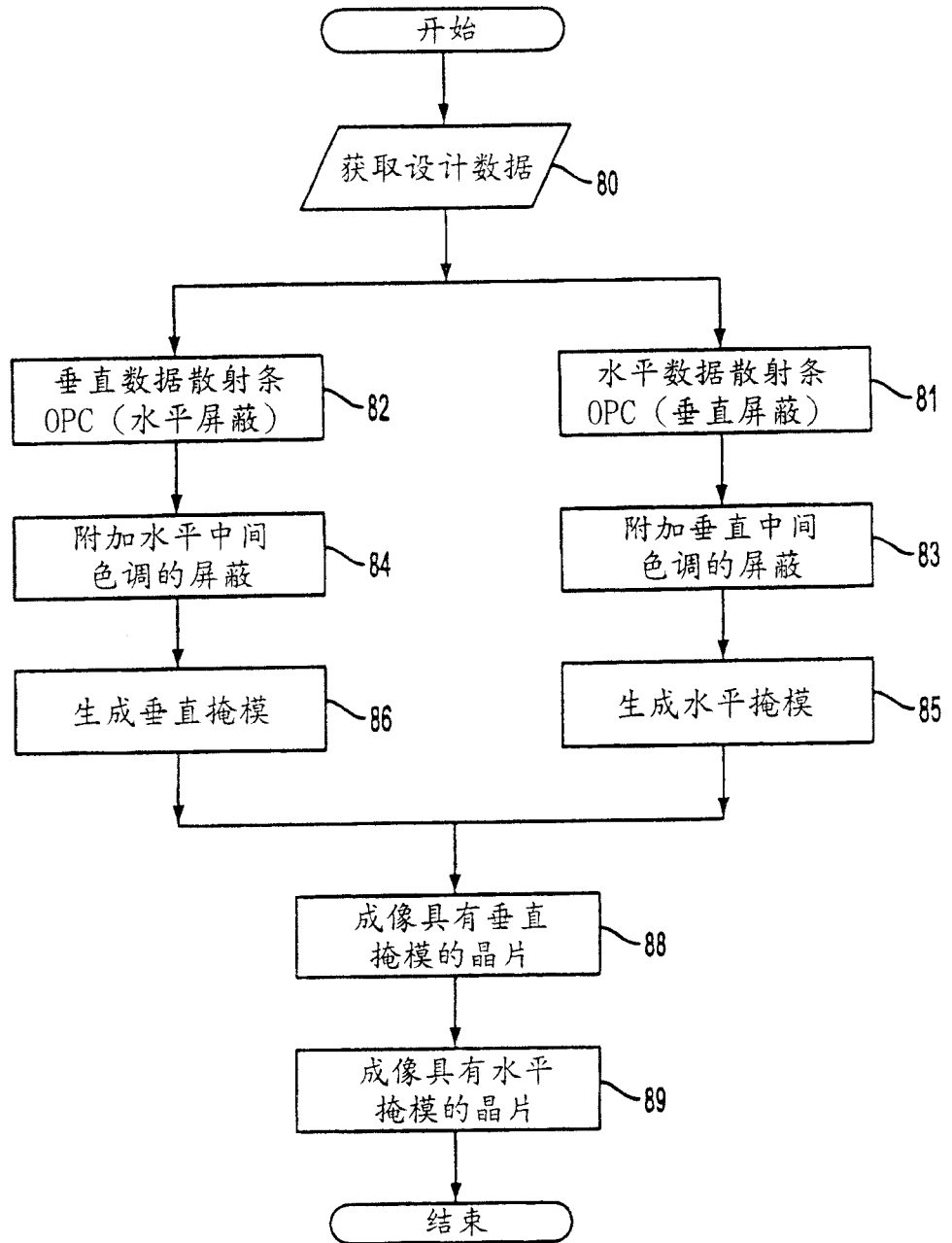


图 7

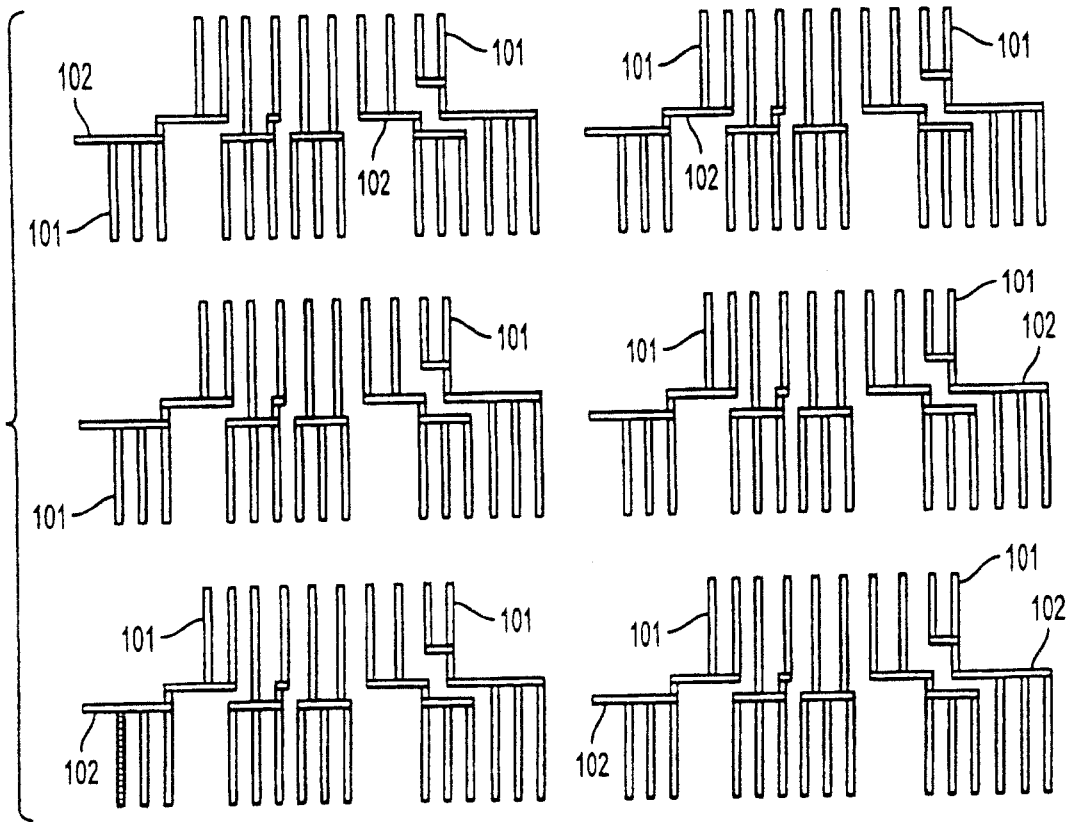


图 8

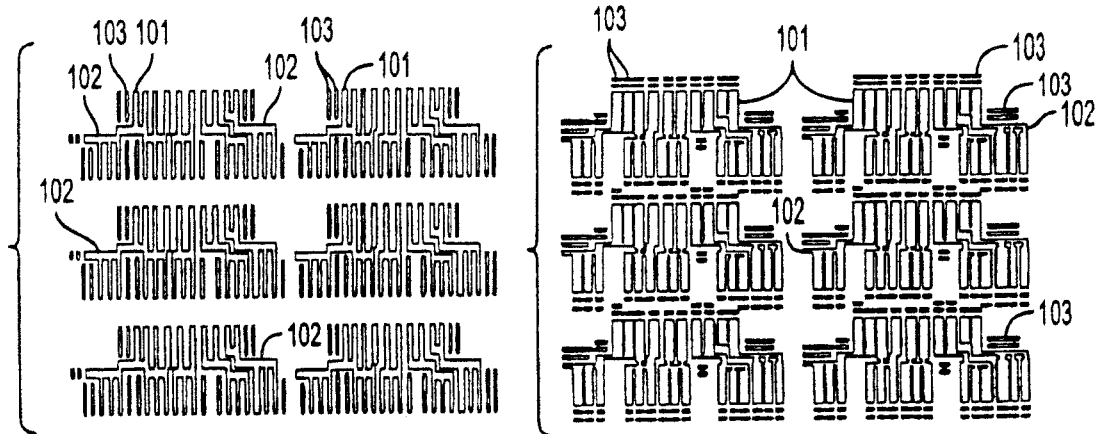


图 9A

图 9B

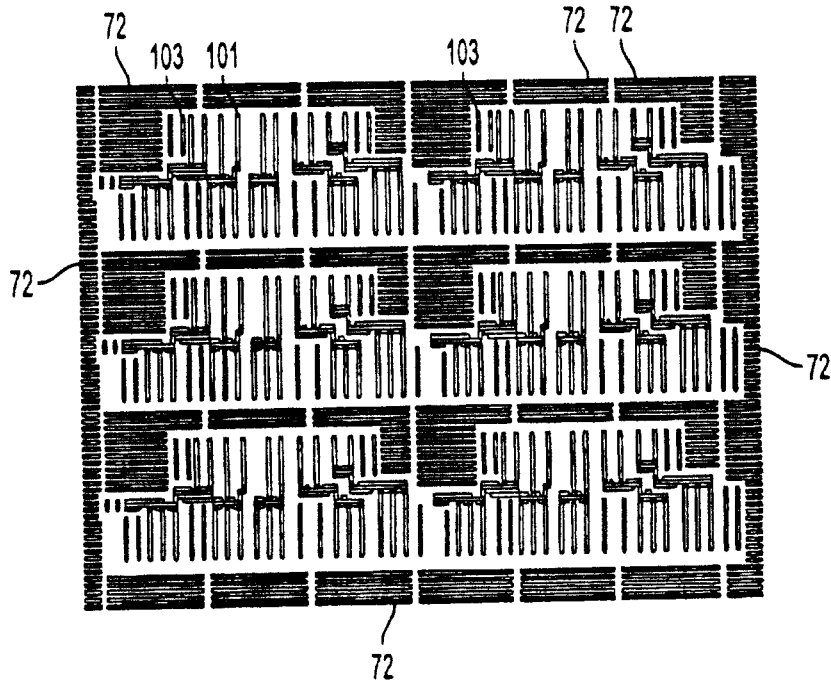


图 10A

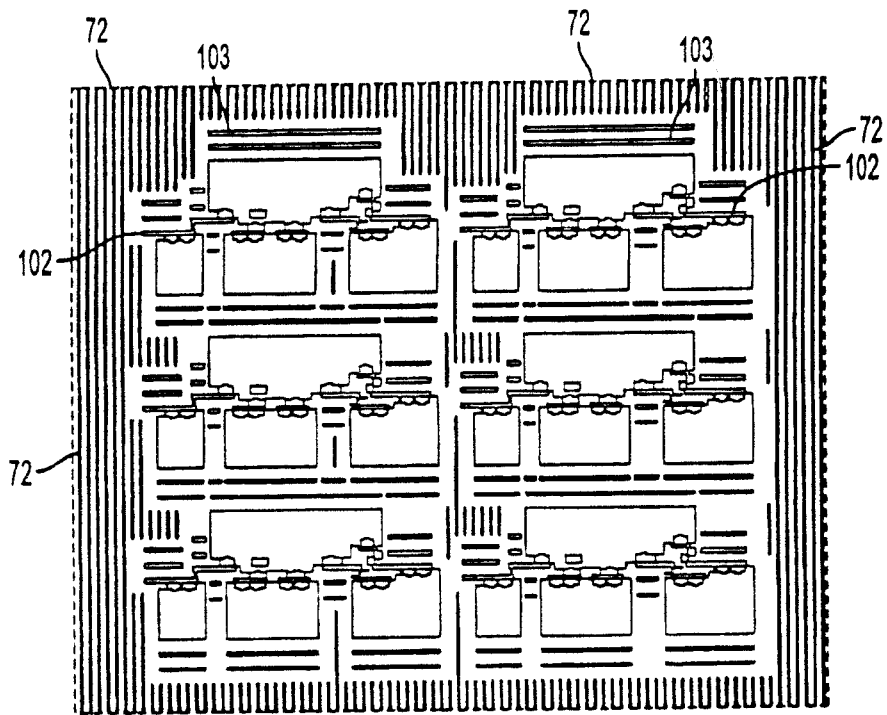


图 10B

图形	覆盖区域 (平方微米)	全部区域的图形文件 (平方微米)	有效区域的 百分比
目标	15.80638	173.39989 WAFFDPTGT.PF: 目标层	9
基于OPC的目标 W规则	30.08119	176.78820 HNOWAFFLE.PF: 没有WAFF的水平布局	17.3
基于OPC的目标 W规则	24.16783	176.78820 VNOWAFFLE.PF: 没有WAFF的水平布局	13.6
基于OPC + IDWS 的规则	61.05581	176.78820 WAFFDPXHZ.PF: 具有WAFF的水平布局	35
基于OPC + IDWS 的规则	53.34173	176.78820 WAFFDPXVT.PF: 具有WAFF的垂直布局	30

表1: 对于不同处理图形的有效区域的比较

图 11

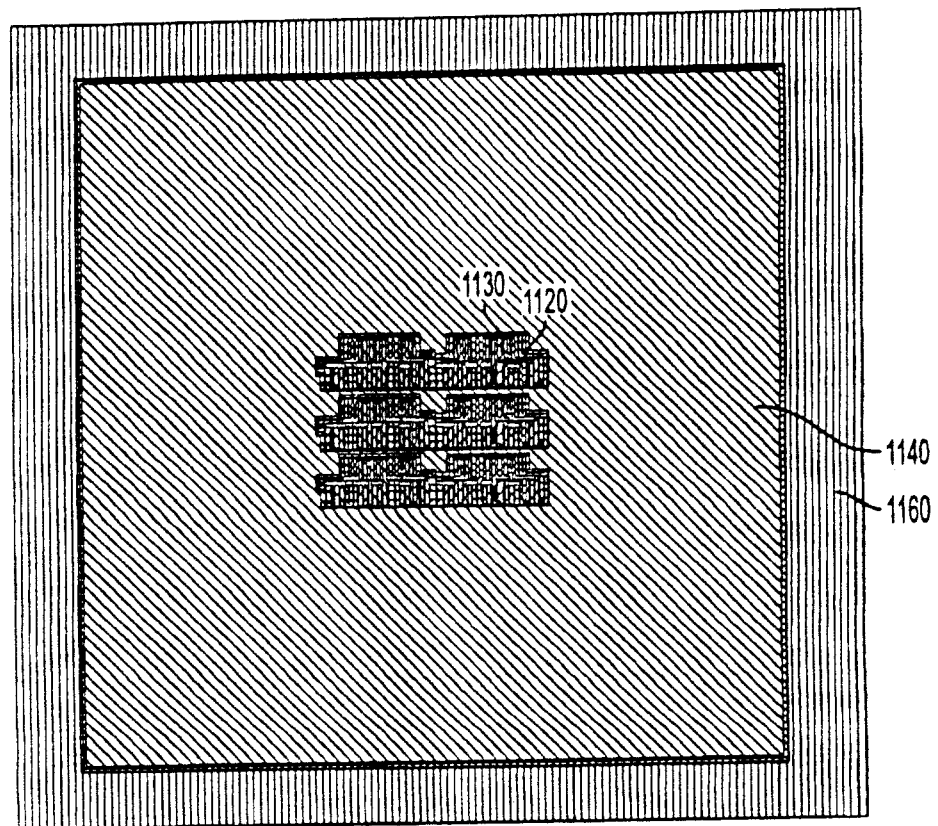


图 12A

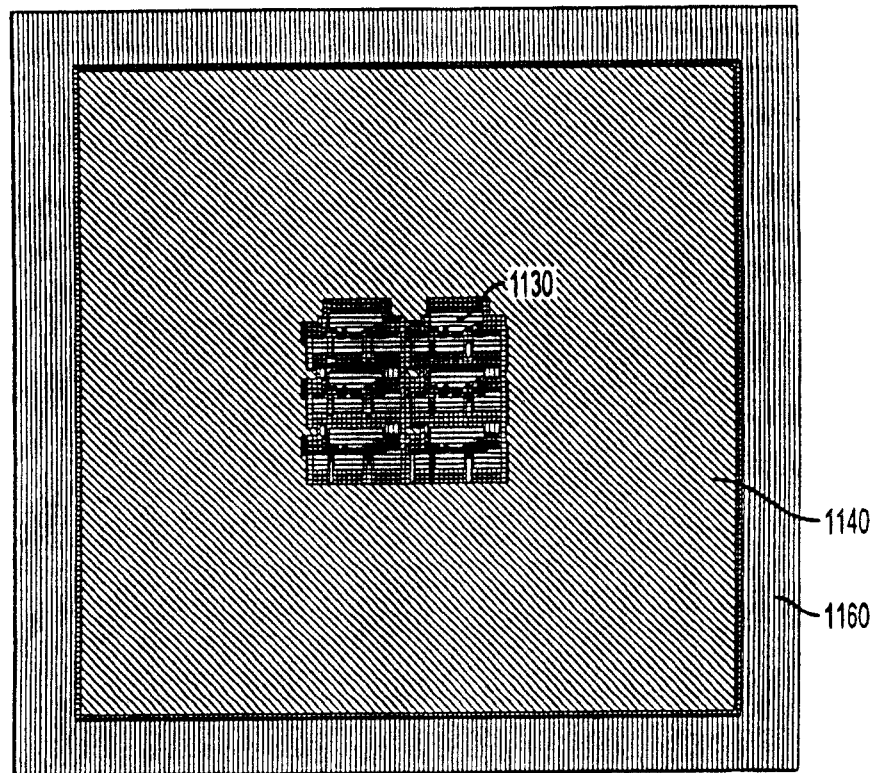


图 12B

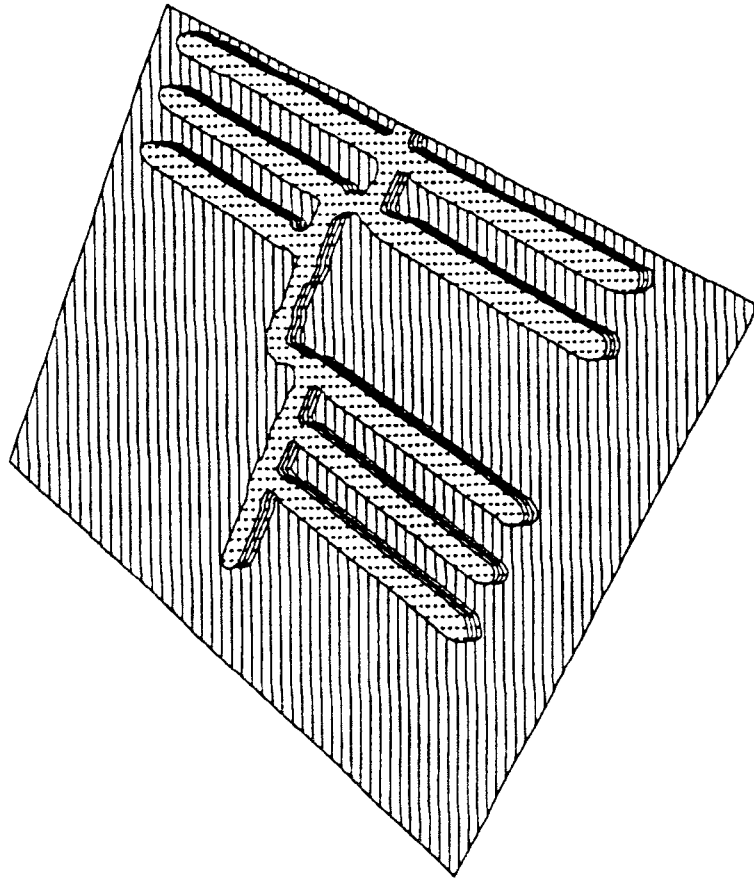


图 13B

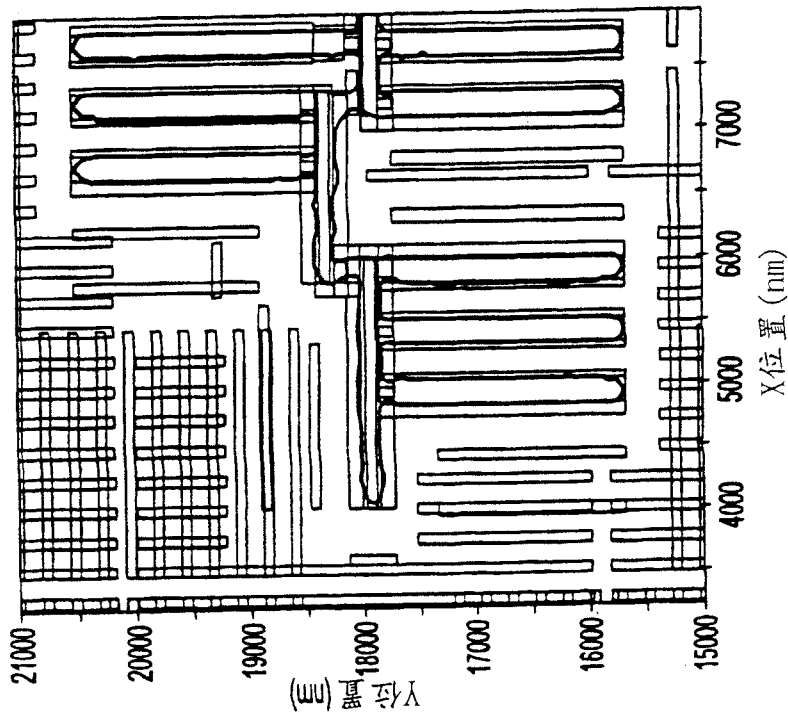


图 13A

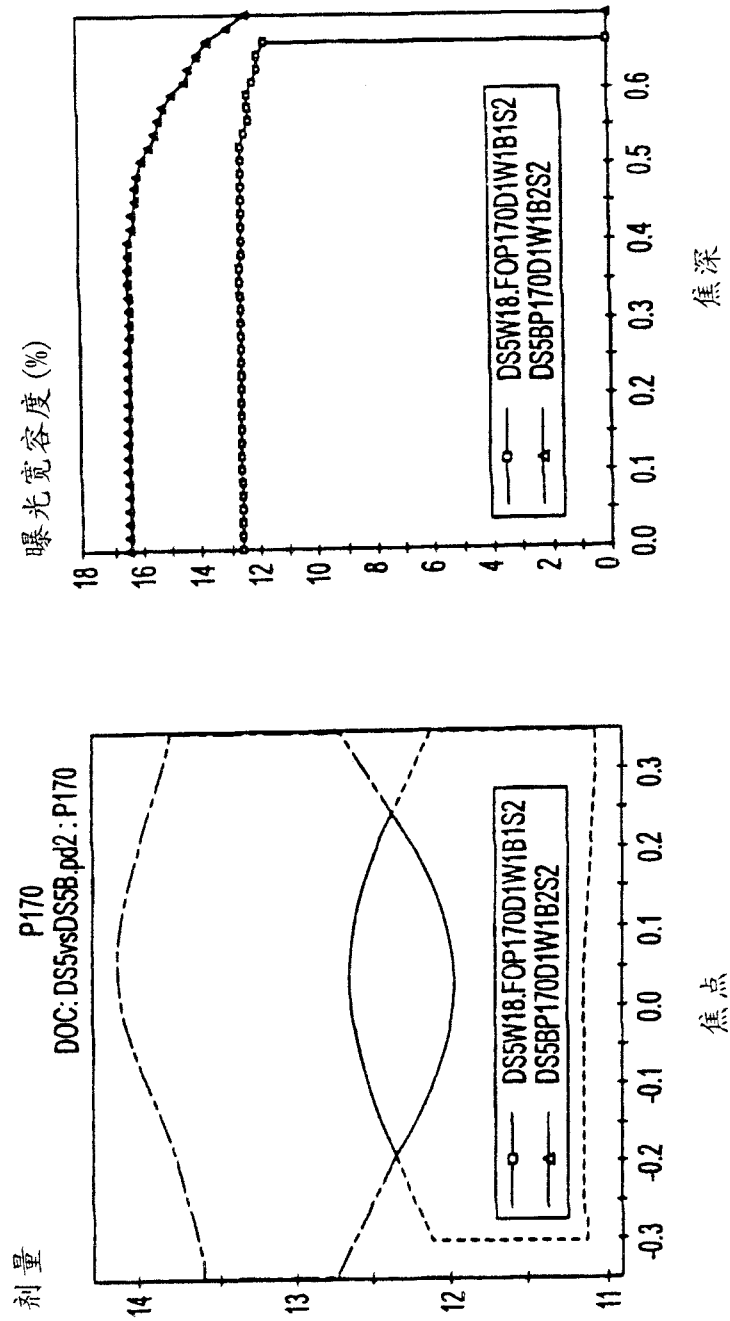


图 14B

图 14A

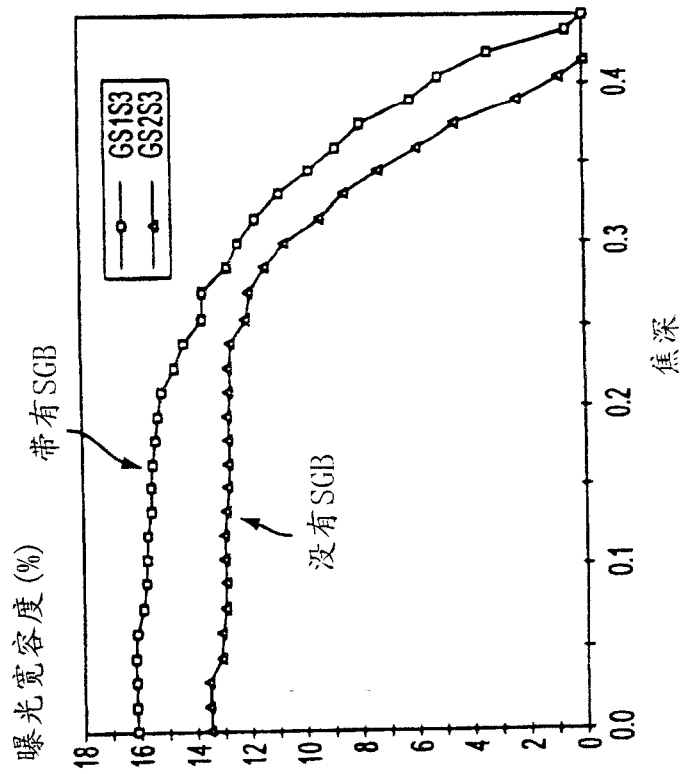


图 15C

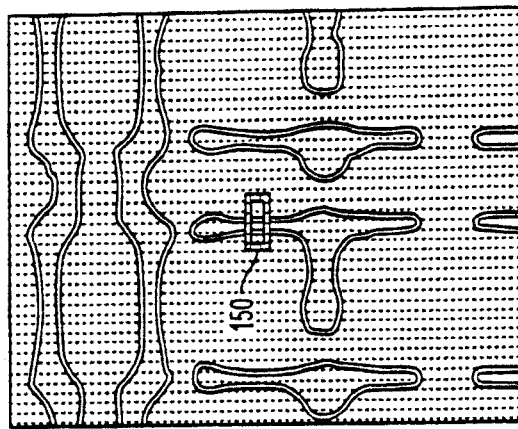


图 15B

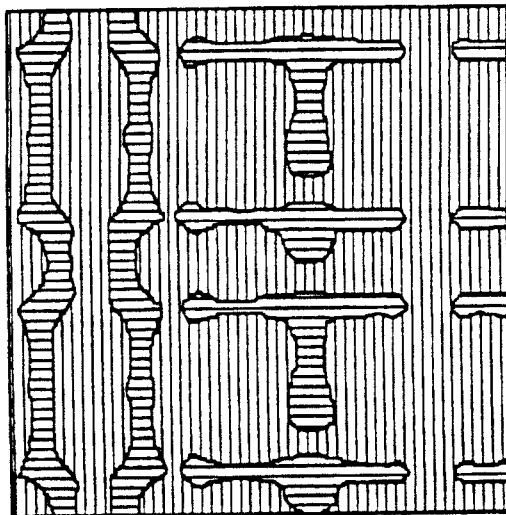


图 15A

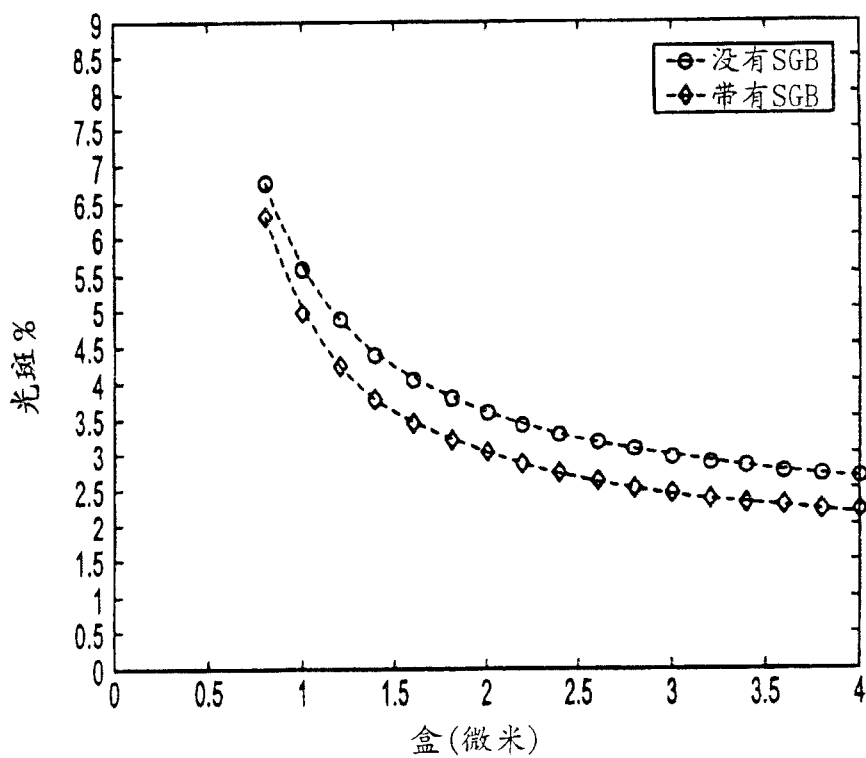


图 16

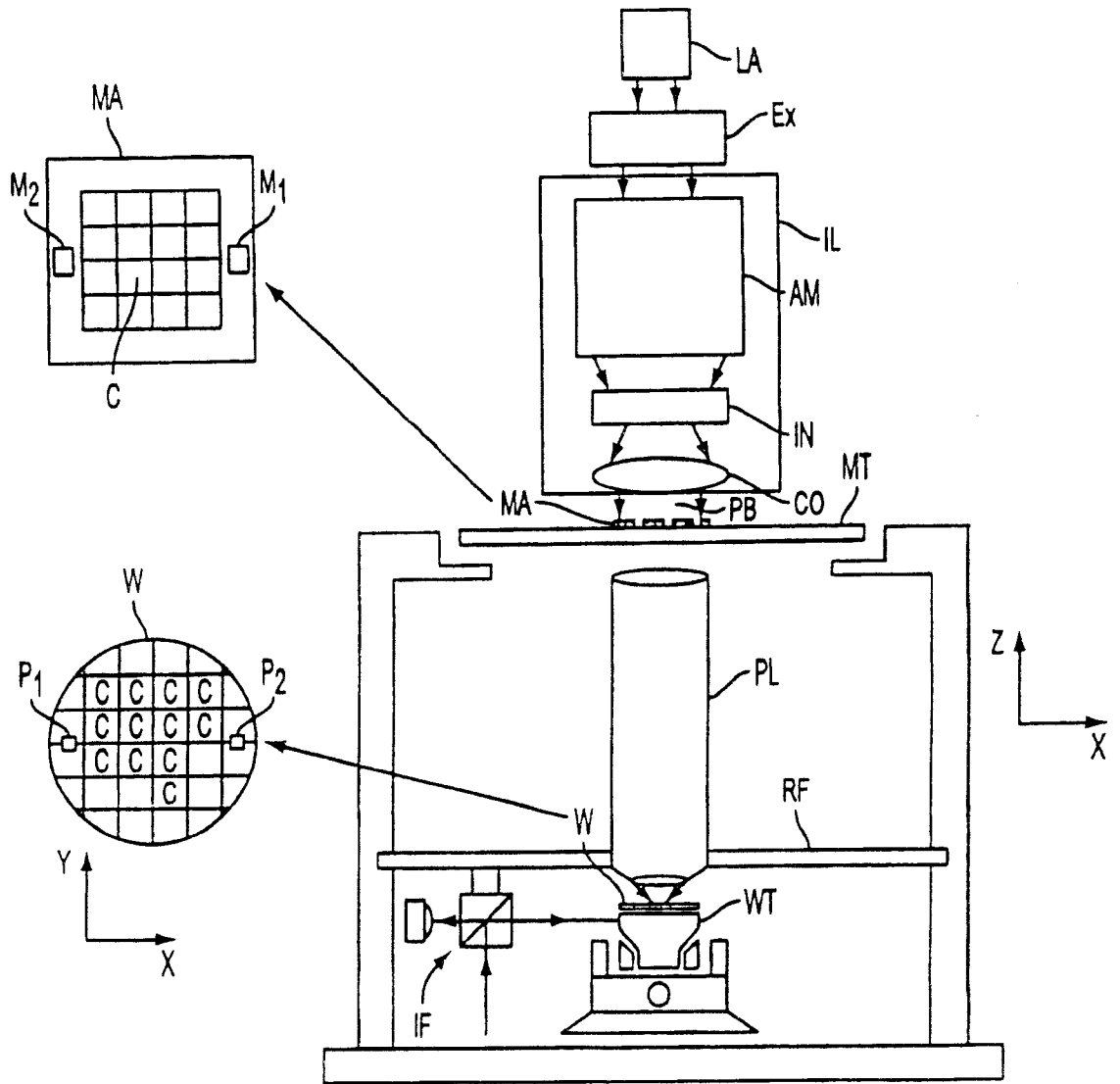


图 17

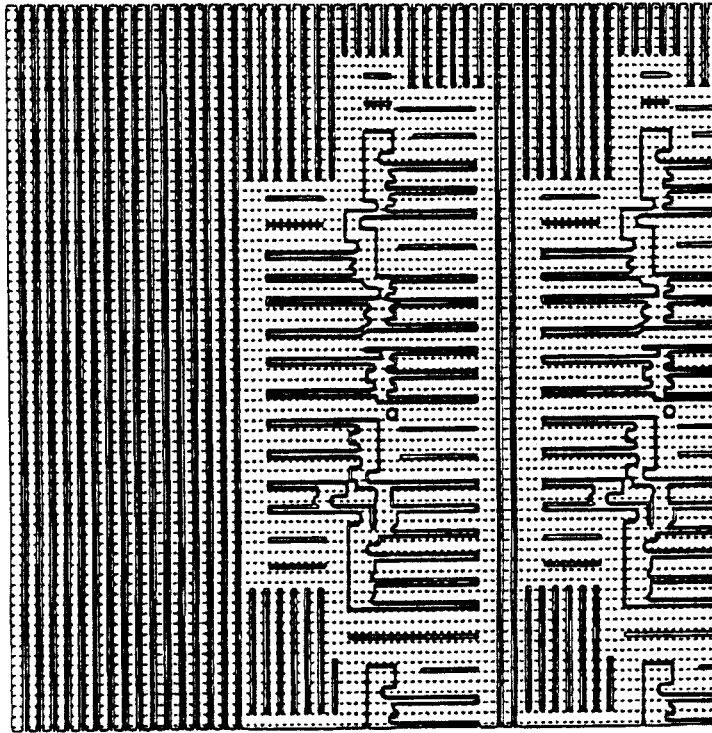


图 18B

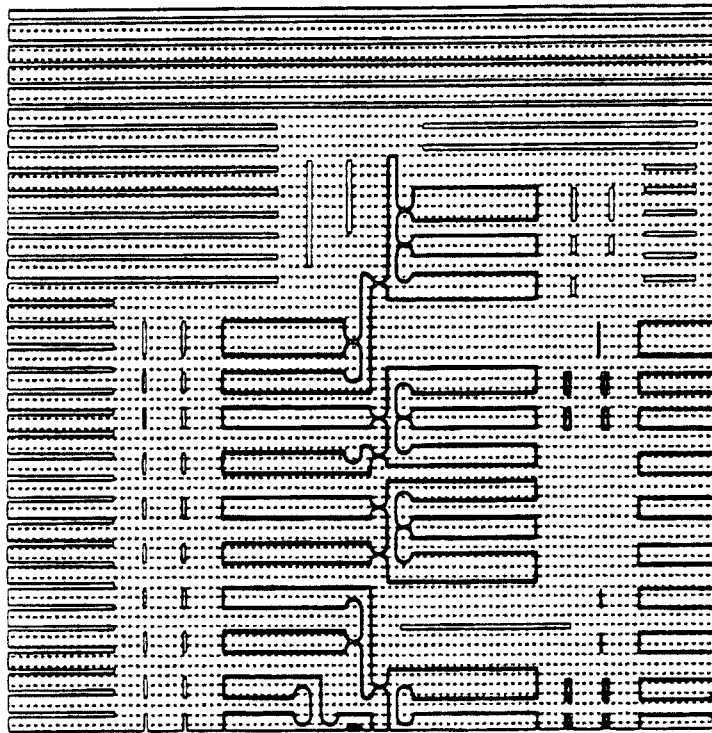


图 18A