

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4154165号
(P4154165)

(45) 発行日 平成20年9月24日(2008.9.24)

(24) 登録日 平成20年7月11日(2008.7.11)

(51) Int. Cl.	F I	
HO 1 L 31/10 (2006.01)	HO 1 L 31/10	D
HO 1 L 27/146 (2006.01)	HO 1 L 27/14	A
HO 4 N 5/335 (2006.01)	HO 4 N 5/335	E
	HO 4 N 5/335	P
	HO 4 N 5/335	U
請求項の数 5 (全 13 頁) 最終頁に続く		

(21) 出願番号	特願2002-104028 (P2002-104028)	(73) 特許権者	000001007
(22) 出願日	平成14年4月5日(2002.4.5)		キヤノン株式会社
(65) 公開番号	特開2003-298102 (P2003-298102A)		東京都大田区下丸子3丁目30番2号
(43) 公開日	平成15年10月17日(2003.10.17)	(74) 代理人	100076428
審査請求日	平成16年10月14日(2004.10.14)		弁理士 大塚 康德
		(74) 代理人	100112508
			弁理士 高柳 司郎
		(74) 代理人	100115071
			弁理士 大塚 康弘
		(74) 代理人	100116894
			弁理士 木村 秀二
		(72) 発明者	小泉 徹
			東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
最終頁に続く			

(54) 【発明の名称】 光電変換素子及びそれを用いた固体撮像装置、カメラ及び画像読み取り装置

(57) 【特許請求の範囲】

【請求項1】

第1導電型の表面半導体領域を半導体基板の一方の表面に有し、
前記表面半導体領域から前記半導体基板の深さ方向に向かって、第2導電型の半導体領域と第1導電型の半導体領域とが互いに接しながら交互に複数層形成され、当該第1及び第2導電型の半導体領域の接合面を、前記表面半導体領域に近い方から、青の波長帯域の光を主に光電変換するために適した深さ、緑の波長帯域の光を主に光電変換するために適した深さ、赤の波長帯域の光を主に光電変換するために適した深さに形成し、

前記第2導電型の半導体領域及び前記第1導電型の半導体領域のそれぞれに、入射光を光電変換して得た信号を出力するための出力線が接続され、

前記表面半導体領域には前記出力線が接続されておらず、

前記第1導電型及び第2導電型の半導体領域に、各領域を空乏状態とする電位を与えるリセット手段が接続されており、

前記第1導電型及び第2導電型の半導体領域の不純物濃度が、前記リセット手段によって与えられる電位により空乏状態となる濃度であることを特徴とする光電変換素子。

【請求項2】

前記表面半導体領域を、前記第1及び第2導電型の半導体領域のいずれとも異なる電極に接続したことを特徴とする請求項1に記載の光電変換素子。

【請求項3】

複数の光電変換素子を配列して成る固体撮像装置であって、前記各光電変換素子が請求

項 1 または 2 に記載の光電変換素子の構成を有することを特徴とする固体撮像装置。

【請求項 4】

請求項 3 に記載の固体撮像装置を有することを特徴とするカメラ。

【請求項 5】

請求項 3 に記載の固体撮像装置を有することを特徴とする画像読み取り装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は撮像装置に関し、特にビデオカメラやデジタルスチルカメラ、更にスキャナ等の画像入力装置に広範に用いられる光電変換素子及び固体撮像装置に関する。

10

【0002】

【従来の技術】

従来、デジタルカメラ等の撮像装置で用いられる固体撮像素子において、解像度の向上及び撮像装置の小型化を実現するために様々な提案がされている。そのような固体撮像素子の一つとして、R、G、Bの各色成分を各画素から同時に取得可能なMOS型の撮像素子の構成が米国特許第5,965,875号に開示されている。以下、当該撮像装置の概略を説明する。

【0003】

図11は、米国特許第5,965,875号に開示された固体撮像素子の構成を示す図であり、各画素のフォトダイオードをトリプルウェル構造で形成した、3層構造のフォトダイオードを示している。同図において、100はp形のシリコン基板、102はシリコン基板100上に形成されたnウェル、104はnウェル102上に形成されたpウェル、106はn形領域である。108は光電流センサで、赤(R)成分の電流を検出する電流計110と、緑(G)成分の電流を検出する電流計112と、青(B)成分の電流を検出する電流計114とを有する。

20

【0004】

図11に示すように、フォトダイオードはp型シリコン基板表面から順次拡散される、n型層、p型層、n型層をこの順に深く形成することで、pn接合ダイオードがシリコンの深さ方向に3層形成される。ダイオードに表面側から入射した光は波長の長いものほど深く侵入し、入射波長と減衰係数はシリコン固有の値を示すので、3層構造のフォトダイオードを可視光の各波長帯域(R、G、B)をカバーするようにpn接合の深さを設計し、上記3層のフォトダイオードから別々に電流を検出することで、異なる波長帯の光信号を検出することができる。

30

【0005】

図12は図11に示す3層構造のフォトダイオードのポテンシャル図であり、横軸が深さを、縦軸が電位を表している。なお、深さA~Dは、図11に示す深さA~Dに対応している。

【0006】

3層構造のフォトダイオードの表面から入射する光は、波長の長いものほど深くまで到達するため、上記構成では、表面O~深さA間に主に波長の短いB成分の光による電子が蓄積され、表面O~深さB間に主に中間の波長であるG成分の光による正孔が蓄積され、深さA~D間に主に波長の長いR成分の光による電子が蓄積される。

40

【0007】

また、図13は図11に示す3層構造のフォトダイオードから電荷を読み出すための読み出し回路を示しており、(a)は読み出し回路を概念的に示す図、(b)はその等価回路図である。この読み出し回路により、各フォトダイオードに蓄積された電荷が読み出される。また、図14は、図11に示す3層構造のフォトダイオードから電荷を読み出すための読み出し回路の別の例を示している。

【0008】

そして、読み出された3つの信号を演算処理し、色信号分離することにより、画像を再生

50

することができる。

【0009】

【発明が解決しようとする課題】

しかしながら従来の構成では、表面O～深さB間で発生する正孔、すなわち、表面に近い、浅い領域で発生するB成分の光に起因する正孔と、少し深い領域で発生するG成分の光に起因する正孔とが混ざり合い、混色が起きてしまう。

【0010】

図15(a)は、図11に示す3層構造のフォトダイオードを光照射した場合に得られる信号値のシミュレーションを示す図であり、実線は出力回路から直接得られる出力を、破線は得られた信号を演算処理することで色信号分離を行って得られる信号値を示す。なお、DN出力は最上層のフォトダイオードからの出力を、PWL出力は中央のフォトダイオードからの出力を、NWL出力は最下層のフォトダイオードからの出力を示している。

10

【0011】

上述したように、中央のフォトダイオードからのPWL出力にはG成分にB成分が混ざっているため、PWL出力+DN出力をG成分信号(破線Gで示している)とすることで、G成分を分離する。このとき、PWL出力は正孔であり、DN出力は電子であるため、PWL出力+DN出力=PWL正孔数-DN電子数となり、実質的には引き算となる。しかし、出力同士の演算であるため、読み出し回路のノイズが2倍に増加したノイズがG成分信号含まれてしまう。またDN出力には暗電流によるノイズが多いため、この影響を受けて重要なG成分信号のノイズはさらにひどくなる。

20

【0012】

同様に、NWL出力をそのままR成分信号とするにはやはり色分離が悪いため、NWL出力+PWL出力+DN出力をR成分信号とすることで、図15の破線Rに示す分光特性を得ることができる。しかしながら、この演算により読み出し回路のノイズが3倍に増加したノイズがR成分信号含まれてしまう。加えて、DN出力には暗電流によるノイズが多いため、この影響を受けてR成分信号のノイズはさらにひどくなる。

【0013】

図15(b)は、赤外カットフィルタを挿入した上で得られるDN出力、PWL出力、NWL出力を用いて、上述したようにB成分信号=DN出力=DN電子数、G成分信号=PWL出力+DN出力=|PWL正孔数-DN電子数|、R成分信号=NWL出力+PWL出力+DN出力=|NWL電子数-PWL正孔数+DN電子数|を演算し、ゲインを調整して得られる分光特性である。

30

【0014】

上記の通り、3層構造のフォトダイオードは、pn接合の深さを異ならせることにより、異なる波長帯域の光を検出できるが、得られる3つの信号は互いに光電変換する波長帯域の重複が大きい。たとえば、真ん中の層のフォトダイオードのピーク感度をG色(545nm)付近に設計した場合、このフォトダイオードではR色(630nm)付近の光信号も、B色(450nm)付近の光信号も数十%以上の割合で光電変換してしまう。このように混色の大きい信号を演算処理すると、色再現性が悪くなり、ノイズの影響を受けやすい。

【0015】

また、各フォトダイオードのゲイン、すなわち、単位電荷量により発生するダイオードの電圧変化量は、そのフォトダイオードのpn接合容量Cに反比例する。3つのダイオードの面積は必然的に異なる上に、単位面積あたりのpn接合容量は各拡散層の濃度にも依存するので、3つのフォトダイオードの容量を一致させることは困難である。したがって読み出された3つの光信号はそれぞれ異なるゲインを有するので、信号演算上扱いづらいものになってしまう。

40

【0016】

更に、3つのフォトダイオードの内、上下方向に隣接している2つのフォトダイオードはpn接合を通じて互いに容量結合している。また、光電変換により発生した電荷がフォトダイオードに蓄積されるにつれ、フォトダイオードの容量が変化してゆく。そのため、あ

50

る層のフォトダイオードの電位は、他の層のフォトダイオードに蓄積されている電荷量にも影響を受けることになる。このため、フォトダイオードの線形性がくずれたり、色により線形性が変化してしまう。

【0017】

具体的に説明すると、図13に示すように、n形領域106、pウェル104、nウェル102には中性領域が存在し、接合部にそれぞれ C_1 、 C_2 、 C_3 の容量が存在する。加えて、図13に示すような従来の読み出し回路で電圧信号を読み出す場合、読み出し回路の寄生容量 C_1' 、 C_2' 、 C_3' が付く。この結果読み出される電圧は、各出力とも $C_1 \sim C_3$ 、 $C_1' \sim C_3'$ を含み、DN出力、PWL出力、NWL出力が互いに影響合う複雑な電圧として読み出されてしまう。即ち、各出力からの読出しゲインが異なり、更には他の出力の影響も受ける。具体的に言えば、仮にNWL電子数が0であっても、DN電子数が発生してしまうとNWL出力は0ではなく、 $DN \text{ 電荷} / (C_1 + C_1')$ という値が出力される。

10

【0018】

図14に示すような読み出し回路により電圧信号を読み出す場合も、n形領域106、pウェル104、nウェル102の接合部の容量 C_1 、 C_2 、 C_3 、及び読み出し回路の寄生容量 $C_1' \sim C_3'$ が存在するために、DN出力、PWL出力、NWL出力が互いに影響し合い、且つ、読出しゲインも異なるものになってしまう。

【0019】

このようにして読み出された信号値を用いた場合、上述した図15(a)の破線G及びRを得るための演算を行っても、高品質の信号値G及びRを得ることはできない。

20

【0021】

本発明は上記問題点を鑑みてなされたものであり、各色信号の読み出し時のゲイン差を縮小することを目的とする。

【0022】

【課題を解決するための手段】

上記第1の目的を達成するために、本発明の光電変換素子は、第1導電型の表面半導体領域を半導体基板の一方の表面に有し、前記表面半導体領域から前記半導体基板の深さ方向に向かって、第2導電型の半導体領域と第1導電型の半導体領域とが互いに接しながら交互に複数層形成され、当該第1及び第2導電型の半導体領域の接合面を、前記表面半導体領域に近い方から、青の波長帯域の光を主に光電変換するために適した深さ、緑の波長帯域の光を主に光電変換するために適した深さ、赤の波長帯域の光を主に光電変換するために適した深さに形成し、前記第2導電型の半導体領域及び前記第1導電型の半導体領域のそれぞれに、入射光を光電変換して得た信号を出力するための出力線が接続され、前記表面半導体領域には前記出力線が接続されておらず、前記第1導電型及び第2導電型の半導体領域に、各領域を空乏状態とする電位を与えるリセット手段が接続されており、前記第1導電型及び第2導電型の半導体領域の不純物濃度が、前記リセット手段によって与えられる電位により空乏状態となる濃度であることを特徴とする。

30

【0023】

また、上記第2の目的を達成するために、積層された上記第1導電型及び第2導電型の領域の濃度が、所定の電位にリセットすることにより空乏状態となる濃度にする。

40

【0024】

【発明の実施の形態】

以下、添付図面を参照して本発明の好適な実施の形態を詳細に説明する。

【0025】

<第1の実施形態>

図1は、本発明の第1の実施形態における3層フォトダイオード構造を有する1画素の断面の概略図である。

【0026】

図1において、10はp形の基板、11はp基板10上に形成されたn形領域(nウェル

50

)、12はnウェル11上に形成されたp形領域(pウェル)、13はpウェル12上に形成されたn形領域(nウェル)、14はnウェル13上に形成されたp形領域である。

【0027】

図2は、図1に示す構造を有する画素のポテンシャル図であり、横軸が深さを、縦軸が電位を表している。なお、深さA~Dは、図1に示す深さA~Dに対応している。

【0028】

画素表面から入射する光は、波長の長いものほど深くまで到達するため、上記構成では、表面0~深さB間に主に波長の短いB成分の光による電子が蓄積され、深さA~C間に主に中間の波長であるG成分の光による正孔が蓄積され、深さB~D間に主に波長の長いR成分の光による電子が蓄積される。そして、それぞれに蓄積された電荷が読み出される。

10

【0029】

図2から分かるように、図1のように画素表面にp層を設け、表面の電位を高くしておくことで、表面付近で発生した正孔、すなわち主にB成分の光に起因して発生した正孔及び暗電流を表面0~深さA間にトラップすることができる。これにより、深さA~C間に蓄積されるG成分の光に起因する正孔とB成分の光に起因して発生した正孔及び暗電流とが混ざり合うことを防ぐことができる。一方、表面のp層でB成分の光に起因して発生した電子は表面0~深さA間に蓄積されるので、B成分の出力信号は、従来と同様のレベルに保たれる。

【0030】

図3は、図1において、A~Cのそれぞれの深さを $A = 0.5 \mu\text{m}$ 、 $B = 1.0 \mu\text{m}$ 、 $C = 1.2 \mu\text{m}$ に設定した場合の分光特性を示す。図3から分かるように、従来のように読み出された3つの信号を演算処理をしなくても、良好な色分離を実現することができる。

20

【0031】

また、演算を行わず、各出力を単純ゲイン調整して得られたのが図4に示す分光特性である。このように、読み出し系及び暗電流のノイズが重畳されない低ノイズの信号を得ることが可能となる。

【0032】

なお、上記説明では3層構造のフォトダイオードを説明したがこれに限るものではなく、2層構造や、4層構造など、任意の複数のフォトダイオードを形成することが可能である。また、表面にp領域を構成したが、最上部のフォトダイオードの表面側の領域と伝導型と反対の伝導型を有する領域を、当該フォトダイオードの表面に構成することが重要である。従って、最上部のフォトダイオードの表面型の領域がp型であれば、表面領域はn型により構成する必要がある。

30

【0033】

図5は図1に示す3層構造のフォトダイオード1画素と、その読み出し回路を説明するための回路図であり、図1に示す光電変換部の平面構造を模式的に表し、読出し等価回路を合わせて記載したものである。図1のものと同様の構成には同じ参照番号を付し、説明を省略する。また、31~33は電極、34はDN出力線、35はPWL出力線、36はNWL出力線である。

【0034】

図5に示す構成において、nウェル13、pウェル12、nウェル11を、所定のリセット電圧をかけることで空乏化するような濃度設定にし、各領域に引き出し電極31~33を設け、所定のリセット電位をかけると、nウェル13、pウェル12、nウェル11が空乏化し、各接合部の容量は限りなく小さい値になる。これにより、図13に示すような、接合面に生じる容量 $C_1 \sim C_3$ が極めて小さくすることができ、DN出力、PWL出力、NWL出力が相互に影響しなくなる。

40

【0035】

上記構成において、たとえば、DN出力線34、PWL出力線35、NWL出力線36をそれぞれ $V_1 = 3\text{V}$ 、 $V_2 = 1\text{V}$ 、 $V_3 = 3\text{V}$ にリセットし、逆バイアス0.5Vで空乏化するように設計すると、少なくとも $C' \times 0.5$ ($C = C_1' = C_2' = C_3'$)を良好に読

50

み出すことができる。

【0036】

なお、DN出力線34、PWL出力線35、NWL出力線36のリセット電圧は3V、1V、3Vに限るものではなく、適宜調整可能であることは言うまでもない。

【0037】

この結果、完全な電荷転送は困難であるものの、発生した電荷の殆どを設計された外部容量に読み出すことが可能となる。なお、各領域に電極があるが、これも最終的には空乏層を介し接地するため影響はない。また、nウェル13、pウェル12、nウェル11の接合容量とは関係なく設計された容量 C_1' ～ C_3' に読み出すことが可能となるため、各信号の読出しゲインを概ねそろえて出力することができる。

10

【0038】

なお、上述したようにnウェル13、pウェル12、nウェル11を、所定のリセット電圧をかけることで空乏化するような濃度設定にし、所定のリセット電位をかけると、nウェル13、pウェル12、nウェル11が空乏化するような構成を、図14に示すような転送スイッチによる読み出し回路構成と組み合わせるようにしても、上記と同様の効果を得ることができる。

【0039】

<変形例>

図6は、本発明の3層フォトダイオード構造の別の構成を示す断面の概略図であり、図1と同様の構成には同じ参照番号を付し、説明を省略する。図6では、表面のp形領域14'と、pウェル12'とが一部繋がっているところが、図1の構造と異なる。

20

【0040】

上記構成でも、第1の実施形態と同様の効果を得ることができる。

【0041】

<第2の実施形態>

上記第1の実施形態では3層構造のフォトダイオードについて説明したが、3層に限るものではなく、2層構造にしても良い。本第2の実施形態では、2層構造のフォトダイオードを2次元アレイに接続する場合(エリアセンサを構成する場合)について説明する。

【0042】

図7(a)及び(b)は2層構造のフォトダイオードを用いたエリアセンサの内、4画素分の配列を示すもので、水平及び垂直方向に任意の数だけ繰り返し構成される。

30

【0043】

図7(a)は、1画素において同時にB及びG成分の光(可視光の内、短～中波長光)を主に光電変換するように設定された画素(以下B/G画素)と、G及びR成分の光(可視光の内、中～長波長光)を主に光電変換するように設定された画素(以下G/R画素)とを市松状に配列した例を示す。但し、両画素がそれぞれ中波長光を主に光電変換する分光感度は必ずしも同じではない。B/G画素の表面には、R成分の光をカットするようにCyフィルタを、G/R画素の表面には、B成分の光をカットするようにYeフィルタを配置する。図7(a)に示す配列では、各画素から輝度信号となるG信号を得ることができるので、解像度を維持することができる。

40

【0044】

このように、2層構造のフォトダイオードとフィルタとを組み合わせることにより、各画素毎に目的の2色成分の信号を得ることができる。このようにして得られた各画素2色成分の信号には公知の演算を施し画素間で補間することで、結果的に各画素3色の信号を得ることができる。

【0045】

また、図7(b)は、画素上にGフィルタを配置し、G成分の光を主に光電変換する1層構造のフォトダイオード(以下G画素)と、画素上にMgフィルタを配置し、B及びR成分の光を主に光電変換するように設定された2層構造のフォトダイオード(以下B/R画素)とを市松状に配列した例を示す。

50

【0046】

このように構成することで、図1及び図7(a)に示す構成により解像度は劣るものの、より簡易な構造で1層構造のフォトダイオードを使う場合に比べて、解像度の高い画像を得ることができる。

【0047】

なお、図7(a)に示す構成では、2層構造のフォトダイオードとカラーフィルタとを組み合わせた構成について説明したが、カラーフィルタを必ずしも用いる必要はない。その場合、隣接する画素の信号を用いることにより色分離を行うことができる。

【0048】

<第3の実施形態>

次に、図8を参照して、上記第1及び第2実施形態で説明した撮像装置を用いた撮像システムについて説明する。

【0049】

図8において、401はレンズのプロテクトとメインスイッチを兼ねるバリア、402は被写体の光学像を固体撮像素子404に結像させるレンズ、403はレンズ402を通った光量を可変制御するための絞り、404はレンズ402により結像された被写体光学像を画像信号として取り込むための固体撮像素子、405は、固体撮像素子404から出力される画像信号を増幅するゲイン可変アンプ部及びゲイン値を補正するためのゲイン補正回路部等を含む撮像信号処理回路、406は固体撮像素子404より出力される画像信号のアナログ→デジタル変換を行うA/D変換器、407はA/D変換器406より出力された画像データに各種の補正を行ったりデータを圧縮する信号処理部、408は固体撮像素子404、撮像信号処理回路405、A/D変換器406、信号処理部407に、各種タイミング信号を出力するタイミング発生部、409は各種演算とスチルビデオカメラ全体を制御する全体制御・演算部、410は画像データを一時的に記憶する為のメモリ部、411は記録媒体に記録または読み出しを行うための記録媒体制御インターフェース部、412は画像データの記録または読み出しを行う為の半導体メモリ等の着脱可能な記録媒体、413は外部コンピュータ等と通信する為のインターフェース部である。

【0050】

また図9は、固体撮像素子404の詳細構成を示す図であり、各画素は、上記第1又は2の実施形態で説明した構成のいずれかを有していてもよいが、ここでは図5に示す構成を有するものとする。以下、図9の構成及びその動作について、図10のタイミングチャートを参照しながらその動作を説明する。

【0051】

501は画素に蓄積された電荷を転送する行を選択する垂直走査回路、502は各画素から転送された信号電荷及び各画素をリセットした時のノイズ成分を各色毎に一時保持する保持回路である。この時、ノイズ成分とはリセットした時のリセットランダムノイズや読み出し回路が持つ固定パターンノイズなどを示す。図9には保持回路502は1組しか示していないが、実際には各列に対応するように複数構成される。また、503は保持回路502に蓄積された電荷を信号出力部504に順次転送するための水平走査回路である。信号処理出力部504では転送された信号電荷からノイズ成分をそれぞれ差分処理して、各色信号を出力する。

【0052】

次に、固体撮像素子404の動作として、画素 $P_{(1,1)}$ から電荷を読み出す場合について説明する。

【0053】

まず、 t_1 において、RES1～RESmをHにして、各フォトダイオードの各領域を空乏状態にする。その後固体撮像素子404を所定時間露光し、まず t_2 で信号PCTRをハイ(H)として、保持回路502内の容量CTNR、CTSR、CTNG、CTSG、CTNB、CTSBをリセットする。リセット後、 t_3 でROWR1及びPTSRをHにし、最下部のフォトダイオードにより得られた電荷を容量CTSRに転送する。次に、 t

10

20

30

40

50

4でROWG1及びPTSG、そしてt₅でROWB1及びPTSBをHにして、それぞれ容量CTSG及びCTSBに中央及び最上部のフォトダイオードにより得られた電荷をそれぞれ読み出す。

【0054】

次にt₆でRES1を再びHにし、Hにしたままの状態、ROWR1、PTNR(t₇)、ROWG1、PTNG(t₈)、ROWB1、PTNB(t₉)を順次Hにすることで、ノイズ成分をCTNR、CTNG、CTNBにそれぞれ読み出す。

【0055】

そして、t₁₀でH1をHにして容量CTSRとCTNR、CTSGとCTNG、CTSBとCTNBの電荷を信号処理部504の対応する差動アンプに転送し、露光により蓄積された電荷から、ノイズ成分の電荷を差し引き、出力する。

10

【0056】

以降、H2～Hnを順次Hにし、その間にPCHRをHにすることによって、信号処理部504への配線を所定電位にリセットしながら、1行分の電荷を順次差動アンプに転送して、差分を出力する。また、t₂以降の動作を行数分繰り返すことで、1フレーム分の画像信号を読み出すことができる。

【0057】

次に、前述の構成における撮影時のスチルビデオカメラの動作について説明する。

【0058】

バリア401がオープンされるとメイン電源がオンされ、次にコントロール系の電源がオンし、更にA/D変換器406などの撮像系回路の電源がオンされる。

20

【0059】

その後、露光量を制御する為に、全体制御・演算部409は絞り403を開放にし、固体撮像素子404から出力された信号はA/D変換器406で変換された後、信号処理部407に入力される。全体制御・演算部409は、信号処理部407により所定の信号処理がされたデータを基に測光を行い、その結果により明るさを判断し、露出の演算を行う。そして得られた露出に応じて絞り403を制御する。

【0060】

次に、固体撮像素子404から出力された信号を基に、全体制御・演算部409は高周波成分を取り出し被写体までの距離の演算を行う。その後、レンズを駆動して合焦か否かを判断し、合焦していないと判断した時は、再びレンズを駆動し測距を行う。そして、合焦が確認された後に本露光を始める。

30

【0061】

露光が終了すると、固体撮像素子404から出力された画像信号はA/D変換器406でA/D変換され、信号処理部407を通り全体制御・演算部409によりメモリ部410に書き込まれる。

【0062】

その後、メモリ部410に蓄積されたデータは、全体制御・演算部409の制御により記録媒体制御I/F部411を通り半導体メモリ等の着脱可能な記録媒体412に記録される。

40

【0063】

また、外部I/F部413を通して直接コンピュータ等に入力して画像の加工を行ってもよい。

【0064】

なお、上記複数層のフォトダイオードを用いた固体撮像素子は、スチルビデオカメラに限らず、エリアセンサを用いる撮像装置に適用することができる。更には1次元に配列してラインセンサを構成することにより、スキャナやファクシミリなどの画像読み取り装置に適用可能である。上記以外にも、固体撮像素子を用いる様々な公知の装置に広く適用可能であることは、当業者であれば容易に理解できるであろう。

【0066】

50

【発明の効果】

上記の通り本発明によれば、各色信号の読み出し時のゲインを概ねそろえて出力することができ、簡単な処理で良好な画像を得ることができる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態における3層フォトダイオード構造を有する1画素の断面を示す概略図である。

【図2】図1に示す3層構造のフォトダイオードのポテンシャル図である。

【図3】図1に示す3層構造のフォトダイオードから読み出される信号出力を示す図である。

【図4】図3に示す信号出力にゲイン調整して得られる信号出力を示す図である。

10

【図5】本発明の第1の実施形態における3層構造のフォトダイオード1画素と、その読み出し回路を説明するための図である。

【図6】本発明の変形例における3層フォトダイオード構造を有する1画素の断面を示す概略図である。

【図7】本発明の第2の実施形態における複数層のフォトダイオードを用いたエリアセンサの内、4画素分の配列例を示す図である。

【図8】本発明の第3の実施形態における撮像システムの構成を示すブロック図である。

【図9】図8に示す固体撮像素子の詳細構成例を示す図である。

【図10】図9の固体撮像素子を駆動するためのタイミングチャートを示す図である。

【図11】従来の3層構造のフォトダイオードの断面を示す図である。

20

【図12】図11に示す3層構造のフォトダイオードのポテンシャル図である。

【図13】図11に示す3層構造のフォトダイオードから電荷を読み出すための読み出し回路を示す図である。

【図14】図11に示す3層構造のフォトダイオードから電荷を読み出すための別の読み出し回路を示す図である。

【図15】従来の3層構造のフォトダイオードを光照射した場合に得られる信号値のシミュレーションを示す図である。

【符号の説明】

10 p形の基板

11 n形領域(nウェル)

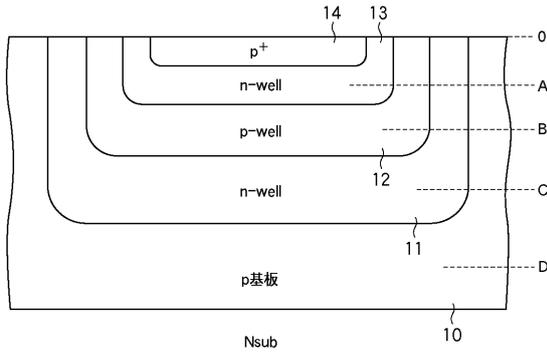
12 p形領域(pウェル)

13 n形領域(nウェル)

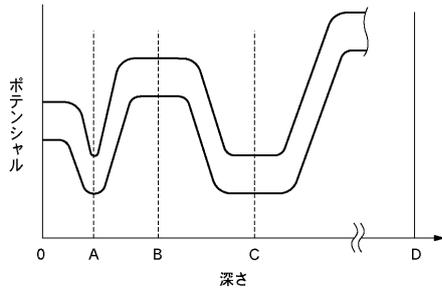
14 p形領域

30

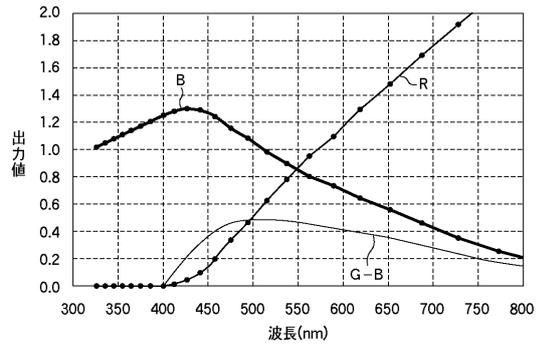
【図1】



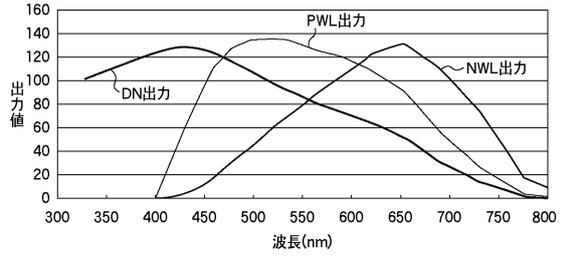
【図2】



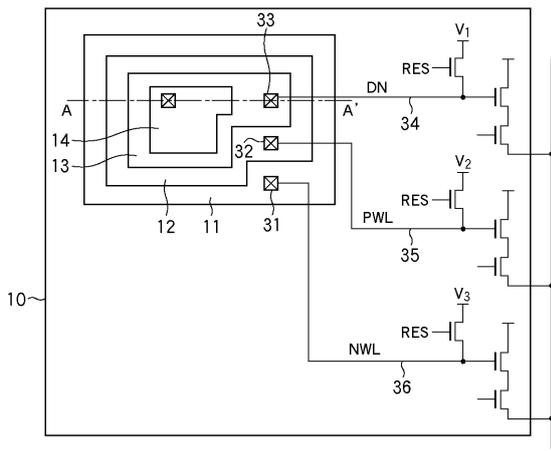
【図3】



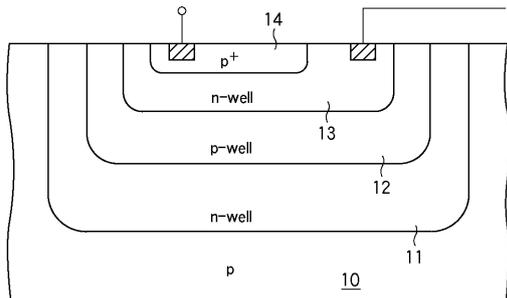
【図4】



【図5】

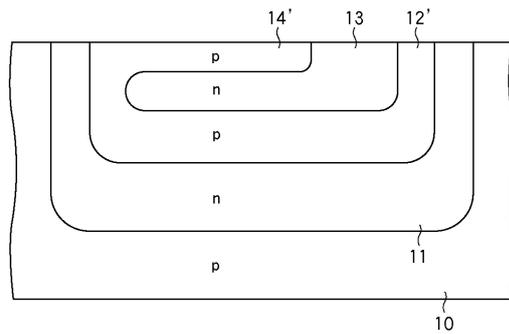


(a)



(b)

【図6】



【図7】

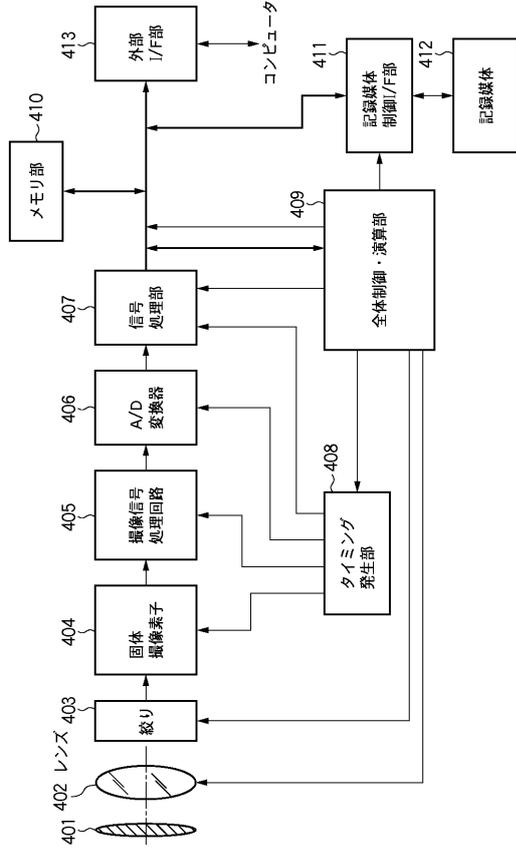
Cyフィルタ	Yeフィルタ
B/G	G/R
Yeフィルタ	Cyフィルタ
G/R	B/G

(a)

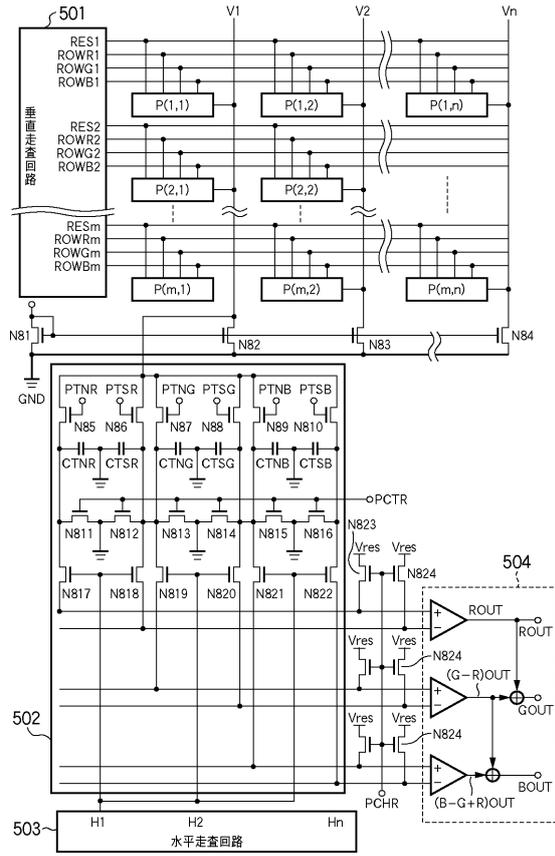
Gフィルタ	Mgフィルタ
G	B/R
Mgフィルタ	Gフィルタ
B/R	G

(b)

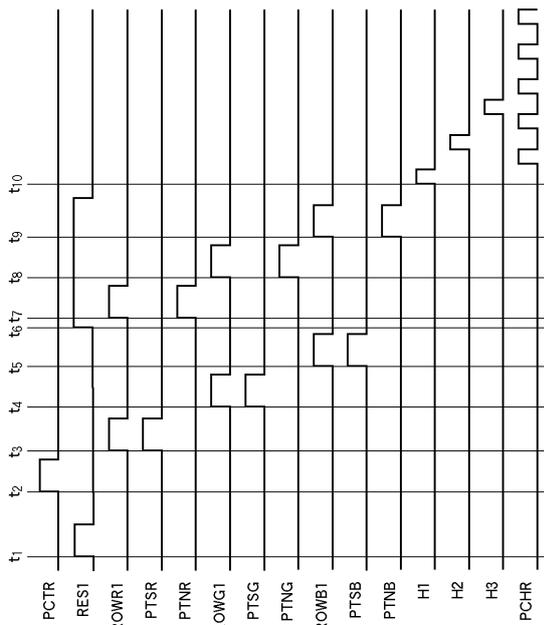
【 図 8 】



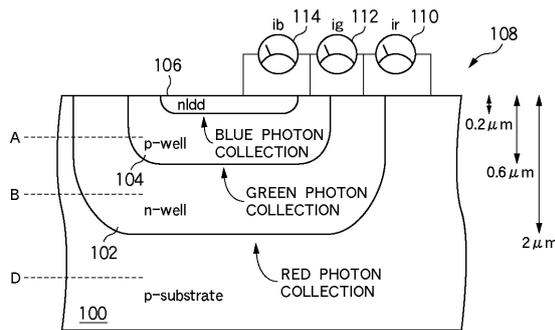
【 図 9 】



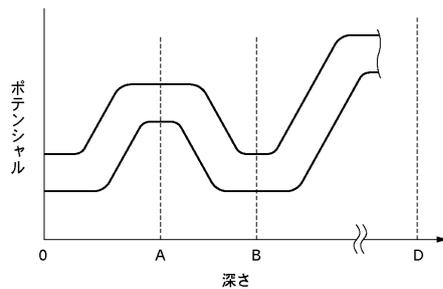
【 図 10 】



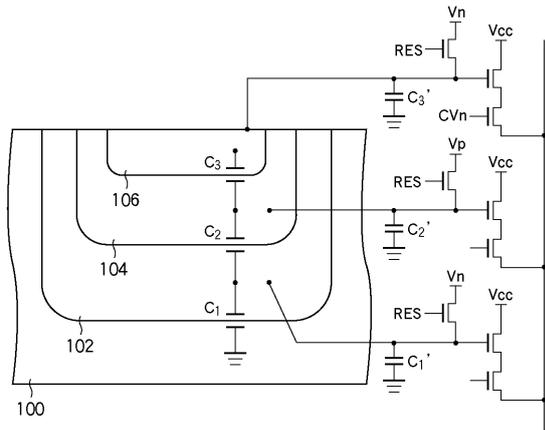
【 図 11 】



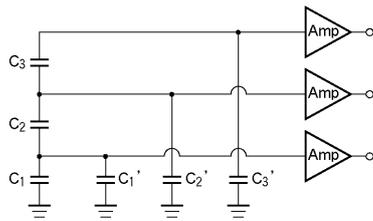
【 図 12 】



【 図 1 3 】

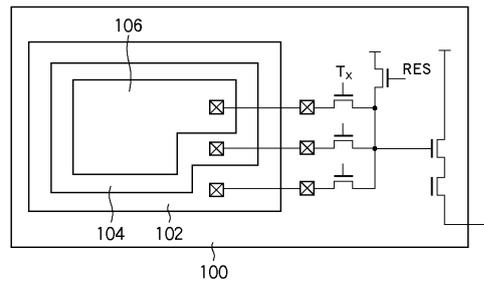


(a)

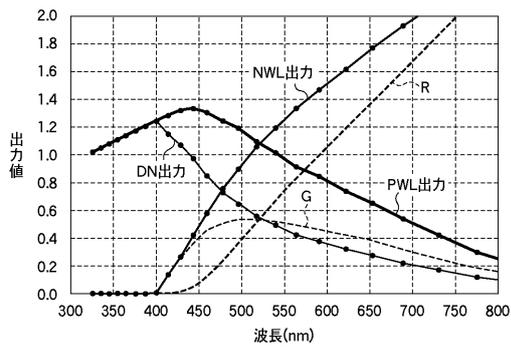


(b)

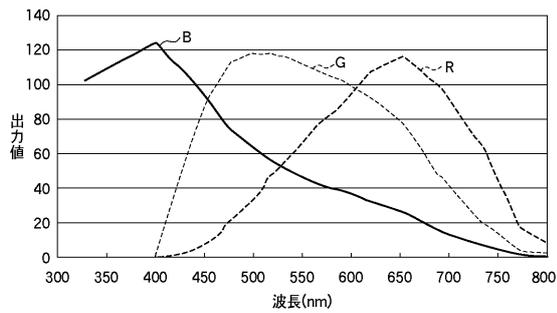
【 図 1 4 】



【 図 1 5 】



(a)



(b)

フロントページの続き

(51)Int.Cl.

F I

H 0 4 N 5/335

V

審査官 加藤 万里子

(56)参考文献 米国特許第05965875 (US, A)

特開昭62-179166 (JP, A)

特開平07-038136 (JP, A)

特開平01-134966 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 31/10 - 31/119

H01L 27/146

H04N 5/335