



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201447335 A

(43)公開日：中華民國 103 (2014) 年 12 月 16 日

(21)申請案號：103110836

(22)申請日：中華民國 103 (2014) 年 03 月 24 日

(51)Int. Cl. : **G01R31/311 (2006.01)**

(30)優先權：2013/03/24	美國	61/804,696
2013/03/29	美國	61/806,803
2013/06/24	美國	61/838,679

(71)申請人：D C G 系統公司 (美國) DCG SYSTEMS, INC. (US)

美國

飛思卡爾半導體股份有限公司 (美國) FREESCALE SEMICONDUCTOR, INC. (US)

美國

(72)發明人：喜芮爾 凱斯 SERRELS, KEITH (GB)；維達格巴 普拉賓 VEDAGARBHA, PRAVEEN (US)；蘭奎斯 泰德 LUNDQUIST, TED (US)；意靈頓 肯特 ERINGTON, KENT (US)；博鐸 丹 BODOH, DAN (US)

(74)代理人：徐宏昇；楊蕙怡

申請實體審查：有 申請專利範圍項數：20 項 圖式數：9 共 57 頁

(54)名稱

可同時取得時序圖與雷射引發擾動，具同步化脈衝的雷射輔助裝置修改系統與方法
SYNCHRONIZED PULSED LADA FOR THE SIMULTANEOUS ACQUISITION OF TIMING
DIAGRAMS AND LASER-INDUCED UPSETS

(57)摘要

本發明提供一種用以取得同步化單光子或雙光子脈衝 LADA 時序圖的方法，包括：空間定位該入射雷射光束於目標電路特徵，按時間逐一檢測該雷射脈衝相對於其測試時鐘信號或迴路波長觸發信號之到達時間，及記錄每一雷射脈衝到達時間點所測得之失敗率狀態之強度與表徵。本發明之單光子雷射輔助裝置修改設備使用具有相同於或大於矽帶隙之光子能量的波長之皮秒級雷射脈衝。本發明之雙光子雷射輔助裝置修改設備，則提供具有光子能量相同於或大於目標區域之矽帶隙半值的波長之飛秒雷射脈衝。該雷射脈衝與測試向量同步，而使通過/不通過率可用單光子或雙光子吸收效應調整。錯誤數據組成一系列之人造影像，代表對雷射到達時間敏感的區域。

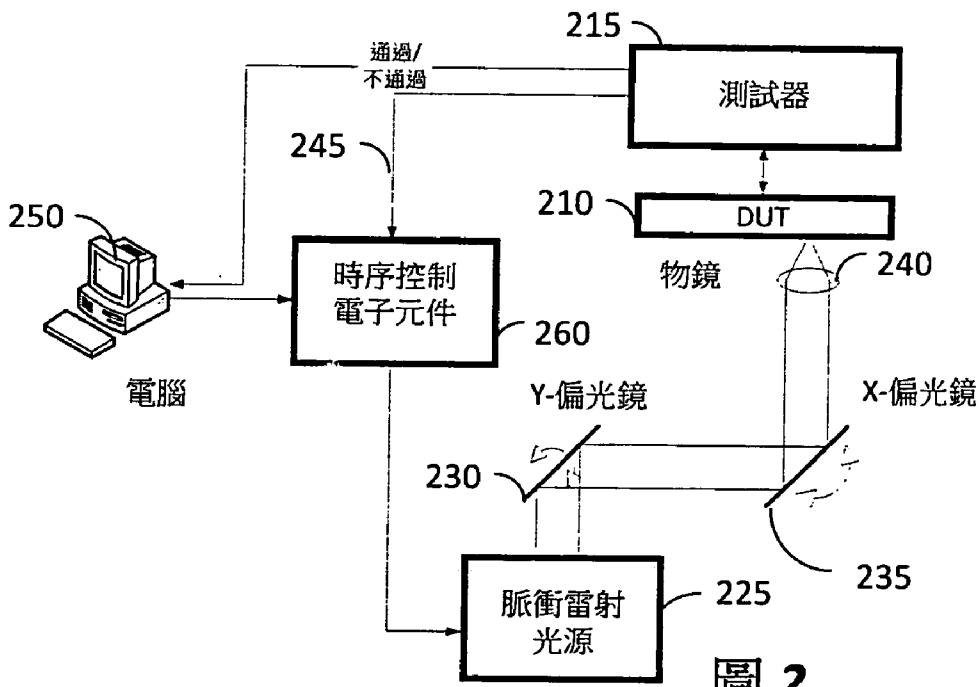


圖 2

- 210：待測裝置
- 215：測試器
- 223：雷射脈衝序列
- 224：雷射脈衝序列
- 225：脈衝雷射光源
- 227：雷射脈衝序列
- 229：雷射脈衝序列
- 230：偏光鏡
- 235：偏光鏡
- 240：物鏡
- 245：信號
- 250：電腦
- 255：固定脈衝雷射光源
- 260：時序控制電子元件
- 265：時序控制電子元件
- 275：相位調整器



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201447335 A

(43)公開日：中華民國 103 (2014) 年 12 月 16 日

(21)申請案號：103110836

(22)申請日：中華民國 103 (2014) 年 03 月 24 日

(51)Int. Cl. : **G01R31/311 (2006.01)**

(30)優先權：2013/03/24	美國	61/804,696
2013/03/29	美國	61/806,803
2013/06/24	美國	61/838,679

(71)申請人：D C G 系統公司 (美國) DCG SYSTEMS, INC. (US)

美國

飛思卡爾半導體股份有限公司 (美國) FREESCALE SEMICONDUCTOR, INC. (US)

美國

(72)發明人：喜芮爾 凱斯 SERRELS, KEITH (GB)；維達格巴 普拉賓 VEDAGARBHA, PRAVEEN (US)；蘭奎斯 泰德 LUNDQUIST, TED (US)；意靈頓 肯特 ERINGTON, KENT (US)；博鐸 丹 BODOH, DAN (US)

(74)代理人：徐宏昇；楊蕙怡

申請實體審查：有 申請專利範圍項數：20 項 圖式數：9 共 57 頁

(54)名稱

可同時取得時序圖與雷射引發擾動，具同步化脈衝的雷射輔助裝置修改系統與方法
SYNCHRONIZED PULSED LADA FOR THE SIMULTANEOUS ACQUISITION OF TIMING
DIAGRAMS AND LASER-INDUCED UPSETS

(57)摘要

本發明提供一種用以取得同步化單光子或雙光子脈衝 LADA 時序圖的方法，包括：空間定位該入射雷射光束於目標電路特徵，按時間逐一檢測該雷射脈衝相對於其測試時鐘信號或迴路波長觸發信號之到達時間，及記錄每一雷射脈衝到達時間點所測得之失敗率狀態之強度與表徵。本發明之單光子雷射輔助裝置修改設備使用具有相同於或大於矽帶隙之光子能量的波長之皮秒級雷射脈衝。本發明之雙光子雷射輔助裝置修改設備，則提供具有光子能量相同於或大於目標區域之矽帶隙半值的波長之飛秒雷射脈衝。該雷射脈衝與測試向量同步，而使通過/不通過率可用單光子或雙光子吸收效應調整。錯誤數據組成一系列之人造影像，代表對雷射到達時間敏感的區域。

發明摘要

※ 申請案號： 103110836

※ 申請日： 103.3.24

※IPC 分類： G01R 31/311 (2006.01)

【發明名稱】(中文/英文)

可同時取得時序圖與雷射引發擾動，具同步化脈衝的雷射輔助裝置修改系統與方法/ SYNCHRONIZED PULSED LADA FOR THE SIMULTANEOUS ACQUISITION OF TIMING DIAGRAMS AND LASER-INDUCED UPSETS

【中文】

本發明提供一種用以取得同步化單光子或雙光子脈衝LADA時序圖的方法，包括：空間定位該入射雷射光束於目標電路特徵，按時間逐一檢測該雷射脈衝相對於其測試時鐘信號或迴路波長觸發信號之到達時間，及記錄每一雷射脈衝到達時間點所測得之失敗率狀態之強度與表徵。本發明之單光子雷射輔助裝置修改設備使用具有相同於或大於矽帶隙之光子能量的波長之皮秒級雷射脈衝。本發明之雙光子雷射輔助裝置修改設備，則提供具有光子能量相同於或大於目標區域之矽帶隙半值的波長之飛秒雷射脈衝。該雷射脈衝與測試向量同步，而使通過/不通過率可用單光子或雙光子吸收效應調整。錯誤數據組成一系列之人造影像，代表對雷射到達時間敏感的区域。

【英文】

Method to extract timing diagrams from synchronized single- or two-photon pulsed LADA by spatially positioning the incident laser beam on circuit feature of interest, temporally scanning the arrival time of the laser pulse with respect to the tester clock or the loop length trigger signal, then recording the magnitude and sign of the resulting fail rate signature per laser pulse arrival time. A Single-Photon Laser-Assisted Device Alteration apparatus applies picosecond laser pulses of wavelength having photon energy equal to or greater than the silicon band-gap. A Two-Photon Laser-Assisted Device Alteration apparatus applies femtosecond laser pulses of wavelength having photon energy equal to or greater than half the silicon band-gap at the area of interest. The laser pulses are synchronized with test vectors so that pass/fail ratios can be altered using either the single-photon or the two-photon absorption effect. A sequence of synthetic images with error data illustrates timing sensitive locations.

【代表圖】

【本案指定代表圖】：第（ 2 ）圖。

【本代表圖之符號簡單說明】：

- 210 待測裝置
- 215 測試器
- 223 雷射脈衝序列
- 224 雷射脈衝序列
- 225 脈衝雷射光源
- 227 雷射脈衝序列
- 229 雷射脈衝序列
- 230 偏光鏡
- 235 偏光鏡
- 240 物鏡
- 245 信號
- 250 電腦
- 255 固定脈衝雷射光源
- 260 時序控制電子元件
- 265 時序控制電子元件
- 275 相位調整器

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

可同時取得時序圖與雷射引發擾動，具同步化脈衝的雷射輔助裝置修改系統與方法/ SYNCHRONIZED PULSED LADA FOR THE SIMULTANEOUS ACQUISITION OF TIMING DIAGRAMS AND LASER-INDUCED UPSETS

【技術領域】

【0001】 本案主張美國臨時專利申請案 (Provisional Patent Application) 61/804,696號，申請日2013年3月24日、美國臨時專利申請案 61/806,803號，申請日2013年3月29日、及美國臨時專利申請案61/838,679號，申請日2013年6月24日之優先權，上開申請案的全部揭示內容併入本案作為參考。

【0002】 本發明是由美國國家情報局長辦公室 (ODNI) 之美國先進情報研究計劃 (IARPA)，基於美國空軍研究院 (AFRL) 合約第 FA8650-11-C-7104號所資助。本案包含之方法與結論均為發明者所有，不應解為必然具有ODNI、IARPA、AFRL或美國政府明示或暗示之擔保。

【0003】 本發明的技術領域為以雷射光在積體電路 (Integrated Circuits, IC) 進行缺陷定位分析的技術。更精確地說，本發明為有關使用雷射輔助裝置修改技術 (Laser-Assisted Device Alteration, LADA) 進行積體電路的設計除錯及/或失敗分析的技術。

【先前技術】

【0004】 所謂LADA技術的原理是利用連續波 (continuous wave, CW) 雷射對積體電路之背面照射，而在其內部產生局部的光電流

(photocurrents)，並因而改變測試用激發信號施加在一「疑似瑕疵的」電晶體後，通過/不通過測試的結果，以定位疑似瑕疵的區域，該區域能含有設計上或製程上的缺陷。該雷射用以暫時改變裝置中之電晶體之操作特性。使用1,064nm之CW雷射時，其電流空間解析度(current spatial resolution)為240nm。

【0005】 對於該LADA技術之說明可見於，例如Jeremy A. Rowlette及Travis M. Eiles著作Critical Timing Analysis in Microprocessors Using Near-IR Laser Assisted Device Alteration (LADA) 乙文，刊載於International Test Conference, IEEE，IEEE Paper 10.4第267-279頁，2003年。該報告描述使用一1,064nm或1,340nm波長之 CW雷射之可能性。並說明該1,340nm波長可能因產生局部加熱而造成裝置操作改變，而該1,064nm波長則可能由於光電流的產生，造成裝置的操作改變。須注意的是，該1,064nm雷射具有空間解析度上面的優勢。因此，該文作者建議使用1,064nm雷射。

【0006】 圖1顯示一種傳統的LADA系統，該系統使用一連續波雷射以將光子電子電洞對，從晶片的背面，導入到待測裝置(device under test – DUT)內。將一DUT 110耦接到一測試器115，例如為一傳統自動化測試設備(Automated Testing Equipment – ATE)，該自動測試設備連接到一電腦150。該ATE是以傳統方式運作，即發出測試向量以激發該DUT，並分析該DUT對測試向量所產生的反應。該ATE可由一系統測試板取代，可選用的連接一電腦或類似裝置加以控制。因此，在本文中有時會以「測試設備」

(Testing Equipment, TE)指稱一ATE或其他測試該DUT之裝置。反之，凡提及ATE時，所指涉的也包括其他測試裝置的使用。該DUT對測試向量所產

生的反應可以使用LADA作進一步的研判。例如，如果該DUT在某些測試的結果失敗，則可用LADA來檢測該DUT在特定條件下是否就可通過測試。如果是，進一步判斷其中何種裝置（亦即電晶體）是造成瑕疵的原因。反之，如果該DUT通過某些測試，則可使用LADA來檢測該DUT在何種特定條件下就不能通過這些測試。如果發現此種情形存在，還可進一步查證其內的裝置（亦即電晶體）中，何者是造成測試失敗的主因。

【0007】 圖1所示的LADA系統運作方式如下：使用偏光鏡130與135以及物鏡140將由CW雷射120產生的光束集中，掃描該DUT 110。這種操作可使該雷射120在矽材質產生光載子。所產生的電子電洞對會影響鄰近電晶體的時序（timing），也就是縮短或延長電晶體的開關時間。該測試器乃是建置成對待測試裝置以定時重複測試迴路方式施加選定電壓與頻率，而將待測試裝置的操作點推到一臨界狀態。其後使用雷射激發，去改變該測試裝置測試結果的通過/不通過的狀態。該光束在各點所投射的位置即可與該測試器所產生的測試通過/不通過結果形成相關性。所以當偵測到一狀態變化之後，亦即之前測試通過的電晶體變成不通過，或者之前測試不通過的電晶體變成通過，該雷射光束在該時點所投射的座標就指示到處在「臨界點」的電晶體位置。

【0008】 在該LADA分析期間，該測試器乃是建置成將待測裝置的操作點推到一臨界狀態。其方式是使用雷射激發，去改變該測試裝置的測試結果的通過/不通過狀態。上述現有技術的雷射輔助測試技術可協助尋找瑕疵在空間上的位置，其解析度約為240nm。對於單光子LADA在解析度上的進一步改進，受限於所使用的雷射光波長。如在該Rowlette 文獻所記載，

該空間解析度可藉由使用更短波長來提高。然而，如果使用小於1064nm的波長，會被矽材質吸收，成為將波長較短的雷射光從背面提供到該電晶體最大的障礙。因此，隨著近來的設計規則要求縮小裝置體積，習知的LADA系統所提供的空間解析度卻無法藉由使用較小波長雷射來改善。例如，在22nm的設計規則下，傳統的LADA設備是否有能力從4個相鄰的電晶體中解析出特定的電晶體，實在令人懷疑。

【0009】 光致電流 (optical beam induced current – OBIC) 乃是另一種測試及除錯分析技術。該技術是以雷射光束照射DUT。不過，與LADA不同的是，OBIC是一種統計型的測試方法。意即並不將激發信號提供到該DUT，而是使用雷射光束來在DUT內產生感應電流，並以低雜訊，高增益的電壓或電流放大器，量測該感應電流。OBIC過去已經使用在單光子模式，也使用在雙光子吸收模式，後者通常稱為TOBIC或2P-OBIC (two-photon optical beam induced current)。

【0010】 雙光子吸收 (two-photo absorption – TPA) 技術是同時吸收2個相同或不同頻率的光子，以將一分子從一狀態 (通常是從基態) 激發到一能量較高的電子狀態。使用時選擇其波長，使2個同時到達的光子的光子能量總和，等於該分子的低能量狀態與高能量狀態間的能量差值。雙光子吸收技術是一種二階程序，其強度值比線性 (單光子) 吸收技術的強度值小數個量級。與線性吸收的差別在於其吸收的強度與該光的強度平方成比例，因此是一種非線性的光學量測方法。

【發明內容】

【0011】 以下發明簡述提供作為對本發明數種面向及技術特徵之基

本理解。發明簡述並非對本發明之廣泛介紹，也因此並非用來特別指出本發明之關鍵性或是重要元件，也非用來界定本發明之範圍。其唯一目的僅在以簡單之方式展示本發明之數種概念，並作為以下發明詳細說明之前言。

【0012】 本發明所揭示之各種實施例乃是藉由使用時間域的量測方法，以提高空間解析度，進而提高錯誤定位的空間解析度。本發明所揭示之實施例使用具有充足能量之脈衝雷射取代習知的連續波雷射。該脈衝雷射與該裝置之時鐘信號同步，因此可改善空間解析度。本發明多種實施例利用1,064nm波長雷射於單光子LADA，或利用更長之波長以激發非線性雙光子吸收機制，產生感應性LADA效應。本案中所使用的雷射技術可以稱之為雙光子雷射輔助裝置修改（2pLADA）技術。

【0013】 本發明所揭示的實施例使用測試向量激發一DUT，同時使用一飛秒、皮秒、甚至奈秒級的脈衝雷射掃描該DUT之一待測區域，並在掃描的同時檢驗該DUT對測試向量的回應，以對裝置內的錯誤作定位。所選用的雷射源乃是使其波長能提供在矽材質的能帶隙以下的光子能量，且能提供飛秒級的脈衝波寬。能提供最佳解析度的脈衝波寬與裝置的操作頻率相關。從該ATE取得時鐘信號，饋入至該DUT及控制該脈衝雷射的電路。該脈衝之時序可相對於該ATE時鐘平移，以探測各該裝置之通過/不通過特性。此外，藉由使用適當方法將該雷射脈衝同步至該時鐘信號，可以提高量測的空間解析度，故可在該雷射光束範圍內辨認出多數的裝置，亦即，電晶體。

【0014】 更進一步言，根據本發明揭示的實施例，該雷射光束斷續的停駐以照明該DUT上之選定區域，並於每個位置收集LADA資料。而使雷射

脈衝到達每一個位置的時間相對於時鐘信號改變。因此可以對所有照射位置以所收集的LADA資料建構分布圖，具以研究該裝置隨時間推移之行為，亦即，該裝置的回應與該雷射脈衝之到達時間相對於該測試向量之關係。

【0015】 根據本發明進一步的面向，該LADA測試可應用於研究DUT內單一事件擾動的產生。

【0016】 本發明數種實施例提供可與一自動化測試設備（ATE）連結操作之雷射輔助裝置修改（LADA）系統，以檢測測試中的積體電路裝置（DUT），並包括：一時序控制電子元件，用以從該ATE接收一時鐘信號，該時序控制電子元件用以產生一同步信號，用於將雷射脈衝同步於該時鐘信號；一脈衝雷射光源，用以產生該雷射脈衝；一光學裝置，用以從該可微調脈衝雷射光源接收雷射脈衝，並導引該雷射脈衝至該待測裝置（DUT）上之所需位置；一控制器，建置以操作該時序控制電子元件，以將該雷射脈衝抵達該DUT內電晶體之時間，設定成與該時鐘時間形成同步的時間，且可併入該雷射脈衝相對於該時鐘時間之延遲或提前，藉以改變該電晶體對於該ATE施加於該DUT之測試信號的電性反應；一單像素感應器，用以偵測該雷射脈衝從該DUT的反射，並產生相應的強度信號，且其中該控制器建置成可偵測該電晶體經改變之電性反應，接收該相應的強度信號，並利用該電性反應及強度信號，以產生一圖形，表示該DUT上一選定區域中，電性反應相對於時間的關係。

【0017】 根據本發明的數個面向，本發明揭示從同步單光子或雙光子脈衝LADA，擷取個別時序圖及正反器擾動套圖之方法。該方法可透過空間定位（或稱「停留」）該入射雷射光束於目標電路位置，並按時間逐一檢測

該雷射脈衝之到達時間與該測試器時鐘信號或該迴路長度觸發信號之關係，然後記錄每次雷射脈衝到達時間所得之失敗率特徵之強度與表徵。該方法可能包括一雙光子誘發擾動位置之分析，以提供正反器電晶體擾動套圖及邏輯狀態分布圖形，並以CAD套合顯示電路分析及影像套位。本發明實現了非破壞性、雙光子吸收誘發擾動位置的偵測，提供一種以LADA為基礎的實施方案，替代習知的單一事件擾動激發及評估方法。

【0018】 根據本發明另一面向，乃是提供一種可同時取得多數時序圖的方法，該方法包括：在按時間逐一檢測該雷射脈衝之到達時間與該測試器時鐘信號或該迴路長度觸發信號之關係的同時，從一LADA影像中的限定目標區域內之多重結構中擷取LADA活動；以及擷取電晶體的開關事件在時間軸上的變化（即時序圖）。

【0019】 根據本發明再一面向，本發明提供一種方法，以利用一伺服器控制的CAD與電路圖管理設備，取得該DUT內一外插物理區域範圍，以同步化單光子或雙光子脈衝激發，由LADA產生的時序圖。其步驟包括：

- a. 於一受控的目標空間區域預覽有 CW LADA 活動的位置；
- b. 記錄特定之有活動位置以供 CAD 套圖；
- c. 選擇相關之單元區塊或一較大的物理區域；
- d. 建構有 LADA 活動位置間的邏輯路徑；
- e. 使用同步化單光子或雙光子脈衝 LADA 檢驗該目標區域；
- f. 取得所產生的時序圖；
- g. 取得關聯網路的關聯電路圖；
- h. 尋找既定順序中的下一 LADA；及

i. 重複步驟 e-h，直到所有元件的檢驗全部完成為止。

【0020】 根據本發明進一步的面向，乃是提供一種顯示一DUT中電晶體的失敗率的方法，包含以下步驟：從一測試器接收測試通過及失敗之資料；接收標示該DUT上一電荷注入器注入電荷之位置資訊；根據於該DUT上的位置配置一顯示器顯示之像素；儲存每個測試通過結果為該顯示器之第一像素顏色；儲存每個測試失敗結果為該顯示器之第二像素顏色；及重複的逐一檢視該顯示之像素，以累加/平均對該DUT中一目標區域重複該測試程序之結果，及對於該區域每個像素注入之電荷。如使用灰階顯示器，該第一顏色可為白色，該第二顏色可為黑色。

【0021】 於本發明一實施例中，揭示一種整合測試成功及失敗結果的顯示方法，以有效呈現一時間序列的黑點與白點的灰階影像。像素停留在一特定空間位置的次數、螢光體的衰減，或在視網膜之殘像，可有效的平均化測試通過及失敗的資料，以提供於灰階範圍內的一顏色。在進行該測試程序時，於光子注入期間如果有影像從包含50%黑色及50%白色的背景灰階中顯現，即可認定已經找到一目標區域。雖然也可以攝影方式擷取觀測結果，但將所得資料儲存至非暫態性媒介物則可供進一步分析使用，以得到對應於該DUT的電路圖或布局圖的位置。使用一累加器電路儲存正值及負值，可提供一區塊內各像素的測試結果之非零值數量。之後可將該區域放大，以對一圖案連結部分或對圖案的分析提供足夠的解析度，可揭示在待測時間段中產生轉換的連結部分位置。

【0022】 本發明的其他面向及特徵可從以下詳細說明中，並參照所附圖式獲得清楚的理解。必須說明的是，該詳細說明及圖式僅提供本發明各

種實施例的各種非限制性例示。本發明的範圍應由所附的申請專利範圍來界定。

【圖式簡單說明】

【0023】 附隨之圖式為本說明書所包含並構成本說明書之一部份。該等圖式例示本發明之實施例，並與發明說明共同解釋並描述本發明之原理。該等圖式之目的在於以圖表之形式描述例示實施例之主要特徵。該等圖式並非用以描述實際實施例之每一特徵或描述所示構件之相對尺寸比例，亦非按照比例描繪。

【0024】

圖1為描繪一已知技術之CW LADA系統之系統圖。

圖2為描繪本發明一實施例之脈衝雷射LADA系統之系統圖。

圖2A為描繪本發明兩個反饋迴路之實施例示意圖。

圖2B為描繪本發明一實施例利用固定脈衝雷射光源以產生時鐘信號之示意圖。

圖3為描繪本發明達成同步機制之實施例方塊圖。

圖4A-4C為說明本發明脈衝雷射LADA如何在位置相鄰的PMOS及NMOS電晶體中辨認及分離個別電晶體的方法示意圖。

圖5A-5D為說明因提供雷射脈衝的準確定位，改進空間解析度的方法示意圖。

圖6為描繪本發明一實施例中雷射重複率鎖定機制之示意圖。

圖7A-7C為描繪根據本發明一實施例，使用LADA測量少數載子生命週期的步驟之示意圖。

圖8為描繪本發明脈衝雷射LADA系統一實施例之系統圖，圖8A顯示使用圖8所示系統產生之曲線圖，圖8B則顯示影像變化過程及相對於時間之曲線圖。

圖9為描繪本發明一實施例脈衝雷射LADA系統之架構之方塊圖，該系統可使用於圖8所示之系統。

【實施方式】

【0025】 圖2顯示本發明一實施例。圖中的系統使用一能產生足夠能量的脈衝雷射光源，而不使用連續波雷射。此實施例的技術是使用光子吸收原理，以準確注入載子至一積體電路（IC），供使用LADA技術判斷待測裝置內的錯誤所在位置，且可用於IC的特性分析及尋找改進該IC設計之方法。該技術的主要原理是將光子送至該電晶體上的聚焦點，使所傳輸之光子能量大於產生電子電洞對所需的能量。例如，如為矽質，為大於1.1電子伏特（eV）。如為其他材質IC如砷化鎵（GaAs），矽鍺（SiGe），磷化銦（InP）等，則具有不同能帶隙能量。在此實施例中，光子激發（photon stimulation）需要以納秒（nanosecond）級至飛秒（femtosecond）級範圍的雷射脈衝激發。該訊號聚集於該雷射的焦點，在錯誤所在位置的定位上提供一立即改善。由於同步化的控制，電子電洞對產生的有效數量似乎因而減少。但本實施例乃利用精密的時序控制電子元件，以精確控制該雷射脈衝的時序，以配合測試裝置的時鐘信號（例如ATE時鐘信號）的轉換緣。此種型態的控制可達成在進行雷射輔助裝置修改（Laser-Assisted Device Alteration – LADA）時，對信號在疑似有瑕疵的電晶體中傳播時的延遲或提前，作細微的改變。

【0026】 圖2顯示本發明一實施例。圖中顯示一DUT 210耦接至一

ATE 215，與先前技術相同。然而，在圖2之實施例中，納秒至飛秒級之脈衝雷射藉由脈衝雷射光源225產生，並接著透過偏光鏡230及235和物鏡240聚集至該DUT 210上。在本發明的2pLADA中，該雷射源225提供一波長長於矽的能帶隙寬之脈衝雷射光束，即波長超過1,107nm的脈衝雷射光束。在一實施例中，是使用1,550nm的波長，而在其他實施例則使用1,340nm或1,250nm的波長。另一方面，相同裝置也可適用於單光子LADA。在此情況下，該雷射源可提供的脈衝束波長例如約1,064 nm。在此實施例中，該偏光鏡230及235是以一雷射掃描顯微鏡 (Laser Scanning Microscope; LSM) 實施。同時，在某些實施例，則使用固態浸沒透鏡 (Solid Immersion Lens, SIL) 做為該物鏡240配置之一部分。

【0027】 在傳統的LADA系統中，雷射源是常開 (ON)。但是在本發明的實施例中，則是使用時間極短的脈衝。因此，讓裝置能夠在該雷射脈波到達時發生轉態，極為重要。為達成此目的，本發明使用一觸發信號245，該信號從該ATE取得，輸入到時序控制電子元件260，以控制脈衝雷射225，使其雷射脈波能夠與該ATE的測試信號同步。

【0028】 使用第2圖所示的系統時，首先操作該測試裝置 (ATE) 215，以一組測試向量測定該DUT 210的臨界設定值。也就是說，隨時改變測試向量的電壓與頻率，以判斷DUT接近無法通過測試的條件，或者正達到測試失敗時的臨界點，例如，該DUT於該測試中的失敗次數達到一測試循環中的50%。此即該DUT的測試通過/不通過臨界點條件。這時的電壓與頻率的設定值其後將用來產生一重複的測試信號，以在該測試通過/不通過臨界條件下，重複的激發該DUT。

【0029】 於該DUT 在其臨界條件下受到激發的同時，該測試器215 送出一同步信號245到該時序控制電子元件260。該時序控制電子元件260控制該雷射源225以產生具有皮秒至飛秒級脈衝寬度，且波長大於矽能帶隙的雷射脈衝（用於2pLADA）或短於矽能帶隙的雷射脈衝（用於單光子LADA）。通常而言，該用於2pLADA之波長約在1,250nm到1,550nm之間，脈衝寬度則約為100fs。該用於單光子LADA之波長為1,064nm，且其脈衝寬度可為奈秒或飛秒之範圍。該雷射脈衝掃描該DUT 240的一待測試區域，以延長或縮短該DUT的開關時間，並將該DUT逼到超過該臨界點。其作法是，如果該測試向量的電壓/頻率是設定成使該DUT接近無法通過測試的值，則將該雷射脈衝的時序調成會使該DUT測試失敗的值。反之，如果該測試向量的電壓/頻率是設定成使該DUT正達到測試失敗的值，則將該雷射脈衝的時序調成會使該DUT測試通過的值。在該時間中，監視該DUT的輸出，以判斷該裝置中產生錯誤的位置。其作法是，在該DUT所輸出的信號顯示該裝置無法通過測試（如果該雷射光束不存在，該DUT即可通過測試）的同時，判斷該光束投射在DUT的位置何在，並以該位置作為造成錯誤的電晶體所在位置。反之，在該DUT所輸出的信號顯示裝置通過測試（如果該雷射光束不存在，該DUT即無法通過測試）的同時，判斷該光束投射在DUT的位置何在，並以該位置作為之前造成錯誤但現在則通過測試的電晶體所在位置。

【0030】 必須說明的是，由於該測試裝置會產生一同步信號，故可改變該雷射脈衝的時序，以改變該光學生成（單光子或雙光子）效應對該電晶體的作用量。其方式是，改變該雷射脈衝的時序，以延長或縮短該DUT

的開關時間。這種測試功能除可以用來判斷錯誤的位置之外，尚可判斷錯誤的嚴重性。

【0031】 本發明之實施例亦使用時序控制電子元件，以精確的控制該雷射脈衝相對於該測試裝置（例如ATE）的時鐘信號升降緣轉換時點之時序。以這種控制方式可以微調延遲或加快該信號在該目標電晶體內的傳播。在一實施例中，如圖2A所描繪，是利用兩個鎖相迴路（Phase Locked Loop, PLL）以準確地控制該脈衝雷射。在圖2A中，該ATE 215提供一時鐘信號Clk及一測試迴路信號Test Loop。該時鐘信號及該測試迴路信號皆輸入至該DUT，並同時傳送至該時序控制電子元件260，形成第一PLL。該雷射源225則包括一第二PLL。

【0032】 也就是，該雷射源225之PLL可確保該雷射脈衝之脈衝頻率穩定並準確地達到所需的頻率，例如：100 MHz。相對地，該時序控制電子元件之第一PLL使該第二PLL頻率可同步於該ATE之時鐘信號。值得注意的是，在本發明中所稱的「同步」，並不一定表示該雷射脈衝與該時鐘脈衝同時發生，也可表示兩者可於一測試迴圈期間形成同步。因此可例如將該雷射脈衝之時序平移，以使該脈衝於該時鐘信號之每個時鐘脈衝中間產生，如圖中脈衝序列227所顯示。也可在每一時鐘脈衝之末端產生，如脈衝序列229所顯示。餘此類推。也就是，該雷射脈衝可能相對於該ATE之時鐘信號延遲或提早，但保持同步至該ATE之時鐘信號。

【0033】 另一種做法是如下所述，將該雷射脈衝之頻率設為該ATE時鐘信號的倍數。例如，雷射脈衝序列223的脈衝數為7倍，在ATE之每個時鐘脈衝期間即產生7個雷射脈衝。利用一大於1的乘數，即可探測裝置的錯誤

是在升緣、降緣或其他時間產生。同時，因為相對於每一個時鐘脈衝已有數個雷射脈衝提供提早或延遲的顯示功能，故不需將脈衝作延遲或平移處理。反之，也可使用一小於1之乘數。例如，在脈衝序列224，其乘數為0.5倍，如此每隔一個時鐘信號才有一雷射脈衝到達。這種設計可用於驗證裝置的瑕疵確實是因為該雷射脈衝導致，因為如果原因來自於該雷射脈衝，則該裝置驗出失敗的時間會是50%。

【0034】 圖3顯示本發明一實施例中，用以達成同步的機制。可經由一中介鎖相迴路（PLL）電路3將從一脈衝雷射光源1輸出，期間為納秒到飛秒的脈衝，同步至一積體電路（IC）2的時鐘週期。在此設計下，該PLL電路接受該IC之時脈週期頻率並將其鎖定於一內部石英振盪器，該石英振盪器震盪頻率與該時鐘信號相同。在本實施例中，該時脈頻率與該石英振盪器之頻率均固定於100 MHz，該IC時鐘信號可藉由該ATE（未顯示）產生。此種設計能夠形成1:1的光脈衝對電晶體開關事件同步比率。在此條件下，實際來說，該頻率可設定成1 kHz到10 GHz之間的任何值，再根據該光子吸收率的效率逐一消去，得到所需的值。

【0035】 在此須注意，高於1 GHz的光源並不適用在非線性量測，例如本發明的2pLADA方法。這是因為通常各脈衝的峰值光功率是與重複率形成反比，因此，高重複率即等於低峰值光功率，所產生的雙光子吸收效率即使存在，也不足以應用。反之，如果是使用1064nm來進行1:1同步率的單光子量測，則以數個GHz的光源較為有利，因為其光電效應是隨入射光的能量大小而縮放。此外，也應注意雙光子吸收的效率是與入射脈衝期間直接成正比。因此飛秒級的光脈衝產生的峰值光能量比皮秒級或奈秒級的光脈

衝高出許多，故可改善非線性吸收現象。因此，在非線性量測應用上，必須使用超高速（飛秒級或皮秒級）的光脈衝。反之，在單光子的量測應用上，其脈衝期間對吸收率而言，即非屬限制性的參數，因此不會影響量測效果。反而是可以提供額外的探測參數，例如可用來量測光脈衝對光電裝置激發的交互反應期間。不但如此，與以雙光子吸收微調的波長（即 $> 1250\text{nm}$ ）相較，矽對於單光子波長（小於 $1,130\text{nm}$ ）的吸收係數較大。

【0036】 為了維持系統的效率，應用時可修正該同步化機制，以使入射光脈衝的整數倍與電晶體的開關事件（或裝置的時鐘頻率）達成匹配。為達成這項目的，需將該雷射光源設計成可產生大於 1 GHz 的重複率，並具有一可縮放的脈衝選用模組，置於脈衝最佳化之後，以供修改其同步比例。例如，可不將各入射光脈衝形成與各電晶體的開關事件達成匹配，而將各每個第二脈衝形成與每個下一開關事件匹配，因而產生一種 $2:1$ 的同步比例。在實際應用上，這種作法可以使用一 200 MHz 重複率的雷射及一 100 MHz 的裝置頻率加以達成，也可以一 1 GHz 重複率的雷射及一 500 MHz 的裝置頻率加以達成。餘此類推。另一種作法則是可將該比例調整成 $3:1$ 或 $4:1$ 等等，只要該比例能對應於一光電時序，使其時鐘脈衝可與測試迴路信號達成同步即可。在這種同步機制下，光子吸收的效率不會下降，但是吸收的發生比率則會，故所產生的光子信號強度會與其同步比例形成負向縮放比。須請注意，以上所述並非以雷射誘發量測積體電路技術的限制性參數。對於每個待測裝置而言，都必須執行光子縮放校正，才能判斷同步比例的最大容許值。此外，如果將一可微調光源（亦即 $1000 - 1600\text{ nm}$ 輸出波長）整合到這種系統內，則在應用時可在單光子吸收與雙光子吸收兩種機制中

互換。因為當波長大於大約1200 nm時，雙光子吸收將會顯著於單光子吸收。

【0037】 一旦將上述頻率（即該時鐘頻率及該石英晶體震盪器之頻率）鎖定在一起，該PLL電路之輸出信號即經由一100 Mz（或為時鐘之頻率）之電子濾波器傳送至該脈衝雷射，以作為其輸入激發信號。這種作法的優點是，該PLL線路對其輸出信號之相位具有完全控制能力。因此，可用來控制該雷射光輸出之重複率，進而控制其脈衝的抵達時間。此可藉由示波器9比較從該IC所輸出的時鐘頻率，與從該脈衝源輸出之激發輸出，加以驗證。在此實例中，該PLL線路可以電子方式達成大約600fs的相位延遲；然而，因其電路板會發生電性抖動，故而將相位延遲的最小值設定約為20ps。該系統之電性抖動與該光脈衝相對於個別驗證中電晶體開關時間所在之處的準確度，具有直接比例關係。因此，從該系統之電性抖動為20ps可知，該光學位置的準確度亦為20ps，形成一對一配對。此為一關鍵參數，因為如果該光學位置誤差大於例如該2pLADA的飛秒脈衝期間，將會抵銷上述時序控制所獲得的功效。飛秒級的光脈衝可以提高區域的能量密度，以達成有效的雙光子吸收，但當該電性抖動蠶食上述分離的載體產生時間時，該抖動將會限制下一信號的產生，以及當時的時間解資料的時間精確度。

【0038】 該雷射脈衝接著耦接至一雷射掃描顯微鏡（Laser Scanning Microscope, LSM）4，用以將該脈衝準確分布在該IC上一特定位置。利用一電腦6控制該LSM，該電腦提供圖形化使用者界面，以及一客製化數位訊號處理器（Digital Signal Processor, DSP）套裝。在本發明所揭示之實施例，此應用套裝經由一預設DSP線路7提供末端使用者可直接與該PLL線路交換資料之功能，而該PLL線路則提供對該雷射脈衝抵達該裝置之時間之完全控

制，例如可延遲或提早該脈衝。

【0039】 現說明該裝置2。該裝置2可因電性激發而產生預設條件之LADA通過/不通過的值，顯示在一客製化應用介面5。該介面板將從一計數器、栓住器及位移暫存器組合所得到的即時取得值，與預先選定一重置開關而插入的置入參考值相比較。對於該即時置入計數器值的精密控制，可藉由一類比微調遲延電位計來達成。該類比微調遲延電位計提供在該應用介面板上，用來改變該栓住器對該IC所致功能之時點。上述架構提供使用者可以條件操控，使比較器的輸出值成為通過、不通過或各半。上述通過/不通過輸出值其後提供至一資料條件化電路（在此實例為一場效可規劃閘極陣列FPGA）8。該電路經程式化，以接收一即時數位通過/不通過激發信號，以條件化方式將該失敗（不通過）值轉變成0-100%的值，並輸出一平均化（以約40us的週期）的數位輸出，也以0-100%的失敗值表示，以提高其可視性，並將所得的通過/不通過程度加以偏估後，顯示於該圖形化使用者介面。該資料條件化電路也可用來與該應用介面板連結，以在校正該應用介面板所輸出的電壓後，計算該雷射誘發的時序延遲的大小。

【0040】 在上述之實施例中，是使用可微調之脈衝雷射光源，並調整該脈衝頻率以同步至該ATE時鐘。雖然上述實施例可行，但可微調之脈衝雷射光源通常極為昂貴並需要使用上述之PLL。圖2B顯示本發明另一實施例，其中的LADA量測是使用一簡化的固定脈衝雷射255達成。例如，可使用一模態鎖定雷射源。所謂模態鎖定是指一種光學技術，可用來產生期間極短的雷射光脈衝，該脈衝屬於皮秒或飛秒級。該雷射脈衝可充作時鐘信號，供給於時序控制電子元件265。傳統ATE具有時鐘輸入埠，故可以程式

規劃成利用該輸入時鐘信號以產生供該DUT使用的時鐘信號Clk，以及測試迴路信號。因此，在本發明一實例中，乃是將該時序控制電子元件265的時鐘信號輸入到該ATE，而該ATE則以程式規劃成可使用該輸入信號產生時鐘信號及測試迴路信號。

【0041】 然而，如上所述，為將該脈衝雷射LADA應用到極致，必須調整其脈衝，使其雷射脈衝在該時鐘周期的不同時間點到達該電晶體，例如使其在時鐘周期的上升緣、中間點或下降緣等時點，到達電晶體。在圖2、圖2A及圖3所示的實施例中，是將雷射脈衝提早或延遲來達成。但在圖2B的實施例中，該雷射脈衝為固定，無法改變，因此不能以延後或提早該雷射脈衝的方式來實施。為此，在本發明的一實施例中，是將該ATE以程式規劃，以延後或提早其時鐘信號，以與從該時序控制電子元件265得到的時鐘信號同步。以此方式使該雷射脈衝到達該電晶體的時間點可以微調到該ATE時鐘信號的上升緣、下降緣等時點。

【0042】 另一方面，因為該ATE及該LADA測試器通常是由不同製造商製造，且實際上測試是由另一第三公司之測試工程師執行，如能簡化該測試工程師的操作，並免除該ATE延遲或提早該信號的任務，將更為有利。為達成此目的，可使用圖2B的實施例所示的相位調整器275。其方式是，使用該相位調整器275來使從該時序控制電子元件265輸出的時鐘信號，早於或晚於該雷射脈衝。所得的調整後信號之後送至該ATE，作為輸入時鐘信號。如此一來，當該ATE輸出其時鐘信號及測試迴路信號時，兩種信號都可相對於該雷射脈衝平移或延遲。

實施例

【0043】 建造一具有一脈衝光源之脈衝LADA系統，以提供評估或測量操作用裝置的新面向。傳統單光子或替代的雙光子LADA是使用一CW雷射，所使用的光輻射持續的與個別電晶體互動，使其侵入性達到可能損害的程度。反之，本發明使用的是脈衝型的LADA技術，可使個別電晶體的開關行為特性能夠在2個物理維度做出區辨。以下將討論該脈衝型LADA的延伸概念。

【0044】 在傳統CW LADA激發下，裝置的理論及實務都證實，從一p型金屬氧化物半導體（PMOS）電晶體經雷射誘發的裝置微擾（perturbations）強度，將會超過其毗鄰的n型金屬氧化物半導體（NMOS）電晶體的強度。但由於雷射光束的直徑可能覆蓋p型及其毗鄰的n型半導體，所得到的空間解析度仍不足以區別何者為有瑕疵的電晶體。反之，如果使用本發明的實施例，而以脈衝形式為之，則可以其時間解析度來得到提高的空間解析度；甚至使用波長較長的雷射，也可得到相同的結果。換言之，由於入射的脈衝已經微調到恰恰與驗證中的電晶體的開關時間間距相同，且因為各個脈衝所含的峰值能量遠大於使用CW技術的情形，故而可以從位在緊鄰位置的電晶體中，區別並分離出個別的PMOS與NMOS電晶體。這是過去使用CW激發方法所無法達成的。而本發明已經開創出一種新的實驗方法，可供半導體裝置的設計除錯與特性分析應用，並可運用在愈形小型化的設計規則中。本發明的方法已經解決了半導體裝置失敗分析產業的一大難題。該難題源於在最近的科技節點已經朝較低的奈米幾何條件縮小，使得光學誘發型電晶體辨認與操作特性分析更形重要，但卻苦無解決方法。因此，本發明的同步化脈衝LADA方法具有高於習知CW LADA方

法的價值。

【0045】 圖4A-4C顯示上述改進的一種機制範例。在連續波方法下，因為PMOS信號通常具有支配地位，故而只能得到單一信號的大致空間分布，即如圖4A所示。以這種方法極難以分離個別電晶體的實際分布位置及/或將所得的LADA顯示結果套用到電腦輔助設計（CAD）的布局圖上。理論上每個電晶體都會產生自己的LADA信號，無論其雷射誘發效應強度如何，如圖4B所示。這些信號可以用來完美的追蹤個別電晶體的實際位置，以進行快速的物理的及/或光電的辨認。這種現象也可以應用到脈衝領域，以上述實施例加以實現。其做法是，控制雷射脈衝的時序，使其與測試信號同步，而令其根據使用者的選擇，到達各個PMOS與NMOS電晶體所在位置。該脈衝可調整到與PMOS電晶體的開關動作一致，以對PMOS電晶體作測試，也可調成與NMOS的開關動作一致，以測試該NMOS電晶體，即如圖4C所示。因此可以改善對特定電晶體的開關動作進行評估，並改進LADA信號的CAD強化實體對應與辨認，不受該雷射光束的空間覆蓋範圍所拘束。

【0046】 此外，該超高速脈衝所產生提高的峰值功率除了能更有效產生LADA信號之功能，即所得結果含較少影像平均值之外，通常可以提高或降低（視所需產生微擾的為PMOS或NMOS電晶體而定）雷射誘發臨界時序路徑微擾，因此可以改進LADA信號的收集。較強的人射光功率可以提高矽材質中光注入載子的數量，並隨之提高在待測裝置的結構中激發光電變動（optoelectronic fluctuations）的機率。以這種方式可以達成顯著的LADA信號回應，而可僅使用較低程度的侵入性即能量測得到。脈衝光源實際上關閉（OFF）的時間長於打開（ON）的時間，故可降低熱量累積與產生損害

的機率。例如，以脈衝期間為10ps的超高速雷射，在重複率為100 MHz之下，雷射關閉的期間為10 ns，形成一種1:1000的ON/OFF比，故可提供足夠的冷卻停機時間。不過須注意的是，產生加熱的最終原因還是其功率比。例如單一光脈衝如果含有1 kJ的入射光學能量，即可滿足上述條件，但同時也含有足夠的能量而可能因其他熱學或非熱學的光電機制，對裝置產生永久性的傷害。

【0047】 同時，由於需以非侵入性的方式對一特定電晶體注入相當程度的光功率，當然會產生使之前忽略的電晶體位置產生微擾的可能性。本來，要在一給訂的疑似瑕疵區域附近產生大規模的光載子（對於敏感度不等的電晶體作檢測時實屬常見），就會提高將LADA檢測區域的可視範圍不當擴大的可能性。所要活化的區域可以使用約為10-100 uA的雷射誘發光電流來激發。但是在使用超高速雷射脈衝所驅動的峰值光功率，只要趨近10-100 kW即足以對待測裝置注入10-100 mA的光電流，而仍維持安全程度內的侵入性。這種能量即足以使「健康的」電晶體產生微擾。

【0048】 要在矽材質中獲得有效的雙光子吸收，可以使用高於10 MW/cm²（百萬瓦/平方公分）之焦點雷射功率密度。不過，用在單光子吸收時，其值大約小10⁶倍。這是因為其相對吸收截面不同。要達成有效且非侵入性的光載子注入，該入射光功率（或局部功率密度）的大小需降低，因為待驗證的電晶體幾何規模已然縮小。同時，雙光子吸收的發生並非依存於特定的功率密度臨界值。雙光子吸收是一種瞬間的，量子力學定義的非線性過程，隨其三級非線性極化率（third-order nonlinear susceptibility）的虛數部分變化，亦即隨強度平方變化，而非隨功率密度變化。

【0049】 即使1,250nm之雙光子波長可有效性地在該矽內部產生625nm 的吸收（其中該吸收截面大於1,064nm），因該吸收過程依存於強度之特性也會降低其吸收的總相對比例。雙光子吸收是直接與入射光強度的平方成正比。此外，矽的摻雜程度也會影響其結果，亦即提高或降低摻雜濃度將會影響吸收的效率，其關係為波長的函數。然而這種經過單光子影響的機率卻可用來實現另一種新穎的雷射探測與裝置特性分析平台，提供對電晶體內作信號區分及轉換等級的高精密時序分析。傳統的CW LADA方法並無法提供這種形式的檢驗分析，因為受限於其侵入性特質（因其雷射為常開），以及有限的功率傳遞能力。相反的，本發明使用時間解的脈衝探測方法，則已空前的提供對無瑕疵的，設計定義的節點，並連同對其後續下游裝置的表現及互動，進行失敗分析，以檢驗其電晶體開關動作的物理學特性。為能有效實現如本發明型態的裝置特性分析，必須先對所需的人射光功率強度有所了解。使「健康的」電晶體產生微擾，需要使用高的峰值功率，但同時必須維持最小程度的侵入性。在此條件下，將入射光脈衝的期間最佳化，極有必要。如同已知，在1064 nm波長下，皮秒級的脈衝期間在電晶體層次可提供相當強度的人射光功率（以及產生足夠的光載子），因為例如10 ps的雷射脈衝，重複率為100 MHz，且平均功率為4mW時，可產生4 W的峰值功率。但是這種條件在該雷射重複率搭配到從待測裝置所得的時鐘頻率高於1 GHz時，將無法達成。提高重複率的結果將導致峰值功率下降。因此，另一種較適當的替代方式是使用一飛秒級的雷射光源。該雷射重複率可以依據該裝置的工作頻率作縮放，同時提供提高等級的峰值光功率，因為其脈衝期間已經縮短1000倍，故可將其峰值功率提高相同的倍

數。在上例中即為4 kW。使用飛秒級的脈衝期間另一項優點是改善其時間特性分析效果，不過所提高的效果受限於該同步化機制的電性抖動的強度，均已說明如上。最後，飛秒級的脈衝與皮秒級或奈秒級的脈衝相比，可提供較小程度的光學侵入性，從而將對裝置的雷射誘發損害發生可能性，降至最低。

【0050】 此外，本發明的脈衝型LADA系統已證明因其能正確的控制脈衝時序，而可提高檢測的空間解析度。再與習知CW方法比較，該CW方法是以雷射持續的激發一疑似瑕疵的特定區域，以即時的演繹出LADA資訊。所產生的結果是空間上的平均值二維LADA影像，因為在電路功能性的較高階層順序之間，即傳播信號路徑與時間之間，並無法產生區別；只能得到兩者結合後的分布資訊。其中又因受到PMOS支配，而產生偏差。與此相對，本發明的脈衝型方法則能區別出不同傳播速度的路徑，其精確度達到20 ps，故可供高解析度的LADA信號顯示使用，而提供提升的側向解析度。原因在於所得結果可個別的以時間區別空間上相分離的相鄰電晶體；這些電晶體並未設定在該時間執行開關動作，而是在之後的裝置操作周期才開關。本發明可提升LADA的區別解析度以及實際上的LADA解析度。

【0051】 圖5A-5D顯示本發明的架構範例。在連續波模式下，因為該LADA信號的空間分布是以時間平均，所得的二維LADA分布圖只能提供大致的光電結構，且顯示結果是經個別電晶體的LADA信號強度左右（因為PMOS通常較NMOS更具主導能力），產生偏差。所得的影像即如圖5A所示，圖中顯示其空間解析度不佳，且與CAD套圖的能力有限。與此相對，在本發明的脈衝型模式下，所得的LADA影像品質較佳，且其空間解析度提高，

因在取得信號方法上的時間解特性所致。因為將個別電晶體的個別位置設為空間與時間的函數（並因能提供足夠的入射光功率以移除可能的PMOS偏差效應），相鄰電晶體的影響已經透過微擾該LADA信號取得而有效移除。得到一種測試器驅動，依存於電晶體的，控制裝置操作的事件序列。每個電晶體都設定成以一系統化，時間依存的順序做開關動作，而使入射光脈衝能夠直接以2個物理維度（即X與Y）以及以時間軸，描繪及量測各個電晶體。如此一來，所得到的LADA信號的空間解析度即獲得改善，且因此可以抽取額外的，先前技術所無法得到的裝置相關資料，即如圖5B與5C的順序所示。圖中顯示在不同時間點取得的影像，均可提供時間上與空間上的區別性。

【0052】 除了可以利用本發明收集LADA相關資料之外，本發明也可用來判斷其他的光電現象。其中一例即是量測雷射誘發載子的生命週期。在現有技術下，對裝置上特定位置的載子生命週期的量化極度困難。這是因為這種量測需取得多數不同的光電參數，例如材料組成、尺寸大小、幾何條件以及電場強度與方向等等。但是如果使用本發明的脈衝型LADA技術，則可藉由偽泵探針型（pseudo pump-probe type）技術，直接量測其電子時序表（timescale）。量測時是將一特定電晶體的LADA事件的發生，連結到一雷射脈衝的到達時間。所量得的載子生命週期可能需要以該系統的電子反應時間調整（即減除），以得到更正確的量測結果。

【0053】 當使用單光子LADA，即1064nm波長的雷射脈衝，所量得的LADA效應的強度，與雷射誘發光電流的強度直接成正比（這是當使用線性吸收時，LADA信號會以雙光子技術二次響應）。根據一實施例，該LADA

信號可對比到一雷射脈衝到達時間的函數。進而可能擷取該載子生命週期，因為該週期將指出所得的LADA信號強度。

【0054】 根據本發明一實施例，實施程序如下。第一步，以一雷射光束（例如一波長1064nm的CW雷射光束）停駐照射一疑似瑕疵的電晶體，以得到一最佳化的LADA信號。如圖式7A所示。位於最佳LADA信號的雷射光束之空間座標，指出該電晶體的適當空間座標。關掉該CW雷射光源並開啟該脈衝雷射光源，將其雷射脈衝指向根據該CW雷射得到的空間座標。調整該雷射脈衝時間，以產生及測量該最佳化LADA信號。以得到與到達電晶體的測試器（例如ATE）脈衝形成適當的時間性重疊，如圖式7B所示。於此時，該電晶體上的雷射光點之空間重疊，及測試信號上雷射脈衝之時間重疊將會到達最佳值。並且，該雷射脈衝到達時間可調整至配合該載體生命週期的量測。特別是，改變雷射脈衝的時序，紀錄該LADA信號於每個時點（例如，延遲或提早的量）的強度，直到該LADA信號變為零。繪圖顯示LADA信號強度相對於時間的反應，如圖式7C所示。LADA信號從最大值轉變為最小值（或反之）所需時間，即對應至所測雷射誘發載體生命週期。執行上述程序時，需重覆施加電子測試信號至DUT。

雷射光源

【0055】 現有技術已能提供重複率高達數GHz的雷射光源。該雷射光源經過精密規制其共振腔長度，即：震盪腔越短，其重複率越高。對腔室長度的控制可以利用一壓電致動器設置在一腔內共振器反射鏡的相反側，加以達成並鎖定。這是目前工業標準的重複率鎖定技術，但用來實施本發明機制的電子混波器電路，在設計上及實施上可能有所不同。為能將該微

調脈衝雷射光源納入上述實施例的LADA測試器，需使用2組反饋迴路。一組用來控制該雷射脈衝的重複率，另一組用來將該脈衝的時序同步於該DUT的時鐘。第一組用來控制重複率的反饋迴路包括一個混波器，用來比較該雷射的自由運行（free-running）重複率頻率與一輸入時鐘激發信號，以產生一高電壓驅動的差動信號。該差動信號即輸入到該壓電傳導器，以調整該共振腔的長度，進而將所需的長度調整到使脈衝的重複率與輸入時鐘信號相匹配。這個處理機制的一種實例顯示在圖6。除在圖6所顯示的電路之外，另一次級穩定化機制也可包括在系統中，以持續監控並改正該分數一整數放大器的輸出電壓。以此方式確保該高電壓放大器可常時的得到正確的輸入電壓，以在較長的時段內，例如在數日中而非數十分鐘內，穩定的鎖定重複率。

【0056】 本發明的實施例亦提供一方法，以從同步化的單光子或雙光子脈衝LADA擷取個別的時序圖。該方法包括將該入射雷射光束空間定位（或「停駐」）於目標電路特徵。之後按時間逐一檢視該雷射脈衝之到達時間。該時間為相對於該測試時鐘信號或該迴路長度觸發信號的時間。接著記錄每一雷射脈衝到達時間所得之失敗率特性的強度及信號。該LADA量測方法可同時進一步擷取正反器擾動對應（即邏輯狀態控制）。傳統上，單一事件擾動是以直接測量該雷射誘發光電流強度之方式對應到DUT上之一特定位置。本發明所揭露實施例之方法是在執行以LADA為基礎的測試時，擷取該擾動資訊。本發明導出一種新的方法去評估這些擾動且更有效益。

【0057】 本發明使用其他單光子吸收方法，於一實施例中是雙光子吸收方法，激發p界面及n界面半導體，以對疑似具有時間相關失敗之裝置，

提供數位的可視性。使用雙光子吸收方法時，可以對注入光電流的區域量得局部的軸空間效應值。使用10皮秒級的取樣精確度，可以使特定的測試向量邊緣，在統計方法中不會位於通過/不通過的臨界點。

LADA波形

【0058】 圖8描繪本發明一LADA系統之實施例。該系統可於每個特定 (x_i, y_i) 位置，取出個別的LADA波形。該波形代表失敗率與雷射脈衝到達時間的關係。該波形可幫助分析DUT中個別電晶體之行為及/或失敗機制。該系統自身結合圖2系統中之多數元件，且與圖2顯示之元件相似之元件，均標以類似的元件編號，但都以8字開頭。

【0059】 在圖8的系統中，使用一個光學元件，例如半反射鏡837將從DUT反射的光線引導到光學感應器870上。如果需要，可將聚焦透鏡842插入在光線的路徑上，以聚集該反射光線至該光學感應器870上。舉例言之，該光學感應器可能是一光電二極體，一雪崩光電二極體（APD），或是一光電倍增管等等。於此實施例中，該光學感應器870為一單一像素感應器。當LSM將一雷射脈衝射向DUT的選定位置，從此位置反射出的光線會由光學感應器870所感應，因此感應器870傳送一相應的強度信號872到控制器850。據此可在控制器850上記錄對應到個別照射位置的強度信號。如果該LSM是用來逐一移動該雷射脈衝行經相鄰的點，使該雷射脈衝逐一照射該DUT上的給定區域，在無任何其他動作之下，由該強度信號所組成的影像應該是相當一致的灰色影像，有時即稱為胡椒鹽影像（利用灰階影像數位化技術產生）。

【0060】 在操作時是選擇DUT上一特定區域進行驗證，並將測試器

設置成可產生使該裝置在該選定區域內呈現50%失敗率的測試向量。之後，重複執行該測試迴路，使每一個像素都照射數次，並記錄其反射光的強度。在本案中所稱之「像素」，是指一空間位置，即在該LSM將該反射鏡停留到一特定位置時，該雷射脈衝所照射的位置。該光學感應器870所產生的強度信號即視為一單一像素。不過，在該LSM移動反射鏡到該DUT上的跟隨位置，以涵蓋該選定區域全部時，從各位置的光學感應器所收集到的光，即認為對應於該位置的像素。利用這種方式即可將該選定區域在空間上劃分成影像像素，雖然該光學感應器只是單一像素感應器。反之，位在各位置上的感應器產生的影像，在顯示監視器上，可能是以多數像素表示。其間之比例取決於該感應器在對該DUT成像時，其直徑與在螢幕上顯示大小的比例。在本文中，該感應器對該DUT成像的面積，稱為一影像像素，但顯示在監視器螢幕上時，可能包括多數的螢幕像素。

【0061】 如圖2A所示，本發明可以控制雷射脈衝的同步化，使雷射脈衝在相對於測試向量的既定延遲或提早時間到達DUT。本發明在一實施例中利用這種控制，將該時序控制電子元件設置成可使該雷射產生橫跨整個測試向量信號 v 的光脈衝序列 p ，如圖8中的虛線方框所示。每個脈衝序列中的脈衝823對應於一時間點 t_i ，並紀錄光學感應器870在各時間點 t_i 所收集到的反射光信號872。對每個像素重複該步驟，使得系統可以記錄各個位在該選定區域內的像素，即各個照射位置 (X_i, Y_i) 上，於各時間點 t_i 的強度信號。如果所有在選定區域內的電晶體都個別對測試向量及雷射脈衝回應，則所得之影像會是一個椒鹽狀類似雜訊的影像。

【0062】 不過，如果將測試向量設定成使電晶體的失敗率維持在

50%，則該雷射脈衝將逼使部分電晶體失敗率提高，部分電晶體通過率提高。本發明人已經發現，各該電晶體的通過率與失敗率乃是取決於該雷射脈衝相對於該測試向量的時鐘信號的到達時間。據此，將圖8的系統配置成能夠擷取該資訊，並將該資訊呈現給使用者。特別是，在產生各個像素與脈衝到達時間的組合，例如： (x_i, y_i, t_i) 時，是重複測試多次，以產生一失敗率值（%）。發明人也發現，部分電晶體會因為該雷射脈衝而提高其通過率，但只需記錄其失敗率低於50%的初始設定值即可。其後對個別位置 (x_i, y_i) 產生一曲線圖，以顯示其失敗率變化與時間 t_i 的關係，即如圖8中的實線方塊所示。圖中顯示在該DUT上選定的點 (x_i, y_i) 上，失敗率和時間之關係圖。

【0063】 須說明的是，雖然該曲線圖簡稱為「表示失敗率和時間的關係」，所稱之「時間」其實是指時間差，也就是測試信號與雷射脈衝間的時間差值測量結果。因此，時間 t_0 可能是代表測試脈衝到達前10皮秒的時點，而時間 t_{15} 可能是代表與測試脈衝上升緣一致的時點，而時間 t_{50} 則可能是代表測試脈衝下降緣後10皮秒之時點。

【0064】 描繪例如圖8的實線方框內之圖形的方法說明如下。在如上的說明中已經記錄每個位置及時間 (x_i, y_i, t_i) 的強度信號，此處可稱為時空容積。根據本實施例，是使用一二維色彩空間，例如為黑白或灰階，也可使用其他顏色。然後，於每個時空容積，當測試器指出該電晶體為測試失敗時，像素值記錄為1，代表例如白色。相反地，當測試器指出該電晶體為測試通過時，強度值紀錄為0，代表例如黑色。因為該數據為計算所有目標選定區域內的像素值的累積值，如裝置有50%的失敗率，像素將呈現

平均的背景顏色，例如灰色。然而，如裝置有超過50%的失敗率，其像素將呈現淺色或白色。如果裝置有低於50%的失敗率，則像素將呈現深色。重複掃描顯示結果以累加或平均化重複測試程序的結果，顯示器的電荷注入會產生有灰色背景顏色的影像，其中白色像素代表最可能為測試失敗的裝置，而黑色像素則代表最可能測試通過的裝置。其結果顯示於圖8上方的點線方框內。

【0065】 用以產生圖8上方點線方框內圖形的資料，亦可用於產生其他圖形，用以顯示任何指定像素之失敗率和時間的關係，如圖8A和圖8B所示。特別是，使用者可以選擇任何像素（裝置），並利用先前儲存並經過修正的該選定像素強度數據產生圖形，因為這種修正是根據其通過/不通過的測試數據來更改為1或0，故而修改後的強度值與該失敗率相關。另如圖8B所示，當一個特定像素位置的電晶體的失敗率改變，該像素顏色就會改變。這種相關性可以強度信號相對時間的圖形顯示，指出失敗率和時間的關係。

【0066】 如圖示8A所示，座標圖中的白點或白色像素代表高於50%的失敗率，而暗色點則代表低於50%的失敗率。然而，圖8A的圖形不僅顯示出失敗率，也顯示雷射脈衝相對於測試時鐘信號的時序關係，對失敗率的影響。例如，圖8A1指出，當雷射脈衝的到達時間與測試脈衝的上升緣相符時，對應的電晶體通常不通過測試。而圖8A2則指出當雷射脈衝的到達時間與測試脈衝的下降緣相符時，對應的電晶體通常不通過測試。這樣的資訊可用來剖析個別電晶體的故障機制。

【0067】 在本發明一實施例中，可以從以記錄的測試數據中抽取出函

數型時序圖，以與電晶體開關事件的系統性進展套圖。這些時序圖可以建構自每個像素停留時間的重複測試循環或每個像素停留時間的虛擬隨機測試。建構時須先得知各測試循環中的脈衝作用時間，以及每個電晶體位置上所得的LADA信號強度值，且可以使用短雷射脈衝取得。在本發明一實施例中，是以空間定位或停留該入射雷射光束於目標電路特徵，按時間逐一檢視該雷射脈衝相對於該測試時鐘信號或該迴路長度觸發信號之到達時間，並於每一雷射脈衝到達時間，記錄所得之失敗率特性的強度及信號，得到同步化的單光子或雙光子脈衝LADA資訊，而依據該資訊建立個別的時序圖。

【0068】請參考圖9。該圖顯示一測試系統900的實施例。該系統能和傳統的測試器共同運作，例如自動化測試設備（ATE）905。該測試器能傳送激發向量信號和時鐘信號到一待測裝置（DUT），即微晶片910，並接收該微晶片910的輸出信號。所應用的電源、接地、輸入信號和結果傳送都以雙箭頭924標示。該測試器設成可重複一系列的測試程序，並將從DUT接收的結果，與預期的輸出結果做比較，並經由通道926將測試通過或失敗的數據，提供給一位置通過/不通過資料存儲器（累加器）960，該存儲器可能為任何標準的記憶體或記憶裝置。該測試器更進一步與一時鐘和脈衝控制器920耦接，時鐘和脈衝控制器920經由信號通道923控制一電荷載子注入器930。該注入器導引一定時入射的雷射脈衝928到DUT940的一小區域或空間，而與DUT相互作用。該注入器930也收集從該DUT反射的雷射脈衝。每個雷射脈衝聚集的位置可視為一單一像素，而由該位置反射的光則對應到一顯示器970上的一個或一組像素。

【0069】 進行測試，經歷從低到高或高到低的信號轉換的電晶體，在轉換同時會因為從該雷射脈衝吸收光子而接收到所產生的電洞對之注入，該現象可能會改變該轉換的時序特性。目前已經有一些方法可用來觀測該開關轉換現象。在本發明一實施例中，是使用一信號225來控制該測試器，該測試器建置成可重複一選定的測試程序，以在無雷射脈衝入射之條件下，呈現50%通過及50%不通過測試比率。為說明方便起見，舉一簡單的例子。開始時使用一個低時鐘頻率，使該裝置於測試程序中可以通過所有的測試向量的測試。之後每次將該頻率提高一倍，並將測試向量提供給該DUT，直到大部分測試都失敗為止。然後降低該時鐘頻率，繼續測試，直到失敗率達到一半為止。其他用來產生50-50測試結果的變數包括改變電壓。以上均屬習知技術。

【0070】 如果平衡點已知，將測試通過和失敗的值作加權，可使一個簡單的累加器960產生中和的值。在本發明一實施例中，只掃描照射DUT表面，事實上即可引發光子與由低到高轉變中的電晶體相互作用。結果即會改變測試通過與不通過的比率，且該結果可以在裝置970，例如監視器上以圖表或其他形式呈現。只要從該測試器提供一時鐘信號到該程序控制，即可使注入器與測試程序形成同步。以這種方法即可達成重複對待測區域同一點或相同多數點注入光子，其時點為與該測試程序相符、延後或提早。如圖中雙箭頭922所示。

【0071】 在設備操作過程中，該ATE測試器重複一測試程序，該程序包含一測試程序及架構，已設定為達成50%通過率所需的參數。測試所得的數據經過累加及平均，以產生一灰色視野的影像。在測試程序進行中的不

同時間點，當入射光通過DUT的各位置時，有些位置會偏離50%的通過率，造成較白或較黑的影像點，而不是原來的灰色霧狀。

【0072】 進行量測時，利用分析或顯示的設備識別圖形範圍內的閃點，以及在該測試程序中的時點或位置。該位置就關連到特定狀態的電晶體。在該狀態下，測試程序正激發一信號值的轉變，當時注入器正主動的注入雷射脈衝，使單光子或雙光子吸收的能量足以產生電荷載子對。該方法另可包括一步驟，即追蹤該因電荷載子注入造成的狀態轉換行為在該電路的布局內的傳播。

【0073】 此外，該失敗率也可以轉換成光譜，進行追蹤或顯示。例如可使用傅立葉轉換來處理在目標區域內各位置所收集到的失敗率數據，以對各位置產生一光譜。該傅立葉轉換的峰值會與在該特定位置的失敗率產生關聯。

【0074】 使用上述裝置紀錄及分析數據的方法會包括：建置用來執行該DUT測試程序的測試器，使其可使該DUT內的電晶體在未施用雷射脈衝時，測試不通過之比例為50%；分別將該測試程序施用到該DUT，同時以雷射脈衝照射該DUT的選定聚焦位置，該雷射脈衝建置成具有足夠的能量可以在該測試程序中的精確時間點注入電荷載子對；在每次重複測試步驟時記錄該測試器對各個焦點位置的測試結果；判斷測試結果實質上偏離50%失敗率的位置及程序點；產生一代表該失敗率偏離50%的位置的失敗率與時間進展關係的時間序列。在探測測試失敗的裝置時，本發明的方法可以利用將所得的位置與該待測裝置的設計網圖產生的電晶體布局圖，加以連結。此外，也可以產生一圖形，用以顯示因為電荷注入而改變信號傳播的

位置。在本發明一實施例中，可以使雷射脈衝的到達時間相對於該測試器時鐘信號或該迴路長度觸發信號按時間掃描，以得到LADA影像，進而取得限定的目標區域內的多重結構的LADA行為資訊，藉此可同時取得多數時序圖（即時序圖）。

【0075】 在本發明一實施例中，可利用一種整合套裝軟體，例如申請人公司的NEXS（Navigation Exchange Server）軟體，對該DUT上的外插物理區域產生以同步化的單光子或雙光子脈衝LADA為基礎的時序圖。這種工具提供使用伺服器控制的CAD以及電路圖管理工具，對LADA活動部位執行自動化的時間空間檢驗。這種應用也可同時對多數目標進行處理，其時個別的LADA活動部位或空間上已經界定的LADA活動部位正接受探測與評估。

【0076】 於本發明一實施例中，可利用上述技術改進電路描述，以顯示連接含在該競爭條件內的LADA部位的邏輯路線。這種電路描述可用來建置一種平面的電路圖，用以在一種通用的網圖格式（例如SPICE或Verilog）下顯示該邏輯路線。例如，可以據此標示出特定電路特徵中，相應的輸入方塊與輸出方塊。

【0077】 於本發明一實施例中，可能需要取出子單元的電路圖資訊，用來引導該雷射停留在該邏輯路線中的關聯電晶體之間的位置。產生的結果有益於電晶體層級的電路除錯。

【0078】 於本發明一實施例中，上述套裝軟體可應用於雙光子誘發擾動部位的分析。分析結果可分別應用於正反電晶體的分離、用於電路分析與影像對準的CAD套合。

【0079】 所謂的單一事件擾動 (single event upset, SEU) 是指一種狀態變化，因為電荷粒子例如離子、電子等，或電磁輻射打擊一微電子裝置，例如微處理器、半導體存儲器、或功率電晶體的敏感節點所產生。該狀況變化係肇因於在一邏輯元件 (例如：記憶體「位元」) 之重要節點內或緊鄰處的離子化，產生游離的自由電荷所致。因為該打擊的結果，使裝置的輸出或操作發生錯誤，即稱為SEU或軟性錯誤。本發明之其他面向是取得吸收誘發的擾動點。該正反器的迴授電路，比起統計組合邏輯閘極，更容易發生干擾。於一掃描型的測試中，該正反器幾乎於每個測試循環中作動。於任何測試循環中的單一雷射誘發擾動，均使該測試失敗。然而，此測試失敗與對LADA所設計的競爭條件失敗不同。於功能測試或操作中，大部份正反器並未於每個循環作動。於該測試中，擾動點有機會在每個雷射脈衝隨後產生擾動。因此，於每次測試有1000+之機會下，該初始低擾動概率都會變成幾乎達到100%的累積概率 (假設為100MHz雷射重複率)。結果會觀察到劇烈但非破壞性的擾動點。此處須注意，該擾動點只要修改該測試程序即可輕易的移除。本發明揭示之方法論也提供使用一LADA為基礎的機制，測得非破壞性的雙光子吸收誘發擾動點的實施方法。此方法論對單一事件擾動的產生及評估，提供一全新方法。

【0080】 於此處所描述的單光子或雙光子LADA測試，該雷射脈衝設計成可平移該脈衝照射電晶體的開關時間。其方式是使該雷射脈衝相對於電晶體開關之時間延遲或提早，而導致其通過或不通過該測試。該測試通常是探測該電晶體是否於設定之時間點開關。然而，亦須注意的是，該脈衝需具有足夠之能量，才能改變或擾動個別的儲存單元的狀態。例如，如

果一正反器設定成儲存「0」，一具有足夠峰值能量的脈衝到達後，可使該正反器改變為相反狀態，即「1」，且不損壞該裝置。這個反轉可由ATE檢測得知，並報告於雷射脈衝照射的每個位置測得的結果。因此，只要使用本發明所揭示之技術，特別是使用2pLADA技術，即可輕易的偵測到可能發生單一事件擾動的記憶元件。

【0081】 在上述的LADA測試中，一系列的雷射脈衝當中會包括一個時間點設在會使該電晶體通過或不通過該測試的脈衝。在該系列的其他脈衝對該測試則無影響。反之，在單一事件擾動的測試中，該系列中的每個脈衝都可導致該存儲單元反轉到其相反狀態。因此，使用一系列的短脈衝，使其具有高峰值功率，對於量測單一事件擾動，確屬一種有效的方法。在一測試循環中，脈衝數量越多，單元反轉狀態的機率越高。

【0082】 在本發明的一些實施例中，以及以上所說明的脈衝雷射光源中，是使用一MLL型態的系統。但在本發明的某些實例中，則可使用「非震盪器」型的雷射脈衝系統，只要所產生的脈衝寬度與抖動特性容許足以描繪其波形的時間解析度。不但如此，這種非震盪器型的實例可以透過直接以該測試器的觸發信號，或一個從該測試器發出，經控制的延遲觸發信號所觸發的脈衝，做同步控制。不論何者，都可使用飛秒級的雷射脈衝作為有效產生2pLADA的較佳觸發信號。雖然皮秒級的脈衝也可應用在本發明，但其缺點是會降低雙光子吸收（TPA）效率（即SNR），並提高侵入性。該2pLADA所擷取的該波長範圍應為1250nm至1550nm。其中，1250nm提供效率及解析度方面的最佳成效。相反的，納秒至飛秒級的雷射脈衝可應用於單光子LADA，但應考慮其雷射脈衝期間與時間解析度值、空間解析度

值、侵入性、及傳送的峰值功率之間的權衡。單光子LADA可選用的波長應為1064nm。

【0083】 必須說明的是，以上所述之方法及技術本質上並不限於任何特定之裝置，且可以任何適用之元件組合加以達成。此外，各種態樣之泛用性裝置也可適用在所述之發明中。也可以使用特製的裝置，以執行上述之發明方法步驟，而獲得更多優勢。

【0084】 以上是對本發明例示性實施例之說明，其中顯示特定之材料與步驟。但對習於此藝之人士而言，從上述特定實例可產生或使用不同變化，而此種結構及方法均可在理解本說明書所描述及說明之操作，以及對操作之討論後，產生修改，但仍不會脫離本發明申請專利範圍所界定之範圍。

【符號說明】

【0085】

- 1 脈衝雷射光源
- 2 積體電路
- 3 中介鎖相迴路電路
- 4 雷射掃描顯微鏡
- 5 客製化應用介面
- 6 電腦
- 7 DSP 線路
- 8 資料條件化電路
- 9 示波器

110	待測裝置
115	測試器
130	偏光鏡
135	偏光鏡
140	物鏡
150	電腦
210	待測裝置
215	測試器
223	雷射脈衝序列
224	雷射脈衝序列
225	脈衝雷射光源
227	雷射脈衝序列
229	雷射脈衝序列
230	偏光鏡
235	偏光鏡
240	物鏡
245	信號
250	電腦
255	固定脈衝雷射光源
260	時序控制電子元件
265	時序控制電子元件
275	相位調整器

810	待測裝置
815	測試器
823	脈衝
825	脈衝雷射光源
830	偏光鏡
835	偏光鏡
837	半反射鏡
840	物鏡
842	聚焦透鏡
845	信號
850	電腦
860	時序控制電子元件
870	光學感應器
872	信號
900	測試系統
905	測試器
910	微晶片
920	時鐘及脈衝控制器（排程器）
928	雷射脈衝
930	電荷載子注入器（注入器）
940	待測裝置
960	位置通過/不通過資料存儲器（累加器）

【生物材料寄存】

國內寄存資訊【請依寄存機構、日期、號碼順序註記】

國外寄存資訊【請依寄存國家、機構、日期、號碼順序註記】

【序列表】 (請換頁單獨記載)

申請專利範圍

1. 一種可與一測試設備 (TE) 連結操作之雷射輔助裝置修改 (LADA) 系統，用以檢測待測的積體電路裝置 (DUT)，並包括：
 - 時序控制電子元件，以從該 TE 接收一時鐘信號，該時序控制電子元件可產生一同步信號，用於將雷射脈衝同步於該時鐘信號；
 - 一脈衝雷射光源，用以根據該同步信號產生該雷射脈衝，
 - 光學裝置，以從該脈衝雷射光源接收該雷射脈衝，並導引該雷射脈衝至該待測裝置 (DUT) 上之所需位置；
 - 一控制器，建置成可操作該時序控制電子元件，以將該雷射脈衝抵達該 DUT 內之電晶體之時間，設定成與該時鐘時間同步的時間，並可將使該雷射脈衝相對於該時鐘信號延遲或提早，以因此改變該電晶體對於該 TE 施加於該 DUT 之測試信號的電性反應；
 - 一單像素感應器，用以偵測反射自該 DUT 的雷射脈衝，並產生相應的強度信號；且其中該控制器建置成可偵測該經改變之電晶體電性反應，接收該相應的強度信號，並利用該電性反應及強度信號，以產生一圖形，表示於該 DUT 上選定的區域中，電性反應與時間的關係。
2. 如申請專利範圍第 1 項之系統，其中該表示電性反應與時間關係的圖形，對應於該雷射脈衝對該時鐘信號間的同步關係。
3. 如申請專利範圍第 1 項之系統，其中該表示電性反應與時間關係的圖形包括表示測試失敗率與該雷射脈衝相對於該 TE 之測試信號的到達時間的關係的圖形。

4. 如申請專利範圍第 1 項之系統，其中該雷射脈衝之脈衝率設定為該時鐘信號之倍數。
5. 如申請專利範圍第 1 項之系統，其中該光學裝置導引該雷射脈衝至該所需位置之方式，是以導引一序列之雷射脈衝到各所需位置，以照射該 DUT 的一選定區域，加以達成。
6. 如申請專利範圍第 1 項之系統，其中該脈衝雷射光源產生一雷射脈衝束，且其中該光學裝置藉由依序導引該雷射光束停留於每個所需位置，導引該雷射脈衝至預期的位置上。
7. 如申請專利範圍第 1 項之系統，其中該控制器利用該電性反應及強度信號於每個所需位置偵測一測試失敗或通過之結果，當偵測到測試失敗時，設定該強度信號為第一顏色，當偵測到測試通過時，設定該強度信號為第二顏色。
8. 如申請專利範圍第 7 項之系統，其中該第一顏色為黑色或白色中的一種，該第二顏色為黑色或白色中的另一種。
9. 如申請專利範圍第 1 項之系統，其中該控制器進一步提供一傅立葉變換於該電性反應與時間關係之圖形。
10. 如申請專利範圍第 1 項之系統，進一步包含一顯示器，且其中該控制器在該顯示器顯示一目標區域的影像，其中電晶體失敗率高於 50% 之位置顯示成一顏色，電晶體失敗率低於 50% 之位置顯示成第二顏色；該控制器進一步在該顯示器顯示每個選定位置的電性反應與時間關係之圖形，該位置由電晶體失敗率高於 50% 之位置與電晶體失敗率低於 50% 之位置中選出。

11. 一種使用雷射輔助裝置修改 (LADA) 技術，對耦接至一測試設備 (TE) 的待測整合裝置 (DUT) 進行檢測之方法，該測試設備產生一時鐘信號及一測試信號；該方法包括：
產生一雷射光束，該雷射光束包含一序列之雷射脈衝；
依序定位該雷射光束於該 DUT 上的目標區域的每個像素位置，並對每個像素位置進行一測試循環，其中該測試循環包括按時間掃描該雷射脈衝相對於該時鐘信號的到達時間，同時該 ATE 提供該測試信號於至 DUT，並對每個時空容積，紀錄該 DUT 的測試通過/不通過結果，其中該時空容積定義為一於 DUT 上的空間座標與一雷射脈衝的到達時間之組合；及，
對多數測試結果為失敗率偏離 50% 的位置，產生一失敗率相對於時間的圖形。
12. 如申請專利範圍第 11 項之方法，其中該雷射脈衝建置成具有可在該 DUT 內產生雙光子吸收所需的波長與期間。
13. 如申請專利範圍第 11 項之方法，其中該雷射脈衝建置成具有可在該 DUT 內產生單光子吸收所需的波長與期間。
14. 如申請專利範圍第 11 項之方法，其中記錄 DUT 上之通過/不通過結果之步驟，進一步包含於該 DUT 通過測試時，紀錄成第一顏色；當該 DUT 測試失敗時，記錄成第二顏色的步驟。
15. 如申請專利範圍第 14 項之方法，進一步包括使用該第一及第二顏色，於顯示器產生一影像之步驟。
16. 如申請專利範圍第 14 項之方法，其中產生該失敗率相對於時間的圖形

的步驟，包括在該 DUT 上選定一空間座標，及繪製該第一及第二顏色相對於時間的圖形的步驟。

17. 如申請專利範圍第 16 項之方法，其中該第一顏色是黑色或白色中的一種，且該第二顏色是黑色或白色中的另外一種。
18. 如申請專利範圍第 11 項之系統，其中該像素位置包括一正反器，且其中該雷射脈衝的序列建置成可於該正反器產生一單一擾動事件。
19. 如申請專利範圍第 11 項之方法，進一步包括將測試通過/不通過結果顯示為失敗率偏離 50%的像素位置，關聯到一網圖之電晶體布局。
20. 一種使用雷射輔助裝置修改 (LADA) 技術，對耦接至一測試設備 (TE) 的待測積體電路裝置 (DUT) 進行檢測之方法，該測試設備產生一時鐘信號及一測試信號；該方法包括：
 - 建置該 TE 以提供測試程序至該 DUT，使該 DUT 中的電晶體於未施加雷射脈衝時，不通過測試之比例為 50%；
 - 反覆提供該測試程序至該 DUT，同時提供雷射脈衝至該 DUT 上之選定焦點位置，該雷射脈衝設定成具有足夠的能量，可在測試程序中，於精確時間點注入電荷載子對；
 - 記錄每個聚焦位置在每次重覆測試程序的測試結果；
 - 判斷測試結果實質偏離 50%失敗率的位置；
 - 對失敗率實質偏離 50%失敗率的位置，產生一失敗率相對於時間進程之序列。

圖式

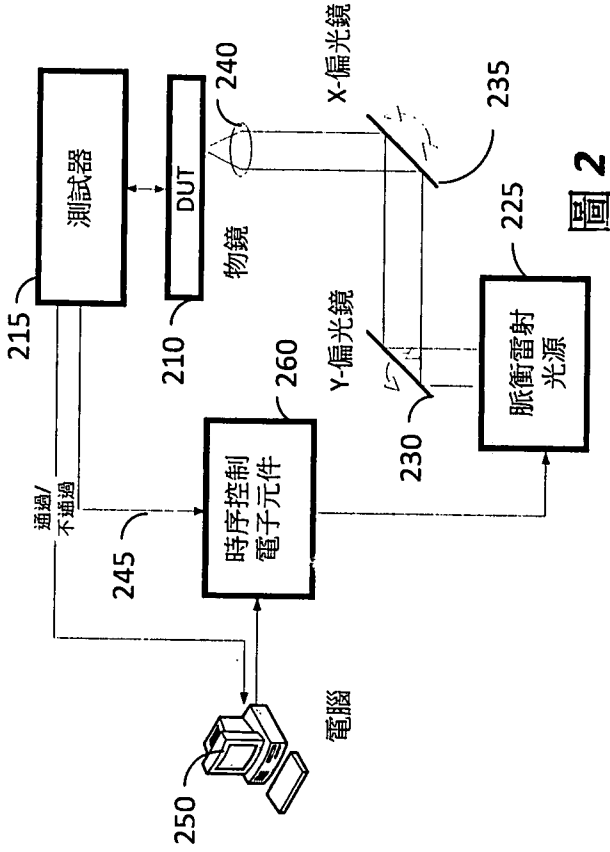


圖 1

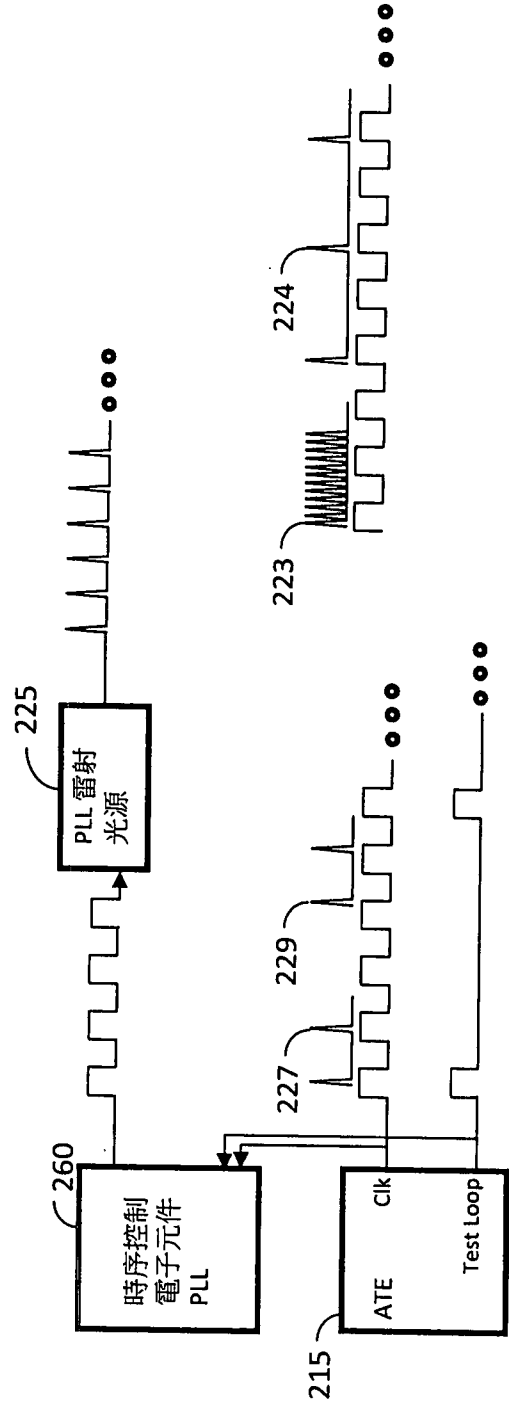


圖 2A

圖 2

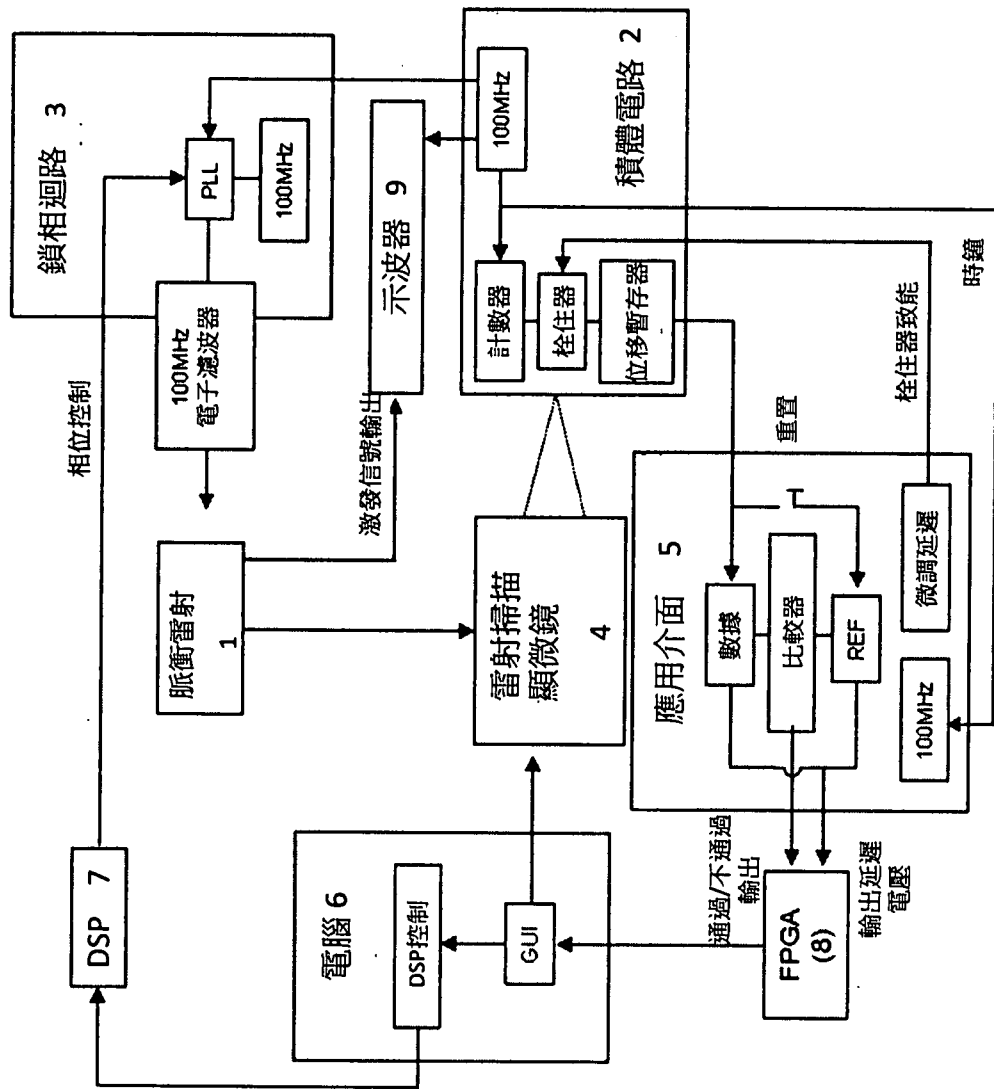
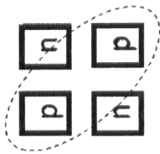


圖 3

連續波

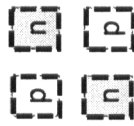


恆量
光功率

P型支配

圖 4A

理論

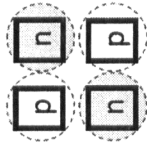


理想狀態

個別分離

圖 4B

脈衝



同步

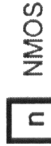
個別分離

圖 4C

標示說明



PMOS



NMOS

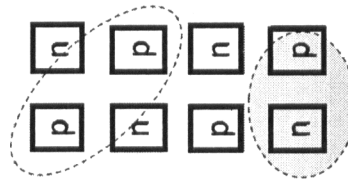


通過/延遲



不通過/提早

連續波

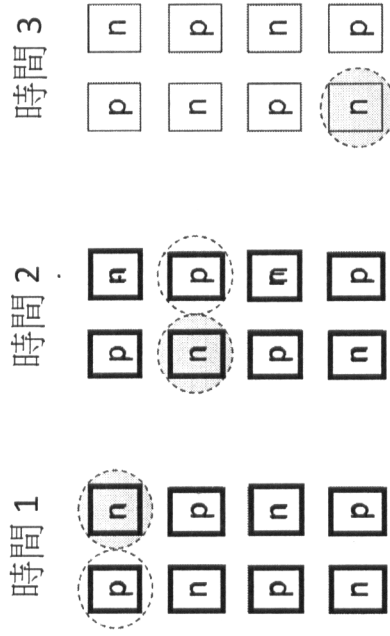


時間平均
空間分布

解析度不佳

圖 5A

脈衝



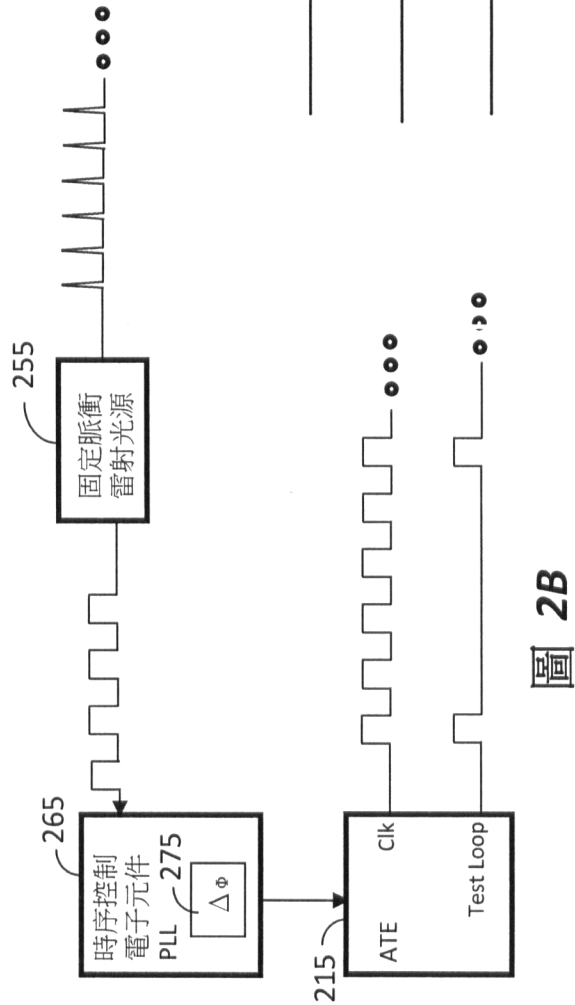
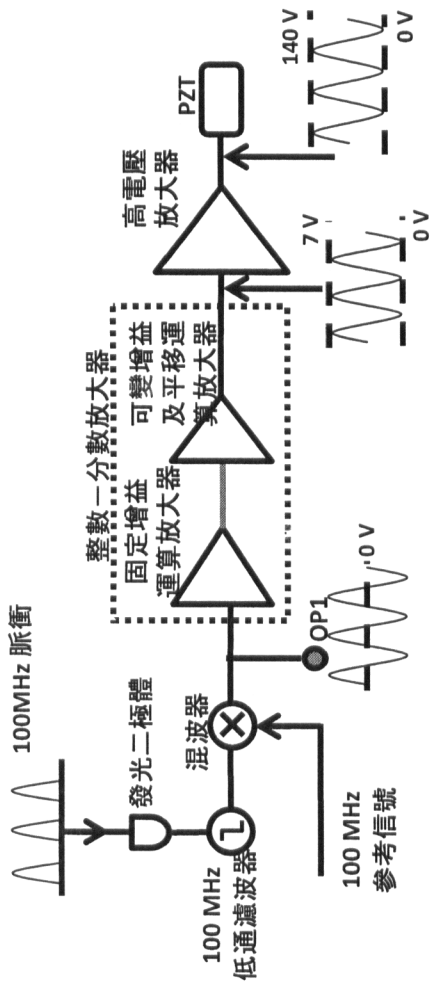
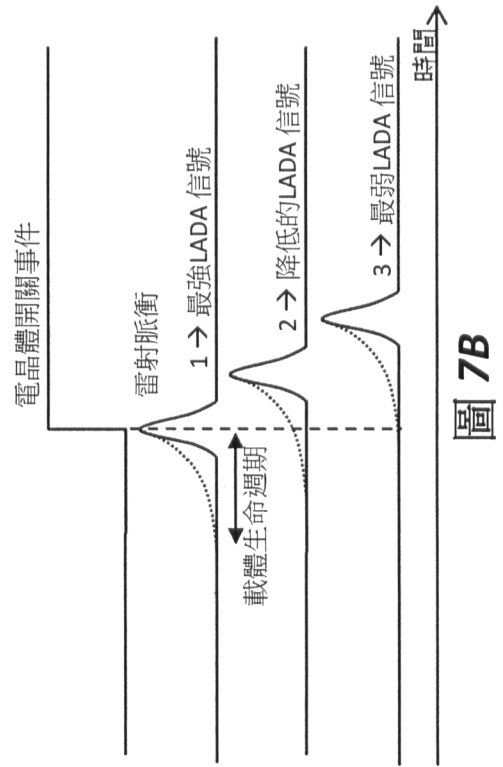
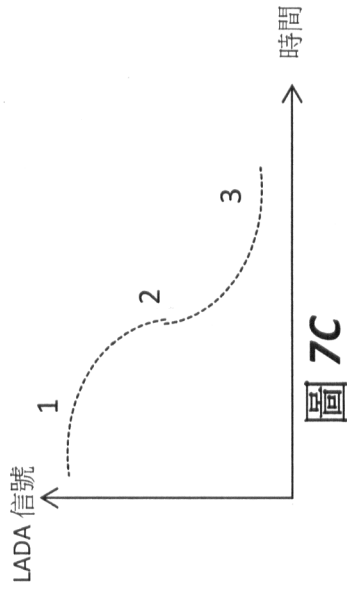
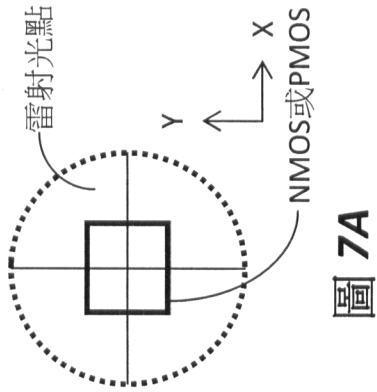
時間解空間分布

提高解析度

圖 5B

圖 5C

圖 5D



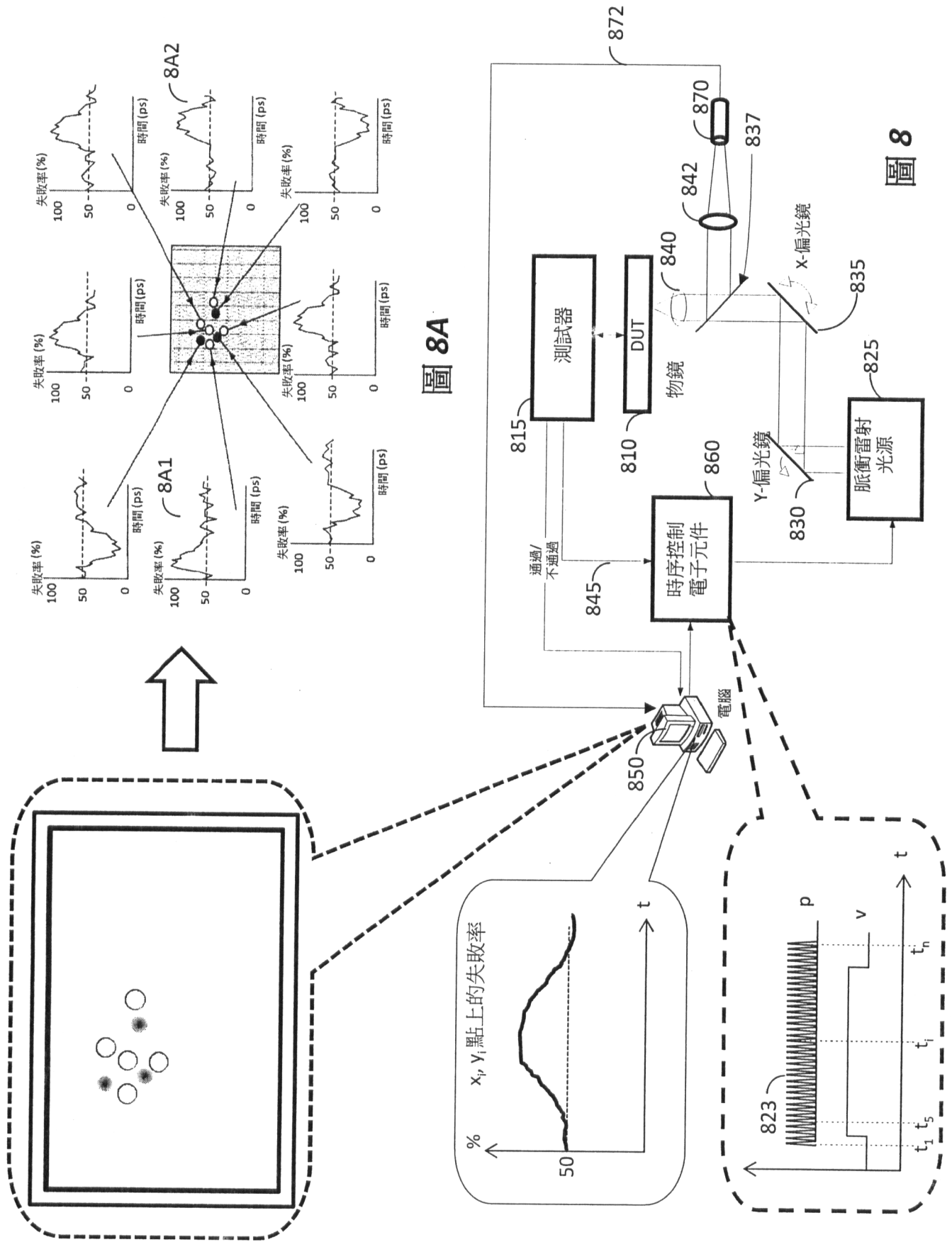


圖 8

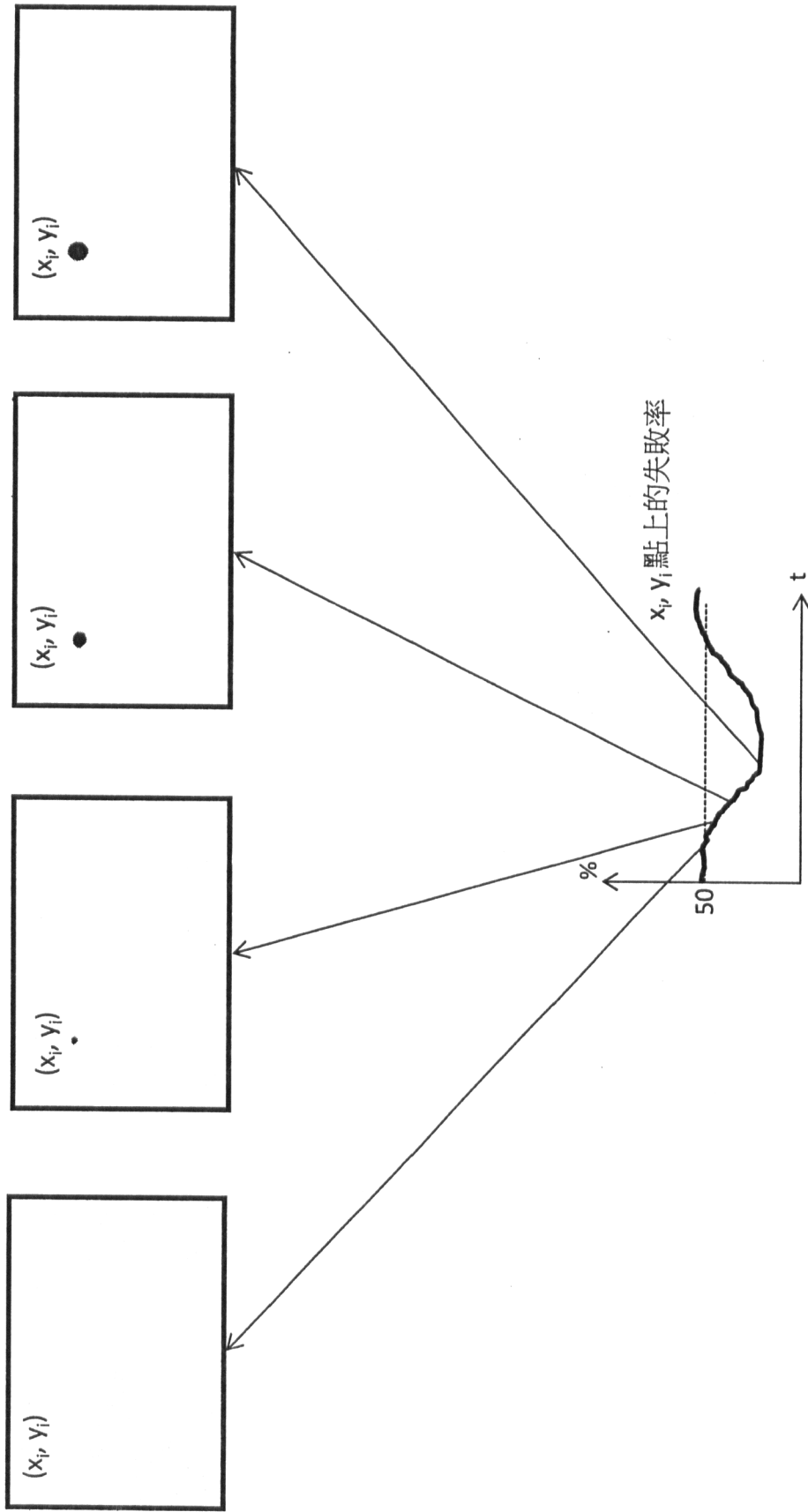


圖 8B

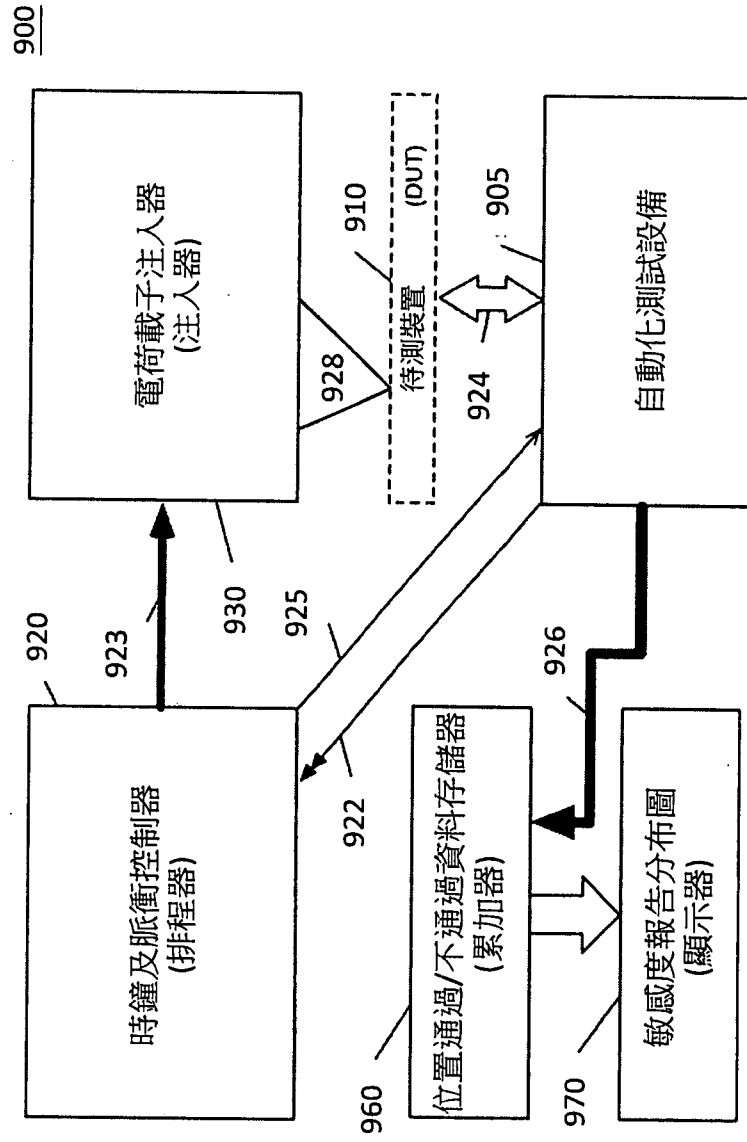


圖 9