

(此處由本局於收
文時黏貼條碼)

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：96129808

※申請日期：96.8.13

※IPC 分類：

H01L 23/495 (2006.01)

H01L 23/552 (2006.01)

一、發明名稱：(中文/英文)

磁性記憶體元件之防磁構裝結構/MAGNETIC
SHIELDING PACKAGE STRUCTURE OF A
MAGNETIC MEMORY DEVICE

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)(簽章)

財團法人工業技術研究院 / Industrial Technology
Research Institute

代表人：(中文/英文)(簽章) 林信義 / LIN, HSIN-I

住居所或營業所地址：(中文/英文)

新竹縣竹東鎮中興路四段 195 號 / No.195, Sec.4, Chung Hsin
Rd., Chu Tung Town, Hsin Chu Hsien, Taiwan, R.O.C.

國籍：(中文/英文) 中華民國/R.O.C.

三、發明人：(共 2 人)

姓名：(中文/英文)

1. 張恕銘 / CHANG, SHU-MING

2. 施應慶 / SHIH, YING-CHING

國籍：(中文/英文)

1.~2. 中華民國/R.O.C.

四、聲明事項：

主張專利法第二十二條第二項第一款或第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係關於一種磁性記憶體元件之防磁構裝結構；特別是有關於一種晶圓級磁性記憶體元件之防磁構裝結構。

【先前技術】

磁性記憶體元件具有與硬碟類似的磁性記憶原理，同時也與半導體製程高度相容，其操作速度幾乎與靜態隨機存取記憶體(SRAM)一樣快。再者磁性記憶體元件基本架構是採用一個電晶體加一個記憶磁阻，與現行動態隨機存取記憶體(DRAM)架構相似，因此其生產成本有機會與其相當。磁性記憶體元件具有高密度硬碟(HDD)、快閃記憶體、靜態隨機存取記憶體及動態隨機存取記憶體等現有記憶體或儲存裝置的多重優點，因此被認為是最有機會取代現世代記憶體的下世代記憶體技術。由於磁性記憶體的核心記憶單元為磁性材料，因此如果元件本身受到外在磁場的干擾時，將會嚴重影響其正常運作而發生資料儲存錯誤或消失。故磁性記憶體元件的構裝方式必須加以考量設計，以避免消費者使用時發生元件本身受到外在磁場干擾而產生資料儲存錯誤或消失的問題。

美國專利第 6,967,390 號提供一種引線架(leadframe)構裝結構，其引線架具有一防磁載體(carrier)，但該引線架構裝結構的防磁能力並不佳。美國專利第 4,953,002 號亦提供一種引線架構裝結構，係於晶粒包覆層(molding)內晶粒上下方各具有一層防磁片，但該引線架構裝結構並無法提供防磁效果。美國專利第 5,939,772 號亦提供一種引線架構裝結構，係於該構裝結構上、下外側各置放一防磁片，但該構裝結構並無法達到防磁效果。美國專利第 6,559,521 號、

第 6,664,613 號及第 6,717,241 號皆提供一種覆晶構裝結構，並且於中介層(interposer)與印刷電路板均包含有防磁保護層，但此等覆晶構裝結構僅有背面有防磁效果，並且防磁效果低。美國專利第 6962833 號、美國申請案公開第 20040119095 號及申請案公開第 20060019422 號皆提供一種引線架構裝結構，均於晶粒包覆層(molding)上、下外側各放置一防磁片，此等引線架構裝結構並無法提供防磁效果。美國申請案公開第 20040150091 號係提供一種覆晶構裝結構，係使用具有防磁功能的包覆層(molding)及中介層(interposer)包含防磁材料，但該等覆晶構裝結構無法提供防磁效果。美國申請案公開第 20060180880 號提供一種覆晶構裝結構，係使用兩種防磁能力不同的複合材料，此種覆晶構裝結構只有上面及兩側具有防磁效果，但防磁效果低。美國申請案公開第 20060289970 號係提供一具防磁功能之金屬殼罩住整個模組，但該模組並不具防磁效果。

據此，亟待提供另一種防磁構裝結構，以期達到保護磁性記憶體元件的防磁效果。

【發明內容】

本發明提供一種磁性記憶體元件之防磁構裝結構，係將至少一磁性記憶體元件內埋於一防磁基板與一防磁材料層之間，以保護該磁性記憶體元件免於遭受外在磁場的干擾。

本發明提供的磁性記憶體元件之防磁構裝結構係包括一防磁基板、至少一個以上之磁性記憶體元件、一防磁材料層及複數個導電性接觸。該磁性記憶體元件係置於該防磁基板上，及該防磁材料層係壓合於該磁性記憶體元件上方，並且該防磁材料層具有複數個電性導通孔。該等導

電性接觸係分別貫穿一該電性導通孔，而藉由該等導電性接觸以使該磁性記憶體元件與外界產生電性導通。

本發明使用防磁基板與防磁材料層包覆前述磁性記憶體元件，不但可保護該磁性記憶體元件免於遭受外在磁場干擾，亦可以降低磁性記憶體元件模組之整體構裝面積與高度。

【實施方式】

本發明之磁性記憶體元件之防磁構裝結構將藉由以下具體實施例配合所附圖式予以詳細說明如下。

第一 H 圖係本發明晶粒級磁性記憶體模組之防磁構裝結構之一第一具體實施例的截面示意圖，其係由本發明晶圓級的防磁構裝結構(參第一 G 圖)所切割出來。第一 A 圖至第一 G 圖係該晶圓級磁性記憶體元件之防磁構裝結構的各製程步驟對應的結構截面示意圖。以下先就該晶圓級磁性記憶體元件之防磁構裝結構的製造方法予以說明。參第一 A 圖，提供一防磁基板 100，例如是一防磁晶圓，其可以是 Moly-permalloy、Supermalloy、Alloy 42、Metglas 2705M、Mushield 或含有前述任一材料之複合基材。接著，參第一 B 圖，利用乾蝕刻或濕蝕刻方式在該防磁基板 100 形成至少一個空腔 101。參第一 C 圖，將至少一個磁性記憶體元件 102，例如是磁性唯讀記憶體元件(MRAM)，置放於一該空腔 101 內，例如藉由一第一黏著層 103 將該磁性記憶體元件 102 接合於該空腔 101 內。該第一黏著層 103 可以是高分子材料或金屬材料。接著，參第一 D 圖，利用一第二黏著層 104，例如是高分子絕緣膠材，將一防磁材料層 105 壓合或沈積於該防磁基板 100 上方，其中該

第二黏著層 104 亦填滿該防磁基板 100 前述空腔 101 的間隙。該防磁材料層 105 可以是防磁箔或防磁膠，其材質係 Moly-permalloy、Supermalloy、Alloy 42、Metglas 2705M、Mushield 或含有前述任一材料之複合基材。參第一 E 圖，利用乾蝕刻或雷射鑽孔或濕蝕刻方式於該防磁材料層 105 形成複數個電性導通孔 106 直至曝露出每一該磁性記憶體元件 102 的一金屬鉀墊 107。接著沈積一絕緣材料層 108，其可以與前述第二黏著層 104 為相同的高分子絕緣膠材，並移除該等電性導通孔 106 對應位置的部份絕緣材料層 108，以曝露出該等金屬鉀墊 107。參第一 F 圖，利用濺鍍或無電鍍或電鍍方式沈積金屬於該等電性導通孔 106 中，以形成多個導電性接觸 109 分別於一該電性導通孔 106 中之一該金屬鉀墊 107 上，以及形成多個導電性鉀墊 110 分別於一該導電性接觸 109 頂端。該導電性接觸 109 及導電性鉀墊 110 亦可由防磁導電材料形成。接著，參第一 G 圖，形成複數個導電凸塊 111 分別於一該導電性鉀墊 110 上方，而藉由該等導電凸塊 111 以使該等磁性記憶體元件 102 與外界產生電性導通。前述導電凸塊 111 可以是以植球或印刷或電鍍方式形成的錫球凸塊。如此一來，即完成本發明晶圓級的防磁構裝結構。接著，切割該防磁基板 100，以分離個別的晶粒級磁性記憶體模組，其截面結構如第一 H 圖所示。

第二 E 圖所示之晶粒級磁性記憶體模組與第一 H 圖之晶粒級磁性記憶體模組具有相同的防磁構裝結構，但第二 E 圖的防磁構裝結構係以本發明另一製造方法形成。第二 A 圖至第二 D 圖係該另一製造方法各製程步驟對應的結構截面示意圖。以下配合第二 A 圖至第二 D 圖，說明該另一

製造方法的步驟流程。參第二 A 圖，提供一第一防磁基板 200，該第一防磁基板 200 可以是一防磁晶圓，並以乾蝕刻或雷射鑽孔或濕蝕刻方式於該第一防磁基板 200 下方形成複數個導通孔 201。利用乾蝕刻或濕蝕刻方式在一第二防磁基板 202 形成至少一個空腔。該第二防磁基板 202 可以是一防磁晶圓。該第一防磁基板 200 及第二防磁基板 202 的材料可以是 Moly-permalloy、Supermalloy、Alloy 42、Metglas 2705M、Mushield 或含有前述任一材料之複合基材。接著，將至少一磁性記憶體元件 204 放置於該第二防磁基板 202 的一空腔內，例如利用一第一黏著層 203 將該磁性記憶體元件 204 接合於該第二防磁基板 202 的一空腔內。該第一黏著層 203 可以是高分子材料或金屬材料，而該磁性記憶體元件 204 例如是磁性唯讀記憶體元件 (MRAM)。參第二 B 圖，接著利用一第二黏著層 205 例如是高分子絕緣膠材將該第一防磁基板 200 下方壓合置放於該第二防磁基板 202 上方，並且該第二黏著層 205 亦填滿該第二防磁基板 202 各個空腔的間隙。接著，參第二 C 圖，利用晶圓研磨方式將該第一防磁基板 200 磨薄直至對應該等導通孔 201 的位置。接著沈積一絕緣材料層 206，其可以與前述第二黏著層 205 為相同的高分子絕緣膠材。接著參第二 D 圖，利用乾蝕刻或雷射鑽孔方式移除該第一防磁基板 200 對應該等導通孔 201 位置的部份絕緣材料層 206，直至曝露出該等磁性記憶體元件 204 的金屬鉀墊 207，以形成複數個電性導通孔。之後，利用濺鍍或無電鍍或電鍍方式沈積金屬於該等電性導通孔中，以形成多個導電性接觸 208 分別於一該電性導通孔中之一該金屬鉀墊 207 上，以及形成多個導電性鉀墊 209 分別於一該導電性

接觸 208 頂端。該導電性接觸 208 及導電性鉀墊 209 亦可由防磁導電材料形成。之後，形成複數個導電凸塊 210 分別於一該導電性鉀墊 209 上方，而藉由該等導電凸塊 210 以使該等磁性記憶體元件 204 與外界產生電性導通。前述導電凸塊 210 可以是以植球或印刷或電鍍方式形成的錫球凸塊。如此一來，即完成本發明晶圓級的防磁構裝結構。接著，切割該第一防磁基板 200 與該第二防磁基板 202，以分離個別的晶粒級磁性記憶體模組，其截面結構如第二 E 圖所示。

第三圖係以本發明晶圓級防磁構裝方式製造而得的一磁性記憶體元件之防磁構裝結構的一第二具體實施例的截面示意圖。根據本發明第二具體實施例，該磁性記憶體元件之防磁構裝結構包括一防磁基板 300、複數個導電性接觸 301、一高分子絕緣層 304、至少一磁性記憶體元件 305、複數個第一導電凸塊 307、一防磁材料層 308、一黏著層 309 及複數個第二導電凸塊 310。該防磁基板 300，例如一防磁晶圓，係具有至少一個空腔及複數個電性導通孔，該防磁基板 300 的材料可以是 Moly-permalloy、Supermalloy、Alloy 42、Metglas 2705M、Mushield 或含有前述任一材料之複合基材。該等導電性接觸 301 分別貫穿該防磁基板 300 的一該電性導通孔，並且每一該導電性接觸 301 頂端形成有一第一導電性鉀墊 302 及其底端形成有一第二導電性鉀墊 303。前述導電性接觸 301、第一導電性鉀墊 302 及第二導電性鉀墊 303 亦可由防磁導電材料形成。該高分子絕緣層 304 係形成於該等電性導通孔周壁，以保持每一該導電性接觸 301 與該防磁基板 300 之間的電性隔離。該高分子絕緣層 304 亦形成於該防磁基板 300 上

表面並且填充於該防磁基板 300 的每一空腔間隙中。該磁性記憶體元件 305 例如磁性唯讀記憶體係以正面朝下方式接合於該防磁基板 300 上方，其中該磁性記憶體元件 305 的導電性鐳墊 306 係藉由該等第一導電凸塊 307 與該等導電性接觸 301 的該等第一導電性鐳墊 302 接合。該防磁材料層 308 係藉由該黏著層 309 壓合於該等磁性記憶體元件 305 晶粒背面。該防磁材料層 308 可以是 Moly-permalloy、Supermalloy、Alloy 42、Metglas 2705M、Mushield 或含有前述任一材料之複合基材。至於該黏著層 309 可以是高分子絕緣層。該等第二導電凸塊 310 係分別形成於該等導電性接觸 301 的該等第二導電性鐳墊 303 下方，藉由該等第二導電凸塊 310 以使後續完成的磁性記憶體模組可直接組裝於一印刷電路板上。該等第二導電凸塊 310 可以是以植球或印刷或電鍍方式形成的錫球凸塊。

第四圖係以本發明晶圓級防磁構裝方式製造而得的一磁性記憶體元件之防磁構裝結構的一第三具體實施例的截面示意圖。第三具體實施例與第二具體實施例的差別在於其防磁材料層 308 係直接壓合於該磁性記憶體元件 305 的晶粒背面，並且該磁性記憶體元件 305 及該防磁材料層 308 亦包覆於該高分子絕緣層 304 內。

第五圖係以本發明晶圓級防磁構裝方式製造而得的一磁性記憶體元件之防磁構裝結構的一第四具體實施例的截面示意圖。根據第四具體實施例，該磁性記憶體元件之防磁構裝結構包括一防磁基板 500、至少一磁性記憶體元件 501、一黏著層 503、一混有防磁顆粒的絕緣材料層 504、一防磁材料層 505、複數個導電性接觸 506 及複數個導電

凸塊 508。該磁性記憶體元件 501 例如磁性唯讀記憶體係放置於該防磁基板 500 上。例如藉由該黏著層 503 將該磁性記憶體元件 501 接合於該防磁基板 500 上。該黏著層 503 可以是高分子材料或金屬。該防磁材料層 505 可以是另一防磁基板(例如另一防磁晶圓)係藉由該混有防磁顆粒的絕緣材料層 504 壓合於該磁性記憶體元件 501 上方，換句話說，該防磁材料層 505 與該防磁基板 500 之間壓合該混有防磁顆粒的絕緣材料層 504。該防磁材料層 505 亦可是一防磁箔，其材質可為 Moly-permalloy、Supermalloy、Alloy 42、Metglas 2705M、Mushield 或含有前述任一材料之複合基材。再者，該防磁材料層 505 具有複數個電性導通孔，而該混有防磁顆粒的絕緣材料層 504 亦形成於每一該電性導通孔周壁及該防磁材料層 505 的上表面。該等導電性接觸 506 分別貫穿一該電性導通孔而形成於該磁性記憶體元件 501 的一個金屬鐸墊 502 上方。該等導電性接觸 506 的頂端分別形成一導電性鐸墊 507，並且該等導電性接觸 506 及其導電性鐸墊 507 亦可由防磁導電材料形成。該等導電凸塊 508 係分別形成於一該導電性接觸 506 的該導電性鐸墊 507 上方，而藉由該等導電凸塊 508 可使後續完成的磁性記憶體模組直接組裝於一印刷電路板上。該導電凸塊 508 可以是以植球或印刷或電鍍方式形成的錫球凸塊。

第六圖係以本發明晶圓級防磁構裝方式製造而得的一磁性記憶體元件之防磁構裝結構的一第五具體實施例的截面示意圖。該第五具體實施例與第四具體實施例不同處僅在於其將一散熱層 509 例如散熱金屬層壓合於該防磁基板 500 的背面，以幫助該磁性記憶體模組散熱。

第七圖係以本發明晶圓級防磁構裝方式製造而得的一

磁性記憶體元件之防磁構裝結構的一第六具體實施例的截面示意圖。根據第六具體實施例，該磁性記憶體元件之防磁構裝結構包括一防磁基板 700、至少一磁性記憶體元件 701、一黏著層 703、一混有防磁顆粒的絕緣材料層 704、一防磁材料層 705、複數個導電性接觸 706、複數個導電凸塊 708、複數條垂直導線 709、一第一導線重分佈層 710、一第二導線重分佈層 711 及一高分子絕緣層 712。該磁性記憶體元件 701 例如磁性唯讀記憶體係放置於該防磁基板 700 上。例如該磁性記憶體元件 701 係藉由一黏著層 703 接合放置於該防磁基板 700 上。該防磁基板 700 可以是一防磁晶圓。該黏著層 703 可以是高分子材料或金屬。該防磁材料層 705 係藉由該混有防磁顆粒的絕緣材料層 704 壓合於該磁性記憶體元件 701 上方。該防磁材料層 705 亦可是一防磁箔，其材質可為 Moly-permalloy、Supermalloy、Alloy 42、Metglas 2705M、Mushield 或含有前述任一材料之複合基材。再者，該防磁材料層 705 具有複數個第一電性導通孔。該等導電性接觸 706 分別貫穿一該第一電性導通孔而形成於該磁性記憶體元件 701 的一個金屬鐳墊 702 上方。該等導電性接觸 706 的頂端分別形成一導電鐳墊 707，並且該等導電性接觸 706 及其導電鐳墊 707 亦可由防磁導電材料形成。該等導電凸塊 708 係分別形成於一該導電性接觸 706 的該導電鐳墊 707 上方。該導電凸塊 708 可以是以植球或印刷或電鍍方式形成的錫球凸塊。該高分子絕緣層 712 係形成於該防磁材料層 705 上方及該防磁基板 700 下方，並填充於該防磁材料層 705 的該等第一電性導通孔的周壁。複數個第二電性導通孔係貫穿該防磁材料層 705、該混有防磁顆粒的絕緣材料層 704、該磁性記

憶體元件 701、該黏著層 703 及該防磁基板 700，並且該高分子絕緣層 712 亦形成於該等第二電性導通孔的周壁。複數條垂直導線 709 分別貫穿一該第二電性導通孔，而分別與位於該防磁材料層 705 上方的該第一導線重分佈層 710 及位於該防磁基板 700 下方的該第二導線重分佈層 711 電性連接，進而將該磁性記憶體模組的電性從正面導引至背面，而使得該磁性記憶體模組的構裝結構可應於三維堆疊架構，以增加記憶體容量。再者，該第一導線重分佈層 710 及第二導線重分佈層 711 分別電性連接至少一導電銲墊 707 及 713。

第八圖係以本發明晶圓級防磁構裝方式製造而得的一磁性記憶體元件之防磁構裝結構的一第七具體實施例的截面示意圖。根據第七具體實施例，該磁性記憶體元件之防磁構裝結構包括一防磁基板 800、至少一磁性記憶體元件 801、一黏著層 803、一混有防磁顆粒的絕緣材料層 804、複數個導電性接觸 805 及複數個導電凸塊 807。該磁性記憶體元件 801 例如磁性唯讀記憶體係放置於該防磁基板 800 上。例如該磁性記憶體元件 801 係藉由一黏著層 803 接合放置於該防磁基板 800 上。該防磁基板 800 可以是一防磁晶圓。該黏著層 803 可以是高分子材料或金屬。該混有防磁顆粒的絕緣材料層 804 係形成於該磁性記憶體元件 801 上方。該混有防磁顆粒的絕緣材料層 804 具有複數個電性導通孔，該等導電性接觸 805 係分別貫穿一該電性導通孔而形成於該磁性記憶體元件 801 的一金屬銲墊 802 上方。該等導電性接觸 805 頂端皆形成一導電銲墊 806，兩者亦可由防磁導電材料形成。該等導電凸塊 807 分別形成於一該導電銲墊 806 上方，藉由該等導電凸塊 807 可使該

磁性記憶體模組直接組裝於一印刷電路板上。該等導電凸塊 807 可以是以植球或印刷或電鍍方式形成的錫球凸塊。

第九圖係以本發明晶圓級防磁構裝方式製造而得的一磁性記憶體元件之防磁構裝結構的一第八具體實施例的截面示意圖。根據第八具體實施例，該磁性記憶體元件之防磁構裝結構包括一防磁基板 800、至少一磁性記憶體元件 801、一黏著層 803、一混有防磁顆粒的絕緣材料層 804、複數個導電性接觸 805、複數個導電凸塊 807、一高分子絕緣層 808、複數條垂直導線 809、一第一導線重分佈層 810 及一第二導線重分佈層 811。該磁性記憶體元件 801 例如磁性唯讀記憶體係放置於該防磁基板 800 上。例如該磁性記憶體元件 801 藉由一黏著層 803 接合放置於該防磁基板 800 上。該防磁基板 800 可以是一防磁晶圓。該黏著層 803 可以是高分子材料或金屬。該混有防磁顆粒的絕緣材料層 804 係形成於該磁性記憶體元件 801 上方與側邊。該混有防磁顆粒的絕緣材料層 804 具有複數個第一電性導通孔，該等導電性接觸 805 係分別貫穿一該第一電性導通孔而形成於該磁性記憶體元件 801 的一金屬銲墊 802 上方。該等導電性接觸 805 頂端皆形成一導電銲墊 806，兩者亦可由防磁導電材料形成。該等導電凸塊 807 分別形成於一該導電銲墊 806 上方。該導電凸塊 807 可以是以植球或印刷或電鍍方式形成的錫球凸塊。複數個第二電性導通孔係貫穿該混有防磁顆粒的絕緣材料層 804、該磁性記憶體元件 801、該黏著層 803 及該防磁晶圓 800，並且該高分子絕緣層 808 形成於該等第二電性導通孔的周壁及該防磁晶圓 800 下方。複數條垂直導線 809 分別貫穿一該第二電性導通孔，而分別與位於該混有防磁顆粒的絕緣材料層 804 中

的該第一導線重分佈層 810 及位於該防磁基板 800 下方的該第二導線重分佈層 811 電性連接，進而將該磁性記憶體模組的電性從正面導引至背面，而使得該磁性記憶體模組的構裝結構可應於三維堆疊架構，以增加記憶體容量。再者，該第一導線重分佈層 810 及第二導線重分佈層 811 分別電性連接至少一導電性鐳墊 806 及 812。

本發明係採用防磁基板及防磁材料層將磁性記憶體元件內埋壓合於兩者之間，並且採用晶圓級構裝方式，因此本發明構裝結構不僅可保護磁性記憶體元件免於遭受外在磁場的干擾，以避免錯誤動作產生，進而提高元件性能，同時又可使構裝結構輕薄短小及降低製造費用。

以上所述僅為本發明之具體實施例而已，並非用以限定本發明之申請專利範圍；凡其它未脫離本發明所揭示之精神下所完成之等效改變或修飾，均應包含在下述之申請專利範圍內。

【圖式簡單說明】

第一 A 圖至第一 G 圖係本發明晶圓級磁性記憶體元件之構裝結構之第一具體實施例之各製程步驟對應的結構截面示意圖；

第一 H 圖係根據本發明第一具體實施例的晶粒級磁性記憶體元件之構裝結構的截面示意圖；

第二 A 圖至第二 D 圖係本發明晶圓級磁性記憶體元件之構裝結構之第一具體實施例之另一製造方法的各製程步驟對應的結構截面示意圖；

第二 E 圖係根據第二 A 圖至第二 D 圖製程步驟製造而得晶粒級磁性記憶體元件之構裝結構的截面示意圖；

第三圖係根據本發明第二具體實施例的晶粒級磁性記憶體元件之構裝結構的截面示意圖；

第四圖係根據本發明第三具體實施例的晶粒級磁性記憶體元件之構裝結構的截面示意圖；

第五圖係根據本發明第四具體實施例的晶粒級磁性記憶體元件之構裝結構的截面示意圖；

第六圖係根據本發明第五具體實施例的晶粒級磁性記憶體元件之構裝結構的截面示意圖；

第七圖係根據本發明第六具體實施例的晶粒級磁性記憶體元件之構裝結構的截面示意圖；

第八圖係根據本發明第七具體實施例的晶粒級磁性記憶體元件之構裝結構的截面示意圖；及

第九圖係根據本發明第八具體實施例的晶粒級磁性記憶體元件之構裝結構的截面示意圖。

【主要元件符號對照說明】

100、300、500、700、800----	101----空腔
防磁基板	
102、204、305、501、701、	103、203----第一黏著層
801----磁性記憶體	
元件	
104、205----第二黏著層	105、308、505、705----
	防磁材料層
106----電性導通孔	107、207、502、702、713、
	802----金屬鐳墊
108、206----絕緣材料層	109、208、301、506、706、
110、209、306、507、707、	805----導電性接觸
806、812----導電性鐳墊	111、210、508、708、807----
	導電凸塊
200----第一防磁基板	201----導通孔
202----第二防磁基板	302----第一導電性鐳墊
303----第二導電性鐳墊	304、712、808----高分子絕
	緣層
307----第一導電凸塊	310----第二導電凸塊
309、503、703、803----	504、704、804----混有防磁
黏著層	顆粒的絕緣材料層
509----散熱層	709、809----垂直導線
710、810----第一導線重分	711、811----第二導線重分
佈層	佈層

五、中文發明摘要：

本發明提供一種磁性記憶體元件之防磁構裝結構，係將至少一磁性記憶體元件內埋於一防磁基板與一防磁材料層之間，並且利用該防磁基板或防磁材料層內的複數個電性導通孔設計及複數個導電性接觸分別貫穿該等電性導通孔，藉以使該磁性記憶體元件與外界產生電性導通。

六、英文發明摘要：

This invention provides a magnetic shielding package structure of a magnetic memory device, in which at least a magnetic memory device is embedded between a magnetic shielding substrate and a magnetic shielding layer. A plurality of through vias is formed in the magnetic shielding substrate or the magnetic shielding layer, and a plurality of conductive contacts passes through the through vias such that electrical connection between the magnetic memory device and the external is established.

十、申請專利範圍：

1.一種磁性記憶體元件之防磁構裝結構，其包括：
一防磁基板；
至少一個以上之磁性記憶體元件置於該防磁基板上；
一防磁材料層，藉由一黏著層壓合於該磁性記憶體元件上方，該防磁材料層具有複數個第一電性導通孔；及
複數個導電性接觸，係分別貫穿一該第一電性導通孔，藉由該等導電性接觸以使該磁性記憶體元件與外界產生電性導通。

2.如申請專利範圍第 1 項所述之磁性記憶體元件之防磁構裝結構，其中該防磁基板係選自下列任一種防磁材料：Moly-permalloy、Supermalloy、Alloy 42、Metglas 2705M、Mushield 或含有前述任一材料之複合基材。

3.如申請專利範圍第 1 項所述之磁性記憶體元件之防磁構裝結構，其中該防磁基板具有至少一個空腔，係用以放置該磁性記憶體元件。

4.如申請專利範圍第 1 項所述之磁性記憶體元件之防磁構裝結構，其中該防磁材料層係選自下列任一種防磁材料：Moly-permalloy、Supermalloy、Alloy 42、Metglas 2705M、Mushield 或含有前述任一材料之複合基材。

5.如申請專利範圍第 1 項所述之磁性記憶體元件之防磁構裝結構，其中該磁性記憶體元件藉由另一黏著層接合於該防磁基板上。

6.如申請專利範圍第 5 項所述之磁性記憶體元件之防磁構裝結構，其中另一黏著層係包含高分子材料或金屬。

7.如申請專利範圍第 1 項所述之磁性記憶體元件之防磁構裝結構，其中該黏著層包含高分子絕緣層或混有防磁顆粒的絕緣材料層。

8.如申請專利範圍第 1 項所述之磁性記憶體元件之防磁構裝結構，其中該等導電性接觸係由防磁材料形成。

9.如申請專利範圍第 1 項所述之磁性記憶體元件之防磁構裝結構，其中該防磁材料層上方包含一絕緣層及複數個導電性鐳墊形成於該絕緣層上方並分別電性接觸於一該導電性接觸。

10.如申請專利範圍第 9 項所述之磁性記憶體元件之防磁構裝結構，其中更包含一導線重分佈層形成於該絕緣層中。

11.如申請專利範圍第 9 項所述之磁性記憶體元件之防磁構裝結構，其中更包含複數個導電凸塊分別形成於每一該導電性鐳墊上方。

12.如申請專利範圍第 9 項所述之磁性記憶體元件之防磁構裝結構，其中該等導電性鐳墊係由防磁材料形成。

13.如申請專利範圍第 10 項所述之磁性記憶體元件之

防磁構裝結構，其中該導線重分佈層係由防磁材料形成。

14.如申請專利範圍第 1 項所述之磁性記憶體元件之防磁構裝結構，其中該防磁基板背面具有一散熱層。

15.如申請專利範圍第 10 項所述之磁性記憶體元件之防磁構裝結構，其中更包含複數個第二電性導通孔貫穿該防磁構裝結構，及複數個垂直導線分別貫穿一該第二電性導通孔並電性連接該導線重分佈層，以將該防磁構裝結構之電性連接從正面導引至背面。

16.如申請專利範圍第 1 項所述之磁性記憶體元件之防磁構裝結構，其中該防磁基板係一防磁晶圓。

17.一種磁性記憶體元件之防磁構裝結構，其包括：

一防磁基板；

至少一個以上之磁性記憶體元件置於該防磁基板上；

一防磁材料層壓合於該磁性記憶體元件上方，該防磁材料層具有複數個第一電性導通孔；及

複數個導電性接觸係分別貫穿一該第一電性導通孔，藉由該等導電性接觸以使該磁性記憶體元件與外界產生電性導通。

18.如申請專利範圍第 17 項所述之磁性記憶體元件之防磁構裝結構，其中該防磁材料層係包含混有防磁顆粒的絕緣材料層。

19.如申請專利範圍第 17 項所述之磁性記憶體元件之防磁構裝結構，其中該防磁基板係選自下列任一種防磁材料：Moly-permalloy、Supermalloy、Alloy 42、Metglas 2705M、Mushield 或含有前述任一材料之複合基材。

20.如申請專利範圍第 17 項所述之磁性記憶體元件之防磁構裝結構，其中該磁性記憶體元件係藉由一黏著層接合置於該防磁基板上。

21.如申請專利範圍第 17 項所述之磁性記憶體元件之防磁構裝結構，其中該等導電性接觸係由防磁材料形成。

22.如申請專利範圍第 17 項所述之磁性記憶體元件之防磁構裝結構，其中更包含複數個導電性鍍墊形成於該防磁材料層上方並分別與一該導電性接觸電性連接。

23.如申請專利範圍第 17 項所述之磁性記憶體元件之防磁構裝結構，其中更包含一導線重分佈層形成於該防磁材料層中，及複數個第二電性導通孔貫穿該防磁構裝結構，以及複數個垂直導線分別貫穿一該第二電性導通孔並電性連接該導線重分佈層，以將該防磁構裝結構之電性連接從正面導引至背面。

24.如申請專利範圍第 20 項所述之磁性記憶體元件之防磁構裝結構，其中該黏著層係包含高分子材料或金屬。

25.如申請專利範圍第 17 項所述之磁性記憶體元件之

防磁構裝結構，其中該防磁基板為一防磁晶圓。

26.一種磁性記憶體元件之防磁構裝結構，其包括：

一防磁基板，係具有複數個電性導通孔；

至少一個以上的磁性記憶體元件，藉由一第一黏著層以正面朝下方式組裝於該防磁基板上方；

一防磁材料層，係藉由一第二黏著層壓合於該磁性記憶體元件背面；及

複數個導電性接觸分別貫穿一該電性導通孔，藉由該等導電性接觸以使該磁性記憶體元件與外界產生電性導通。

27.如申請專利範圍第 26 項所述之磁性記憶體元件之防磁構裝結構，其中該防磁基板具有至少一個空腔，用以組裝該磁性記憶體元件。

28.如申請專利範圍第 26 項所述之磁性記憶體元件之防磁構裝結構，其中該第一黏著層為導電凸塊。

29.如申請專利範圍第 26 項所述之磁性記憶體元件之防磁構裝結構，其中該等導電性接觸係由防磁材料形成。

30.如申請專利範圍第 26 項所述之磁性記憶體元件之防磁構裝結構，其中該防磁基板係選自下列任一種防磁材料：Moly-permalloy、Supermalloy、Alloy 42、Metglas 2705M、Mushield 或含有前述任一材料之複合基材。

31.如申請專利範圍第 26 項所述之磁性記憶體元件之防磁構裝結構，其中該防磁材料層係選自下列任一種防磁材料：Moly-permalloy、Supermalloy、Alloy 42、Metglas 2705M、Mushield 或含有前述任一材料之複合基材。

32.如申請專利範圍第 26 項所述之磁性記憶體元件之防磁構裝結構，其中該第二黏著層包含高分子絕緣層或混有防磁顆粒的絕緣層。

33.如申請專利範圍第 27 項所述之磁性記憶體元件之防磁構裝結構，其中該防磁基板空腔內部間隙填充高分子絕緣層或混有防磁顆粒之高分子絕緣層。

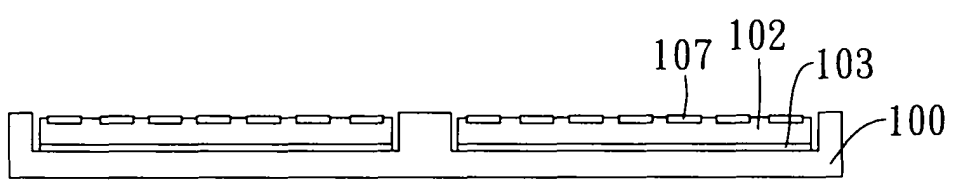
十一、圖式：



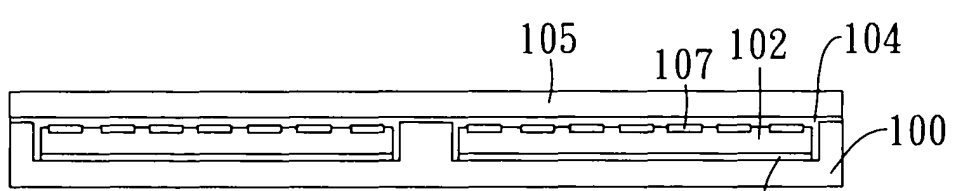
第一A圖



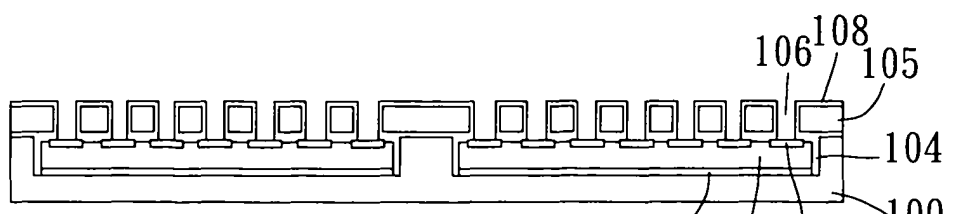
第一B圖



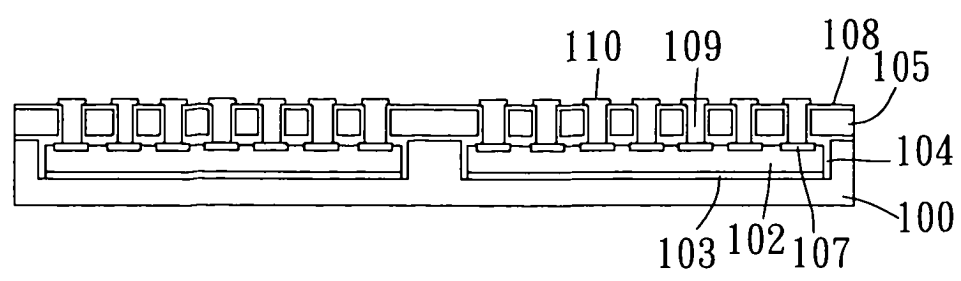
第一C圖



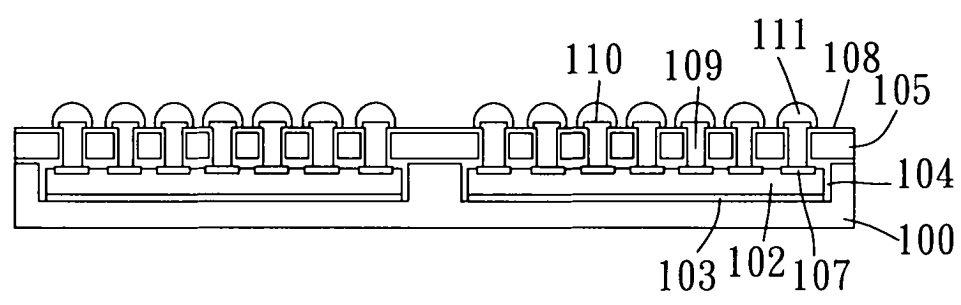
第一D圖



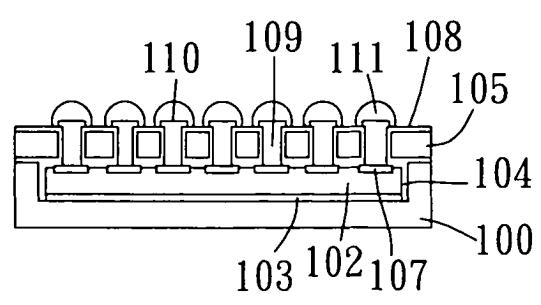
第一E圖



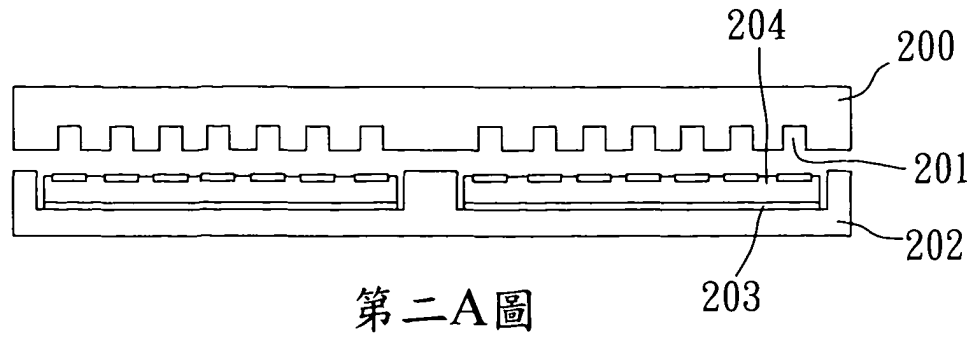
第一F圖



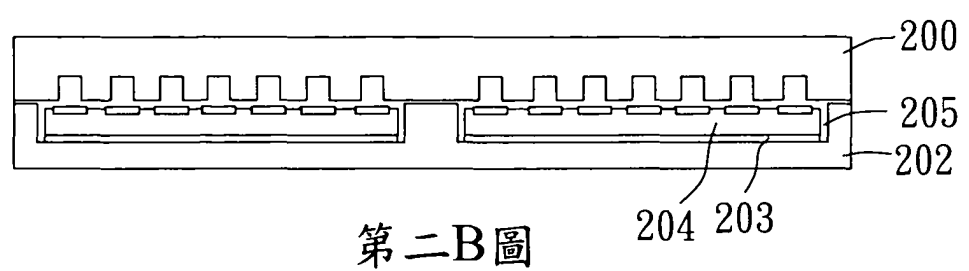
第一G圖



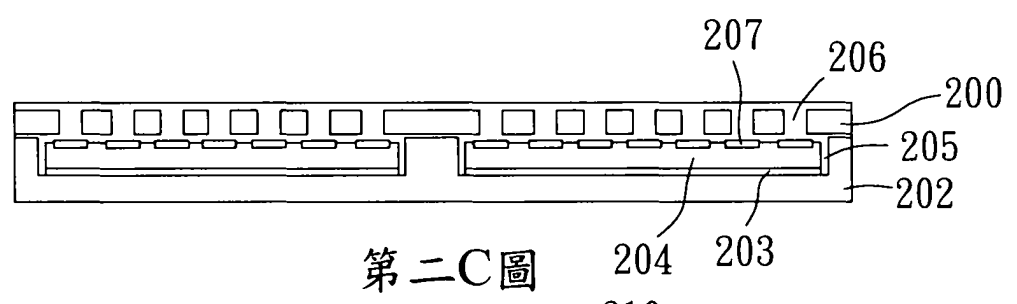
第一H圖



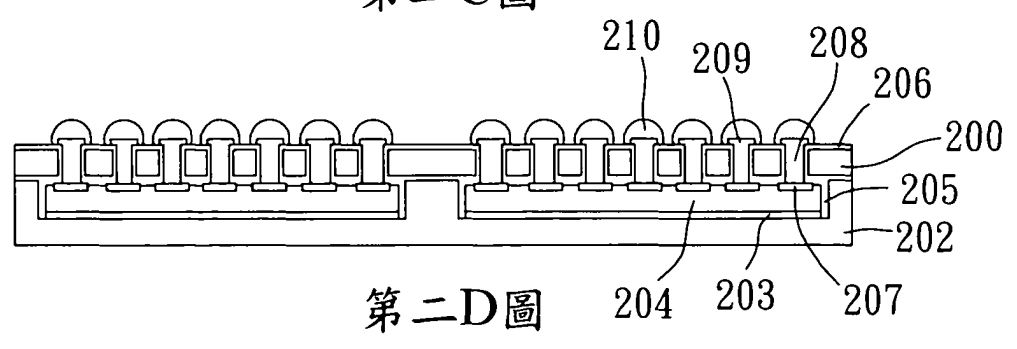
第二A圖



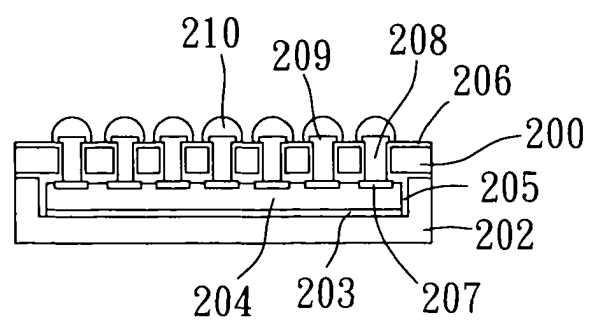
第二B圖



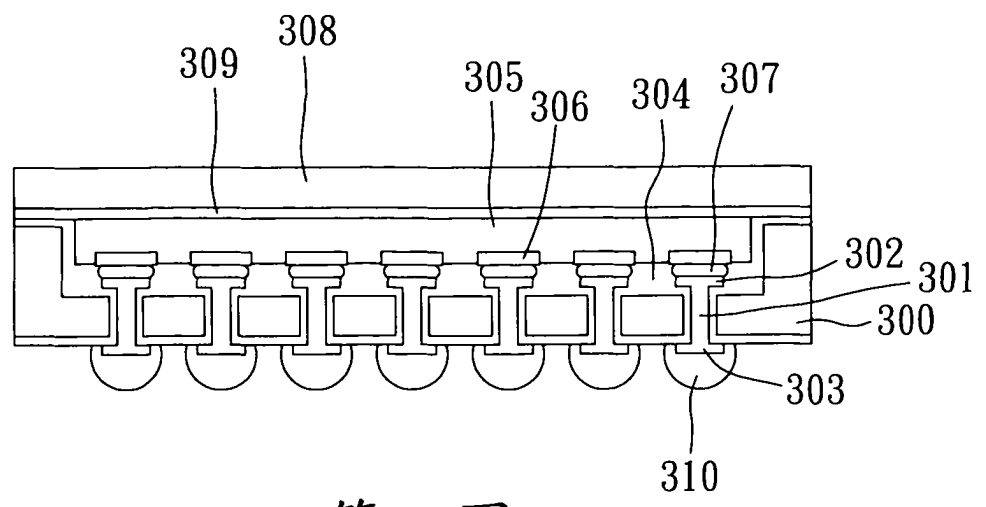
第二C圖



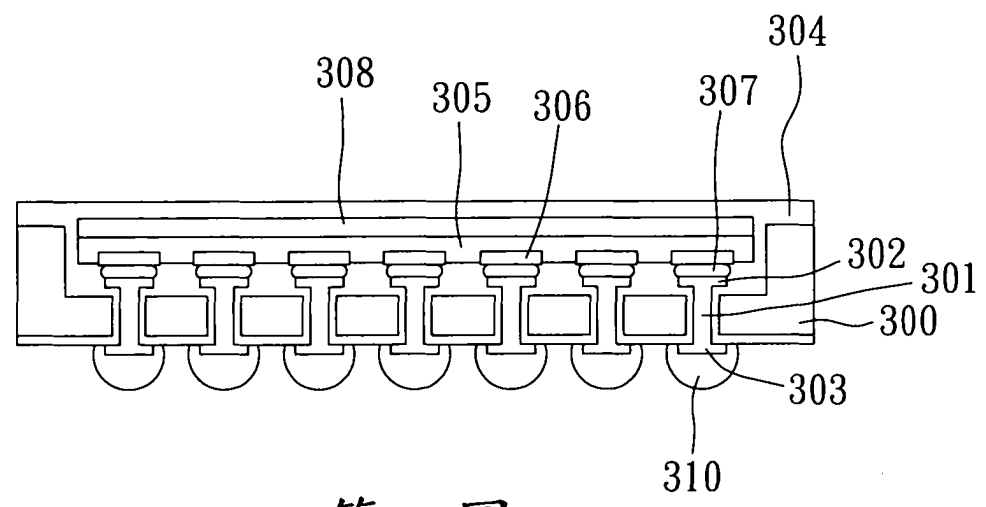
第二D圖



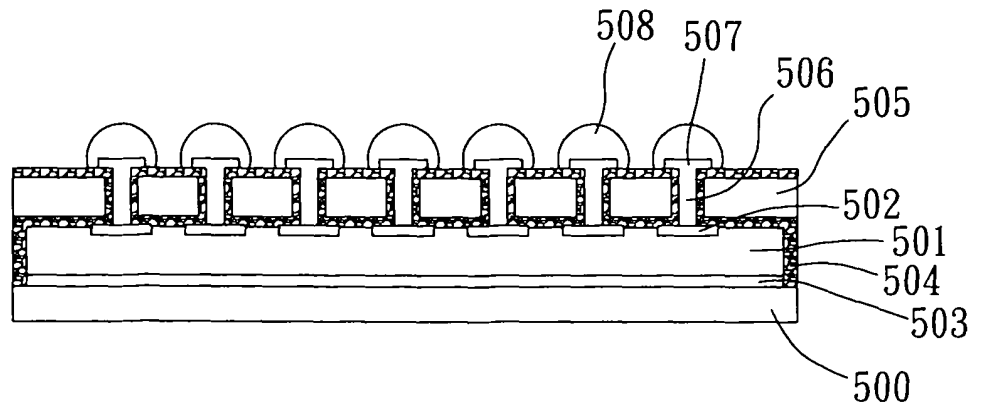
第二E圖



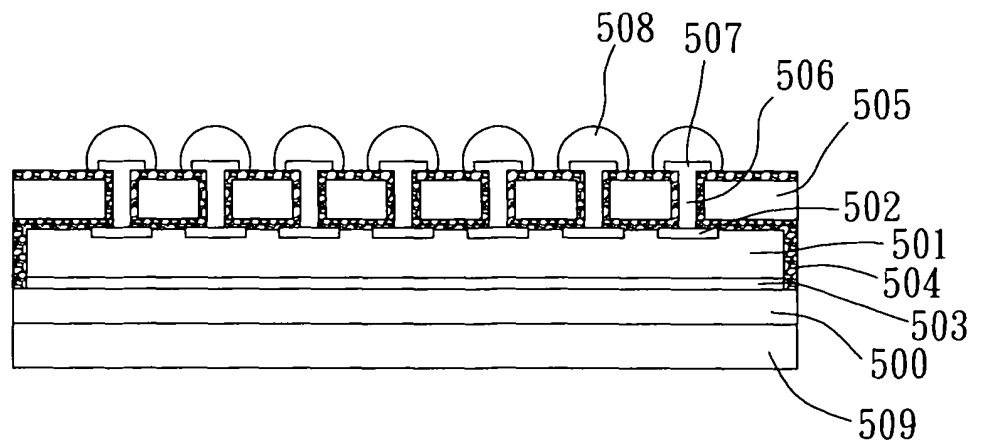
第三圖



第四圖

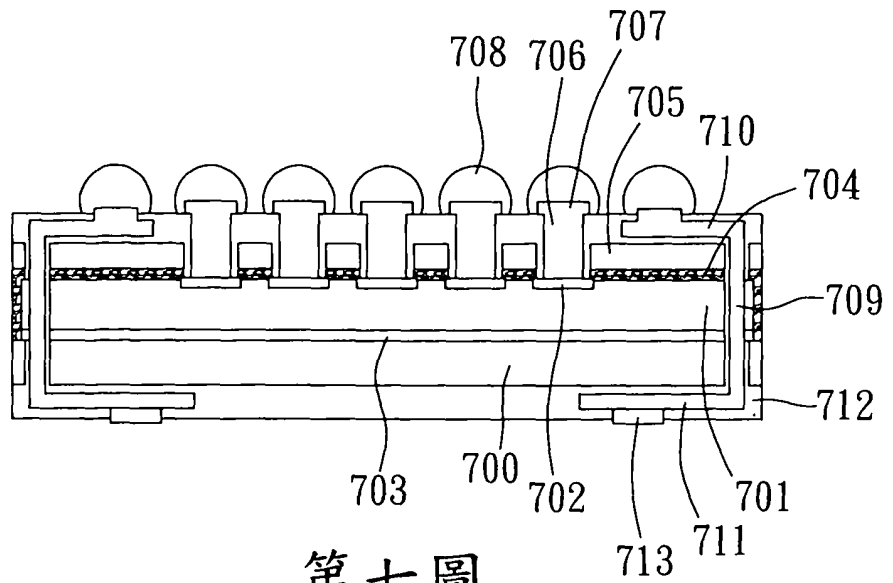


第五圖

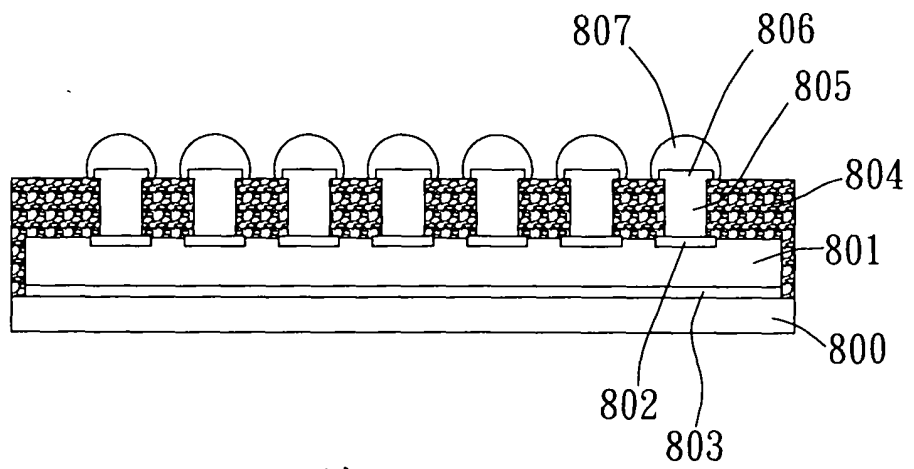


第六圖

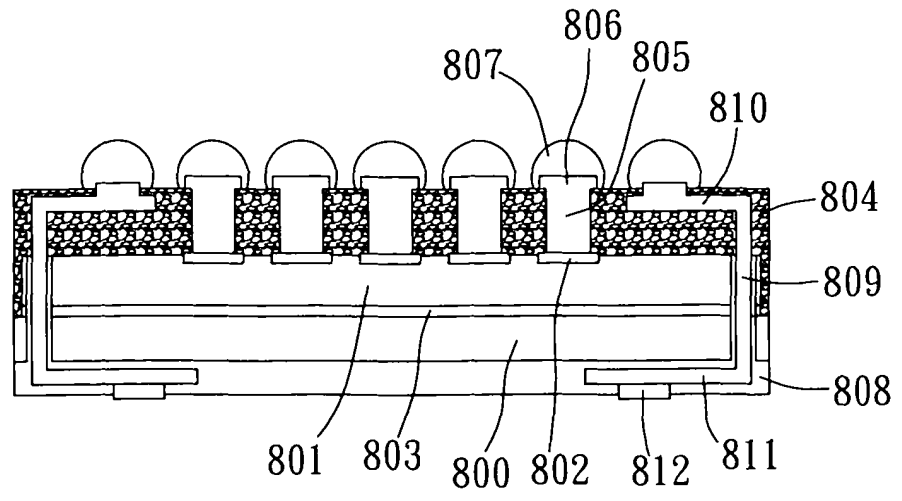
^



第七圖



第八圖



第九圖

七、指定代表圖：

(一)本案指定代表圖為：第(一G)圖。

(二)本代表圖之元件符號簡單說明：

100----防磁基板	102----磁性記憶體元件
103----第一黏著層	104----第二黏著層
105----防磁材料層	107----金屬鐳墊
108----絕緣材料層	109----導電性接觸
110----導電性鐳墊	111----導電凸塊

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無