



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2017년02월20일  
(11) 등록번호 10-1708242  
(24) 등록일자 2017년02월14일

- |  |   |
|--|---|
| <p>(51) 국제특허분류(Int. Cl.)<br/>H01L 31/0224 (2006.01) H01L 31/0216 (2014.01)<br/>H01L 31/0392 (2006.01) H01L 31/068 (2006.01)</p> <p>(52) CPC특허분류<br/>H01L 31/022425 (2013.01)<br/>H01L 31/02168 (2013.01)</p> <p>(21) 출원번호 10-2016-0102254 (분할)<br/>(22) 출원일자 2016년08월11일<br/>심사청구일자 2016년08월11일</p> <p>(65) 공개번호 10-2016-0100880<br/>(43) 공개일자 2016년08월24일<br/>(62) 원출원 특허 10-2010-0086464<br/>원출원일자 2010년09월03일<br/>심사청구일자 2015년07월08일</p> <p>(56) 선행기술조사문헌<br/>JP2005116906 A<br/>JP2005508092 A<br/>KR1020090119259 A<br/>KR1020110018648 A</p> | <p>(73) 특허권자<br/>엘지전자 주식회사<br/>서울특별시 영등포구 여의대로 128 (여의도동)</p> <p>(72) 발명자<br/>최영호<br/>서울특별시 금천구 가산디지털1로 51 LG전자 특허센터<br/>박창서<br/>서울특별시 금천구 가산디지털1로 51 LG전자 특허센터<br/>(뒷면에 계속)</p> <p>(74) 대리인<br/>특허법인로알</p> |
|--|---|

전체 청구항 수 : 총 28 항

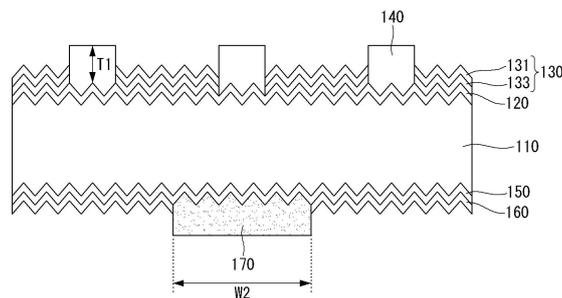
심사관 : 이규재

(54) 발명의 명칭 태양전지 및 이의 제조 방법

(57) 요약

태양전지는 기판; 기판의 전면(front surface)에 위치하는 에미터부; 에미터부의 전면(front surface)에 위치하며, 에미터부의 일부를 노출하는 복수의 제1 콘택 라인을 구비하는 제1 반사방지막; 복수의 제1 콘택 라인을 통해 노출된 에미터부와 전기적으로 연결되는 제1 전극; 및 기판의 후면(back surface)에 위치하는 제2 전극을 포함하며, 제1 전극은 에미터부와 직접 접촉하는 도금층을 포함한다.

대표도 - 도1



(52) CPC특허분류

*H01L 31/0392* (2013.01)

*H01L 31/068* (2013.01)

*H01L 31/0684* (2013.01)

*Y02E 10/547* (2013.01)

(72) 발명자

**윤필원**

서울특별시 금천구 가산디지털1로 51 LG전자 특허  
센터

**장재원**

서울특별시 금천구 가산디지털1로 51 LG전자 특허  
센터

**김진성**

서울특별시 금천구 가산디지털1로 51 LG전자 특허  
센터

**심구환**

서울특별시 금천구 가산디지털1로 51 LG전자 특허  
센터

**진윤실**

서울특별시 금천구 가산디지털1로 51 LG전자 특허  
센터

**명세서**

**청구범위**

**청구항 1**

기관;

상기 기관에 위치하는 에미터부;

상기 에미터부 위에 위치하며, 상기 에미터부의 일부를 노출하는 복수의 제1 콘택 라인을 구비하는 제1 반사방지막;

상기 복수의 제1 콘택 라인을 통해 노출된 상기 에미터부와 전기적으로 연결되는 제1 전극; 및

상기 제1 전극에 이격하여 상기 기관 위에 위치하는 제2 전극

을 포함하고,

상기 제1 전극은, 상기 에미터부와 직접 접촉하는 금속 시드층과, 상기 금속 시드층 위에 위치하는 도전층을 포함하고,

상기 도전층은 상기 금속 시드층 위에 위치하는 구리층 및 상기 구리층의 상부 표면 및 측면 위에 위치하는 주석층을 포함하는 태양 전지.

**청구항 2**

제1항에서,

상기 제1 전극은 0.83 내지 1의 중형비를 갖는 태양전지.

**청구항 3**

제2항에서,

상기 복수의 제1 콘택 라인은 20 $\mu\text{m}$  내지 60 $\mu\text{m}$ 의 폭으로 각각 형성되는 태양전지.

**청구항 4**

제3항에서,

상기 복수의 제1 콘택 라인은 상기 에미터부의 평면적의 2% 내지 6%의 평면적으로 형성되는 태양전지.

**청구항 5**

제3항에서,

상기 제1 전극은 20 $\mu\text{m}$  내지 50 $\mu\text{m}$ 의 두께로 형성되는 태양전지.

**청구항 6**

제1항에서,

상기 제1 반사방지막은 실리콘 질화막 및 상기 에미터부와 상기 실리콘 질화막 사이에 위치하는 실리콘 산화막 또는 산화 알루미늄막을 포함하는 태양전지.

**청구항 7**

제1항에서,

상기 기관은 인(P)이 도핑된 n형 실리콘 웨이퍼로 이루어지는 태양전지.

**청구항 8**

제1항 내지 제7항 중 어느 한 항에서,

상기 에미터부 및 상기 제1 전극이 상기 기관의 일면 쪽에 위치하고,

상기 기관의 다른 일면에 위치하는 후면 전계부 및 상기 후면 전계부 위에서 상기 제2 전극이 형성되지 않은 부분에 위치하는 제2 반사방지막을 더 포함하며, 상기 제2 전극은 상기 후면 전계부와 전기적으로 연결되는 태양 전지.

**청구항 9**

제8항에서,

상기 제1 전극과 상기 제2 전극은 서로 다른 물질로 형성되는 태양전지.

**청구항 10**

제9항에서,

상기 금속 시드층은 니켈(Ni)을 포함하고, 상기 제2 전극은 은(Ag)으로 형성되는 태양전지.

**청구항 11**

제8항에서,

상기 제2 반사방지막은 실리콘 질화막을 포함하는 태양전지.

**청구항 12**

제8항에서,

상기 제2 반사방지막은 상기 후면 전계부의 일부를 노출하는 복수의 제2 콘택 라인을 포함하는 태양전지.

**청구항 13**

제12항에서,

상기 복수의 제2 콘택 라인은 40 $\mu$ m 내지 100 $\mu$ m의 폭으로 각각 형성되는 태양전지.

**청구항 14**

제12항에서,

상기 복수의 제2 콘택 라인은 상기 후면 전계부의 평면적의 5% 내지 15%의 평면적으로 형성되는 태양전지.

**청구항 15**

제12항에서,

상기 제2 전극은 상기 복수의 제2 콘택 라인을 통해 노출된 상기 후면 전계부와 직접 접촉하는 금속 시드층 및 상기 제2 전극의 상기 금속 시드층의 후면에 배치되는 적어도 하나의 도전층을 포함하며, 상기 제2 전극의 상기 도전층은 상기 제2 전극의 상기 금속 시드층 위에 위치하는 구리층 및 상기 제2 전극의 상기 구리층의 상부 표면 및 측면 위에 위치하는 주석층을 포함하여, 상기 제1 전극은 상기 제2 전극과 동일한 구조로 형성되는 태양 전지.

**청구항 16**

제15항에서,

상기 제1 전극 및 상기 제2 전극의 상기 금속 시드층은 니켈(Ni)을 포함하는 태양전지.

**청구항 17**

제1항에서,

상기 제2 전극의 선폭은 상기 제1 전극의 선폭보다 크게 형성되는 태양전지.

**청구항 18**

제1 도전성 타입을 가지는 기관;

상기 기관에 위치하며, 상기 제1 도전성 타입과 다른 제2 도전성 타입을 가지는 에미터부 및 상기 제1 도전성 타입을 가지는 후면 전계부;

상기 에미터부에 연결되는 제1 전극; 및

상기 후면 전계부에 연결되는 제2 전극

을 포함하고,

상기 에미터부 및 상기 후면 전계부 중 적어도 하나 위에 위치하며, 상기 에미터부 또는 상기 후면 전계부의 일부를 노출하는 복수의 콘택 라인을 구비하는 반사방지막을 더 포함하고,

상기 복수의 콘택 라인을 통해서 상기 에미터부 또는 상기 후면 전계부에 전기적으로 연결되는 상기 제1 전극 및 상기 제2 전극 중 적어도 하나가, 상기 에미터부 또는 상기 후면 전계부와 직접 접촉하는 금속 시드층과, 상기 금속 시드층 위에 위치하는 도전층을 포함하고,

상기 도전층은 상기 금속 시드층 위에 위치하는 구리층 및 상기 구리층의 상부 표면 및 측면 위에 위치하는 주석층을 포함하는 태양 전지.

**청구항 19**

기관에 에미터부 및 후면 전계부를 형성하는 단계;

상기 에미터부 위에 제1 반사방지막을 형성하는 단계;

상기 제1 반사방지막에 복수의 제1 콘택 라인을 형성하는 단계;

상기 후면 전계부에 연결되는 제2 전극을 형성하는 단계; 및

상기 복수의 제1 콘택 라인에 제1 전극을 형성하는 단계

를 포함하며,

상기 제1 전극을 형성하는 단계는, 상기 에미터부와 직접 접촉하는 금속 시드층을 형성하는 단계와, 상기 금속 시드층 위에 도전층을 형성하는 단계를 포함하고,

상기 도전층을 형성하는 단계는, 상기 금속 시드층 위에 구리층을 형성하는 단계와, 상기 구리층의 상부 표면 및 측면 위에 주석층을 형성하는 단계를 포함하는 태양전지의 제조 방법.

**청구항 20**

제19항에서,

상기 복수의 제1 콘택 라인을 형성하는 단계에서 습식 식각 또는 레이저를 이용한 건식 식각 공정을 사용하는 태양전지의 제조 방법.

**청구항 21**

제19항에서,

상기 복수의 제1 콘택 라인을 형성하는 단계는,

레이저를 이용한 건식 식각 공정으로 상기 제1 반사방지막을 식각하는 단계; 및

상기 레이저에 의해 발생한 상기 에미터부의 손상층을 습식 식각 공정으로 제거하는 단계

를 포함하는 태양전지의 제조 방법.

**청구항 22**

제19항에서,

상기 제1 전극과 상기 제2 전극을 서로 다른 물질로 형성하는 태양전지의 제조 방법.

**청구항 23**

제22항에서,

상기 에미터부 및 상기 제1 전극이 상기 기관의 일면 쪽에 위치하고,

상기 후면 전계부가 상기 기관의 다른 일면에 위치하며,

상기 후면 전계부 위에 제2 반사방지막을 형성하는 단계를 더 포함하고,

상기 제2 전극을 형성하는 단계는,

은(Ag) 및 글라스 프릿(glass frit)이 혼합된 도전 페이스트를 상기 제2 반사방지막의 후면에 인쇄하는 단계; 및

상기 도전 페이스트를 건조 및 소성하는 단계를 포함하는 단계를 포함하는 태양전지의 제조 방법.

**청구항 24**

제19항에서,

상기 에미터부 및 상기 제1 전극이 상기 기관의 일면 쪽에 위치하고,

상기 후면 전계부가 상기 기관의 다른 일면에 위치하며,

상기 후면 전계부 위에 제2 반사방지막을 형성하는 단계를 더 포함하고,

상기 제1 콘택 라인을 형성하는 단계에서 상기 제2 반사 방지막에 제2 콘택 라인을 더 형성하고,

상기 제2 전극을 형성하는 단계에서는 상기 제2 콘택 라인에 상기 제2 전극을 형성하는 태양전지의 제조 방법.

**청구항 25**

제24항에서,

상기 제1 전극과 상기 제2 전극이 서로 동일한 물질로 형성되는 태양전지의 제조 방법.

**청구항 26**

제24항에서,

상기 복수의 제1 콘택 라인 및 제2 콘택 라인을 형성하는 단계에서 습식 식각 또는 레이저를 이용한 건식 식각 공정을 사용하는 태양전지의 제조 방법.

**청구항 27**

제24항에서,

상기 복수의 제1 콘택 라인 및 제2 콘택 라인을 형성하는 단계는,

레이저를 이용한 건식 식각 공정으로 상기 제1 반사방지막 및 상기 제2 반사방지막을 각각 식각하는 단계; 및

상기 레이저에 의해 발생한 상기 에미터부 및 상기 후면 전계부의 손상층을 습식 식각 공정으로 제거하는 단계를 포함하는 태양전지의 제조 방법.

**청구항 28**

제19항에서,

상기 제2 전극의 선폭은 상기 제1 전극의 선폭보다 크게 형성되는 태양전지의 제조 방법.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 태양전지 및 이의 제조 방법에 관한 것이다.

**배경 기술**

[0002] 광전 변환 효과를 이용하여 광 에너지를 전기 에너지로 변환하는 태양광 발전은 무공해 에너지를 얻는 수단으로서 널리 이용되고 있다. 그리고 태양전지의 광전 변환 효율의 향상에 수반하여, 개인 주택에서도 다수의 태양전지 모듈을 이용하는 태양광 발전 시스템이 설치되고 있다.

[0003] 통상의 태양전지는 기판 및 기판과 p-n 접합을 형성하는 에미터부를 포함하며, 기판의 한쪽 면을 통해 입사된 빛을 이용하여 전류를 발생시킨다.

[0004] 한편, 통상의 태양전지는 빛이 기판의 한쪽 면을 통해서만 입사되므로 전류 변환 효율이 낮다.

[0005] 따라서, 근래에는 기판의 양쪽 면을 통해 빛이 입사되도록 한 양면 수광형 태양전지가 개발되고 있다.

**발명의 내용**

**해결하려는 과제**

[0006] 본 발명이 이루고자 하는 기술적 과제는 고효율 태양전지를 제공하는 것이다.

[0007] 본 발명의 다른 기술적 과제는 고효율 태양전지의 제조 방법을 제공하는 것이다.

**과제의 해결 수단**

[0008] 본 발명의 한 측면에 따른 태양전지는 기판; 기판의 전면(front surface)에 위치하는 에미터부; 에미터부의 전면(front surface)에 위치하며, 에미터부의 일부를 노출하는 복수의 제1 콘택 라인을 구비하는 제1 반사방지막; 복수의 제1 콘택 라인을 통해 노출된 에미터부와 전기적으로 연결되는 제1 전극; 및 기판의 후면(back surface)에 위치하는 제2 전극을 포함하며, 제1 전극은 에미터부와 직접 접촉하는 도금층을 포함한다.

[0009] 복수의 제1 콘택 라인은 20 $\mu$ m 내지 60 $\mu$ m의 폭으로 각각 형성되고, 에미터부의 평면적의 2% 내지 6%의 평면적으로 형성되며, 제1 전극은 20 $\mu$ m 내지 50 $\mu$ m의 두께로 형성된다.

[0010] 이에 따르면, 제1 전극은 미세 선폭 및 높은 종횡비, 예를 들어 0.83 내지 1의 종횡비를 갖는다.

[0011] 기판의 전면 및 후면은 제1 텍스처링 표면 및 제2 텍스처링 표면으로 각각 형성될 수 있다.

[0012] 제1 반사방지막은 실리콘 질화막 및 에미터부와 실리콘 질화막 사이에 위치하는 실리콘 산화막 또는 산화 알루미늄막을 포함할 수 있으며, 기판은 인(P)이 도핑된 n형 실리콘 웨이퍼로 이루어질 수 있다.

[0013] 본 실시예의 태양전지는 기판의 후면에 위치하는 후면 전계부; 및 제2 전극이 위치하지 않는 상기 후면 전계부의 후면(back surface)에 위치하는 제2 반사방지막을 더 포함할 수 있다.

[0014] 제1 전극과 제2 전극은 서로 다른 물질로 형성될 수 있다. 예를 들면, 제1 전극을 형성하는 도금층은 에미터부와 직접 접촉하며 니켈(Ni)을 포함하는 금속 시드층과, 금속 시드층 위에 위치하며 구리(Cu), 은(Ag), 알루미늄(Al), 주석(Sn), 아연(Zn), 인듐(In), 티타늄(Ti), 금(Au) 및 이들의 조합으로 이루어진 균으로부터 선택된 적어도 하나의 물질을 포함하는 적어도 하나의 도전층을 포함할 수 있으며, 제2 전극은 은(Ag)으로 형성될 수 있다.

[0015] 이때, 제2 전극은 제1 전극보다 큰 폭으로 형성될 수 있고, 제2 반사방지막은 실리콘 질화막을 포함할 수 있다.

[0016] 이러한 구성의 태양전지는, 기판의 양쪽 표면에 제1 텍스처링 표면 및 제2 텍스처링 표면을 각각 형성하는 단계; 기판 전면(front surface)의 제1 텍스처링 표면에는 에미터부를 형성하고, 기판 후면(back surface)의 제2 텍스처링 표면에는 후면 전계부를 형성하는 단계; 에미터부의 전면(front surface)에는 제1 반사방지막을 형성하고, 후면 전계부의 후면에는 제2 반사방지막을 형성하는 단계; 제1 반사방지막에 복수의 제1 콘택 라인을 형성하는 단계; 제2 반사방지막의 후면에 제2 전극을 형성하는 단계; 및 복수의 제1 콘택 라인에 제1 전극을 형성하는 단계를 포함하며, 제1 전극 및 제2 전극을 서로 다른 물질로 형성하는 태양전지의 제조 방법에 의해 제조할 수 있다.

- [0017] 복수의 제1 콘택 라인을 형성하는 단계에서는 습식 식각 또는 레이저를 이용한 건식 식각 공정을 사용할 수 있으며, 복수의 제1 콘택 라인을 형성하는 단계는, 레이저를 이용한 건식 식각 공정으로 제1 반사방지막을 식각하는 단계; 및 상기 레이저에 의해 발생한 에미터부의 손상층을 습식 식각 공정으로 제거하는 단계를 포함할 수 있다.
- [0018] 그리고 제2 전극을 형성하는 단계는 은(Ag) 및 글라스 프리트(glass frit)이 혼합된 도전 페이스트를 상기 제2 반사방지막의 후면에 인쇄하는 단계; 및 상기 도전 페이스트를 건조 및 소성하는 단계를 포함할 수 있으며, 제1 전극을 형성하는 단계는 에미터부와 직접 접촉하는 금속 시드층을 형성하는 단계 및 금속 시드층 위에 적어도 하나의 도전층을 형성하는 단계를 포함할 수 있다.
- [0019] 본 발명의 다른 실시예에서, 제2 반사방지막은 후면 전계부의 일부를 노출하는 복수의 제2 콘택 라인을 포함할 수 있으며, 복수의 제2 콘택 라인은 40 $\mu$ m 내지 100 $\mu$ m의 폭으로 각각 형성될 수 있고, 후면 전계부의 평면적의 5% 내지 15%의 평면적으로 형성될 수 있다.
- [0020] 제2 전극은 복수의 제2 콘택 라인을 통해 노출된 후면 전계부와 직접 접촉하는 금속 시드층 및 금속 시드층의 후면에 배치되는 적어도 하나의 도전층을 포함할 수 있고, 제1 전극은 제2 전극과 동일한 구조로 형성될 수 있다.
- [0021] 예를 들면, 제1 전극 및 제2 전극의 금속 시드층은 니켈(Ni)을 포함하고, 제1 및 제2 전극의 적어도 하나의 도전층은 구리(Cu), 은(Ag), 알루미늄(Al), 주석(Sn), 아연(Zn), 인듐(In), 티타늄(Ti), 금(Au) 및 이들의 조합으로 이루어진 군으로부터 선택된 적어도 하나의 물질을 포함할 수 있다.
- [0022] 이러한 구성의 태양전지는 기관의 양쪽 표면에 제1 텍스처링 표면 및 제2 텍스처링 표면을 형성하는 단계; 기관 전면(front surface)의 제1 텍스처링 표면에는 에미터부를 형성하고, 기관 후면(back surface)의 제2 텍스처링 표면에는 후면 전계부를 형성하는 단계; 에미터부의 전면(front surface)에는 제1 반사방지막을 형성하고, 후면 전계부의 후면에는 제2 반사방지막을 형성하는 단계; 제1 반사방지막에는 복수의 제1 콘택 라인을 형성하고, 제2 반사방지막에는 복수의 제2 콘택 라인을 형성하는 단계; 및 복수의 제1 콘택 라인을 통해 노출된 에미터부에는 제1 전극을 형성하고, 복수의 제2 콘택 라인을 통해 노출된 후면 전계부에는 제2 전극을 형성하는 단계를 포함하며, 제1 전극 및 제2 전극을 서로 동일한 물질로 형성하는 태양전지의 제조 방법에 의해 제조할 수 있다.
- [0023] 복수의 제1 콘택 라인 및 제2 콘택 라인을 형성하는 단계에서는 습식 식각 또는 레이저를 이용한 건식 식각 공정을 사용할 수 있으며, 복수의 제1 콘택 라인 및 제2 콘택 라인을 형성하는 단계는 레이저를 이용한 건식 식각 공정으로 제1 반사방지막 및 제2 반사방지막을 각각 식각하는 단계; 및 레이저에 의해 발생한 에미터부 및 후면 전계부의 손상층을 습식 식각 공정으로 제거하는 단계를 포함할 수 있다.
- [0024] 제1 전극 및 제2 전극을 형성하는 단계는 상기 에미터부 또는 후면 전계부와 직접 접촉하는 금속 시드층을 형성하는 단계 및 상기 금속 시드층 위에 적어도 하나의 도전층을 형성하는 단계를 포함할 수 있다.

**발명의 효과**

- [0025] 이러한 특징에 따르면, 기관의 전면(front surface) 및 후면(back surface)이 모두 텍스처링 표면으로 형성되고, 또한 패시베이션 기능을 하는 반사방지막이 각각 배치되어 있으므로, 기관의 전면으로 입사된 후 기관을 투과한 빛을 기관의 후면으로 다시 입사시켜 전류를 발생시키는 데 사용할 수 있다.
- [0026] 따라서, 기관의 전면(front surface)으로 입사되는 빛만 이용하여 전류를 발생시키는 구조의 태양전지에 비해 효율을 증가시킬 수 있다.
- [0027] 그리고 제1 전극이 도금 전극으로 형성되므로, 종래에 전극 재료로 사용하던 도전 페이스트에 비해 전극의 선풍을 줄일 수 있고 중형비를 증가시킬 수 있으므로, 빛 입사 면적이 증가하여 태양전지의 효율을 더욱 증가시킬 수 있다.
- [0028] 또한, 에미터부의 면저항이 높은 경우에도 제1 전극과 에미터부의 접촉을 양호하게 유지할 수 있다.

**도면의 간단한 설명**

- [0029] 도 1은 본 발명의 한 실시예에 따른 태양전지의 개략적인 단면도이다.
- 도 2는 도 1의 주요부 확대 단면도이다.

도 3 내지 도 5는 도 1에 도시한 태양전지의 제조 방법을 나타내는 공정 순서도이다.

도 6은 도 3에 도시한 태양전지의 제조 방법을 나타내는 공정 순서도이다.

도 7은 본 발명의 다른 실시예에 따른 태양전지의 개략적인 단면도이다.

도 8 및 도 9는 도 7에 도시한 태양전지의 제조 방법을 나타내는 공정 순서도이다.

**발명을 실시하기 위한 구체적인 내용**

- [0030] 아래에서는 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다. 그리고 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 유사한 도면 부호를 붙였다.
- [0031] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 다른 부분이 있는 경우도 포함한다.
- [0032] 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다. 또한 어떤 부분이 다른 부분 위에 "전체적"으로 형성되어 있다고 할 때에는 다른 부분의 전체 면에 형성되어 있는 것뿐만 아니라 가장자리 일부에는 형성되지 않은 것도 포함한다.
- [0033] 그러면 첨부한 도면을 참고로 하여 본 발명의 실시예에 따른 태양전지 대하여 설명한다.
- [0034] 도 1은 본 발명의 한 실시예에 따른 태양전지의 개략적인 단면도이고, 도 2는 도 1의 주요부 확대 단면도이다. 그리고 도 3 내지 도 5는 도 1에 도시한 태양전지의 제조 방법을 나타내는 공정 순서도이다.
- [0035] 태양전지는 기판(110), 기판(110)의 한쪽 면, 예를 들면 전면(front surface)에 위치하는 에미터부(120), 에미터부(120)의 위에 위치하는 제1 반사방지막(130), 제1 반사방지막(130)이 위치하지 않는 영역의 에미터부(120) 위에 위치한 제1 전극(first electrode)(140), 기판(110)의 후면(back surface)에 위치하는 후면 전계(back surface field, BSF)부(150), 후면 전계부(150)의 후면에 위치하는 제2 반사방지막(160), 제2 반사방지막(160)이 위치하지 않는 영역의 후면 전계부(150)의 후면에 위치하는 제2 전극(second electrode)(170)를 포함한다.
- [0036] 기판(110)은 제1 도전성 타입, 예를 들어 n형 도전성 타입의 실리콘 웨이퍼로 이루어진다. 이때, 실리콘은 단결정 실리콘, 다결정 실리콘 기판 또는 비정질 실리콘일 수 있다.
- [0037] 기판(110)이 n형의 도전성 타입을 가지므로, 기판(110)은 인(P), 비소(As), 안티몬(Sb) 등과 같이 5가 원소의 불순물을 함유한다.
- [0038] 하지만, 이와는 달리, 기판(110)은 p형 도전성 타입일 수 있고, 실리콘 이외의 다른 반도체 물질로 이루어질 수도 있다.
- [0039] 기판(110)이 p형의 도전성 타입을 가질 경우, 기판(110)은 붕소(B), 갈륨, 인듐 등과 같은 3가 원소의 불순물을 함유할 수 있다.
- [0040] 이러한 기판(110)은 표면이 텍스처링(texturing)된 텍스처링 표면(texturing surface)을 갖는다. 보다 구체적으로, 기판(110)은 에미터부(120)가 위치하는 전면(front surface)에 제1 텍스처링 표면(111)을 구비하고, 후면 전계부(150)가 위치하는 후면(back surface)에 제2 텍스처링 표면(113)을 구비한다.
- [0041] 기판(110) 전면(front surface)의 제1 텍스처링 표면(111)에 위치하는 에미터부(120)는 기판(110)의 도전성 타입과 반대인 제2 도전성 타입, 예를 들어, p형의 도전성 타입을 갖는 불순물부로서, 기판(110)과 p-n 접합을 이룬다.
- [0042] 이러한 p-n 접합으로 인한 내부 전위차(built-in potential difference)에 의해, 기판(110)에 입사된 빛에 의해 생성된 전하인 전자-정공 쌍은 전자와 정공으로 분리되어 전자는 n형 쪽으로 이동하고 정공은 p형 쪽으로 이동한다.
- [0043] 따라서, 기판(110)이 n형이고 에미터부(120)가 p형일 경우, 분리된 전자는 기판(110)쪽으로 이동하고 분리된 정공은 에미터부(120)쪽으로 이동한다. 따라서, 기판(110)에서는 전자가 다수 캐리어가 되며, 에미터부(120)에서

는 정공이 다수 캐리어가 된다.

- [0044] 에미터부(120)가 p형의 도전성 타입을 가질 경우, 에미터부(120)는 붕소(B), 갈륨(Ga), 인듐(In) 등과 같은 3가 원소의 불순물을 기판(110)에 도핑하여 형성할 수 있다.
- [0045] 이와는 달리, 기판(110)이 p형의 도전성 타입을 가질 경우, 에미터부(120)는 n형의 도전성 타입을 가진다. 이 경우, 분리된 정공은 기판(110)쪽으로 이동하고 분리된 전자는 에미터부(120)쪽으로 이동한다.
- [0046] 에미터부(120)가 n형의 도전성 타입을 가질 경우, 인(P), 비소(As), 안티몬(Sb) 등과 같이 5가 원소의 불순물을 기판(110)에 도핑하여 형성할 수 있다.
- [0047] 기판(110) 전면(front surface)의 에미터부(120) 위에 형성된 제1 반사방지막(130)은 실리콘 질화막(SiNx:H)(131)과, 에미터부(120)와 실리콘 질화막(131) 사이에 위치하는 산화 알루미늄막(AlOx)(133)의 이중막으로 형성된다. 제1 반사방지막(130)은 기판(110)의 전면(front surface)을 통해 입사되는 빛의 반사도를 줄이고 특정한 파장 영역의 선택성을 증가시켜 태양전지의 효율을 높인다.
- [0048] 이때, 제1 반사방지막(130)에서의 빛 반사도를 최소화 하기 위해, 산화 알루미늄막(133)은 1.55 내지 1.7의 굴절률을 가지며, 50nm 이하의 두께로 형성된다. 그리고 실리콘 질화막(131)은 1.9 내지 2.3의 굴절률을 갖고, 50nm 내지 100nm의 두께로 형성된다.
- [0049] 본 발명인의 실험에 의하면, 제1 반사방지막(130)이 산화 알루미늄막(133) 및 실리콘 질화막(131)의 이중막으로 구성될 때, 각 막(131, 133)의 굴절률 및 두께가 상기 범위에 속하는 경우 제1 반사방지막(130)에서의 빛 반사도가 가장 낮은 것을 알 수 있었다.
- [0050] 한편, 산화 알루미늄막(133) 대신에 실리콘 산화막(SiOx: H)을 사용하는 것도 가능하다.
- [0051] 제1 반사방지막(130)은 에미터부(120)의 일부를 노출하는 복수의 제1 콘택 라인(CL1)을 포함한다. 그리고 제1 콘택 라인(CL1)을 통해 노출된 에미터부(120)에는 제1 전극(140)이 형성된다.
- [0052] 제1 전극(140)을 미세 선폭 및 높은 종횡비로 형성하기 위해, 제1 콘택 라인(CL1)은 20 $\mu$ m 내지 60 $\mu$ m의 폭(W1)으로 형성되며, 에미터부(120)의 평면적의 2% 내지 6%의 평면적으로 형성된다.
- [0053] 제1 콘택 라인(CL1)을 상기 폭(W1)으로 형성하면, 도금 공정을 이용하여 제1 전극(140)을 형성할 때, 제1 전극(140)을 20 $\mu$ m 내지 50 $\mu$ m의 두께(T1)로 형성할 수 있다.
- [0054] 도 1은 에미터부(120)의 철부(凸部)로부터 제1 전극(140)의 상부 표면까지의 거리를 두께(T1)로 도시하였지만, 제1 전극(140)의 두께에 비해 에미터부(120)의 요부(凹部)로부터 철부까지의 높이 값이 크지 않으므로, 에미터부(120)의 요부로부터 제1 전극(140)의 상부 표면까지의 거리를 두께라 표현하는 것도 무방하다.
- [0055] 이러한 구조에 따르면, 제1 전극(140)은 높은 종횡비, 예를 들어 0.83 내지 1의 종횡비를 갖는다.
- [0056] 제1 콘택 라인(CL1)을 통해 노출된 에미터부(120)에 형성되는 제1 전극(140)은 에미터부(120)와 전기적 및 물리적으로 연결된다. 이때, 제1 전극(140)은 거의 평행하게 정해진 방향으로 뻗어 있다.
- [0057] 이러한 제1 전극(140)은 에미터부(120)쪽으로 이동한 전하, 예를 들면 정공을 수집한다. 본 발명에서, 제1 전극(140)은 핑거 전극(finger electrode)일 수 있다. 이와는 달리, 제1 전극(140)은 핑거 전극용 집전부일 수도 있으며, 핑거 전극 및 핑거 전극용 집전부 모두일 수도 있다.
- [0058] 본 실시예에서, 제1 전극(140)은 도금층으로 구성되며, 도금층은 에미터부(120) 위에 순차적으로 형성되는 금속 시드층(141), 확산방지층(142) 및 도전층(143)을 각각 포함한다.
- [0059] 금속 시드층(141)은 니켈을 포함하는 물질, 예컨대 니켈 실리사이드(Ni<sub>2</sub>Si, NiSi, NiSi<sub>2</sub> 등을 포함)로 형성되며, 50nm 내지 200nm의 두께로 형성된다.
- [0060] 여기에서 금속 시드층(141)의 두께를 상기 범위로 제한하는 이유는 두께가 50nm 미만일 경우 저항이 높고 균일한 막 형성이 어려워 이후에 실시되는 확산방지층(142)의 도금 공정에서 균일도(uniformity)를 확보하는 것이 용이하지 않고, 두께가 200nm 이상일 경우 열처리 과정에서 금속 시드층(141)이 일정한 비율로 실리콘 쪽으로 확산되어 니켈 실리사이드 층을 형성하기 때문에 니켈 확산으로 인한 셉트 리키지(shunt leakage)가 발생할 수 있기 때문이다.
- [0061] 금속 시드층(141) 위에 형성되는 확산방지층(142)은 도전층(143)을 형성하는 물질이 금속 시드층(141)을 통해

실리콘 계면으로 확산됨으로 인해 정션 디그라데이션(junction degradation)이 발생하는 것을 방지하기 위한 것으로, 5 $\mu$ m 내지 15 $\mu$ m의 두께로 형성된 니켈을 포함한다.

- [0062] 그리고 확산방지층(142) 위에 형성되는 도전층(143)은 적어도 하나의 도전성 금속 물질을 포함한다. 이들 도전성 금속 물질의 예는 니켈(Ni), 구리(Cu), 은(Ag), 알루미늄(Al), 주석(Sn), 아연(Zn), 인듐(In), 티타늄(Ti), 금(Au) 및 이들의 조합으로 이루어진 군으로부터 선택된 적어도 하나일 수 있지만, 이외의 다른 도전성 금속 물질로 이루어질 수 있다.
- [0063] 본 실시예에서 도전층(143)은 구리층(143a)을 포함한다. 구리층(143a)은 실질적인 전기적 도선으로 기능하며, 10 $\mu$ m 내지 30 $\mu$ m의 두께로 형성된다. 그런데, 구리의 경우 공기 중에서 쉽게 산화되며 모듈화 공정에서 인접한 태양전지들을 전기적으로 연결하는 인터커넥터, 예컨대 리본(도시하지 않음)을 구리층(143a)에 직접 솔더링(soldering)하는 것이 용이하지 않은 것으로 알려져 있다.
- [0064] 따라서, 도전층(143)이 구리층(143a)을 포함하는 경우에는 구리의 산화를 방지하고 리본의 솔더링 작업이 원활히 이루어지도록 하기 위해 구리층(143a) 위에 주석층(143b)이 더 형성되며, 주석층(143b)은 5 $\mu$ m 내지 15 $\mu$ m의 두께로 형성된다.
- [0065] 물론, 구리층(143a) 외에 다른 금속 물질로 도전층을 형성하는 경우, 상기 다른 금속 물질이 공기 중에서 쉽게 산화되지 않고 리본과의 솔더링이 가능한 경우에는 주석층(143b)을 생략하는 것도 가능하다.
- [0066] 제1 전극(140)이 핑거 전극인 경우, 기관(110)의 전면(front surface)에는 핑거 전극으로 이동한 전하를 수집하는 집전부가 더 형성될 수 있다. 집전부는 제1 전극(140)과 마찬가지로 도금 전극으로 형성할 수 있지만, 핑거 전극과는 달리 도전성 물질을 함유하는 도전 페이스트를 인쇄, 건조 및 소성하여 형성할 수도 있다. 기관(110)의 후면에 위치하는 제2 전극(170)은 기관(110)쪽으로 이동하는 전하, 예를 들어 전자를 수집하여 외부 장치로 출력한다. 본 발명에서, 제2 전극(170)은 핑거 전극(finger electrode)일 수 있다. 이와는 달리, 제2 전극(170)은 핑거 전극용 집전부일 수도 있으며, 핑거 전극 및 핑거 전극용 집전부 모두일 수도 있다.
- [0067] 제2 전극(170)은 알루미늄(A), 니켈(Ni), 구리(Cu), 은(Ag), 주석(Sn), 아연(Zn), 인듐(In), 티타늄(Ti), 금(Au) 및 이들의 조합으로 이루어진 군으로부터 선택된 적어도 하나의 도전성 물질로 이루어질 수 있다. 본 실시예에서, 제2 전극(170)은 은(Ag)으로 형성된다.
- [0068] 그리고 선저항을 확보하기 위해, 제2 전극(170)은 제1 전극(140), 보다 구체적으로 제1 콘택 라인(CL1)의 폭(W1)보다 큰 폭(W2)으로 형성되며, 제2 전극(170)간의 피치는 제1 전극(140)간의 피치보다 좁게 형성된다. 여기에서, 전극간의 피치는 인접한 전극간의 거리를 말한다.
- [0069] 제2 전극(170)이 전기적 및 물리적으로 연결되는 후면 전계부(150)는 기관(110)의 후면 전체에 위치하며, 기관(110)과 동일한 도전성 타입의 불순물이 기관(110)보다 고농도로 도핑된 영역, 예를 들면, n<sup>+</sup> 영역으로 형성된다.
- [0070] 후면 전계부(150)는 기관(110)과의 불순물 농도 차이로 인해 전위 장벽을 형성함으로써 기관(110) 후면쪽으로는 정공 이동을 방해한다. 따라서 기관(110)의 표면 근처에서 전자와 정공이 재결합하여 소멸되는 것이 감소된다.
- [0071] 제2 전극(170)이 위치하지 않는 상기 후면 전계부(150)의 후면에는 제2 반사방지막(160)이 위치하며, 제2 반사방지막(160)은 실리콘 질화막(SiNx:H)로 형성된다.
- [0072] 이와 같은 구조를 갖는 본 실시예에 따른 태양전지는 양면 수광형 태양전지로 사용될 수 있으며, 그 동작은 다음과 같다.
- [0073] 태양전지로 조사된 빛이 에미터부(120) 및/또는 후면 전계부(150)를 통해 기관(110)으로 입사되면, 기관(110)으로 입사된 빛 에너지에 의해 전자-정공 쌍이 발생한다.
- [0074] 이때, 기관(110)의 전면(front surface) 및 후면(back surface)이 제1 텍스처링 표면(111) 및 제2 텍스처링 표면(113)으로 각각 형성되므로, 기관(110)의 전면(front surface) 및 후면(back surface)에서의 빛 반사도가 감소하고, 제1 및 제2 텍스처링 표면(111, 113)에서 입사와 반사 동작이 행해져 태양전지 내부에 빛이 갇히게 되므로, 빛의 흡수율이 증가되어 태양전지의 효율이 향상된다.
- [0075] 이에 더하여, 제1 반사방지막(130) 및 제2 반사방지막(160)에 의해 기관(110)으로 입사되는 빛의 반사 손실이 줄어들어 기관(110)으로 입사되는 빛의 양은 더욱 증가한다.

- [0076] 이들 전자-정공 쌍은 기판(110)과 에미터부(120)의 p-n접합에 의해 서로 분리되며, 전자는 n형의 도전성 타입을 갖는 기판(110)쪽으로 이동하고, 정공은 p형의 도전성 타입을 갖는 에미터부(120)쪽으로 이동한다.
- [0077] 이처럼, 기판(110)쪽으로 이동한 전자는 후면 전계부(150)를 통해 제2 전극(170)으로 이동하고, 에미터부(120) 쪽으로 이동한 정공은 제1 전극(140)으로 이동한다.
- [0078] 따라서, 어느 한 태양전지의 제1 전극(140)과 인접한 태양전지의 제2 전극(170)을 인터커넥터 등의 도선으로 연결하면 전류가 흐르게 되고, 이를 외부에서 전력으로 이용하게 된다.
- [0079] 이러한 구성의 태양전지는 광 투과성 전면 기판 및 광 투과성 후면 기판 사이에서 보호막에 의해 밀봉된 상태로 사용된다.
- [0080] 이하, 도 3 내지 도 6을 참조하여 상기한 구성의 태양전지를 제조하는 방법에 대해 설명한다.
- [0081] 먼저, 도 3에 도시한 바와 같이, 기판(110)의 전면(front surface)에 제1 텍스처링 표면(111), 에미터부(120) 및 제1 반사방지막(130)을 형성하고, 기판(110)의 후면(back surface)에 제2 텍스처링 표면(113), 후면 전계부(150) 및 제2 반사방지막(160)을 형성한다.
- [0082] 이하, 도 6을 참조하여 도 3에 도시한 구조의 기판 제조 방법에 대해 구체적으로 설명한다.
- [0083] 일반적으로, 실리콘 웨이퍼로 이루어진 기판(110)은 실리콘 블록(block)이나 잉곳(ingot)을 블레이드(blade) 또는 멀티 와이어 소우(multi wire saw)로 슬라이스(slice)하여 제조된다.
- [0084] 실리콘 웨이퍼가 준비되면, 5가 원소의 불순물, 예컨대 인(P)을 실리콘 웨이퍼에 도핑하여 n형의 도전성 타입을 갖는 반도체 기판을 기판(110)을 제조한다.
- [0085] 한편, 실리콘 블록이나 잉곳을 슬라이스 할 때 실리콘 웨이퍼에는 기계적 손상층(mechanical damage layer)이 형성된다.
- [0086] 따라서 기계적 손상층으로 인한 태양전지의 특성 저하를 방지하기 위해, 상기 기계적 손상층을 제거하기 위한 습식 식각 공정을 실시한다. 이때, 습식 식각 공정에는 알칼리(alkaline) 또는 산(acid) 식각액(etchant)을 사용한다.
- [0087] 기계적 손상층을 제거한 후, 습식 식각 공정 또는 플라즈마를 이용한 건식 식각 공정을 이용하여 기판(110)의 전면(front surface)을 제1 텍스처링 표면(111)으로 형성하고, 기판(110)의 후면(back surface)을 제2 텍스처링 표면(113)으로 형성한다.
- [0088] 제1 텍스처링 표면(111) 및 제2 텍스처링 표면(113)을 형성한 후, 기판(110)의 전면(front surface) 및 후면(back surface)에 5가 원소의 불순물을 도핑하여 후면 전계부(150)를 형성한다.
- [0089] 그리고 실리콘 질화막(SiNx: H)으로 이루어진 제2 반사방지막(160)을 기판(110)의 후면에 위치한 후면 전계부(150)의 후면에 형성한다.
- [0090] 계속하여, 제2 반사방지막(160)을 마스크로 하여 기판(110)의 전면(front surface)을 에치백(etch back)함으로써 기판(110)의 전면(front surface)에 형성된 후면 전계부(150)를 제거하고, 기판(110)의 전면(front surface)에 3가 원소의 불순물을 도핑하여 에미터부(120)를 형성한다.
- [0091] 이어서, 자연 산화막 제거를 위하여 기판을 불산(HF)으로 식각하고, 에미터부(120) 위에 제1 반사방지막(130)을 형성한다.
- [0092] 이때, 제1 반사방지막(130)은 산화 알루미늄막(133)과 실리콘 질화막(131)을 순차적으로 적층하여 형성할 수 있다.
- [0093] 산화 알루미늄막(133)은 반사방지 기능 외에 패시베이션 막으로도 기능하는 것으로, 플라즈마 증착(PECVD) 또는 스퍼터링(sputtering) 등의 방법으로 형성할 수 있다.
- [0094] 한편, 산화 알루미늄막(133) 대신에 실리콘 산화막(SiOx)을 형성하는 것도 가능하다.
- [0095] 실리콘 질화막(131)은 산화 알루미늄막(133)과 마찬가지로 플라즈마 증착(PECVD) 또는 스퍼터링(sputtering) 등의 방법으로 형성할 수 있다.
- [0096] 이후, 습식 식각 또는 레이저를 이용한 건식 식각을 실시하여 일부 영역의 제1 반사방지막(130)을 제거하여 복

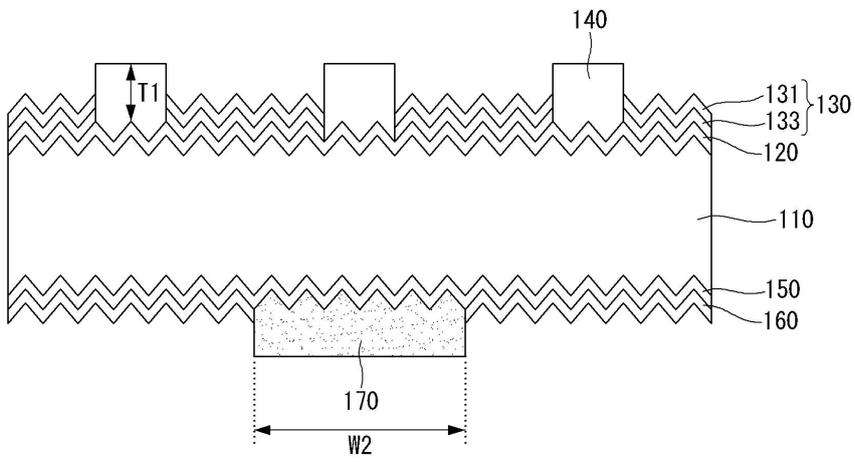
수의 제1 콘택 라인(CL1)을 형성한다.

- [0097] 제1 콘택 라인(CL1)을 형성한 후, 은(Ag)과 글라스 프릿(glass frit)이 혼합된 도전 페이스트를 전극 패턴으로 인쇄한 후, 건조 및 소성을 실시한다.
- [0098] 소성을 실시하면, 글라스 프릿에 함유된 납(Pb) 성분으로 인해 펀치 스루(punch-through) 작용이 발생되므로, 후면 전계부(150)와 전기적 및 물리적으로 연결된 제2 전극(170)이 형성된다.
- [0099] 제2 전극(170)을 형성한 후에는 도금 공정을 이용하여 제1 전극(140)을 형성한다. 이하, 제1 전극(140)의 형성 방법에 대해 설명하면 다음과 같다.
- [0100] 제1 반사방지막(130)의 전체 표면 및 제1 콘택 라인(CL1)을 통해 노출된 에미터부(120) 위에 금속 시드층(141)을 형성한다. 금속 시드층(141)은 진공 방법, 예컨대 스퍼터링법 또는 전자 빔 증착법을 실시하여 50nm 내지 200nm의 두께로 니켈을 증착한 후, 질소 분위기에서 300℃ 내지 600℃의 온도로 열처리를 실시하는 것에 따라 형성할 수 있다.
- [0101] 또한, 니켈 무전해도금 공정을 이용하여 50nm 내지 200nm의 두께로 니켈을 증착한 후, 질소 분위기에서 300℃ 내지 600℃의 온도로 열처리를 실시하는 것에 따라 금속 시드층(141)을 형성할 수 있다.
- [0102] 이러한 공정에 따르면 니켈 실리사이드(Ni<sub>2</sub>Si, NiSi, NiSi<sub>2</sub>)로 이루어진 금속시드층(141)이 형성된다.
- [0103] 다음, 금속 시드층(141)의 일부 영역에 확산방지층(142) 및 도전층(143)을 형성하기 위하여 금속 시드층(141) 위에 배리어 막을 형성하고, 전해도금을 실시하여 5μm 내지 15μm의 두께를 갖는 니켈 확산방지층(142), 10μm 내지 30μm의 두께를 갖는 구리층(143a) 및 5μm 내지 15μm의 두께를 갖는 주석층(143b)을 금속 시드층(141) 위에 순차적으로 형성한다.
- [0104] 이후, 배리어 막을 제거한 후 주석층(143b)을 마스크로 이용한 식각 공정을 실시하여 금속 시드층(141)의 노출 영역을 제거하여 제1 전극(140)을 형성한다.
- [0105] 이하에서는 도 7 내지 도 9를 참조하여 본 발명의 다른 실시예를 설명한다.
- [0106] 도 7은 본 발명의 다른 실시예에 따른 태양전지의 개략적인 단면도이고, 도 8 및 도 9는 도 7에 도시한 태양전지의 제조 방법을 나타내는 공정 순서도이다.
- [0107] 본 실시예의 태양전지는 기관 전면의 구조가 전술한 실시예와 동일하므로, 이하에서는 기관 후면의 구조에 대해서만 설명한다.
- [0108] 기관(110)의 후면에는 후면 전계부(150), 제2 반사방지막(160) 및 제2 전극(170)이 위치한다.
- [0109] 이때, 제2 전극(170)은 제1 전극(140)과 마찬가지로 도금 공정에 의해 형성된다.
- [0110] 제2 전극(170)을 형성하기 위해, 제2 반사방지막(160)은 후면 전계부(150)의 일부를 노출하는 복수의 제2 콘택 라인(CL2)을 포함한다.
- [0111] 선저항을 확보하기 위해 제2 콘택 라인(CL2)은 제1 콘택 라인(CL1)의 폭(W1)보다 큰 폭(W2), 예를 들어 40μm 내지 100μm의 폭(W2)으로 형성되고, 후면 전계부(150) 전체 평면적의 5% 내지 15%의 평면적으로 형성된다. 그리고, 제2 전극(170)간의 피치는 제1 전극(140)간의 피치보다 좁게 형성된다.
- [0112] 구체적으로 도시하지는 않았지만, 도금 공정으로 형성되는 제2 전극(170)은 전술한 실시예의 제1 전극(140)과 마찬가지로, 제2 콘택 라인(CL2)을 통해 노출된 후면 전계부(150)에 순차적으로 적층된 금속 시드층, 확산방지층, 구리층 및 주석층으로 형성된다.
- [0113] 이러한 구성의 태양전지는 다음에 설명하는 방법에 따라 제조할 수 있다.
- [0114] 본 실시예의 태양전지를 제조하는 방법에 있어서, 기관의 양쪽 표면에 제1 텍스처링 표면 및 제2 텍스처링 표면을 각각 형성하는 단계; 기관 전면(front surface)의 제1 텍스처링 표면에는 에미터부를 형성하고, 기관 후면(back surface)의 제2 텍스처링 표면에는 후면 전계부를 형성하는 단계; 에미터부의 전면(front surface)에는 제1 반사방지막을 형성하고, 후면 전계부의 후면에는 제2 반사방지막을 형성하는 단계까지는 전술한 실시예의 도 6과 동일하다. 따라서, 이하에서는 그 다음 단계부터 설명한다.
- [0115] 텍스처링 표면(111, 113)을 갖는 기관(110)에 에미터부(120), 제1 반사방지막(130), 후면 전계부(150) 및 제2 반사방지막(160)을 형성한 후, 제1 반사방지막(130)에는 복수의 제1 콘택 라인(CL1)을 형성하고, 제2 반사방지

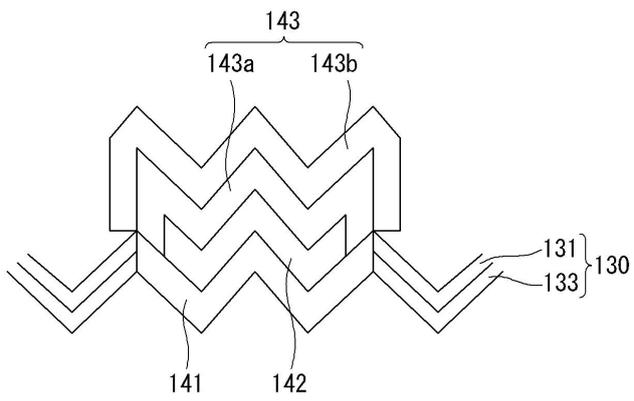


도면

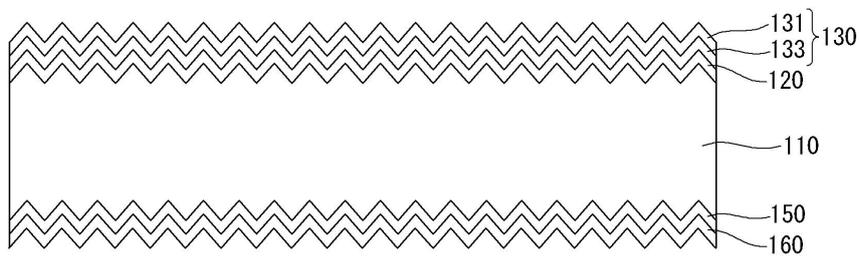
도면1



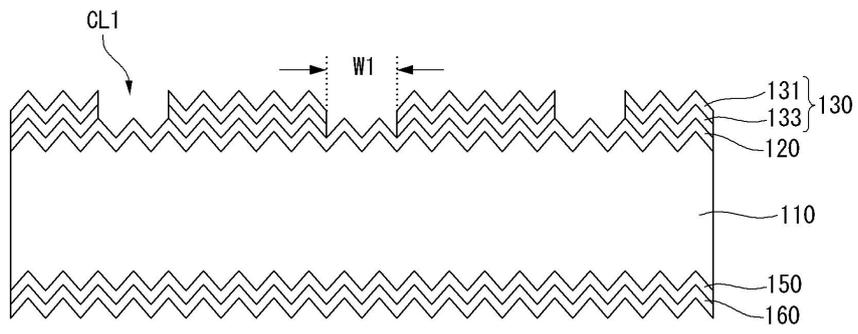
도면2



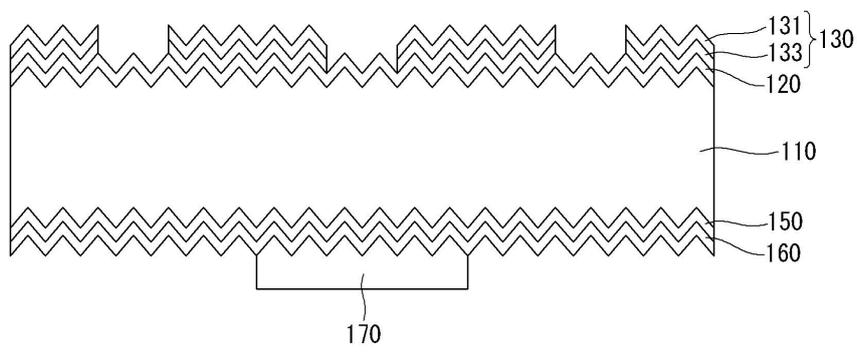
도면3



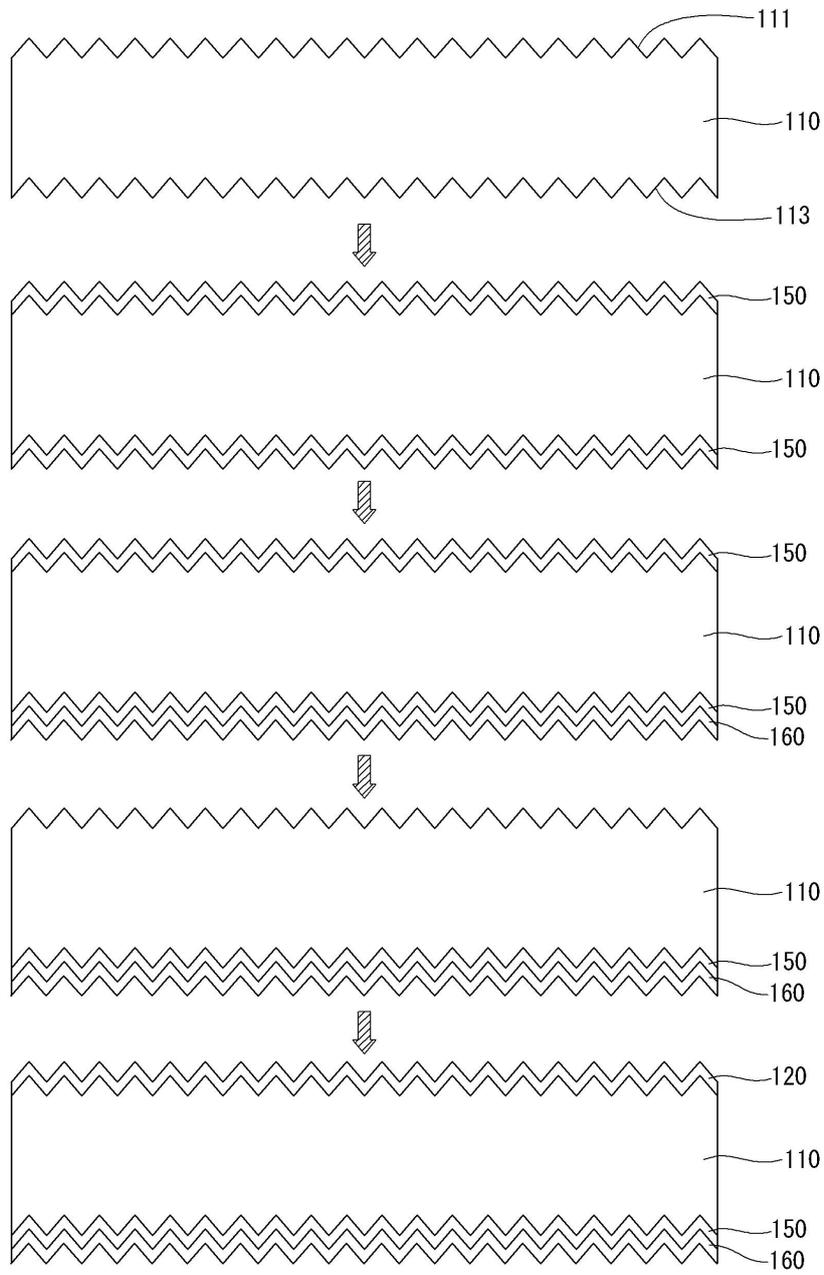
도면4



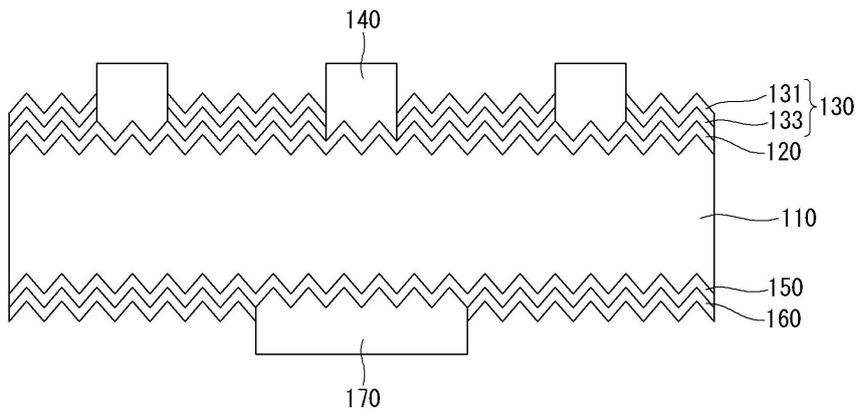
도면5



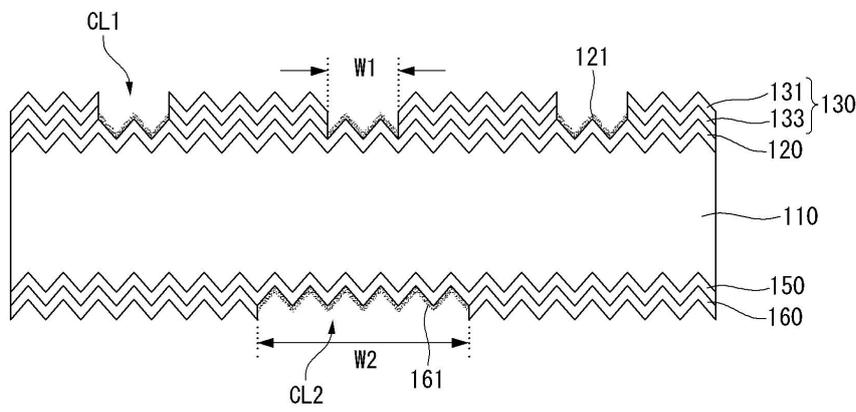
도면6



도면7



도면8



도면9

