

【公報種別】特許法第17条の2の規定による補正の掲載  
 【部門区分】第7部門第3区分  
 【発行日】平成27年4月9日(2015.4.9)

【公開番号】特開2013-175878(P2013-175878A)  
 【公開日】平成25年9月5日(2013.9.5)  
 【年通号数】公開・登録公報2013-048  
 【出願番号】特願2012-38401(P2012-38401)  
 【国際特許分類】

H 0 4 R 17/00 (2006.01)

A 6 1 B 8/00 (2006.01)

【F I】

H 0 4 R 17/00 3 3 2 A

A 6 1 B 8/00

H 0 4 R 17/00 3 3 0 H

【手続補正書】  
 【提出日】平成27年2月24日(2015.2.24)  
 【手続補正1】  
 【補正対象書類名】特許請求の範囲  
 【補正対象項目名】全文  
 【補正方法】変更  
 【補正の内容】  
 【特許請求の範囲】  
 【請求項1】

複数の開口がアレイ状に配置された基板と、  
 前記開口に設けられる超音波トランスデューサー素子と、  
 前記超音波トランスデューサー素子が設けられる前記基板の第1面とは反対側の前記基板の第2面に対向配置され、第1配線を有する配線基板と、  
 前記基板および前記配線基板に接続されて、前記超音波トランスデューサー素子および前記第1配線を相互に電氣的に接続する第2配線を有する配線部材と、  
 を備えることを特徴とする超音波トランスデューサー装置。

【請求項2】

請求項1に記載の超音波トランスデューサー装置において、前記第1配線に接続される集積回路をさらに備え、前記集積回路は、前記超音波トランスデューサー素子に接続される導電線の本数よりも少ない本数の信号処理側の入出力端子を有することを特徴とする超音波トランスデューサー装置。

【請求項3】

請求項2に記載の超音波トランスデューサー装置において、前記集積回路はマルチプレクサーを含むことを特徴とする超音波トランスデューサー装置。

【請求項4】

請求項2または3に記載の超音波トランスデューサー装置において、前記基板と対向する前記配線基板の第1面とは反対側の前記配線基板の第2面に形成されて、前記集積回路に接続される外部接続端子をさらに備えることを特徴とする超音波トランスデューサー装置。

【請求項5】

請求項4に記載の超音波トランスデューサー装置において、前記集積回路は、前記配線基板の前記第2面に実装される集積回路チップを含むことを特徴とする超音波トランスデューサー装置。

【請求項6】

請求項 4 に記載の超音波トランスデューサー装置において、前記集積回路は、前記配線基板の前記第 2 面に形成されるモノリシック集積回路を含むことを特徴とする超音波トランスデューサー装置。

【請求項 7】

請求項 4 に記載の超音波トランスデューサー装置において、  
前記配線部材は、前記第 2 配線を含む導電線を有するフレキシブルプリント基板であり、

前記集積回路は、前記フレキシブルプリント基板に実装され、かつ前記導電線に接続されている集積回路チップを含むことを特徴とする超音波トランスデューサー装置。

【請求項 8】

請求項 2 または 3 に記載の超音波トランスデューサー装置において、前記基板と対向する前記配線基板の第 1 面に形成されて、前記集積回路に接続される外部接続端子をさらに備えることを特徴とする超音波トランスデューサー装置。

【請求項 9】

請求項 1 ~ 8 のいずれか 1 項に記載の超音波トランスデューサー装置において、前記配線基板は、前記基板に重ねられる板材から形成され、前記開口同士の間の壁は少なくとも部分的に前記配線基板に固着されることを特徴とする超音波トランスデューサー装置。

【請求項 10】

請求項 1 に記載の超音波トランスデューサー装置において、前記第 1 配線に接続される集積回路をさらに備え、前記集積回路は、前記超音波トランスデューサー素子に接続されるパルサーを含むことを特徴とする超音波トランスデューサー装置。

【請求項 11】

請求項 10 に記載の超音波トランスデューサー装置において、前記集積回路は、前記超音波トランスデューサー素子に接続されるアナログデジタル変換器をさらに含むことを特徴とする超音波トランスデューサー装置。

【請求項 12】

請求項 1 に記載の超音波トランスデューサー装置において、前記基板と対向する前記配線基板の第 1 面とは反対側の前記配線基板の第 2 面に形成されて、前記第 1 配線に接続される外部接続端子をさらに備えることを特徴とする超音波トランスデューサー装置。

【請求項 13】

請求項 1 に記載の超音波トランスデューサー装置において、前記基板と対向する前記配線基板の第 1 面に形成されて、前記第 1 配線に接続される外部接続端子をさらに備えることを特徴とする超音波トランスデューサー装置。

【請求項 14】

請求項 1 ~ 13 のいずれか 1 項に記載の超音波トランスデューサー装置において、前記基板に形成されて、前記配列の行方向に並ぶ素子に共通に延びる 1 本の電極と、前記基板に形成されて、前記電極の両端にそれぞれ個別に接続される電極端子とを備えることを特徴とする超音波トランスデューサー装置。

【請求項 15】

請求項 14 に記載の超音波トランスデューサー装置において、  
前記基板に形成されて、前記配列の列方向に並ぶ素子に共通に延びる 1 本の第 2 電極と

前記基板に形成されて、前記第 2 電極の両端にそれぞれ個別に接続される第 2 電極端子とを備えることを特徴とする超音波トランスデューサー装置。

【請求項 16】

請求項 1 ~ 15 のいずれか 1 項に記載の超音波トランスデューサー装置と、前記超音波トランスデューサー装置を支持する筐体とを備えることを特徴とするプローブ。

【請求項 17】

請求項 16 に記載のプローブと、前記プローブに接続されて、前記超音波トランスデュー

ーサー素子の出力を処理する処理回路とを備えることを特徴とする電子機器。

【請求項 18】

請求項 16 に記載のプローブと、前記プローブに接続されて、前記超音波トランスデューサー素子の出力を処理し、画像を生成する処理回路と、前記画像を表示する表示装置とを備えることを特徴とする超音波診断装置。

【請求項 19】

複数の開口がアレイ状に配置された基板と、  
前記開口に設けられる超音波トランスデューサー素子と、  
前記超音波トランスデューサー素子が設けられる前記基板の第 1 面とは反対側の前記基板の第 2 面に対向配置され、第 1 配線を有する配線基板と、  
前記基板および前記配線基板に接続されて、前記超音波トランスデューサー素子および前記第 1 配線を相互に電氣的に接続する第 2 配線を有する配線部材と、を備える超音波トランスデューサー装置を含むことを特徴とする電子機器。

【請求項 20】

複数の開口がアレイ状に配置された基板と、  
前記開口に設けられる超音波トランスデューサー素子と、  
前記超音波トランスデューサー素子が設けられる前記基板の第 1 面とは反対側の前記基板の第 2 面に対向配置され、第 1 配線を有する配線基板と、  
前記基板および前記配線基板に接続されて、前記超音波トランスデューサー素子および前記第 1 配線を相互に電氣的に接続する第 2 配線を有する配線部材と、を備える超音波トランスデューサー装置を含むことを特徴とする超音波診断装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正の内容】

【0009】

(2) 超音波トランスデューサー装置は、前記第 1 配線に接続される集積回路をさらに備えることができる。前記集積回路は、前記超音波トランスデューサー素子に接続される導電線の本数よりも少ない本数の信号処理側の入出力端子を有することができる。信号処理側の入出力端子の端子数は超音波トランスデューサー素子に接続される導電線の本数よりも減少する。その結果、超音波トランスデューサー装置に接続されるケーブルやコネクタのサイズは縮小されることができる。超音波トランスデューサー装置は従来に比べて狭小な空間に収容されることができる。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正の内容】

【0017】

(10) 超音波トランスデューサー装置は、前記第 1 配線に接続される集積回路をさらに備えることができる。前記集積回路は、前記超音波トランスデューサー素子に接続されるパルサーを含むことができる。超音波トランスデューサー素子とパルサーとの間で距離は短縮される。したがって、超音波トランスデューサー素子に供給される共振信号の S/N 比は高められることができる。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0062

【補正方法】変更

【補正の内容】

## 【 0 0 6 2 】

## ( 4 ) 第 2 実施形態に係るチップユニットの構成

図 7 は第 2 実施形態に係るチップユニット 1 7 の構成を概略的に示す。超音波診断装置 1 1 は前述の素子チップ 1 8 に代えて素子チップ 1 8 a を利用することができる。この第 2 実施形態では、第 1 実施形態の集積回路チップ 5 5 に代わって、配線基板 5 2 の裏面に形成されるモノリシック集積回路 8 1 で前述の集積回路が構成される。モノリシック集積回路 8 1 は配線基板 5 2 の裏面に形成されることから素子チップ 1 8 a の小型化に貢献することができる。他の構成は前述の第 1 実施形態と同様に構成されることができる。例えば図 7 では第 1 配線は図示されていないが、第 1 実施形態と同様に配線基板 5 2 の裏面に第 1 配線が形成され、モノリシック集積回路 8 1、外部接続端子 5 6、中継端子 5 8 が第 1 配線に接続される。その他、前述の第 1 実施形態と均等な構成や構造には同一の参照符号が付され、重複する説明は割愛される。

## 【 手 続 補 正 5 】

【 補 正 対 象 書 類 名 】 明 細 書

【 補 正 対 象 項 目 名 】 0 0 6 3

【 補 正 方 法 】 変 更

【 補 正 の 内 容 】

## 【 0 0 6 3 】

## ( 5 ) 第 3 実施形態に係るチップユニットの構成

図 8 は第 3 実施形態に係るチップユニット 1 7 の構成を概略的に示す。超音波診断装置 1 1 は前述の素子チップ 1 8 に代えて素子チップ 1 8 b を利用することができる。この第 3 実施形態では集積回路チップ 5 5 は第 1 フレキ 3 7 および ( または ) 第 2 フレキ 4 1 に実装される。第 1 フレキ 3 7 上で集積回路チップ 5 5 は第 1 フレキ 3 7 の導電線に接続される。第 2 フレキ 4 1 上で集積回路チップ 5 5 は第 2 フレキ 4 1 の導電線に接続される。集積回路チップ 5 5 は、基板 2 1 を含む二次元平面に沿って広がらないことから、素子チップ 1 8 b の小型化に貢献することができる。他の構成は前述の第 1 実施形態および第 2 実施形態と同様に構成されることができる。例えば図 8 では第 1 配線は図示されていないが、第 1 実施形態と同様に配線基板 5 2 の裏面に第 1 配線が形成され、モノリシック集積回路 8 1、外部接続端子 5 6、中継端子 5 8 が第 1 配線に接続される。その他、前述の第 1 および第 2 実施形態と均等な構成や構造には同一の参照符号が付され、重複する説明は割愛される。

## 【 手 続 補 正 6 】

【 補 正 対 象 書 類 名 】 明 細 書

【 補 正 対 象 項 目 名 】 0 0 6 4

【 補 正 方 法 】 変 更

【 補 正 の 内 容 】

## 【 0 0 6 4 】

## ( 6 ) 第 4 実施形態に係るチップユニットの構成

図 9 は第 4 実施形態に係るチップユニット 1 7 の構成を概略的に示す。超音波診断装置 1 1 は前述の素子チップ 1 8 に代えて素子チップ 1 8 c を利用することができる。この第 4 実施形態では前述の配線基板 5 2 に代えて配線基板 8 2 が用いられる。配線基板 8 2 は表面で基板 2 1 を受け止める。配線基板 8 2 の裏面は平面に形成される。配線基板 8 2 の表面に第 1 配線 8 3 が形成される。第 1 配線 8 3 の形成にあたって配線基板 8 2 は基板 2 1 の輪郭よりも外側に広がる。第 1 配線 8 3 は導電材の薄膜で構成されることができる。導電材には例えば銅といった金属材料が用いられることができる。薄膜は配線基板 8 2 の表面に配線パターンを描くことができる。