

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5267867号
(P5267867)

(45) 発行日 平成25年8月21日 (2013.8.21)

(24) 登録日 平成25年5月17日 (2013.5.17)

(51) Int.Cl. F 1
HO4N 5/374 (2011.01) HO4N 5/335 740

請求項の数 11 (全 24 頁)

(21) 出願番号	特願2009-53724 (P2009-53724)	(73) 特許権者	302062931
(22) 出願日	平成21年3月6日 (2009.3.6)		ルネサスエレクトロニクス株式会社
(65) 公開番号	特開2010-212769 (P2010-212769A)		神奈川県川崎市中原区下沼部1753番地
(43) 公開日	平成22年9月24日 (2010.9.24)	(74) 代理人	100064746
審査請求日	平成23年11月1日 (2011.11.1)		弁理士 深見 久郎
		(74) 代理人	100085132
			弁理士 森田 俊雄
		(74) 代理人	100083703
			弁理士 仲村 義平
		(74) 代理人	100096781
			弁理士 堀井 豊
		(74) 代理人	100109162
			弁理士 酒井 将行
		(74) 代理人	100111246
			弁理士 荒川 伸夫

最終頁に続く

(54) 【発明の名称】 撮像装置

(57) 【特許請求の範囲】

【請求項1】

撮像装置であって、
複数の画素ユニットを備え、
前記複数の画素ユニットの各々は、
各々が入射光に応じた電荷を発生する複数の光電変換素子と、
前記複数の光電変換素子にそれぞれ対応し、各々が、対応の光電変換素子で発生した電荷を転送する複数の転送トランジスタと、
前記複数の転送トランジスタを介して前記複数の光電変換素子と接続され、前記複数の光電変換素子の各々で発生した電荷を蓄積する電荷蓄積部とを含み、
前記撮像装置は、さらに、各々が、前記複数の画素ユニットのうちの2個の画素ユニットの前記電荷蓄積部の間を接続する複数の接続トランジスタを備え、
前記複数の画素ユニットの各々は、前記複数の接続トランジスタのうちの少なくとも1個と接続され、
前記撮像装置は、さらに、前記複数の画素ユニットの各々に含まれる前記複数の転送トランジスタおよび前記複数の接続トランジスタをオン状態またはオフ状態に切替える走査回路を備え、
前記撮像装置は、前記複数の画素ユニットの各光電変換素子で発生した電荷を、複数の画素ユニットにわたって含まれる少なくとも2個の光電変換素子ごとに混合して読み出す第1の混合読出モードを有し、

10

20

前記走査回路は、前記第1の混合読出モードにおいて、読出対象である第1の画素ユニットに含まれる少なくとも1個の光電変換素子および前記第1の画素ユニットの前記電荷蓄積部と接続トランジスタを介して前記電荷蓄積部が接続された第2の画素ユニットに含まれる少なくとも1個の光電変換素子の電荷を混合して読み出すときに、前記第1の画素ユニットに含まれる読出対象の少なくとも1個の光電変換素子に対応する転送トランジスタをオン状態にし、かつ、前記第2の画素ユニットに含まれる読出対象の少なくとも1個の光電変換素子に対応する転送トランジスタをオン状態にし、かつ、前記第1の画素ユニットの前記電荷蓄積部と前記第2の画素ユニットの前記電荷蓄積部との間を接続する接続トランジスタをオン状態にする、撮像装置。

【請求項2】

撮像装置であって、
複数の画素ユニットを備え、
前記複数の画素ユニットの各々は、
各々が入射光に応じた電荷を発生する複数の光電変換素子と、
前記複数の光電変換素子にそれぞれ対応し、各々が、対応の光電変換素子で発生した電荷を転送する複数の転送トランジスタと、
前記複数の転送トランジスタを介して前記複数の光電変換素子と接続され、前記複数の光電変換素子の各々で発生した電荷を蓄積する電荷蓄積部とを含み、
前記撮像装置は、さらに、各々が、前記複数の画素ユニットのうちの2個の画素ユニットの前記電荷蓄積部の間を接続する複数の接続トランジスタを備え、
前記複数の画素ユニットの各々は、前記複数の接続トランジスタのうちの少なくとも1個と接続され、
前記撮像装置は、さらに、前記複数の画素ユニットの各々に含まれる前記複数の転送トランジスタおよび前記複数の接続トランジスタをオン状態またはオフ状態に切替える走査回路を備え、
前記複数の画素ユニットの各々は、さらに、
前記電荷蓄積部に蓄積された電荷に応じた信号を出力する増幅トランジスタと、
前記電荷蓄積部に蓄積された電荷を排出するリセットトランジスタと、
前記増幅トランジスタと接続され、各画素ユニットを選択状態するための選択トランジスタとを含み、
 前記複数の画素ユニットの各々において、前記増幅トランジスタおよび前記選択トランジスタは、互いに共通の不純物領域を有する、撮像装置。

【請求項3】

互いに接続された2個の画素ユニットのうち、いずれか一方の画素ユニットの前記リセットトランジスタと、これらの画素ユニットを接続する接続トランジスタとは、互いに共通の不純物領域を有する、請求項2に記載の撮像装置。

【請求項4】

前記複数の画素ユニットに含まれる光電変換素子は、行列状に配列されて光電変換素子アレイを構成し、
 前記複数の画素ユニットの各々において、前記電荷蓄積部は、前記複数の光電変換素子とそれぞれ対応し、互いに電氣的に接続された複数の浮遊拡散部を含み、
 前記複数の浮遊拡散部の各々は、対応の光電変換素子に対して前記列方向の第1の側に、対応の転送トランジスタを介在して設けられ、
 前記光電変換素子アレイの各行の2個の光電変換素子ごとに、対応の浮遊拡散部が浮遊拡散部対を構成し、
 各浮遊拡散部対を構成する2個の浮遊拡散部間の間隔は、行方向に隣り合った光電変換素子に対応し、かつ、浮遊拡散部対を構成しない2個の浮遊拡散部間の間隔よりも狭い、請求項3に記載の撮像装置。

【請求項5】

前記光電変換素子アレイの隣接する行同士では、1列ずれた2個の光電変換素子ごとに

10

20

30

40

50

、対応の浮遊拡散部が前記浮遊拡散部対を構成する、請求項 4 に記載の撮像装置。

【請求項 6】

前記複数の画素ユニットの各々に含まれる前記複数の光電変換素子の個数は 4 個であり、

前記光電変換素子アレイの各列の光電変換素子は、4 個の連続して並ぶ光電変換素子ごとに、前記複数の画素ユニットのいずれか 1 つに含まれ、

前記複数の接続トランジスタの各々は、前記光電変換素子アレイの列方向に互いに隣接する画素ユニットの前記電荷蓄積部間を接続する、請求項 4 または 5 に記載の撮像装置。

【請求項 7】

前記複数の画素ユニットの各々の前記増幅トランジスタおよび選択トランジスタは、前記複数の画素ユニットの各々に個別に対応する第 1 のトランジスタ領域に設けられ、

前記複数の画素ユニットの各々の前記リセットトランジスタは、互いに共通化された不純物領域を有する接続トランジスタとともに、前記複数の画素ユニットの各々に個別に対応する第 2 のトランジスタ領域に設けられ、

前記第 1 および第 2 のトランジスタ領域の各々は、前記行方向に隣り合った光電変換素子に対応し、かつ、前記拡散浮遊部対を構成しない 2 個の拡散浮遊部の間の領域である、請求項 6 に記載の撮像装置。

【請求項 8】

前記光電変換素子アレイの行は、

前記列方向の前記第 1 の側に前記第 1 のトランジスタ領域のみが隣接して配置された第 1 の行と、

前記列方向の前記第 1 の側に前記第 2 のトランジスタ領域のみが隣接して配置された第 2 の行とを含み、

前記第 1 の行と第 2 の行とは、2 行ごとに交互に繰返して設けられる、請求項 7 に記載の撮像装置。

【請求項 9】

前記複数の画素ユニットに含まれる光電変換素子は、行列状に配列されて光電変換素子アレイを構成し、

前記複数の画素ユニットの各々に含まれる前記複数の光電変換素子の個数は 4 個であり、

前記光電変換素子アレイの各列の光電変換素子は、4 個の連続して並ぶ光電変換素子ごとに、前記複数の画素ユニットのいずれか 1 つに含まれ、

前記複数の接続トランジスタの各々は、前記光電変換素子アレイの列方向に互いに隣接する画素ユニットの電荷蓄積部間を接続し、

前記複数の画素ユニットの各々において、前記電荷蓄積部は、前記複数の光電変換素子にそれぞれ対応し、互いに電氣的に接続された複数の浮遊拡散部を含み、

前記複数の浮遊拡散部の各々は、対応の光電変換素子に対して前記光電変換素子アレイの行方向の第 1 の側に、対応の転送トランジスタを介在して設けられ、

前記複数の画素ユニットの各々の前記増幅トランジスタ、リセットトランジスタ、および選択トランジスタ、ならびに前記複数の接続トランジスタは、前記光電変換素子アレイの互いに隣接する行と行との間で光電変換素子が設けられていない領域である行間領域に設けられる、請求項 2 に記載の撮像装置。

【請求項 10】

前記撮像装置は、前記複数の画素ユニットの各光電変換素子で発生した電荷を、光電変換素子ごとに個別に読み出す読出モードとして、通常読出モードおよび減感読出モードを有し、

前記走査回路は、前記通常読出モードにおいて、読出対象である第 1 の画素ユニットに含まれる第 1 の光電変換素子の電荷を読み出すときに、前記第 1 の光電変換素子に対応する転送トランジスタをオン状態にし、かつ、前記第 1 の画素ユニットの前記電荷蓄積部と接続されたいずれの接続トランジスタもオフ状態にし、

10

20

30

40

50

前記走査回路は、前記減感読出モードにおいて、前記第1の光電変換素子の電荷を読み出すときに、前記第1の光電変換素子に対応する転送トランジスタをオン状態にし、かつ、前記第1の画素ユニットの前記電荷蓄積部と接続された少なくとも1つの接続トランジスタをオン状態にする、請求項1～9のいずれか1項に記載の撮像装置。

【請求項11】

前記撮像装置は、前記複数の画素ユニットの各光電変換素子で発生した電荷を、同一の画素ユニットに含まれる少なくとも2個の光電変換素子ごとに混合して読み出す第2の混合読出モードを有し、

前記走査回路は、前記第2の混合読出モードにおいて、読出対象である第1の画素ユニットに含まれる少なくとも2個の光電変換素子の電荷を混合して読み出すときに、読出対象の少なくとも2個の光電変換素子にそれぞれ対応する複数の転送トランジスタをオン状態にし、かつ、前記第1の画素ユニットの前記電荷蓄積部と接続されたいずれの接続トランジスタもオフ状態にする、請求項10に記載の撮像装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、光電変換機能を有数する撮像装置に関する。

【背景技術】

【0002】

CCD(Charge Coupled Device)やCMOS(Complementary Metal-Oxide Semiconductor)などのイメージセンサでは、高感度、高S/N(Signal-to-Noise)比を維持したまま、ダイナミックレンジを広げることが望まれている。広ダイナミックレンジ化の可能な撮像装置として、たとえば、以下の技術が知られている。

20

【0003】

特開2006-217410号公報(特許文献1)に開示される技術では、撮像装置の各画素が、フォトダイオードと、転送トランジスタと、フローティングディフュージョン(フローティング領域)と、オーバーフローゲートと、蓄積容量と、リセットトランジスタと、蓄積トランジスタと、増幅トランジスタと、選択トランジスタとを含む(同文献の図1参照)。

【0004】

30

ここで、フォトダイオードは、光を受光して光電荷を生成および蓄積する。転送トランジスタは、フォトダイオードに隣接して設けられ、フォトダイオードで生成された光電荷を転送する。フローティングディフュージョンは、転送トランジスタを介してフォトダイオードに接続して設けられる。オーバーフローゲートは、蓄積動作時にフォトダイオードからあふれる光電荷を転送するため、フォトダイオードに隣接して設けられる。蓄積容量は、蓄積動作時にフォトダイオードからあふれる光電荷を、オーバーフローゲートを通じて蓄積する。リセットトランジスタは、フローティングディフュージョンに接続して形成され、蓄積容量およびフローティングディフュージョン内の信号電荷を排出する。蓄積トランジスタは、フローティングディフュージョンと蓄積容量の間に設けられる。増幅トランジスタは、フローティングディフュージョンの信号電荷またはフローティングディフュージョンと蓄積容量の信号電荷を電圧として読み出す。選択トランジスタは、増幅トランジスタに接続して設けられ画素ないしは画素ブロックを選択する。

40

【0005】

また、特開2006-245522号公報(特許文献2)に開示される技術では、撮像装置の各画素が、フォトダイオードと、転送トランジスタと、フローティングディフュージョンと、第1および第2の蓄積容量と、リセットトランジスタと、第1および第2の蓄積トランジスタと、増幅トランジスタと、選択トランジスタとを含む(同文献の図1参照)。

【0006】

ここで、フォトダイオードは、光を受光して光電荷を生成する。転送トランジスタは、

50

フォトダイオードに隣接して設けられ、フォトダイオードで生成された光電荷を転送する。フローティングディフュージョンは、転送トランジスタを介してフォトダイオードに接続して設けられる。第1および第2の蓄積容量は、露光蓄積動作時にフォトダイオードからあふれる光電荷を、転送トランジスタを通じて蓄積する。リセットトランジスタは、第1の蓄積容量に接続して形成され、第1の蓄積容量、第2の蓄積容量、およびフローティングディフュージョン内の信号電荷を排出する。第1の蓄積トランジスタは、フローティングディフュージョンと第1の蓄積容量の間に設けられる。第2の蓄積トランジスタは、第1の蓄積容量と第2の蓄積容量の間に設けられる。増幅トランジスタは、フローティングディフュージョンの信号電荷、またはフローティングディフュージョンと第1の蓄積容量の信号電荷、またはフローティングディフュージョンと第1の蓄積容量と第2の蓄積容量の信号電荷を電圧として読み出す。選択トランジスタは、増幅トランジスタに接続して設けられ画素ないしは画素ブロックを選択する。

10

【先行技術文献】

【特許文献】

【0007】

【特許文献1】特開2006-217410号公報

【特許文献2】特開2006-245522号公報

【発明の概要】

【発明が解決しようとする課題】

【0008】

20

上記の文献に記載された撮像装置は、各画素に付加された容量素子をフローティングディフュージョンに接続するか否かをトランジスタスイッチによって切替える。このように容量素子を接続するか否かによって、ダイナミックレンジの調整が行なわれる。

【0009】

しかしながら、この技術の場合、容量素子を付加したために、画素に占めるフォトダイオードの面積の割合が従来よりも小さくなり、高画質を維持することが困難であると考えられる。したがって、この技術は、監視カメラや車載カメラなどのように、画質よりもダイナミックレンジを優先するような用途には適しているかもしれないが、デジタルカメラのように高画質を維持した上で、ダイナミックレンジを広げる必要がある用途には、適していない。

30

【0010】

したがって、この発明の目的は、高画質と広ダイナミックレンジとを両立可能な撮像装置を提供することである。

【課題を解決するための手段】

【0011】

この発明は要約すれば撮像装置であって、複数の画素ユニットと、複数の接続トランジスタと、走査回路とを備える。ここで、複数の画素ユニットの各々は、複数の光電変換素子と、複数の転送トランジスタと、電荷蓄積部とを含む。

【0012】

複数の画素ユニット各々において、複数の光電変換素子の各々は、入射光に応じた電荷を発生する。複数の転送トランジスタは、複数の光電変換素子にそれぞれ対応し、各々が、対応の光電変換素子で発生した電荷を転送する。電荷蓄積部は、複数の転送トランジスタを介して複数の光電変換素子と接続され、複数の光電変換素子の各々で発生した電荷を蓄積する。

40

【0013】

また、撮像装置において、複数の接続トランジスタの各々は、複数の画素ユニットのうちの2個の画素ユニットの電荷蓄積部の間を接続する。この場合、複数の画素ユニットの各々は、複数の接続トランジスタのうちの少なくとも1個と接続される。走査回路は、複数の画素ユニットの各々に含まれる複数の転送トランジスタおよび複数の接続トランジスタをオン状態またはオフ状態に切替える。

50

【発明の効果】

【0014】

この発明によれば、各光電変換素子で発生した電荷を読み出すときに、露光量に応じて接続トランジスタをオン状態またはオフ状態に切替える。これによって、電荷蓄積部の容量が可変になるので、広ダイナミックレンジ化が実現できる。また、各画素ユニットあたり1個以下の接合トランジスタを付加することによって電荷蓄積部の容量を可変にすることができるので、光電変換素子の受光面積を犠牲にすることはなく高画質を維持することが可能である。

【図面の簡単な説明】

【0015】

10

【図1】この発明の実施の形態1による撮像装置1の構成を示すブロック図である。

【図2】図1の画素アレイ部10の1列あたりの等価回路図である。

【図3】通常読出モードにおける撮像装置1の読出動作を説明するためのタイミング図である。

【図4】減感読出モードにおける撮像装置1の読出動作を説明するためのタイミング図である。

【図5】2画素混合読出モードにおける撮像装置1の読出動作を説明するためのタイミング図である。

【図6】3画素混合読出モードにおける撮像装置1の読出動作を説明するためのタイミング図である。

20

【図7】画素アレイ部10のレイアウトを模式的に示す平面図である。

【図8】画素アレイ部10Aのレイアウトを模式的に示す平面図である。

【図9】この発明の実施の形態1, 2の撮像装置1を用いたデジタルスチルカメラ200の構成を模式的に示すブロック図である。

【発明を実施するための形態】

【0016】

以下、この発明の実施の形態について図面を参照して詳しく説明する。なお、同一または相当する部分には同一の参照符号を付して、その説明を繰返さない。

【0017】

[実施の形態1]

30

(撮像装置1の構成)

図1は、この発明の実施の形態1による撮像装置1の構成を示すブロック図である。

【0018】

図1を参照して、撮像装置1は、画素アレイ部10と、垂直走査回路11と、水平走査回路12と、複数の制御信号線 t_x , $r_s t$, $s_e l$, s_w と、複数の出力信号線 $v_o u t$ とを含む。

【0019】

画素アレイ部10は、行列状に配列された複数のフォトダイオードPD(光電変換素子)からなるフォトダイオードアレイPDA(光電変換素子アレイ)を含む。図1では、簡単のために、10行4列のフォトダイオードアレイPDAが図示されている。すなわち、図1の左から右に第1列から第4列のフォトダイオードPDが図示され、図1の下から上に第1行から第10行のフォトダイオードPDが図示される。なお、図1の左右方向を、X方向、行方向、または水平方向と称し、図1の上下方向を、Y方向、列方向、または垂直方向と称する。また、各方向に沿った向き(+側、-側)を区別する場合には、+Y方向、-Y方向のように符号をつけて区別する。

40

【0020】

なお、撮像装置1をカラー画像用として用いる場合には、フォトダイオードPDの受光面上にカラーフィルタが設けられる。図1に示すように、一般的なベイヤー方式のカラーフィルタの配列では、輝度信号に寄与する割合の大きい緑色(G)のカラーフィルタが市松状に配置され、残りの部分に赤色(R)および青色(B)のカラーフィルタが市松状に

50

配置される。

【0021】

フォトダイオードアレイPDAは、各列の連続して並ぶ4個ごとにグループを構成する。各グループの4個のフォトダイオードPDは、複数のトランジスタ(図2の転送トランジスタTX、増幅トランジスタAMI、選択トランジスタSEL、およびリセットトランジスタRST)とともに画素ユニットPUを構成する。画素アレイ部10は、この画素ユニットPUを単位として動作する。

【0022】

画素アレイ部10は、さらに、複数の接続トランジスタSWを含む。各接続トランジスタSWは、列方向に互いに隣接する画素ユニットPU間に設けられる。各接続トランジスタSWは、各フォトダイオードPDに発生した電荷を読み出すときに、撮像装置1の読出モードに応じてオン状態またはオフ状態に切替えられる。以下では、まず、各画素ユニットPUの構成および動作について説明する。

10

【0023】

図2は、図1の画素アレイ部10の1列あたりの等価回路図である。出力信号線vout1~vout4に接続される画素ユニットPUの電気回路構成はいずれも同じであるので、図2は、画素ユニットPU1, PU2が任意の出力信号線voutに接続されたものとして示されている。なお、この明細書では、フォトダイオードPD1~PD8のように参照符号の末尾に番号を付すことによって、同種の構成要素を区別する。同種の構成要素を総称する場合、または不特定のものを示す場合には、参照符号の末尾に番号を付さずに記載する。

20

【0024】

画素ユニットPU1は、4個のフォトダイオードPD1~PD4と、4個の転送トランジスタTX1~TX4と、4つのフローティングディフュージョン(浮遊拡散部とも称する)FD1~FD4と、各1個のリセットトランジスタRST1、増幅トランジスタAMI1、および選択トランジスタSEL1とを含む。さらに、画素ユニットPU1は、フローティングディフュージョンFD1~FD4を相互に電氣的に接続する金属配線FDL1を含む。フローティングディフュージョンFD1~FD4と金属配線FDL1とによって、各フォトダイオードPDで発生した電荷を蓄積する電荷蓄積部FDU1が構成される。

【0025】

画素ユニットPU2の構成も同じである。すなわち、画素ユニットPU2は、4個のフォトダイオードPD5~PD8と、4個の転送トランジスタTX5~TX8と、4つのフローティングディフュージョンFD5~FD8と、各1個のリセットトランジスタRST2、増幅トランジスタAMI2、および選択トランジスタSEL2と、金属配線FDL2とを含む。フローティングディフュージョンFD5~FD8と金属配線FDL2とによって、電荷蓄積部FDU2が構成される。

30

【0026】

なお、図2は任意の列についての記載であるが、列を区別する場合には、列番号を表わす文字を付加して記載する。この場合、文字a, b, c, ...は、第1列、第2列、第3列, ...をそれぞれ表わすものとする。たとえば、第1列目の金属配線層FDLを、FDL1a, FDL2a, FDL3a, ...のように記載し、第2列目の金属配線層FDLを、FDL1b, FDL2b, FDL3b, ...のように記載する(図7参照)。

40

【0027】

フォトダイオードPD1~PD4は、受光した光に応じて電荷(電子)を発生する光電変換素子である。発生した電荷はPN接合ダイオードのN型の不純物領域(拡散領域)に蓄積される。フォトダイオードPDのアノードであるP型の不純物領域は接地される。

【0028】

フローティングディフュージョンFD1~FD4は、フォトダイオードPD1~PD4にそれぞれ対応して設けられたN型不純物領域である。フローティングディフュージョンFDの不純物密度は、フォトダイオードPDのN型不純物領域(N層とも称する)よりも

50

大きい。フローティングディフュージョンFD1～FD4は、NMOS(N-channel Metal-Oxide Semiconductor)トランジスタである転送トランジスタTX1～TX4をそれぞれ介して、対応のフォトダイオードPDのカソード(N層)と接続される。

【0029】

フローティングディフュージョンFD1～FD4は、フォトダイオードPD1～PD4で発生した電荷を蓄積する電荷蓄積部として動作する。この場合、始めに、各フローティングディフュージョンFDは、高電位(電源電圧)が印加されることによって電荷が全て抜かれて空乏化される。その後、フォトダイオードPDとの間の転送トランジスタTXがオン状態になることによって、フォトダイオードPDのN層に蓄積された電荷がフローティングディフュージョンFDに転送される。このとき、より大きな不純物密度を有するフローティングディフュージョンFDの空乏化電位のほうがフォトダイオードPDの空乏化電位よりも高いので、フォトダイオードPDのN層に発生した電荷は全てフローティングディフュージョンFDに転送される。

10

【0030】

図2の場合、フローティングディフュージョンFD1～FD4は、金属配線FDL1によって相互に接続されている。したがって、フローティングディフュージョンFD1～FD4はほぼ等電位になる。フローティングディフュージョンFD1～FD4および金属配線FDL1の全体が、各フォトダイオードPDに対して共用の電荷蓄積部FDU1を構成する。

【0031】

NMOSトランジスタである増幅トランジスタAMI1はソースフォロア回路として機能する。増幅トランジスタAMI1のゲートは、金属配線FDL1を介してフローティングディフュージョンFD1～FD4に接続され、ドレインは電源配線VDDに接続される。また、増幅トランジスタAMI1のソースは、NMOSトランジスタである選択トランジスタSEL1を介して出力信号線voutと接続される。

20

【0032】

増幅トランジスタAMI1は、選択トランジスタSEL1がオン状態のとき、フローティングディフュージョンFD1～FD4の電位に応じた信号電圧を出力信号線Voutに出力する。このとき、フローティングディフュージョンFD1～FD4の電位は、各フォトダイオードPDから転送された電荷の数に応じて決まるので、増幅トランジスタAMI1の出力電圧は、各フォトダイオードPDの受光量に応じて線形に変化することになる。

30

【0033】

NMOSトランジスタであるリセットトランジスタRST1は、電源配線VDDと金属配線FDL1との間に接続される。リセットトランジスタRST1は、フローティングディフュージョンFD1～FD4に蓄積された電荷を排出するために設けられる。

【0034】

以上のように、各画素ユニットPUは、4個のフォトダイオードPDと、転送TX、増幅AMI、選択SEL、およびリセットRSTから成る7つのトランジスタを含む。したがって、1個のフォトダイオードPDあたり1.75個のトランジスタが設けられることになるので、上記の画素ユニットPUの構成は一般に1.75トランジスタ構成と呼ばれる。増幅AMI、選択SEL、およびリセットRSTの各トランジスタは、4個のフォトダイオードPDで共用される。

40

【0035】

図1の画素アレイ部10は、さらに、NMOSトランジスタである複数の接続トランジスタSWを含む。各接続トランジスタSWは、列方向に隣接する画素ユニットPU間に設けられ、これらの画素ユニットPUの電荷蓄積部FDU間を接続する。具体的に図2の場合には、画素ユニットPU1の電荷蓄積部FDU1と画素ユニットPU2の電荷蓄積部FDU2とを接続する接続トランジスタSW1が示されている。さらに、図2には、画素ユニットPU2の電荷蓄積部FDU2と、画素ユニットPU2に対して+Y方向に隣接する画素ユニットの電荷蓄積部とを接続する接続トランジスタSW2が示されている。

50

【 0 0 3 6 】

接続トランジスタ $S W$ は、各フォトダイオード $P D$ に発生した電荷の読出が行なわれるときに、撮像装置 1 の読出モードに応じてオン状態またはオフ状態に切替えられる。後述するように、読出モードには、通常読出モードのほかに、感度を減らして読み出す減感読出モードと、同色の画素を混合して読み出す混合読出モードとがある。

【 0 0 3 7 】

一般に、フォトダイオード $P D$ 1 個に対応する各画素の感度は、次の 3 つの値の積によって決まると考えられる。第 1 の値は、フォトダイオード $P D$ に入射した 1 個の光子あたり、何個の電子に変換されるかという量子効率である。第 2 の値は、フォトダイオード $P D$ の電位変化とフローティングディフュージョン $F D$ の電位変化の比である変換ゲインである。第 3 の値は、増幅トランジスタ $A M I$ のゲインである。通常、画素の構造が決まるとこれらの値は一定になる。実施の形態 1 の撮像装置 1 では、互いに隣接する電荷蓄積部 $F D U$ を接続する接続トランジスタ $S W$ を設けることによって、第 2 の値である変換ゲインを可変にしている。

【 0 0 3 8 】

さて、上記の転送トランジスタ $T X$ 、選択トランジスタ $S E L$ 、リセットトランジスタ $R S T$ 、および接続トランジスタ $S W$ のオンおよびオフを制御するために制御信号線 $t x$, $s e l$, $r s t$, $s w$ が各トランジスタのゲート電極に接続される。すなわち、制御信号線 $t x 1 \sim t x 8$ は、転送トランジスタ $T X 1 \sim T X 8$ のゲートにそれぞれ接続される。制御信号線 $s e l 1$, $s e l 2$ は、選択トランジスタ $S E L 1$, $S E L 2$ のゲートにそれぞれ接続される。また、制御信号線 $r s t 1$, $r s t 2$ は、リセットトランジスタ $R S T 1$, $R S T 2$ のゲートにそれぞれ接続される。制御信号線 $s w 1$, $s w 2$ は、接続トランジスタ $S W 1$, 2 のゲートにそれぞれ接続される。

【 0 0 3 9 】

再び、図 1 を参照して、撮像装置 1 全体の構成について補足する。撮像装置 1 は、行方向に延在する制御信号線 $t x$, $r s t$, $s e l$, $s w$ と、列方向に延在する出力信号線 $v o u t$ とを含む。制御信号線 $t x$, $r s t$, $s e l$, $s w$ は、垂直走査回路 1 1 と画素アレイ部 1 0 との間を接続し、出力信号線 $v o u t$ は、水平走査回路 1 2 と画素アレイ部 1 0 との間を接続する。

【 0 0 4 0 】

転送トランジスタ $T X$ 用の制御信号線 $t x$ は、フォトダイオードアレイ $P D A$ の各行と個別に対応して設けられる。各制御信号線 $t x$ は、対応する行を構成する複数のフォトダイオード $P D$ に対して共通に設けられている。図 1 の場合、画素アレイ部 1 0 の第 1 行～第 1 0 行にそれぞれ対応して設けられた制御信号線 $t x 1 \sim t x 1 0$ が図示されている。

【 0 0 4 1 】

出力信号線 $v o u t$ は、各フォトダイオード $P D$ で生成された信号電荷に対応した出力電圧を読み出すために設けられる。出力信号線 $v o u t$ は、フォトダイオードアレイ $P D A$ の各列と個別に対応して、列の順番に設けられる。各出力信号線 $v o u t$ は、対応する列に設けられた各画素ユニット $P U$ の選択トランジスタ $S E L$ と接続される。図 1 の場合、第 1 列～第 4 列に対応して設けられた出力信号線 $v o u t 1 \sim v o u t 4$ が図示されている。

【 0 0 4 2 】

選択トランジスタ $S E L$ 用の制御信号線 $s e l$ は、奇数列用の制御信号線 $s e l 1 o$, $s e l 2 o$, ... と、偶数列用の制御信号線 $s e l 1 e$, $s e l 2 e$, ... とを含む (参照符号の末尾に o , e を付して奇数列、偶数列を区別する。) 。奇数列用の制御信号線 $s e l 1 o$, $s e l 2 o$, ... の各々は、各奇数列に設けられた画素ユニット $P U$ の選択トランジスタ $S E L$ と接続される。偶数列用の制御信号線 $s e l 1 o$, $s e l 2 o$, ... の各々は、各偶数列に設けられた画素ユニット $P U$ の選択トランジスタ $S E L$ と接続される。行方向に並ぶ画素ユニット $P U$ では、制御信号線 $s e l$ が共用される。

【 0 0 4 3 】

10

20

30

40

50

リセットトランジスタ RST 用の制御信号線 rst は、奇数列用の制御信号線 $rst1o, rst2o, \dots$ と、偶数列用の制御信号線 $rst1e, rst2e, \dots$ とを含む。奇数列用の制御信号線 $rst1o, rst2o, \dots$ は、各奇数列に設けられた画素ユニット PU のリセットトランジスタ RST と接続される。偶数列用の制御信号線 $rst1e, rst2e, \dots$ は、偶数列に設けられた画素ユニット PU のリセットトランジスタ RST と接続される。行方向に並ぶ画素ユニット PU では、制御信号線 rst が共用される。

【0044】

接続トランジスタ SW 用の制御信号線 sw は、奇数列用の制御信号線 $sw1o, sw2o, \dots$ と、偶数列用の制御信号線 $sw1e, sw2e, \dots$ とを含む。奇数列用の制御信号線 $sw1o, sw2o, \dots$ の各々は、各奇数列において、隣り合った画素ユニット PU 間に設けられた接続トランジスタ SW と接続される。偶数列用の制御信号線 $sw1e, sw2e, \dots$ の各々は、各偶数列において、隣り合った画素ユニット PU 間に設けられた接続トランジスタ SW と接続される。行方向に並ぶ接続トランジスタ SW では、制御信号線 sw が共用される。

10

【0045】

垂直走査回路 11 は、制御信号線 tx, rst, sel の電圧を順次 H レベルまたは L レベルに切替える。このとき、垂直走査回路 11 は、読出モードに応じて、制御信号線 sw を H レベルまたは L レベルに切替える。これによって、フォトダイオードアレイ PDA の行ごとに、各行のフォトダイオードアレイ PDA に蓄積された電荷量に応じた電圧が出力信号線 $vout$ に出力される。水平走査回路 12 は、出力信号線 $vout$ に出力された電圧を順次読み出すことによって、各フォトダイオード PD の受光量を検出する。

20

【0046】

(撮像装置 1 の読出動作 - 通常読出モード)

次に、撮像装置 1 における各フォトダイオード PD の信号電荷の具体的な読出手順について説明する。最初に、各フォトダイオード PD で発生した電荷を、フォトダイオード PD ごとに個別に読み出す通常読出モードについて説明する。

【0047】

図 3 は、通常読出モードにおける撮像装置 1 の読出動作を説明するためのタイミング図である。図 3 は上から順に、メカニカルシャッターの開閉状態、図 2 の制御信号線 $tx1 \sim tx8, rst1, rst2, sw1, sw2, sel1, sel2$ の電圧波形、および出力信号線 $vout$ の電圧波形を示す。通常読出モードでは、制御信号線 $sw1, sw2$ の電圧はいずれの時間帯も L レベルであり、接続トランジスタ SW1, SW2 はオフ状態のままである。以下、図 2、図 3 を参照して、画素ユニット PU1, PU2 の各フォトダイオード PD の信号電荷の読出手順について時間順に説明する。

30

【0048】

時刻 $t1$ では、制御信号線 $tx1 \sim tx8, rst1, rst2$ の電圧が H レベルであり、制御信号線 $sel1, sel2$ の電圧が L レベルであるので、転送トランジスタ TX1 ~ TX8 およびリセットトランジスタ RST1, RST2 がオン状態になる。この結果、フォトダイオード PD1 ~ PD8 の N 層およびフローティングディフュージョン FD1 ~ FD8 の電荷が全て抜かれて空乏化される。その後、制御信号線 $tx1 \sim tx8$ の電圧が L レベルに戻ることによって、転送トランジスタ TX1 ~ TX8 がオフ状態になる。

40

【0049】

次の時刻 $t2$ では、メカニカルシャッターが開放する。シャッターが開放している間、フォトダイオード PD1 ~ PD8 では入射光によって電荷が発生し、フォトダイオード PD1 ~ PD8 の N 層に蓄積される。

【0050】

シャッター閉鎖後の時刻 $t3$ では、制御信号線 $rst1, rst2$ の電圧が L レベルであり、制御信号線 $sel1$ の電圧が H レベルであり、制御信号線 $sel2$ の電圧が L レベルである。この結果、リセットトランジスタ RST1, RST2 がオフ状態になり、選択

50

トランジスタSEL1がオン状態になるので、フローティングディフュージョンFD1～FD4の空乏化電位（電荷蓄積部FDU1の電位）に応じた出力電圧が出力信号線voutに出力される。図1の水平走査回路12は、このときの出力信号線voutの電圧を、ダークレベルの出力として検出する。

【0051】

次の時刻t4では、制御信号線tx1の電圧がHレベルになるので、転送トランジスタTX1がオン状態になる。この結果、フォトダイオードPD1の電荷がフローティングディフュージョンFD1～FD4に転送される。フローティングディフュージョンFD1～FD4の電位は、フォトダイオードPD1から転送された電荷数に応じた値に変化し、これに伴って、出力信号線voutの電圧が変化する。

10

【0052】

制御信号線tx1の電圧がLレベルに戻った後の時刻t5で、図1の水平走査回路12は、このときの出力信号線voutの電圧を検出する。時刻t3で検出したダークレベルの出力との差がフォトダイオードPD1の受光信号になる。

【0053】

次の時刻t6では、制御信号線rst1の電圧がHレベルであり、制御信号線sel1の電圧がLレベルである。この結果、フローティングディフュージョンFD1～FD4の電荷が全て抜かれて初期化される。以上で、フォトダイオードPD1の受光した信号電荷の読出が終了し、次のフォトダイオードPD2の信号電荷の読出の準備が整う。

【0054】

20

続く時刻t6～t7は、時刻t3～t6と同様の過程がフォトダイオードPD2に対して行なわれ、フォトダイオードPD2で発生した信号電荷が読み出される。同様に、時刻t7～t8でフォトダイオードPD3で発生した信号電荷が読み出され、時刻t8～t9でフォトダイオードPD4で受光した信号電荷が読み出される。以上で画素ユニットPU1の読出が完了する。

【0055】

時刻t9では、制御信号線rst1の電圧がLレベルであり、制御信号線rst2の電圧がHレベルである。また、制御信号線sel1, sel2の電圧がLレベルである。この結果、リセットトランジスタRST2がオン状態になって、フローティングディフュージョンFD5～FD8の電荷がすべて抜かれて初期化される。これによって、次の、画素ユニットPU2のフォトダイオードPD5の信号電荷の読出の準備が整う。

30

【0056】

続いて、時刻t10で、制御信号線sel2の電圧がHレベルになることによって、フローティングディフュージョンFD5～FD8（電荷蓄積部FDU2）のダークレベルの信号が出力される。この後、時刻t11で、制御信号線tx5がHレベルになることによって、転送トランジスタTX5がオン状態になる。これによって、フォトダイオードPD5の電荷がフローティングディフュージョンFD5～FD8に転送される。次の時刻t12で転送された電荷に応じた電圧が出力信号線voutを介して読み出される。

【0057】

同様の読出動作が、時刻t13～t14、時刻t14～t15、時刻t15～t16で行なわれることによって、フォトダイオードPD6～PD8で発生した信号電荷が順次読み出される。以上で画素ユニットPU2の読出が完了する。

40

【0058】

（撮像装置1の読出動作 - 減感読出モード）

次に、撮像装置1の感度を下げて読出を行なう減感読出モードについて説明する。

【0059】

一般に、デジタルカメラ向けイメージセンサでは広いISO感度のレンジが求められている。このとき、露光量の多い低ISO感度領域では高精細な画質を得る必要がある。また、露光量の少ない高ISO感度領域ではできるだけS/N比を大きくしてノイズの少ない画像を得る必要がある。

50

【0060】

ここで、高ISO感度領域においてS/N比を改善するためには、光電変換効率を上げることが有効である。しかし、そうすると、低ISO感度領域では信号レベルが早期に飽和してしまって（画像では白とびがひどくなる）、ダイナミックレンジが狭くなる。

【0061】

そこで、撮像装置1の減感読出モードでは、露光量の多い低ISO感度領域では、読出対象のフォトダイオードPDが設けられた画素ユニットPUと隣接する画素ユニットPUとの間に設けられた接続トランジスタSWをオン状態にする。これによって、電荷蓄積部FDUの容量が増加するので、低ISO感度領域における信号レベルの飽和を防ぐことができる。

10

【0062】

図4は、減感読出モードにおける撮像装置1の読出動作を説明するためのタイミング図である。図4の縦軸は図3の場合と同じである。以下、図2、図4を参照して、画素ユニットPU1、PU2の各フォトダイオードPDの信号電荷の読出手順について時間順に説明する。なお、時刻t1、時刻t2については、図3と同じであるので説明を繰返さない。

【0063】

シャッター閉鎖後の時刻t3では、制御信号線rst1、rst2の電圧がLレベルであり、制御信号線sw1、sel1の電圧がHレベルであり、制御信号線sw2、sel2の電圧がLレベルである。したがって、リセットトランジスタRST1、RST2がオフ状態になり、接続トランジスタSW1および選択トランジスタSEL1がオン状態になる。この結果、オン状態の接続トランジスタSW1によって電荷蓄積部FDU1およびFDU2が接続される。したがって、出力信号線voutには、フローティングディフュージョンFD1～FD8の空乏化電位（電荷蓄積部FDU1およびFDU2の全体の電位）に応じた出力電圧が出力されることになる。図1の水平走査回路12は、このときの出力信号線voutの電圧を、ダークレベルの出力として検出する。

20

【0064】

次の時刻t4では、制御信号線tx1の電圧がHレベルになるので、転送トランジスタTX1がオン状態になる。この結果、フォトダイオードPD1の電荷がフローティングディフュージョンFD1～FD8（電荷蓄積部FDU1およびFDU2の全体）に転送される。フローティングディフュージョンFD1～FD8の電位は、フォトダイオードPD1から転送された電荷数に応じた値に変化し、これに伴って、出力信号線voutの電圧が変化する。このとき、電荷蓄積部FDUの容量は通常読出モードのときの約2倍になっているので、電荷蓄積部FDUの電位は通常読出モードのおよそ半分である。したがって、出力電圧voutの飽和を防止することができる。

30

【0065】

制御信号線tx1の電圧がLレベルに戻った後の時刻t5で、図1の水平走査回路12は、このときの出力信号線voutの電圧を検出する。時刻t3で検出したダークレベルの出力との差がフォトダイオードPD1の受光信号になる。

【0066】

次の時刻t6では、制御信号線rst1、rst2の電圧がHレベルであり、制御信号線sw1、sw2、sel1、sel2の電圧がLレベルである。この結果、フローティングディフュージョンFD1～FD8の電荷が全て抜かれて初期化される。以上で、フォトダイオードPD1の受光した信号電荷の減感読出モードによる読出が終了し、次のフォトダイオードPD2の信号電荷の減感読出モードによる読出の準備が整う。

40

【0067】

続く時刻t6～t7は、時刻t3～t6と同様の過程がフォトダイオードPD2に対して行なわれ、フォトダイオードPD2で発生した信号電荷が読み出される。同様に、時刻t7～t8でフォトダイオードPD3で発生した信号電荷が読み出され、時刻t8～t9でフォトダイオードPD4で受光した信号電荷が読み出される。以上で、画素ユニットP

50

U1の減感読出モードによる読出が完了する。

【0068】

画素ユニットPU2についても同様に、制御信号線sw1の電圧がHレベル（接続トランジスタSW1がオン）の状態、フォトダイオードPD5～PD8の信号電荷が読み出される。すなわち、画素ユニットPU1の場合と同様の読出動作が、時刻t9～t10、時刻t10～t11、時刻t11～t12、時刻t12～t13で行なわれることによって、フォトダイオードPD5～PD8の信号電荷が読み出される。以上で、画素ユニットPU2の減感読出モードによる読出が完了する。

【0069】

（撮像装置1の読出動作 - 2画素混合読出モード）

10

次に、同色の2画素を混合して読出を行なう2画素混合読出モードについて説明する。

【0070】

最近のデジタルスチルカメラの画素数の増加は著しく、1000万（10M）画素を超えるものまで現れてきている。しかし、デジタルカメラによって静止画だけでなく動画撮影も行なう場合には、1000万（10M）画素全てを使って動画撮影を行なうのは画素数が大きすぎて実用的でない。このことは、フルHD（Full High Definition）のデジタルテレビジョンでも200万（2M）画素程度であることを考慮しても明らかである。

【0071】

このように動画撮影を行なう場合のように高速読出が必要な場合には、複数の同色の画素（フォトダイオードPD）で発生した電荷を混合して読み出す画素混合読出が有効である。また、画素混合読出は、読出露光量の少ない高ISO感度領域で、S/N比を向上させてノイズの少ない画像を得たい場合にも有効な手法である。

20

【0072】

以下では、2画素混合読出モードについて説明する。この場合、たとえば、図1の1列目の画素ユニットPUでは、緑色（G）または赤色（R）の2画素分を混合して読み出す。2列目の画素ユニットPUでは、緑色（G）または青色（B）の2画素分を混合して読み出す。したがって、1.75トランジスタ構成で2画素混合読出を行なう場合は、各接続トランジスタSWをオフ状態にしたままで行なうことができる。

【0073】

図5は、2画素混合読出モードにおける撮像装置1の読出動作を説明するためのタイミング図である。図5の縦軸は図3の場合と同じである。2画素混合読出モードでは、制御信号線sw1, sw2の電圧はいずれの時間帯もLレベルであり、接続トランジスタSW1, SW2はオフ状態である。以下、図2、図5を参照して、画素ユニットPU1, PU2の各フォトダイオードPDの信号電荷の読出手順について時間順に説明する。なお、時刻t1～t3については、図3の場合と同じであるので説明を繰返さない。

30

【0074】

時刻t4で、制御信号線tx1, tx3の電圧がHレベルになるので、転送トランジスタTX1, TX3がオン状態になる。この結果、フォトダイオードPD1, PD3（図1の奇数列の場合の赤色（R）、偶数列の場合の緑色（G）に対応する。）の混合電荷がフローティングディフュージョンFD1～FD4に転送される。フローティングディフュージョンFD1～FD4の電位は、フォトダイオードPD1, PD3から転送された電荷数に応じた値に変化し、これに伴って、出力信号線voutの電圧が変化する。

40

【0075】

制御信号線tx1, tx3の電圧がLレベルに戻った後の時刻t5で、図1の水平走査回路12は、このときの出力信号線voutの電圧を検出する。時刻t3で検出したダークレベルの出力との差がフォトダイオードPD1, PD3の混合電荷による信号になる。

【0076】

次の時刻t6では、制御信号線rst1, rst2の電圧がHレベルであり、制御信号線sel1, sel2の電圧がLレベルである。この結果、フローティングディフュージョンFD1～FD8の電荷が全て抜かれて初期化される。以上で、フォトダイオードPD1

50

、PD3の受光した信号電荷の読出が終了し、次のフォトダイオードPD2、PD4(図1の奇数列の場合の緑色(G)、偶数列の場合の青色(B)に対応する。)の信号電荷の読出の準備が整う。

【0077】

続く時刻 $t_6 \sim t_{10}$ は、時刻 $t_3 \sim t_6$ と同様の過程がフォトダイオードPD2、PD4に対して行なわれ、フォトダイオードPD2、PD4で発生した信号電荷が読み出される。すなわち、時刻 t_7 では、制御信号線sel1の電圧がHレベルであり、ダークレベルの電圧信号が出力信号線voutに出力される。時刻 t_8 では、制御信号線tx2、tx4がHレベルになるので、フォトダイオードPD2、PD4で発生した電荷の混合電荷がフローティングディフュージョンFD1~FD4(電荷蓄積部FDU1)に転送される。そして、制御信号線tx2、tx4がLレベルに戻った後の時刻 t_9 に、フォトダイオードPD2、PD4の混合電荷に応じた出力信号線voutの電圧が図1の水平走査回路12によって検出される。時刻 t_7 で検出したダークレベルの出力との差がフォトダイオードPD2、PD4の混合電荷による信号になる。以上で、2画素混合モードによる画素ユニットPU1の信号電荷の読出が完了する。

10

【0078】

同様に、次の時刻 $t_{10} \sim t_{11}$ では、制御信号線sel2の電圧がHレベルの状態、制御信号線tx5、tx7の電圧がHレベルになることによって、フォトダイオードPD5、PD7の混合電荷に応じた電圧が出力信号線voutに出力される。続く時刻 $t_{11} \sim t_{12}$ では、フォトダイオードPD6、PD8の混合電荷に応じた電圧が出力信号線voutに出力される。以上で、画素ユニットPU2の信号電荷の2画素混合モードによる読出が完了する。

20

【0079】

(撮像装置1の読出動作 - 3画素混合読出モード)

次に、同色の3画素を混合して読出を行なう3画素混合読出モードについて説明する。

【0080】

3画素混合読出の場合、たとえば、図1の1列目の画素ユニットPUでは、緑色(G)または赤色(R)の3画素分を混合して読み出す。2列目の画素ユニットPUでは、緑色(G)または青色(B)の3画素分をそれぞれ混合して読み出す。したがって、1.75トランジスタ構成で3画素混合読出を行なう場合は、隣接する画素ユニットPU間の接続トランジスタSWをオン状態にする必要がある。

30

【0081】

図6は、3画素混合読出モードにおける撮像装置1の読出動作を説明するためのタイミング図である。図6の縦軸は図3の場合と同じである。以下、図2、図6を参照して、画素ユニットPU1、PU2の各フォトダイオードPDの信号電荷の読出手順について時間順に説明する。なお、時刻 $t_1 \sim t_3$ は、図4の場合と同じであるので説明を繰返さない。

【0082】

時刻 t_4 で、制御信号線tx1、tx3、tx5の電圧がHレベルになるので、転送トランジスタTX1、TX3、TX5がオン状態になる。接続トランジスタSW1がオン状態であるので、フォトダイオードPD1、PD3、PD5(図1の奇数列の場合の赤色(R)、偶数列の場合の緑色(G)に対応する。)の混合電荷がフローティングディフュージョンFD1~FD8(電荷蓄積部FDU1およびFDU2の全体)に転送される。フローティングディフュージョンFD1~FD8の電位は、フォトダイオードPD1、PD3、PD5から転送された電荷数に応じた値に変化し、これに伴って、出力信号線voutの電圧が変化する。

40

【0083】

制御信号線tx1、tx3、tx5の電圧がLレベルに戻った後の時刻 t_5 で、図1の水平走査回路12は、このときの出力信号線voutの電圧を検出する。時刻 t_3 で検出したダークレベルの出力との差がフォトダイオードPD1、PD3、PD5の混合電荷に

50

よる信号になる。

【 0 0 8 4 】

次の時刻 t_6 では、制御信号線 $r s t 1$, $r s t 2$ の電圧が H レベルであり、制御信号線 $s w 1$, $s w 2$, $s e l 1$, $s e l 2$ の電圧が L レベルである。この結果、フローティングディフュージョン $F D 1 \sim F D 8$ の電荷が全て抜かれて初期化される。以上で、フォトダイオード $P D 1$, $P D 3$, $P D 5$ の受光した信号電荷の読出が終了し、次のフォトダイオード $P D 2$, $P D 4$, $P D 6$ (図 1 の奇数列の場合の緑色 (G)、偶数列の場合の青色 (B) に対応する。) の信号電荷の読出の準備が整う。

【 0 0 8 5 】

続く時刻 $t_6 \sim t_{10}$ は、時刻 $t_3 \sim t_6$ と同様の過程がフォトダイオード $P D 2$, $P D 4$, $P D 6$ に対して行なわれ、フォトダイオード $P D 2$, $P D 4$, $P D 6$ で発生した信号電荷が読み出される。すなわち、時刻 t_7 では、制御信号線 $s w 1$, $s e l 1$ の電圧が H レベルであり、ダークレベルの電圧信号が出力信号線 $v o u t$ に出力される。時刻 t_8 では、制御信号線 $t x 2$, $t x 4$, $t x 6$ が H レベルになるので、フォトダイオード $P D 2$, $P D 4$, $P D 6$ で発生した電荷の混合電荷がフローティングディフュージョン $F D 1 \sim F D 8$ (電荷蓄積部 $F D U 1$ および $F D U 2$ の全体) に転送される。そして、制御信号線 $t x 2$, $t x 4$, $t x 6$ が L レベルに戻った後の時刻 t_9 に、フォトダイオード $P D 2$, $P D 4$, $P D 6$ の混合電荷に応じた出力信号線 $v o u t$ が図 2 の水平走査回路 1 2 によって検出される。時刻 t_7 で検出したダークレベルの出力との差がフォトダイオード $P D 2$, $P D 4$, $P D 6$ の混合電荷による信号になる。

【 0 0 8 6 】

次の時刻 t_{10} では、制御信号線 $r s t 1$, $r s t 2$ の電圧が H レベルであり、制御信号線 $s w 1$, $s w 2$, $s e l 1$, $s e l 2$ の電圧が L レベルである。この結果、フローティングディフュージョン $F D 1 \sim F 8$ の電荷が全て抜かれて初期化される。以上で、フォトダイオード $P D 2$, $P D 4$, $P D 6$ の受光した信号電荷の読出が終了し、次のフォトダイオード $P D 7$ 以降の 3 画素 (図 1 の奇数列の場合の赤色 (R)、偶数列の場合の緑色 (G) に対応する。) の信号電荷の読出の準備が整う。

【 0 0 8 7 】

時刻 $t_{10} \sim t_{11}$ で、フォトダイオード $P D 7$ 以降の 3 画素の混合電荷の読出が行なわれる。このとき、3 画素混合を行なうために、制御信号線 $t x 1$ の代わりに制御信号線 $t x 2$ の電圧が H レベルになることによって、接続トランジスタ $S W 2$ がオン状態になる。

【 0 0 8 8 】

なお、このような同色の画素の混合読出は、2 画素、3 画素に限らず、さらに多画素の場合でも行なうことができる。

【 0 0 8 9 】

(画素アレイ部 1 0 のレイアウト)

次に、画素アレイ部 1 0 のフォトダイオード $P D$ 、フローティングディフュージョン $F D$ 、および各トランジスタ $A M I$, $S E L$, $R S T$, $S W$ のレイアウトについて説明する。

【 0 0 9 0 】

図 7 は、画素アレイ部 1 0 のレイアウトを模式的に示す平面図である。図 7 には、図 1 の画素アレイ部 1 0 のうち第 1 列目 ~ 第 3 列目 ($C 1 \sim C 3$) および第 4 行目 ~ 第 9 行目 ($R 4 \sim R 9$) のフォトダイオード $P D$ の配置が示される。図 7 において、フォトダイオード $P D$ の参照符号の末尾には、行番号を表わす数字と列番号を表わす文字とが付加されている。文字 a , b , $c \dots$ は、第 1 列、第 2 列、第 3 列 \dots をそれぞれ表わす。

【 0 0 9 1 】

さらに、図 7 は、これらのフォトダイオード $P D$ に関するフローティングディフュージョン $F D$ 、転送トランジスタ $T X$ 、増幅トランジスタ $A M I$ 、選択トランジスタ $S E L$ 、リセットトランジスタ $R S T$ 、および接続トランジスタ $S W$ の配置を示す。なお、図解

10

20

30

40

50

を容易にするために、フローティングディフュージョンFDの領域および転送トランジスタTXのゲート電極の領域にハッチングを付している。

【0092】

さらに、図7は、各トランジスタTX、SEL、RST、SWと制御信号線tx、sel、rstおよび出力信号線voutと接続関係も併せて示す。図中には、接続箇所のコンタクトホールCHの位置が示される。また、電源配線と接続されるコンタクトホール(参照符号VDDで表示)の位置も示される。

【0093】

さらに、図7には、画素ユニットPUの設けられた領域が、破線で区画されて示される。既に説明したように、各画素ユニットPUは、列方向に連続する4個のフォトダイオードPDを含む。図7では、3個の画素ユニットPU2a、PU2b、PU2cの位置が示される。

10

【0094】

なお、画素ユニットPUの末尾には、列を表わす文字(a、b、c、...の文字は、第1列、第2列、第3列、...にそれぞれ対応する。)と、各列での順番を表わす数字とを付して各々が区別される。たとえば、第1列目の画素ユニットPUは、図面の下(-Y方向側)から順に、PU1a、PU2a、PU3a、...のように参照符号を付して区別されている。

【0095】

以下、図7の各構成要素の配置について順に説明する。

20

フォトダイオードPDは、半導体基板上で列方向および行方向にそれぞれ等間隔で配置される。この理由は、光学的な画素中心とフォトダイオードPDの中心を一致させるためである。

【0096】

フローティングディフュージョンFDは、フォトダイオードPDと個別に対応し、対応するフォトダイオードPDに対して+Y方向に隣接した位置に設けられる。転送トランジスタTXは、互いに対応するフォトダイオードPDとフローティングディフュージョンFDとの間に設けられる。

【0097】

ここで、フォトダイオードアレイPDAの各行において2個のフォトダイオードPDごとに、対応のフローティングディフュージョンFDが対(参照符号FDP)を構成する(フローティングディフュージョン対、浮遊拡散部対、またはFD対と称する)。たとえば、フォトダイオードPD4a、PD4bに対応したフローティングディフュージョンFDがFD対(FDP)を構成する。同様に、図7では、(PD5b、PD5c)、(PD6a、PD6b)、(PD7b、PD7c)、(PD8a、PD8b)、および(PD9b、PD9c)の各組に対応したフローティングディフュージョンFDがFD対(FDP)を構成する。

30

【0098】

図7に示すように、FD対(FDP)を構成するフローティングディフュージョンFDは互いに近接して配置される。言替えると、行方向に隣り合う2個のフォトダイオードPDにそれぞれ対応した2個のフローティングディフュージョンFD間の間隔は、FD対(FDP)を構成する場合のほうがFD対(FDP)を構成しない場合に比べて狭い。

40

【0099】

上記のような構成によって、行方向でFD対(FDP)を構成しないフローティングディフュージョンFD間の間隔を広げることができる。画素アレイ部10では、このFD対(FDP)を構成しないフローティングディフュージョンFD間の領域が、トランジスタAMI、SEL、RST、SWを配置するためのトランジスタ領域TRA(TRA1、TRA2)として用いられる。トランジスタ領域TRAの行方向の幅は、FD対(FDP)を構成しないフローティングディフュージョンFD間の間隔であり、列方向の幅は、フォトダイオードアレイPDAの隣り合う行の間隔である。

50

【0100】

上記のように空き領域を増やして各トランジスタAMI, SEL, RSTを配置することによって、十分な受光量を取込めるだけのフォトダイオードPDの面積を確保することができる。この結果、撮像装置の受光効率を向上させることができる。

【0101】

さらに、図7の画素アレイ部10は、列方向から見たとき、各列の転送トランジスタXが千鳥状に配置されている点に特徴がある。換言すれば、FD対(FDP)が千鳥状に配置されている。すなわち、フォトダイオードアレイPDAの隣接する行同士では、1列ずれた2個のフォトダイオードPDごとに、対応のフローティングディフュージョンFDがFD対(FDP)を構成する。具体的に、図7の場合、第4, 6, 8行目(R4, R6, R8)では、第1, 2列目(C1, C2)のフォトダイオードPDに対応するフローティングディフュージョンFDによってFD対(FDP)が構成される。一方、第5, 7, 9行目(R5, R7, R9)では、第2, 3列目(C2, C3)のフォトダイオードPDに対応するフローティングディフュージョンFDによってFD対(FDP)が構成される。

10

【0102】

この結果、各フォトダイオードPDとそれに対応するフローティングディフュージョンFDとを含めた各画素の活性領域の形状の対称性を高めることができる。すなわち、図7の画素アレイ部10の場合、斜め方向に隣接する画素の活性領域は、互いに並進対称の関係にあり、行方向に隣接する画素の活性領域は、互いに線対称の関係にあることがわかる。

20

【0103】

既に説明したように、ベイヤー方式のカラーフィルタの配列では、緑色(G)のカラーフィルタが市松状に配置され、残りの部分に赤色(R)および青色(B)のカラーフィルタが市松状に配置される。図7の場合には、斜めに隣り合う緑色(G)に対応した画素の活性領域の形状が並進対称の関係にあるので、斜めに隣り合う緑色用のフォトダイオードPD間の信号出力差を最小にすることができる。この結果、画素ごとの特性のばらつきを小さくすることができる。

【0104】

次に、トランジスタ領域TRA(TRA1, TRA2)へのトランジスタAMI, SEL, RST, XTの具体的な配置について説明する。まず、各トランジスタ領域TRAには、トランジスタAMI, SEL, RST, XTが2個ずつ配置される。このとき、同一の画素ユニットPUに対応する増幅トランジスタAMIおよび選択トランジスタSELは、同一の第1のトランジスタ領域TRA1に配置される。増幅トランジスタAMIおよび選択トランジスタSELは、各々のゲート長方向が行方向と略一致した状態で直列接続されて第1のトランジスタ領域TRA1内に設けられる。また、各画素ユニットPUのリセットトランジスタRSTは、隣接する画素ユニットPUとの間に設けられる接続トランジスタSWと組み合わせられて、第2のトランジスタ領域TRA2に配置される(配置されるトランジスタの種類によって、第1および第2のトランジスタ領域TRA1, TRA2に区別する)。

30

40

【0105】

たとえば、画素ユニットPU2aを代表として説明する。画素ユニットPU2aに対応する増幅トランジスタAMIおよび選択トランジスタSELは、画素ユニットPU2aを構成するフォトダイオードPDの1つであるフォトダイオードPD7aに対して+Y方向に隣接したトランジスタ領域TRA1に設けられる。フォトダイオードPD7aと対応したフローティングディフュージョンFDに近接した側に増幅トランジスタAMIが設けられ、離反した側に選択トランジスタSELが設けられる。増幅トランジスタAMIのソース領域と選択トランジスタSELのドレイン領域は一体化される。これによって、トランジスタを配置するのに要するスペースを減らすことができる。

【0106】

50

また、画素ユニットPU2aの場合、リセットトランジスタRSTは、フォトダイオードPD9aに対して+Y方向に隣接したトランジスタ領域TRA2に、金属配線FDL2aと隣接の金属配線FDL3aとを接続する接続トランジスタSWと組合わせて設けられる。リセットトランジスタRSTおよび接続トランジスタSWも、ゲート長方向が行方向と略一致した状態で直列接続されて配置される。リセットトランジスタRSTのソース領域と接続トランジスタSWのドレイン領域は一体化される。これによって、トランジスタを配置するのに要するスペースを減らすことができる。なお、リセットトランジスタRSTおよび接続トランジスタSWの活性領域の形状と、増幅トランジスタAMIおよび選択トランジスタSELの活性領域の形状はほぼ同じである。

【0107】

10

また、図7全体で見ると、第6行(R6)および第7行(R7)のフォトダイオードPDに対して+Y方向に隣接した位置に、増幅トランジスタAMIおよび選択トランジスタSELが設けられる第1のトランジスタ領域TRA1が配置される。一方、第4行(R4)、第5行(R5)、第8行(R8)、および第9行(R9)のフォトダイオードPDに対して+Y方向に隣接した位置に、リセットトランジスタRSTおよび接続トランジスタSWが設けられる第2のトランジスタ領域TRA2が配置される。すなわち、画素アレイ部10の2行ごとに、+Y方向に隣接した位置に第1のトランジスタ領域TRA1が配置される行と、第2のトランジスタ領域TRA2が配置される行とが交互に繰返し現れる。

【0108】

このように各トランジスタAMI, SEL, RST, SWを配置することによって、制御信号線sel, rst, swの配線が容易になる。具体的に、+Y方向に隣接して第2のトランジスタ領域TRA2が配置される第4行(R4)、第5行(R5)、第8行(R8)、および第9行(R9)については、制御信号線sw, rstが、第2のトランジスタ領域TRA2付近を通過するように配線される。また、+Y方向に隣接して第1のトランジスタ領域TRA1が配置される第6行(R6)および第7行(R7)については、制御信号線selが、第1のトランジスタ領域TRA1付近を通過するように配線される。

20

【0109】

また、制御信号線tx(tx4~tx9)は、各行のフォトダイオードPDに対応する転送トランジスタTXのゲート電極付近を通過するように行方向に沿って配線される。各制御信号線selは、選択トランジスタSELのゲート電極とコンタクトホールCHを介して接続される。

30

【0110】

出力信号線vout(vout1~vout3)は、最も端の出力信号線voutを除いて、フォトダイオードアレイPDAの互いに隣接する列と列との間でフォトダイオードが設けられていない領域である列間領域に設けられる。各出力信号線voutは、対応する列に設けられた各画素ユニットPUを構成する選択トランジスタSELのソース領域と接続される。

【0111】

さらに、各画素ユニットPUには、フローティングディフュージョンFDを接続する金属配線FDLが設けられる。たとえば、図7の画素ユニットPU2aの場合、フォトダイオードPD5a, PD6a, PD7a, PD8aの各々に対応するフローティングディフュージョンFDを接続する金属配線FDL2aが設けられる。金属配線FDL2aは、対応のリセットトランジスタRSTのソース領域(隣接した画素ユニットPUとの間を接続する接続トランジスタSWのドレイン領域と共通)、および増幅トランジスタAMIのゲート電極層ともコンタクトホールCHを介して接続される。

40

【0112】

同様に、第1列目の画素ユニットPU1aには金属配線FDL1aが設けられ、画素ユニットPU3aには金属配線FDL3aが設けられる。第2列目の画素ユニットPU1b, PU2b, ...にはそれぞれ金属配線FDL1b, FDL2b, ...が設けられ、第3列目の画素ユニットPU1c, PU2c, ...にはそれぞれ金属配線FDL1c, FDL2c,

50

...が設けられる。

【0113】

以上のとおり、実施の形態1の撮像装置1によれば、画素アレイ部10におけるトランジスタ配置を工夫することによってほとんど面積ペナルティ無しに、列方向に隣り合う画素ユニットPUの電荷蓄積部FDUを接続する接続トランジスタSWを配置することができる。そして、この接続トランジスタSWを用いることによって、広いISO感度の範囲で高画質の画像を得ることができる。すなわち、露光量が多い低ISO感度の領域では隣接する画素ユニットPUとの間に設けられた接続トランジスタSWをオン状態にする減感読出によって信号レベルの飽和を防ぐことができる。また、露光量が少ない高ISO感度の領域では2画素の混合読出によってS/N比を上げることができる。さらに、動画像を記録する場合には、3画素以上の混合読出によって読出速度を速めることができる。

10

【0114】

[実施の形態2]

図8は、画素アレイ部10Aのレイアウトを模式的に示す平面図である。図8の画素アレイ部10Aのレイアウトは、図7に示した実施の形態1の画素アレイ部10のレイアウト変形例である。図8には、フォトダイオードアレイPDAの第1、第2列目(C1, C2)および第5行目~第8行目(R5~R8)のフォトダイオードPDが図示されている。フォトダイオードPDは、半導体基板上で列方向および行方向にそれぞれ等間隔で配置される。なお、以下の説明では、図7と同一または相当する部分には同一の参照符号を付して説明を繰返さない場合がある。

20

【0115】

画素アレイ部10Aは、フォトダイオードアレイPDAの各列の4個のフォトダイオードPDごとにグループを構成し、各グループが画素ユニットPUに対応する。具体的に、図8の場合、画素ユニットPU2aはフォトダイオードPD5a, PD6a, PD7a, PD8aを含み、画素ユニットPU2bは、フォトダイオードPD5b, PD6b, PD7b, PD8bを含む。

【0116】

フローティングディフュージョンFDは、フォトダイオードPDと個別に対応し、対応するフォトダイオードPDに対して+X方向に隣接した位置に設けられる。転送トランジスタTXは、互いに対応するフォトダイオードPDとフローティングディフュージョンFDとの間に設けられる。

30

【0117】

各トランジスタAMI, SEL, RST, SWは、フォトダイオードアレイPDAの互いに隣接する行と行との間でフォトダイオードPDが設けられていない領域である行間領域GPAに設けられる。このとき、同一の画素ユニットPUに含まれる増幅トランジスタAMIおよび選択トランジスタSELは、同じ行間領域GPA内で、互いに不純物領域を共有して配置される。さらに好ましくは、増幅トランジスタAMIおよび選択トランジスタSELの各々のゲート長方向は行方向と略一致する。

【0118】

また、接続トランジスタSWは、増幅トランジスタAMIおよび選択トランジスタSELが設けられていない行間領域GPAに4行おきに設けられる。リセットトランジスタRSTは、増幅トランジスタAMI、選択トランジスタSEL、および、接続トランジスタSWが設けられていない行間領域GPAに設けられる。

40

【0119】

行方向に延在する制御信号線rst, sel, swは、行間領域GPAを、対応の各トランジスタRST, SEL, SW上を概ね通過するように配線される。制御信号線txは、フォトダイオードアレイPDAの各行に対応して設けられ、行間領域GPAごとに1本ずつ設けられる。

【0120】

列方向に延在する出力信号線voutは、最も端の出力信号線voutを除いて、フォ

50

トダイオードアレイ P D A の互いに隣接する列と列との間でフォトダイオード P D が設けられていない領域である列間領域 G P B 付近に 1 本ずつ配線される。

【 0 1 2 1 】

さらに、各画素ユニット P U には、フローティングディフュージョン F D を接続する金属配線 F D L が設けられる。金属配線 F D L は、対応のリセットトランジスタ R S T のソース領域、および増幅トランジスタ A M I のゲート電極層とコンタクトホール C H を介して接続される。

【 0 1 2 2 】

実施の形態 1 の画素アレイ部 1 0 の場合、フォトダイオードアレイ P D A の奇数列に設けられた画素ユニット P U と偶数列に設けられた画素ユニット P U とでは、各トランジスタ S E L , R S T , S W が接続される制御信号線が異なっていた。これに対して、実施の形態 2 の画素アレイ部 1 0 A の場合には、行方向に並ぶ画素ユニット P U については、各トランジスタ S E L , R S T , S W ごとに 1 本の制御信号線のみが接続されるので、制御信号線 $r s t , s e l , s w$ の数を実施の形態 1 の場合よりも減らすことができる。

10

【 0 1 2 3 】

[実施の形態 1 , 2 の撮像装置のカメラへの適用例]

図 9 は、この発明の実施の形態 1 , 2 の撮像装置 1 を用いたデジタルスチルカメラ 2 0 0 の構成を模式的に示すブロック図である。

【 0 1 2 4 】

図 9 を参照して、デジタルスチルカメラ 2 0 0 は、上記の撮像装置 1 と、この撮像装置 1 の画素アレイ部 1 0 , 1 0 A に被写体を結像させるための結像光学系としての撮像レンズ 2 0 1 と、撮像装置 1 の出力信号を処理する信号処理回路 2 0 2 を含む。デジタルスチルカメラ 2 0 0 は、上記の撮像装置 1 を用いることによって高画質かつ広ダイナミックレンジの画像信号を得ることができる。なお、デジタルスチルカメラ 2 0 0 に限らず、デジタルビデオカメラなど他の撮像システムに上記の撮像装置 1 を用いることによっても同様の効果が得られる。

20

【 0 1 2 5 】

今回開示された実施の形態はすべての点で例示であって制限的なものでないと考えられるべきである。この発明の範囲は上記した説明ではなくて請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

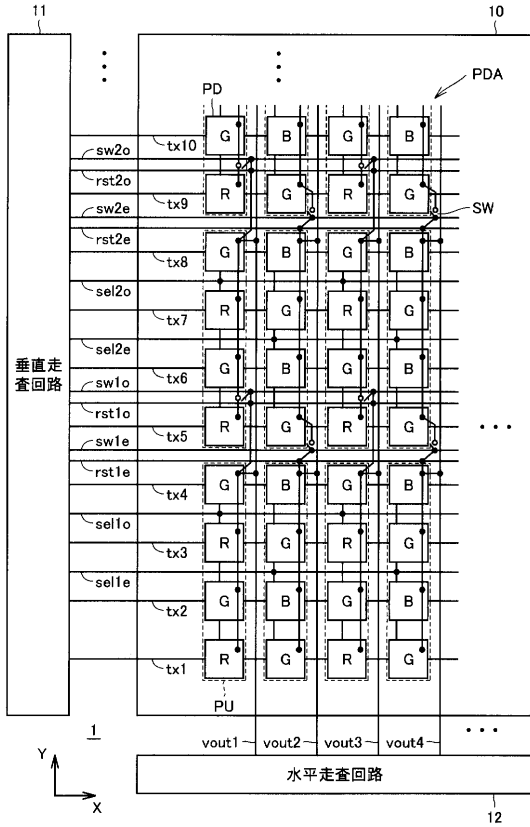
30

【 符号の説明 】

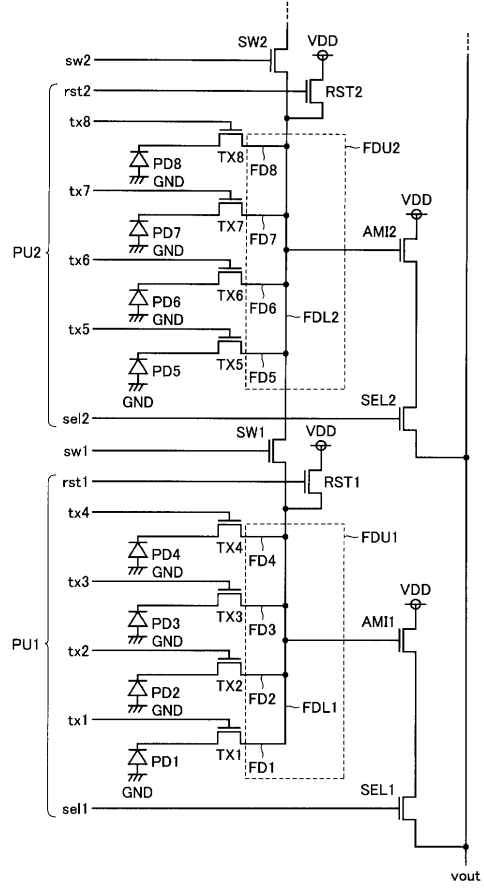
【 0 1 2 6 】

1 撮像装置、 1 0 , 1 0 A 画素アレイ部、 1 1 垂直走査回路、 1 2 水平走査回路、 2 0 0 デジタルスチルカメラ、 2 0 1 撮像レンズ、 2 0 2 信号処理回路、 A M I 増幅トランジスタ、 F D フローティングディフュージョン、 F D L 金属配線、 F D P F D 対、 F D U 電荷蓄積部、 G P A , G P B 隙間領域、 P D フォトダイオード、 P D A フォトダイオードアレイ、 P U 画素ユニット、 R S T リセットトランジスタ、 S E L 選択トランジスタ、 S W 接続トランジスタ、 T R A トランジスタ領域、 T X 転送トランジスタ。

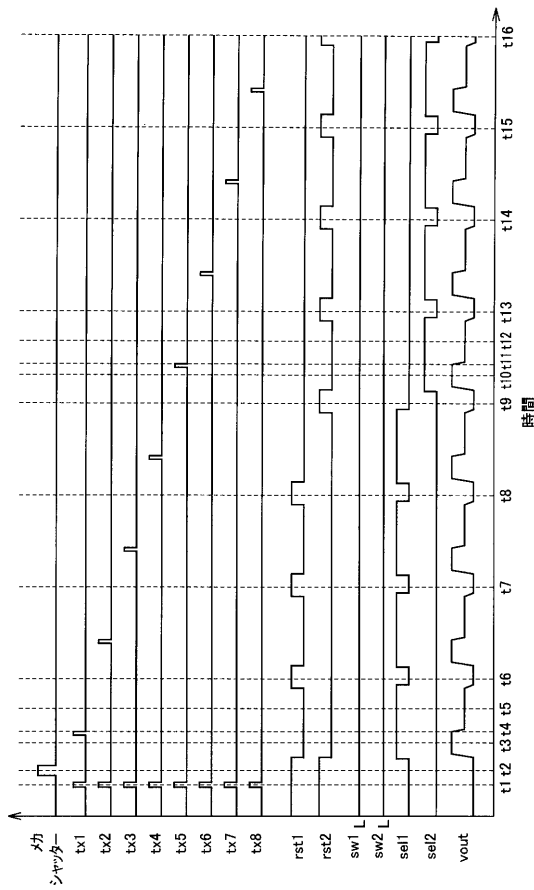
【図1】



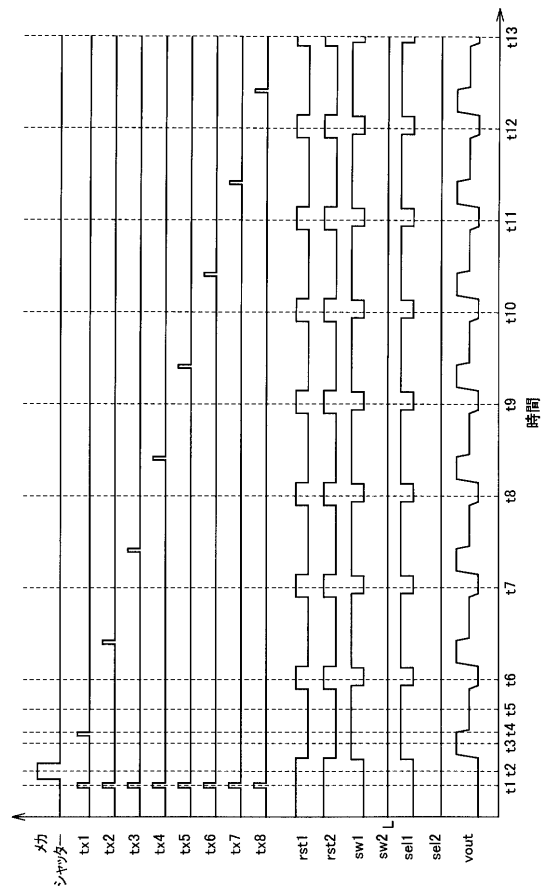
【図2】



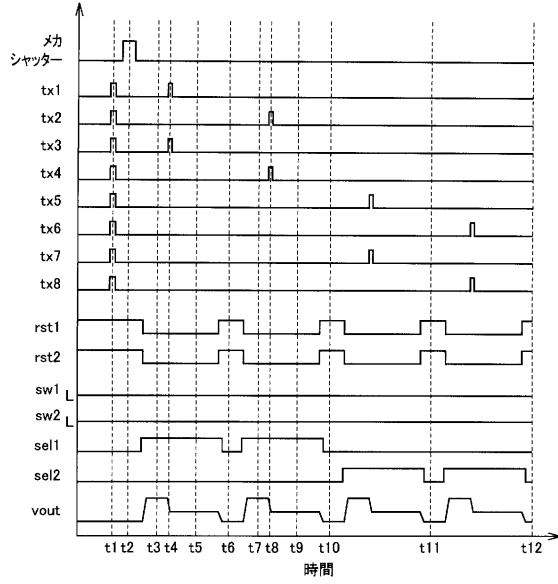
【図3】



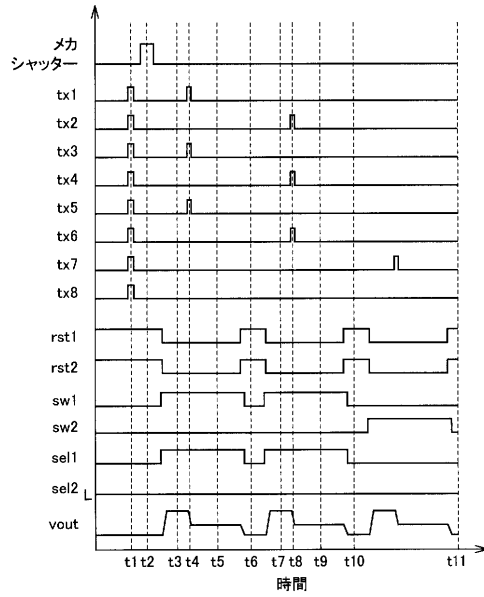
【図4】



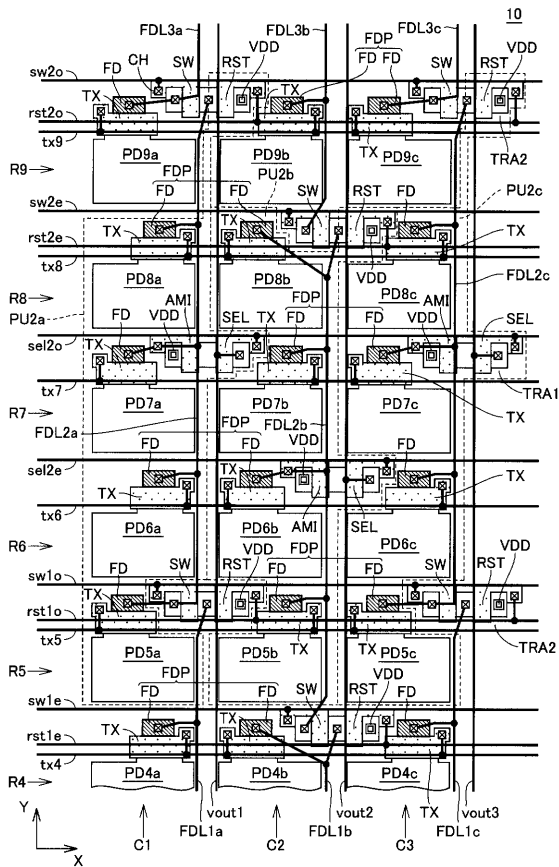
【図5】



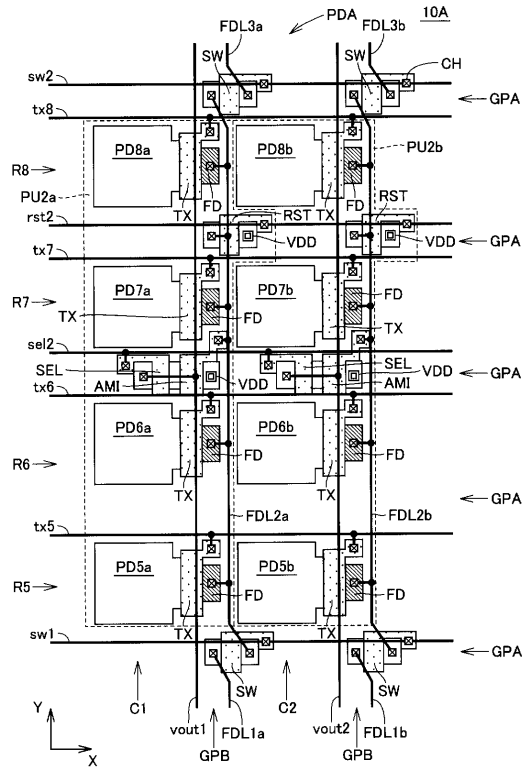
【図6】



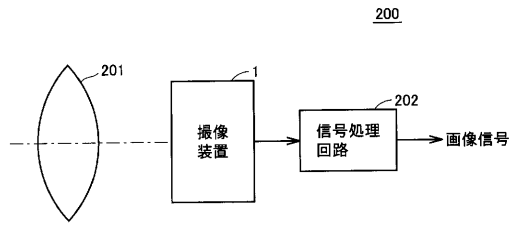
【図7】



【図8】



【図 9】



フロントページの続き

(74)代理人 100124523

弁理士 佐々木 真人

(74)代理人 100098316

弁理士 野田 久登

(72)発明者 鈴木 善三

東京都千代田区大手町二丁目6番2号 株式会社ルネサステクノロジ内

(72)発明者 堂阪 勝己

東京都千代田区大手町二丁目6番2号 株式会社ルネサステクノロジ内

審査官 若林 治男

(56)参考文献 特開2005-244435(JP,A)

特開2010-193437(JP,A)

特表2008-546313(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04N 5/30 - 5/378