

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-160031

(P2008-160031A)

(43) 公開日 平成20年7月10日(2008.7.10)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 21/8246 (2006.01)	HO 1 L 27/10 4 4 7	4 M 1 1 9
HO 1 L 27/105 (2006.01)	HO 1 L 43/08 M	5 F 0 9 2
HO 1 L 43/08 (2006.01)		

審査請求 有 請求項の数 3 O L (全 15 頁)

(21) 出願番号 特願2006-350113 (P2006-350113)
 (22) 出願日 平成18年12月26日 (2006.12.26)

(71) 出願人 000002185
 ソニー株式会社
 東京都港区港南1丁目7番1号
 (74) 代理人 100122884
 弁理士 角田 芳末
 (74) 代理人 100133824
 弁理士 伊藤 仁恭
 (72) 発明者 細見 政功
 東京都品川区北品川6丁目7番35号 ソ
 ニー株式会社内
 (72) 発明者 大森 広之
 東京都品川区北品川6丁目7番35号 ソ
 ニー株式会社内

最終頁に続く

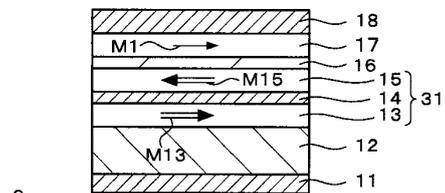
(54) 【発明の名称】 記憶素子及びメモリ

(57) 【要約】

【課題】熱安定性に優れ、書き込み電流を低減することができる記憶素子を提供する。

【解決手段】情報を磁性体の磁化状態により保持する記憶層17を有し、この記憶層17に対して絶縁体から成る中間層を介して磁化固定層31が設けられ、積層方向にスピン偏極した電子を注入することにより、記憶層17の磁化M1の向きが変化して、記憶層17に対して情報の記録が行われ、記憶層17を構成する強磁性層の比抵抗が $8 \times 10^{-7} \cdot m$ 以上である記憶素子3を構成する。

【選択図】 図2



3

【特許請求の範囲】**【請求項 1】**

情報を磁性体の磁化状態により保持する記憶層を有し、
前記記憶層に対して、中間層を介して磁化固定層が設けられ、
前記中間層が、絶縁体から成り、
積層方向にスピン偏極した電子を注入することにより、前記記憶層の磁化の向きが変化して、前記記憶層に対して情報の記録が行われ、
前記記憶層を構成する強磁性層の比抵抗が、 $8 \times 10^{-7} \text{ } \cdot \text{m}$ 以上であることを特徴とする記憶素子。

【請求項 2】

前記記憶層を構成する強磁性層に、B, C, N, O及びMg, Sc, Y, Al, Siから選ばれる元素が含まれていることを特徴とする請求項 1 に記載の記憶素子。

【請求項 3】

情報を磁性体の磁化状態により保持する記憶層を有する記憶素子と、
互いに交差する 2 種類の配線を備え、
前記記憶素子は、前記記憶層に対して、中間層を介して磁化固定層が設けられ、前記中間層が絶縁体から成り、積層方向にスピン偏極した電子を注入することにより、前記記憶層の磁化の向きが変化して、前記記憶層に対して情報の記録が行われ、前記記憶層を構成する強磁性層の比抵抗が、 $8 \times 10^{-7} \text{ } \cdot \text{m}$ 以上である構成であり、
前記 2 種類の配線の交点付近かつ前記 2 種類の配線の間、前記記憶素子が配置され、
前記 2 種類の配線を通じて、前記記憶素子に前記積層方向の電流が流れることを特徴とするメモリ。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、スピン偏極した電子を注入することにより記憶層の磁化の向きを変化させる記憶素子及びこの記憶素子を備えたメモリに係わり、不揮発メモリに適用して好適なものである。

【背景技術】**【0002】**

コンピュータ等の情報機器では、ランダム・アクセス・メモリとして、動作が高速で、高密度なDRAMが広く使われている。
しかし、DRAMは電源を切ると情報が消えてしまう揮発性メモリであるため、情報が消えない不揮発のメモリが望まれている。

【0003】

そして、不揮発メモリの候補として、磁性体の磁化で情報を記録する磁気ランダム・アクセス・メモリ(MRAM)が注目され、開発が進められている。

【0004】

MRAMは、ほぼ直交する 2 種類のアドレス配線(ワード線、ビット線)にそれぞれ電流を流して、各アドレス配線から発生する電流磁場によって、アドレス配線の交点にある磁気記憶素子の磁性層の磁化を反転して情報の記録を行うものである。

【0005】

一般的なMRAMの模式図(斜視図)を、図5に示す。

シリコン基板等の半導体基体110の素子分離層102により分離された部分に、各メモリセルを選択するための選択用トランジスタを構成する、ドレイン領域108、ソース領域107、並びにゲート電極101が、それぞれ形成されている。

また、ゲート電極101の上方には、図中前後方向に延びるワード線105が設けられている。

ドレイン領域108は、図中左右の選択用トランジスタに共通して形成されており、このドレイン領域108には、配線109が接続されている。

10

20

30

40

50

そして、ワード線 105 と、上方に配置された、図中左右方向に延びるビット線 106 との間に、磁化の向きが反転する記憶層を有する磁気記憶素子 103 が配置されている。この磁気記憶素子 103 は、例えば磁気トンネル接合素子 (MTJ 素子) により構成される。

さらに、磁気記憶素子 103 は、水平方向のバイパス線 111 及び上下方向のコンタクト層 104 を介して、ソース領域 107 に電氣的に接続されている。

ワード線 105 及びビット線 106 にそれぞれ電流を流すことにより、電流磁界を磁気記憶素子 103 に印加して、これにより磁気記憶素子 103 の記憶層の磁化の向きを反転させて、情報の記録を行うことができる。

【0006】

10

そして、MRAM等の磁気メモリにおいて、記録した情報を安定に保持するためには、情報を記録する磁性層(記憶層)が、一定の保磁力を有していることが必要である。

一方、記録された情報を書き換えるためには、アドレス配線にある程度の電流を流さなければならない。

ところが、MRAMを構成する素子の微細化に従い、アドレス配線も細くなるため、十分な電流が流せなくなってくる。

【0007】

そこで、より少ない電流で磁化反転が可能な構成として、スピン注入による磁化反転を利用する構成のメモリが注目されている(例えば、特許文献1、特許文献2、非特許文献1、非特許文献2参照)。

20

スピン注入による磁化反転とは、磁性体の中を通過してスピン偏極した電子を、他の磁性体に注入することにより、他の磁性体において磁化反転を起こさせるものである。

【0008】

例えば、巨大磁気抵抗効果素子(GMR素子)や磁気トンネル接合素子(MTJ素子)に対して、その膜面に垂直な方向に電流を流すことにより、これらの素子の少なくとも一部の磁性層の磁化の向きを反転させることができる。

【0009】

そして、スピン注入による磁化反転は、素子が微細化されても、電流を増やさずに磁化反転を実現することができる利点を有している。

【0010】

30

上述したスピン注入による磁化反転を利用する構成のメモリの模式図を図3及び図4に示す。図3は斜視図、図4は断面図である。

シリコン基板等の半導体基体60の素子分離層52により分離された部分に、各メモリセルを選択するための選択用トランジスタを構成する、ドレイン領域58、ソース領域57、並びにゲート電極51が、それぞれ形成されている。このうち、ゲート電極51は、図3中前後方向に延びるワード線を兼ねている。

ドレイン領域58は、図3中左右の選択用トランジスタに共通して形成されており、このドレイン領域58には、配線59が接続されている。

そして、ソース領域57と、上方に配置された、図3中左右方向に延びるビット線56との間に、スピン注入により磁化の向きが反転する記憶層を有する記憶素子53が配置されている。

40

この記憶素子53は、例えば磁気トンネル接合素子(MTJ素子)により構成される。図中61及び62は磁性層を示しており、2層の磁性層61,62のうち、一方の磁性層を磁化の向きが固定された磁化固定層として、他方の磁性層を磁化の向きが変化する磁化自由層即ち記憶層とする。

また、記憶素子53は、ビット線56と、ソース領域57とに、それぞれ上下のコンタクト層54を介して接続されている。これにより、記憶素子53に電流を流して、スピン注入により記憶層の磁化の向きを反転させることができる。

【0011】

このようなスピン注入による磁化反転を利用する構成のメモリの場合、図5に示した一

50

一般的なMRAMと比較して、デバイス構造を単純化することができる、という特徴も有している。

また、スピン注入による磁化反転を利用することにより、外部磁界により磁化反転を行う一般的なMRAMと比較して、素子の微細化が進んでも、書き込みの電流が増大しないという利点がある。

【0012】

ところで、MRAMの場合は、記憶素子とは別に書き込み配線（ワード線やビット線）を設けて、書き込み配線に電流を流して発生する電流磁界により、情報の書き込み（記録）を行っている。そのため、書き込み配線に、書き込みに必要となる電流量を十分に流すことができる。

10

【0013】

一方、スピン注入による磁化反転を利用する構成のメモリにおいては、記憶素子に流す電流によりスピン注入を行って、記憶層の磁化の向きを反転させる必要がある。

そして、このように記憶素子に直接電流を流して情報の書き込み（記録）を行うことから、書き込みを行うメモリセルを選択するために、記憶素子を選択トランジスタと接続してメモリセルを構成する。この場合、記憶素子に流れる電流は、選択トランジスタに流すことが可能な電流（選択トランジスタの飽和電流）の大きさに制限される。

このため、選択トランジスタの飽和電流以下の電流で書き込みを行う必要があり、スピン注入の効率を改善して、記憶素子に流す電流を低減する必要がある。

20

【0014】

また、読み出し信号を大きくするためには、大きな磁気抵抗変化率を確保する必要があり、そのためには記憶層の両側に接している中間層をトンネル絶縁層（トンネルバリア層）とした記憶素子の構成にすることが効果的である。

このように中間層としてトンネル絶縁層を用いた場合には、トンネル絶縁層が絶縁破壊することを防ぐために、記憶素子に流す電流量に制限が生じる。この観点からも、スピン注入時の電流を抑制する必要がある。

【0015】

【非特許文献1】Phys. Rev. B 54, 9353 (1996)

【非特許文献2】J. Magn. Mat. 159, L1 (1996)

【特許文献1】特開2003-17782号公報

【特許文献2】米国特許第6256223号明細書

30

【発明の開示】

【発明が解決しようとする課題】

【0016】

ところで、電流によって書き込まれた情報を記憶して保持しなければ、メモリとはなり得ない。そのため、記憶層の熱揺らぎに対する安定性（熱安定性）の確保が必要である。

スピン注入による磁化反転を利用する記憶素子の場合、従来のMRAMと比較して、記憶層の体積が小さくなるので、単純に考えると熱安定性は低下する方向にある。

記憶層の熱安定性が確保されていないと、反転した磁化の向きが、熱により再反転してしまい、書き込みエラーとなってしまう。

40

そのため、スピン注入による磁化反転を利用する記憶素子において、熱安定性は非常に重要な特性である。

【0017】

一般に、書き込みにあまりエネルギーを費やさない素子は、エネルギーバリアが低いため、情報が消えやすい。

一方、書き込みに大きなエネルギーを要する素子は、高いエネルギーバリアを形成することが可能であるため、情報の保持も安定していると言える。

【0018】

スピン注入による磁化反転を利用する記憶素子において、スピン注入効率が等しい構成と比較すると、記憶層の飽和磁化量及び記憶層の体積が大きくなるに従い、熱安定性が高

50

くなると同時に、書き込みに大きな電流を必要とするようになる。

熱安定性指標は、一般に、熱安定性パラメーター()で表すことができる。

は、 $= K V / k T$ (K : 異方性エネルギー、 V : 記憶層の体積、 k : ボルツマン定数、 T : 温度) で与えられる。

【 0 0 1 9 】

従って、スピン注入により記憶層の磁化の向きを反転させる構成の記憶素子が、メモリとして存在し得るためには、スピン注入効率を改善して磁化反転に必要な電流をトランジスタの飽和電流以下に減らすと同時に、書き込まれた情報をしっかり保持する熱安定性を確保する必要がある。

【 0 0 2 0 】

上述した問題の解決のために、本発明においては、熱安定性に優れ、書き込み電流を低減することができる記憶素子、並びにこの記憶素子を有するメモリを提供するものである。

【課題を解決するための手段】

【 0 0 2 1 】

本発明の記憶素子は、情報を磁性体の磁化状態により保持する記憶層を有し、この記憶層に対して中間層を介して磁化固定層が設けられ、中間層が絶縁体から成り、積層方向にスピン偏極した電子を注入することにより、記憶層の磁化の向きが変化して、記憶層に対して情報の記録が行われ、記憶層を構成する強磁性層の比抵抗が $8 \times 10^{-7} \cdot \text{m}$ 以上であるものである。

また、本発明のメモリは、情報を磁性体の磁化状態により保持する記憶層を有する記憶素子と、互いに交差する2種類の配線とを備え、記憶素子は上記本発明の記憶素子の構成であり、2種類の配線の交点付近かつ2種類の配線の間記憶素子が配置され、これら2種類の配線を通じて記憶素子に積層方向の電流が流れ、スピン偏極した電子が注入されるものである。

【 0 0 2 2 】

上述の本発明の記憶素子の構成によれば、情報を磁性体の磁化状態により保持する記憶層を有し、この記憶層に対して中間層を介して磁化固定層が設けられ、中間層が絶縁体から成り、積層方向にスピン偏極した電子を注入することにより、記憶層の磁化の向きが変化して、記憶層に対して情報の記録が行われるので、積層方向に電流を流してスピン偏極した電子を注入することによって情報の記録を行うことができる。

また、記憶層を構成する強磁性層の比抵抗が $8 \times 10^{-7} \cdot \text{m}$ 以上であることにより、記憶層を構成する強磁性層が飽和磁化量に対して大きい保磁力を有する。これにより、記憶層の熱安定性を高くすることができる。

また、記憶層を構成する強磁性層の比抵抗を高くしたことにより、強磁性層中の散乱サイトが増加し、注入されたスピンの記憶層の強磁性層内の原子にぶつかりやすくなる。これにより、記憶層の磁化の向き反転に寄与するスピンの比率を向上させて、スピン注入の効率を向上することができるため、記憶層の磁化の向き反転に必要な電流量を低減することができる。

【 0 0 2 3 】

上述の本発明のメモリの構成によれば、情報を磁性体の磁化状態により保持する記憶層を有する記憶素子と、互いに交差する2種類の配線とを備え、記憶素子は上記本発明の記憶素子の構成であり、2種類の配線の交点付近かつ2種類の配線の間記憶素子が配置され、これら2種類の配線を通じて記憶素子に積層方向の電流が流れ、スピン偏極した電子が注入されるものであることにより、2種類の配線を通じて記憶素子の積層方向に電流を流してスピン注入による情報の記録を行うことができる。

また、記憶素子の記憶層の磁化の向き反転に必要な電流量を低減することができるため、記憶素子に書き込みを行う際の消費電力を低減することが可能になる。

【発明の効果】

【 0 0 2 4 】

10

20

30

40

50

上述の本発明によれば、記憶層の磁化の向きを反転させるために必要となる電流量（磁化反転電流）を増大させることなく、情報保持能力である熱安定性を確保することができるため、特性バランスに優れた記憶素子を構成することができる。

これにより、動作エラーをなくして、記憶素子の動作マージンを十分に得ることができる。

【0025】

また、メモリとして必要な熱安定性を確保しても、書き込み電流が増えることがないので、大きな電圧をかける必要がなくなることから、中間層である絶縁体が破壊されることもなくなる。

従って、安定して動作する、信頼性の高いメモリを実現することができる。

10

【0026】

また、記憶層の磁化量を増大させなくても、記憶層の保磁力を大きくして、記憶層の熱安定性を向上することができるため、逆に記憶層の磁化量を減らすことが可能となり、磁化量を減らして、磁化反転電流を低減することができる。

これにより、記憶素子に書き込みを行う際の消費電力を低減して、メモリ全体の消費電力を低減することも可能になる。

【0027】

さらにまた、本発明によれば、記憶層においてスピンの向きに依存する散乱も発生するので、記憶素子の磁気抵抗変化率（MR比）も高めることができる。

【発明を実施するための最良の形態】

20

【0028】

まず、本発明の具体的な実施の形態の説明に先立ち、本発明の概要について説明する。

本発明は、前述したスピン注入により、記憶素子の記憶層の磁化の向きを反転させて、情報の記録を行うものである。記憶層は、強磁性層等の磁性体により構成され、情報を磁性体の磁化状態（磁化の向き）により保持するものである。

【0029】

スピン注入により磁性層の磁化の向きを反転させる基本的な動作は、巨大磁気抵抗効果素子（GMR素子）もしくは磁気トンネル接合素子（MTJ素子）から成る記憶素子に対して、その膜面に垂直な方向に、ある閾値（ I_c ）以上の電流を流すものである。このとき、電流の極性（向き）は、反転させる磁化の向きに依存する。

30

この閾値よりも絶対値が小さい電流を流した場合には、磁化反転を生じない。

【0030】

スピン注入によって、磁性層の磁化の向きを反転させるときに、必要となる電流の閾値 I_c は、現象論的に、下記式1により表される（例えば、F.J.Albert他著、Appl.Phys.Lett.,77,p.3809,2000年、等を参照）。

【0031】

【数1】

$$I_c = A \frac{\alpha}{\eta} M_s^2 V \quad (\text{式1})$$

40

なお、式1において、 A は定数、 α はスピン制動定数、 η はスピン注入効率、 M_s は飽和磁化量、 V は磁性層（記憶層）の体積である。

【0032】

本発明では、式1で表されるように、電流の閾値が、磁性層の体積 V 、磁性層の飽和磁化 M_s 、スピン注入効率と制動定数を制御することにより、任意に設定することが可能であることを利用する。

そして、磁化状態により情報を保持することができる磁性層（記憶層）と、磁化の向きが固定された磁化固定層とを有する記憶素子を構成する。

メモリとして存在し得るためには、書き込まれた情報を保持することができなければならない。情報を保持する能力の指標として、前述した熱安定性指標の値で判断される。

50

磁性層（記憶層）の熱安定性指標 は、下記式 2 により表される。

【 0 0 3 3 】

【数 2】

$$\Delta = B \cdot H_{c0} \cdot M_s \cdot V \quad (\text{式2})$$

なお、式 2 において、 B は定数、 H_{c0} は 0 K での保磁力 H_c 、 M_s は飽和磁化量、 V は体積である。

【 0 0 3 4 】

一般に、記憶された情報を 85 で 10 年間保持するためには、熱安定性指標 の値として 60 以上が必要とされる。この熱安定性指標 と電流の閾値 I_c とは、トレードオフの関係になることが多く、メモリ特性を維持するには、これらの両立が課題となることが多い。

【 0 0 3 5 】

そして、スピン注入により磁化反転を行う場合には、記憶素子に直接電流を流して情報の書き込み（記録）を行うことから、書き込みを行うメモリセルを選択するために、記憶素子を選択トランジスタと接続してメモリセルを構成する。

この場合、記憶素子に流れる電流は、選択トランジスタに流すことが可能な電流（選択トランジスタの飽和電流）の大きさに制限されるため、書き込み電流の許容範囲も制限されることになる。

【 0 0 3 6 】

これに対して、記憶層の磁化量を減らせば、書き込み電流の閾値を低減して許容範囲を広げることが可能になるが、前述したように、記憶層の熱安定性（指標）を損なうことになる。メモリを構成するためには、熱安定性指標 がある程度以上の大きさである必要がある。

【 0 0 3 7 】

そこで、本願の発明者等が種々の検討を行った結果、記憶層を構成する強磁性層の比抵抗を $8 \times 10^{-7} \cdot \text{m}$ 以上とすることにより、記憶層の保磁力を向上させることができると共に、書き込み電流を増やすことなく、熱安定性を改善することができ、安定したメモリを形成することができることを、見出した。

【 0 0 3 8 】

さらに、本発明では、選択トランジスタの飽和電流値を考慮して、記憶層と磁化固定層との間の非磁性の中間層として、絶縁体から成るトンネル絶縁層を用いて磁気トンネル接合（MTJ）素子を構成する。

トンネル絶縁層を用いて磁気トンネル接合（MTJ）素子を構成することにより、非磁性導電層を用いて巨大磁気抵抗効果（GMR）素子を構成した場合と比較して、磁気抵抗変化率（MR比）を大きくすることができ、読み出し信号強度を大きくすることができるためである。

【 0 0 3 9 】

また、トンネル絶縁層の材料として、特に、酸化マグネシウム（ MgO ）を用いることにより、これまで一般的に用いられてきた酸化アルミニウムを用いた場合よりも、磁気抵抗変化率（MR比）を大きくすることができる。

一般に、スピン注入効率はMR比に依存し、MR比が大きいほど、スピン注入効率が向上し、磁化反転電流密度を低減することができる。

従って、中間層であるトンネル絶縁層の材料として酸化マグネシウムを用いることにより、スピン注入による書き込み閾値電流を低減することができ、少ない電流で情報の書き込み（記録）を行うことができる。また、読み出し信号強度を大きくすることができる。

これにより、MR比（TMR比）を確保して、スピン注入による書き込み閾値電流を低減することができ、少ない電流で情報の書き込み（記録）を行うことができる。また、読み出し信号強度を大きくすることができる。

【 0 0 4 0 】

10

20

30

40

50

トンネル絶縁層を酸化マグネシウム (MgO) 膜により形成する場合には、MgO 膜が結晶化していて、001 方向に結晶配向性を維持していることがより望ましい。

【0041】

なお、本発明において、記憶層と磁化固定層との間の中間層 (トンネル絶縁層) は、酸化マグネシウムから成る構成とする他にも、例えば、酸化アルミニウム、窒化アルミニウム、SiO₂、Bi₂O₃、MgF₂、CaF₂、SrTiO₂、AlLaO₃、Al-N-O 等の各種の絶縁体、誘電体、半導体を用いて構成することもできる。

【0042】

磁化固定層は、一方向の異方性を有していることが望ましく、記憶層は一軸異方性を有していることが望ましい。

また、磁化固定層及び記憶層のそれぞれの膜厚は、1nm~30nmであることが好ましい。

【0043】

記憶素子のその他の構成は、スピン注入により情報を記録する記憶素子の従来公知の構成と同様とすることができる。

【0044】

磁化固定層は、強磁性層のみにより、或いは反強磁性層と強磁性層の反強磁性結合を利用することにより、その磁化の向きが固定された構成とする。

また、磁化固定層は、単層の強磁性層から成る構成、或いは複数層の強磁性層を非磁性層を介して積層した積層フェリ構造とする。

磁化固定層を積層フェリ構造としたときには、磁化固定層の外部磁界に対する感度を低下させることができるため、外部磁界による磁化固定層の不要な磁化変動を抑制して、記憶素子を安定して動作させることができる。さらに、各強磁性層の膜厚を調整することができ、磁化固定層からの漏洩磁界を抑えることができる。

積層フェリ構造の磁化固定層を構成する強磁性層の材料としては、Co, CoFe, CoFeB 等を用いることができる。また、非磁性層の材料としては、Ru, Re, Ir, Os 等を用いることができる。

【0045】

反強磁性層の材料としては、FeMn合金、PtMn合金、PtCrMn合金、NiMn合金、IrMn合金、NiO、Fe₂O₃ 等の磁性体を挙げることができる。

また、これらの磁性体に、Ag, Cu, Au, Al, Si, Bi, Ta, B, C, O, N, Pd, Pt, Zr, Hf, Ir, W, Mo, Nb 等の非磁性元素を添加して、磁気特性を調整したり、その他の結晶構造や結晶性や物質の安定性等の各種物性を調整したりすることができる。

【0046】

また、記憶素子の膜構成は、記憶層が磁化固定層の上側に配置される構成でも、下側に配置される構成でも全く問題はない。

【0047】

なお、記憶素子の記憶層に記録された情報を読み出す方法としては、記憶素子の記憶層に薄い絶縁膜を介して、情報の基準となる磁性層を設けて、絶縁層を介して流れる強磁性トンネル電流によって読み出してもよいし、磁気抵抗効果により読み出してもよい。

【0048】

続いて、本発明の実施の形態を説明する。

本発明の一実施の形態として、メモリの概略構成図 (斜視図) を図 1 に示す。

このメモリは、互いに直交する 2 種類のアドレス配線 (例えばワード線とビット線) の交点付近に、磁化状態で情報を保持することができる記憶素子が配置されて成る。

即ち、シリコン基板等の半導体基体 10 の素子分離層 2 により分離された部分に、各メモリセルを選択するための選択用トランジスタを構成する、ドレイン領域 8、ソース領域 7、並びにゲート電極 1 が、それぞれ形成されている。このうち、ゲート電極 1 は、図中前後方向に延びる一方のアドレス配線 (例えばワード線) を兼ねている。

10

20

30

40

50

ドレイン領域 8 は、図中左右の選択用トランジスタに共通して形成されており、このドレイン領域 8 には、配線 9 が接続されている。

【0049】

そして、ソース領域 7 と、上方に配置された、図中左右方向に延びる他方のアドレス配線（例えばビット線）6 との間に、記憶素子 3 が配置されている。この記憶素子 3 は、スピン注入により磁化の向きが反転する強磁性層から成る記憶層を有する。

また、この記憶素子 3 は、2 種類のアドレス配線 1, 6 の交点付近に配置されている。

この記憶素子 3 は、ビット線 6 と、ソース領域 7 とに、それぞれ上下のコンタクト層 4 を介して接続されている。

これにより、2 種類のアドレス配線 1, 6 を通じて、記憶素子 3 に上下方向の電流を流して、スピン注入により記憶層の磁化の向きを反転させることができる。

10

【0050】

また、本実施の形態のメモリの記憶素子 3 の断面図を図 2 に示す。

図 2 に示すように、この記憶素子 3 は、スピン注入により磁化 M 1 の向きが反転する記憶層 1 7 に対して、下層に磁化固定層 3 1 を設けている。磁化固定層 3 1 の下に反強磁性層 1 2 が設けられ、この反強磁性層 1 2 により、磁化固定層 3 1 の磁化の向きが固定される。

記憶層 1 7 と磁化固定層 3 1 との間には、トンネルバリア層となるトンネル絶縁層 1 6 が設けられ、記憶層 1 7 と磁化固定層 3 1 とにより、MTJ 素子が構成されている。

また、反強磁性層 1 2 の下には下地層 1 1 が形成され、記憶層 1 7 の上にはキャップ層 1 8 が形成されている。

20

【0051】

磁化固定層 3 1 は、積層フェリ構造となっている。

具体的には、磁化固定層 3 1 は、2 層の強磁性層 1 3, 1 5 が、非磁性層 1 4 を介して積層されて反強磁性結合した構成である。

磁化固定層 3 1 の各強磁性層 1 3, 1 5 が積層フェリ構造となっているため、強磁性層 1 3 の磁化 M 1 3 が右向き、強磁性層 1 5 の磁化 M 1 5 が左向きとなっており、互いに反対向きになっている。これにより、磁化固定層 3 1 の各強磁性層 1 3, 1 5 から漏れる磁束が、互いに打ち消し合う。

【0052】

本実施の形態では、特に、記憶層 1 7 を構成する強磁性層の比抵抗が $8 \times 10^{-7} \cdot m$ 以上である構成とする。

30

【0053】

記憶層 1 7 を構成する強磁性層の比抵抗を $8 \times 10^{-7} \cdot m$ 以上とするには、非金属元素、例えば、B（ホウ素）、C（炭素）、N（窒素）、O（酸素）、Mg, Sc, Y, Al, Si から選ばれる元素を強磁性層に含有させ、非金属元素の濃度をある程度以上高くすればよい。

【0054】

ここで、強磁性元素 Ni, Co, Fe の比抵抗を示すと、Ni が $7.2 \times 10^{-8} \cdot m$ 、Co が $6.2 \times 10^{-8} \cdot m$ 、Fe が $1 \times 10^{-7} \cdot m$ である。

40

従って、本発明の強磁性層は、通常の強磁性層の 8 倍以上の比抵抗を持つことになる。

逆に、比抵抗が $1 \times 10^{-5} \cdot m$ 以上になると、記憶素子 3 を構成する際にトンネル絶縁層 1 6 に対する記憶層 1 7 の抵抗上昇が著しくなり、素子抵抗の異常増大や抵抗変化率の劣化が認められるため、望ましくない。

【0055】

上述の本実施の形態の記憶素子 3 の構成によれば、記憶層 1 7 を構成する強磁性層の比抵抗を $8 \times 10^{-7} \cdot m$ 以上と高くしたことにより、記憶層 1 7 が大きい保磁力を有している。これにより、記憶層 1 7 の熱安定性を高くすることができる。

記憶層 1 7 の熱安定性を高くすることにより、記憶素子 3 に対して電流を流して情報を記録する、動作領域を拡大することが可能になり、動作のマージンを広く確保し、記憶素

50

子3を安定して動作させることができる。

【0056】

また、強磁性層の比抵抗を高くしたことにより、強磁性層中の散乱サイトが増加するので、注入された偏極電子から局在電子へスピン情報伝導確率が増す。これにより、記憶層17の磁化M1の向きの反転に寄与する偏極電子の比率を向上させて、スピン注入の効率を向上することができるため、記憶層17の磁化M1の向きを反転させるのに必要な電流量（磁化反転電流）を低減することができる。

さらに、記憶層17において、スピンの向きに依存する散乱も発生するので、記憶素子3の磁気抵抗変化率（MR比）を向上させることができる。例えば、従来の構成でMR比が120%程度であったのを、140%程度に大きくすることが可能になる。

10

【0057】

また、記憶層17の磁化量を増大させなくても、記憶層17の保磁力を大きくして、記憶層17の熱安定性を向上することができるため、逆に記憶層17の磁化量を減らすことが可能となり、磁化量を減らして磁化反転電流を低減することができる。

【0058】

さらにまた、記憶層17を構成する強磁性層に、Ti, V, Cr, Zr, Nb, Mo, Hf, Ta, Wから選ばれる元素を添加することにより、記憶層17を構成する強磁性層の磁化量を調整することができる。これによっても、記憶層17の磁化量を低減して、磁化反転電流を低減することができる。

20

【0059】

そして、磁化反転電流を低減することができることにより、記憶素子3に書き込み（情報の記録）を行う際に流す電流量を低減して、記憶素子3に書き込みを行う際の消費電力を低減することが可能になる。

これにより、本実施の形態の記憶素子3によりメモリセルを構成した、メモリ全体の消費電力を低減することも可能になる。

【0060】

従って、情報保持特性が優れた、安定して動作する信頼性の高いメモリを実現することができ、記憶素子3を備えたメモリにおいて、消費電力を低減することができる。

【0061】

ここで、本発明の記憶素子の構成において、具体的に記憶層の材料を選定して、特性を調べた。

30

実際のメモリには、図1に示したように、記憶素子以外にもスイッチング用の半導体回路等が存在するが、ここでは、記憶層の磁化抵抗特性を調べる目的で、記憶素子のみを形成したウェハにより検討を行った。

【0062】

（実施例）

厚さ0.575mmのシリコン基板上に、厚さ2μmの熱酸化膜を形成し、その上に図2に示した構成の記憶素子3を形成した。

具体的には、図2に示した構成の記憶素子3において、各層の材料及び膜厚を、下地膜11を膜厚3nmのTa膜、反強磁性層12を膜厚20nmのPtMn膜、磁化固定層31を構成する強磁性層13を膜厚2nmのCoFe膜、強磁性層15を膜厚2.5nmのCoFe膜、積層フェリ構造の磁化固定層31を構成する非磁性層14を膜厚0.8nmのRu膜、トンネル絶縁層16を膜厚0.8nmの酸化マグネシウム膜、記憶層17を膜厚3nm、キャップ層18を膜厚5nmのTa膜と選定し、また下地膜11と反強磁性層12との間に図示しない膜厚100nmのCu膜（後述するワード線となるもの）を設けて、各層を形成した。

40

上記膜構成で、PtMn膜の組成はPt50Mn50（原子%）、CoFe膜の組成はCo90Fe10（原子%）とした。

【0063】

酸化マグネシウム膜から成る絶縁層16以外の各層は、DCマグネトロンスパッタ法を

50

用いて成膜した。

酸化マグネシウム膜 (MgO) から成る絶縁層 16 は、RF マグネトロンスパッタ法を用いて成膜した。

さらに、記憶素子 3 の各層を成膜した後に、磁場中熱処理炉で、10 kOe・350・4 時間の熱処理を行い、MgO / 強磁性層の結晶構造・界面制御と反強磁性層 12 の PtMn 膜の規則化熱処理を行った。

【0064】

次に、ワード線部分をフォトリソグラフィによってマスクした後に、ワード線以外の部分の積層膜に対して Ar プラズマにより選択エッチングを行うことにより、ワード線 (下部電極) を形成した。この際に、ワード線部分以外は、基板の深さ 5 nm までエッチングされた。

10

【0065】

その後、電子ビーム描画装置により記憶素子 3 のパターンのマスクを形成し、積層膜に対して選択エッチングを行い、記憶素子 3 を形成した。記憶素子 3 部分以外は、ワード線の Cu 層直上までエッチングした。

なお、特性評価用の記憶素子には、磁化反転に必要なスピントルクを発生させるために、記憶素子に十分な電流を流す必要があるため、トンネル絶縁層の抵抗値を抑える必要がある。そこで、記憶素子 3 のパターンを、短軸 0.09 μm × 長軸 0.18 μm の楕円形状として、記憶素子 3 の面積抵抗値 (μm^2) が 20 μm^2 となるようにした。

20

【0066】

次に、記憶素子 3 部分以外を、厚さ 100 nm 程度の Al₂O₃ のスパッタリングによって絶縁した。

その後、フォトリソグラフィを用いて、上部電極となるビット線及び測定用のパッドを形成した。

このようにして、記憶素子 3 の試料を作製した。

【0067】

そして、上述の製造方法により、それぞれ記憶層 17 の強磁性層の材料組成を変えて、強磁性層の比抵抗を変えた、記憶素子 3 の各試料を作製した。

記憶層 17 の強磁性層の材料組成としては、基本構成として Co₄₀Fe₆₀ (原子%) の組成の CoFe を用いた。この CoFe に、さらに、B, C, N, O 及び Mg, Sc, Y, Al, Si から選ばれる元素を単独であるいは複合化して添加した。

30

【0068】

これら記憶素子 3 の各試料に対して、その強磁性層と同じ材料組成の膜を成膜して、比抵抗の測定を行った。

【0069】

作製した記憶素子 3 の各試料に対して、それぞれ以下のようにして、特性の評価を行った。

【0070】

(反転電流値の測定)

記憶素子に、1 μs から 100 ms のパルス幅の電流を流して、その後の記憶素子の抵抗値を測定した。記憶素子の抵抗値を測定する際には、温度を室温 25 °C として、ワード線の端子とビット線の端子にかかるバイアス電圧が 10 mV となるように調節した。

40

さらに、記憶素子に流す電流量を変化させて、この記憶層の磁化が反転する反転電流値を求めた。

そして、記憶素子間のばらつきを考慮するために、同一構成の記憶素子を 20 個程度作製して、上述の測定を行い、反転電流値の平均値をとった。

【0071】

ここで、便宜上、ワード線からビット線に電流を流す場合の反転電流値を I_{c^+} と記し、ビット線からワード線に電流を流す場合の反転電流値を I_{c^-} と記す。ワード線からビット線に電流を流す場合には、平行状態から反平行状態に反転し、ビット線からワード線

50

に電流を流す場合には、反平行状態から平行状態に反転する。各パルス幅における I_c 値を横軸パルス幅でプロットし、 1 ns のパルス幅に外装した値を I_{c0} 値とした。

そして、 I_{c+} 及び I_{c-} からそれぞれ得られた I_{c0} 値の絶対値の平均値を求め、これを各試料の反転電流値とした。

【0072】

(熱安定性の指標 の測定)

各パルス幅で測定された電流値 I_c 及び上述の方法により算出された I_{c0} の値から、下記の式3に従い、熱安定性の指標 を導出した。式3中の τ_0 値は、スピン自転周波数の逆数で、通常 1 ns とする。

【0073】

【数3】

$$I_c = I_{c0} \left[1 - \frac{1}{\Delta} \ln \left(\frac{\tau}{\tau_0} \right) \right] \quad (\text{式3})$$

【0074】

各例について、記憶層の材質(材料組成)と、比抵抗と、反転電流値及び熱安定性の指標 の値の測定結果とを、表1に示す。

【0075】

【表1】

	記憶層材質 [at%]	比抵抗 ρ [$\times 10^{-8} \Omega \text{ m}$]	反転電流値 [$\mu \text{ A}$]	Δ	備考
1	70(CoFe)-20B-10Si	110	240	70	実施例
2	75(CoFe)-15C-10Y	95	280	60	実施例
3	75(CoFe)-15N-10Al	85	290	60	実施例
4	80(CoFe)-5O-15Mg	185	220	80	実施例
5	75(CoFe)-15B-5O-5Mg	220	210	90	実施例
6	75(CoFe)-15B-5C-5Sc	190	225	100	実施例
7	75(CoFe)-10C-10N-5Si	200	220	70	実施例
8	80(CoFe)-5N-5O-10Al	210	230	80	実施例
9	70(CoFe)-15B-5Si-10Mo	190	200	70	実施例
10	60(CoFe)-20B-10Mg-10Ta	250	170	90	実施例
11	80(CoFe)-10C-5Sc-5Nb	220	210	90	実施例
12	80(CoFe)-10N-5Si-5W	210	240	70	実施例
13	75(CoFe)-5O-10Mg-10Ta	265	150	90	実施例
14	80(CoFe)-5O-5Y-10Cr	230	190	90	実施例
15	75(CoFe)-15B-5Al-5V	220	180	70	実施例
16	80(CoFe)-5O-10Si-5Ti	240	200	90	実施例
17	CoFe	8.0	450	80	比較例
18	90(CoFe)-10Ti	9.0	400	70	比較例
19	80(CoFe)-20Zr	10.2	410	70	比較例
20	80(CoFe)-20Nb	10.8	430	70	比較例

【0076】

いずれの試料においても、 Δ の値が60以上になるように材料が設計されているため、表1に示すように、60以上の Δ 値が得られている。

表1の結果から、記憶層17を構成する強磁性層の比抵抗が $80 \times 10^{-8} \Omega \cdot \text{m}$ 以上、即ち $8 \times 10^{-7} \Omega \cdot \text{m}$ 以上であれば、反転電流値 (I_{c0}) を $300 \mu \text{ A}$ 以下に抑えられることがわかる。

【0077】

10

20

30

40

50

本発明は、上述の実施の形態に限定されるものではなく、本発明の要旨を逸脱しない範囲でその他様々な構成が取り得る。

【図面の簡単な説明】

【0078】

【図1】本発明の一実施の形態のメモリの概略構成図（斜視図）である。

【図2】図1の記憶素子の断面図である。

【図3】スピン注入による磁化反転を利用したメモリの概略構成図（斜視図）である。

【図4】図3のメモリの断面図である。

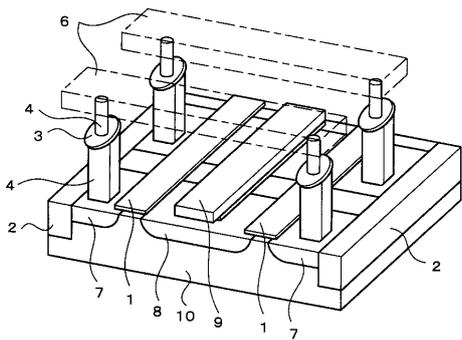
【図5】従来のMRAMの構成を模式的に示した斜視図である。

【符号の説明】

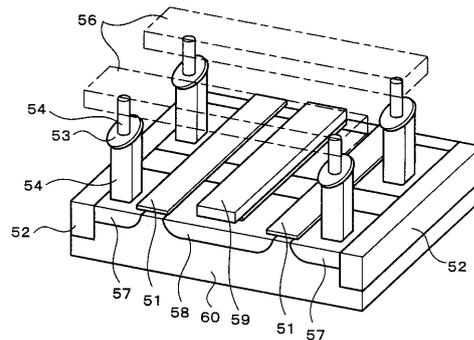
【0079】

3 記憶素子、11 下地層、12 反強磁性層、13, 15 強磁性層、14 非磁性層、16 トンネル絶縁層、17 記憶層、18 キャップ層、31 磁化固定層

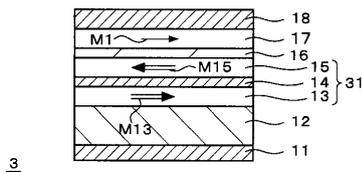
【図1】



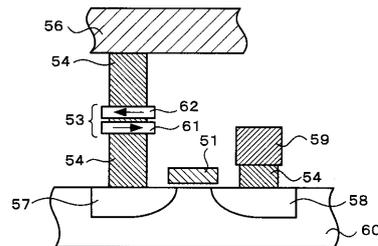
【図3】



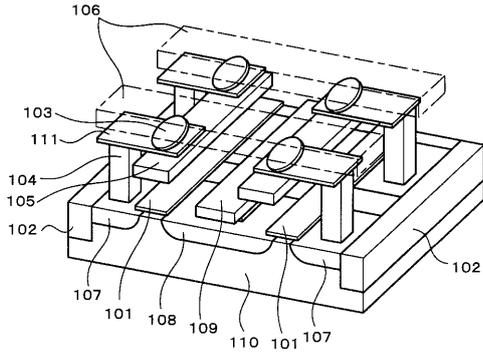
【図2】



【図4】



【 図 5 】



フロントページの続き

- (72)発明者 五十嵐 実
東京都品川区北品川6丁目7番35号 ソニー株式会社内
- (72)発明者 山元 哲也
東京都品川区北品川6丁目7番35号 ソニー株式会社内
- (72)発明者 肥後 豊
東京都品川区北品川6丁目7番35号 ソニー株式会社内
- (72)発明者 山根 一陽
東京都品川区北品川6丁目7番35号 ソニー株式会社内
- (72)発明者 大石 雄紀
東京都品川区北品川6丁目7番35号 ソニー株式会社内
- (72)発明者 鹿野 博司
東京都品川区北品川6丁目7番35号 ソニー株式会社内

Fターム(参考) 4M119 AA01 AA03 AA07 BB01 CC05 DD06 DD08 DD09 DD33 DD45
DD55 EE22 EE27 FF05 JJ03 JJ09
5F092 AA08 AB08 AC12 AD03 AD25 BB04 BB10 BB17 BB18 BB22
BB23 BB33 BB34 BB35 BB36 BB37 BB42 BB43 BC04 BC07
BC42 BE21 BE24 BE25 CA23 CA26 EA06