

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2023年1月19日(19.01.2023)



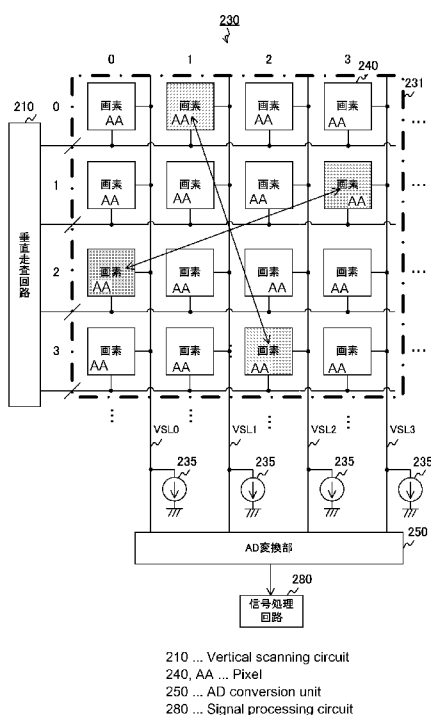
(10) 国際公開番号

WO 2023/286297 A1

- (51) 国際特許分類:  
H04N 5/369 (2011.01)
- (21) 国際出願番号: PCT/JP2022/003503
- (22) 国際出願日: 2022年1月31日(31.01.2022)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2021-117505 2021年7月16日(16.07.2021) JP
- (71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目1番4号 Kanagawa (JP).
- (72) 発明者: 半澤 克彦 (HANZAWA, Katsuhiko); 〒2430014 神奈川県厚木市旭町四丁目1番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 松田 航平(MATSUDA, Kohei); 〒2430014 神奈川県厚木市旭町四丁目
- 1 4 番 1 号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).
- (74) 代理人: 丸島 敏一(MARUSHIMA, Toshikazu); 〒1600022 東京都新宿区新宿3-3-2 京王新宿三丁目第二ビル 5F クラフト国際特許事務所 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(54) Title: SOLID-STATE IMAGING ELEMENT, IMAGING DEVICE, AND METHOD FOR CONTROLLING SOLID-STATE IMAGING ELEMENT

(54) 発明の名称: 固体撮像素子、撮像装置、および、固体撮像素子の制御方法



(57) Abstract: The present invention reduces the circuit scale in a solid-state imaging element that performs signal processing of pairs of pixel signals. This solid-state imaging element is provided with a pixel array unit, a vertical scanning circuit, and a signal processing circuit. The pixel array unit has a plurality of pixels arrayed along the row and column directions of the unit. The vertical scanning circuit selects a pair of pixels, which are at both ends of a prescribed line segment that does not correspond to either a row or a column and which makes an angle, relative to a row, that is not 45°, selecting same from among a plurality of pixels and causes a pair of pixel signals to be output simultaneously. The signal processing circuit performs prescribed processing on the pair of pixel signals.

(57) 要約: 一対の画素信号に対して信号処理を行う固体撮像素子において、回路規模を削減する。固体撮像素子は、画素アレイ部、垂直走査回路および信号処理回路を具備する。画素アレイ部には、行および列のそれぞれの方向に沿って複数の画素が配列される。垂直走査回路は、行および列のいずれにも該当せず、行となす角度が45度と異なる所定の線分の両端の一対の画素を複数の画素の中から選択して一対の画素信号を同時に出力させる。信号処理回路は、一対の画素信号に対して所定の処理を行う。



WO 2023/286297 A1

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

一 国際調査報告 (条約第21条(3))

## 明 細 書

発明の名称：

固体撮像素子、撮像装置、および、固体撮像素子の制御方法

### 技術分野

[0001] 本技術は、固体撮像素子に関する。詳しくは、所定の信号処理を行う固体撮像素子、撮像装置、および、固体撮像素子の制御方法に関する。

### 背景技術

[0002] 従来より、固体撮像素子においては、画像信号に対してエッジ検出処理などの様々な信号処理が行われている。例えば、隣接する一对の画素の画素信号をサンプルホールドするサンプルホールド回路を列毎に配置し、それらの画素信号を比較してエッジを検出する固体撮像素子が提案されている（例えば、特許文献1参照。）。

### 先行技術文献

#### 特許文献

[0003] 特許文献1：特開平11-225289号公報

### 発明の概要

#### 発明が解決しようとする課題

[0004] 上述の従来技術では、アナログの画素信号をサンプルホールドすることにより、A/D (Analog to Digital) 変換前のエッジの検出を図っている。しかしながら、上述の固体撮像素子では、列毎にサンプルホールド回路が必要となり、その分、回路規模が増大してしまうという問題がある。

[0005] 本技術はこのような状況に鑑みて生み出されたものであり、一对の画素信号に対して信号処理を行う固体撮像素子において、回路規模を削減することを目的とする。

#### 課題を解決するための手段

[0006] 本技術は、上述の問題点を解消するためになされたものであり、その第1

の側面は、行および列のそれぞれの方向に沿って複数の画素が配列された画素アレイ部と、上記行および上記列のいずれにも該当せず、上記行となす角度が45度と異なる所定の線分の両端の一对の画素を上記複数の画素の中から選択して一对の画素信号を同時に出力させる垂直走査回路と、上記一对の画素信号に対して所定の信号処理を行う信号処理回路とを具備する固体撮像素子、および、その制御方法である。これにより、サンプルホールド回路が不要になるという作用をもたらす。

[0007] また、この第1の側面において、上記画素アレイ部には、所定数の単位エリアが配置され、上記垂直走査回路は、上記単位エリアごとに上記一对の画素を選択してもよい。これにより、単位エリアごとに画素信号が読み出されるという作用をもたらす。

[0008] また、この第1の側面において、上記画素アレイ部は、上記所定数の単位エリアにより分割されてもよい。これにより、互いに重ならない単位エリアのそれぞれから画素信号が読み出されるという作用をもたらす。

[0009] また、この第1の側面において、上記所定数の単位エリアは、隣接する第1および第2の単位エリアを含み、上記垂直走査回路は、上記第1の単位エリア内の所定数の第1画素と上記第2の単位エリア内の所定数の第2画素とを選択し、上記第2画素のパターンは、上記第1画素のパターンと線対称であってもよい。これにより、線対称の第1、第2の単位エリアのそれぞれから画素信号が読み出されるという作用をもたらす。

[0010] また、この第1の側面において、上記所定数の単位エリアは、隣接する第1および第2の単位エリアを含み、上記第1の単位エリアの一部と上記第2の単位エリアの一部とが重なってもよい。これにより、一部が重なる第1、第2の単位エリアのそれぞれから画素信号が読み出されるという作用をもたらす。

[0011] また、この第1の側面において、上記単位エリアのそれぞれには、4行×4列の16画素が配列されてもよい。これにより、4行×4列の単位エリアごとに画素信号が読み出されるという作用をもたらす。

- [0012] また、この第1の側面において、上記垂直走査回路は、上記単位エリアごとに2対の画素を選択し、上記2対の画素のそれぞれは、互いに異なる行に配置され、上記2対の画素のそれぞれは、互いに異なる列に配置されてもよい。これにより、垂直信号線が列毎に1本で済むという作用をもたらす。
- [0013] また、この第1の側面において、上記垂直走査回路は、同一の色の光を受光する一对の画素を選択してもよい。これにより、同一色の一对の画素信号が読み出されるという作用をもたらす。
- [0014] また、この第1の側面において、上記垂直走査回路は、互いに異なる色の光を受光する一对の画素を選択してもよい。これにより、互いに色が異なる一对の画素信号が読み出されるという作用をもたらす。
- [0015] また、この第1の側面において、上記複数の画素は、ベイヤー配列により配列されてもよい。これにより、ベイヤー配列から画素信号が読み出されるという作用をもたらす。
- [0016] また、この第1の側面において、上記複数の画素は、赤外光を受光する画素を含んでもよい。これにより、赤外光を受光する画素を含む画素アレイ部から画素信号が読み出されるという作用をもたらす。
- [0017] また、この第1の側面において、上記複数の画素は、クアドベイヤー配列により配列されてもよい。これにより、クアドベイヤー配列から画素信号が読み出されるという作用をもたらす。
- [0018] また、この第1の側面において、上記複数の画素のそれぞれの形状は、所定の対角線が上記行に平行な菱形であってもよい。これにより、菱形の画素から画素信号が読み出されるという作用をもたらす。
- [0019] また、この第1の側面において、上記信号処理回路は、一对の画素信号の一方の信号レベルを所定のゲインにより増減するレベル制御回路と、上記一方の信号レベルが増減された上記一对の画素信号を比較して比較結果を出力する比較回路と、上記比較結果に基づいてエッジの有無を判定するエッジ判定回路とを備えてもよい。これにより、アナログ信号からエッジの有無が判定されるという作用をもたらす。

- [0020] また、この第1の側面において、上記複数の画素のうち隣接する所定数の画素は、浮遊拡散層を共有してもよい。これにより、画素ごとの素子数が削減されるという作用をもたらす。
- [0021] また、この第1の側面において、上記信号処理は、上記一对の画素信号から所定の特徴量を抽出する処理と、上記特徴量に基づいて所定の物体の有無を判断して判断結果を出力する画像認識処理とを含んでもよい。これにより、物体の有無が判断されるという作用をもたらす。
- [0022] また、この第1の側面において、上記垂直走査回路は、上記判断結果に基づいて所定領域の解像度を変更してもよい。これにより、物体の認識精度が向上するという作用をもたらす。
- [0023] また、この第1の側面において、上記信号処理は、上記一对の画素信号を加算して加算データを生成する処理と、上記加算データから所定の特徴量を抽出する処理と、上記特徴量に基づいて所定の物体の有無を判断して判断結果を出力する画像認識処理とを含んでもよい。これにより、画素加算したデータから物体の特徴量が抽出されるという作用をもたらす。
- [0024] また、本技術の第2の側面は、行および列のそれぞれの方向に沿って複数の画素が配列された画素アレイ部と、上記行および上記列のいずれにも該当せず、上記行となす角度が45度と異なる所定の線分の両端の一对の画素を上記複数の画素の中から選択して一对の画素信号を同時に出力させる垂直走査回路とを備える固体撮像素子と、上記一对の画素信号に基づいて所定の信号処理を行うデジタル信号処理回路とを具備する撮像装置である。これにより、固体撮像素子の処理量が削減されるという作用をもたらす。

### 図面の簡単な説明

- [0025] [図1]本技術の第1の実施の形態における固体撮像素子の一構成例を示すブロック図である。
- [図2]本技術の第1の実施の形態における画素アレイ部の一構成例を示す図である。
- [図3]本技術の第1の実施の形態における画素の一構成例を示す回路図である

。

[図4]本技術の第1の実施の形態における信号処理回路の一構成例を示すブロック図である。

[図5]本技術の第1の実施の形態における走査方法の一例を示す図である。

[図6]本技術の第1の実施の形態における、隣接する単位エリアの読出しパターンを線対称とした例を示す図である。

[図7]本技術の第1の実施の形態における画素アレイ部の別の例を示す図である。

[図8]本技術の第1の実施の形態における単位エリアのサイズを4行×4列とする際の読出しパターンの別の例を示す図である。

[図9]本技術の第1の実施の形態における単位エリアのサイズを3行×3列とする際の読出しパターンの一例を示す図である。

[図10]本技術の第1の実施の形態における単位エリアのサイズを8行×8列とする際の読出しパターンの一例を示す図である。

[図11]本技術の第1の実施の形態における単位エリアの配置の一例を示す図である。

[図12]本技術の第1の実施の形態における水平方向で隣接する単位エリアの一部が重なる際の読出しパターンおよび走査方法の一例を示す図である。

[図13]本技術の第1の実施の形態における垂直方向で隣接する単位エリアの一部が重なる際の読出しパターンの一例を示す図である。

[図14]本技術の第1の実施の形態における垂直方向で隣接する単位エリアの一部が重なる際の走査方法の一例を示す図である。

[図15]本技術の第1の実施の形態における斜め方向で隣接する単位エリアの一部が重なる際の読出しパターンの一例を示す図である。

[図16]本技術の第1の実施の形態における斜め方向で隣接する単位エリアの一部が重なる際の走査方法の一例を示す図である。

[図17]本技術の第1の実施の形態における水平方向および垂直方向で隣接する単位エリアの一部が重なる際の読出しパターンの一例を示す図である。

[図18]本技術の第1の実施の形態における水平方向および垂直方向で隣接する単位エリアの一部が重なる際の1回目および2回目の読出しの一例を示す図である。

[図19]本技術の第1の実施の形態における水平方向および垂直方向で隣接する単位エリアの一部が重なる際の3回目および4回目の読出しの一例を示す図である。

[図20]本技術の第1の実施の形態におけるカラーフィルタを設けた際の読出しパターンの一例を示す図である。

[図21]本技術の第1の実施の形態におけるクアッド配列の読出しパターンとクアッド配列の一例を示す図である。

[図22]本技術の第1の実施の形態における画素加算の前後の画像データの一例を示す図である。

[図23]本技術の第1の実施の形態における画像データの別の例を示す図である。

[図24]本技術の第1の実施の形態における菱形の画素を配列した際の読出しパターンの一例を示す図である。

[図25]本技術の第1の実施の形態における固体撮像素子の動作の一例を示すフローチャートである。

[図26]本技術の第2の実施の形態における固体撮像素子の一構成例を示すブロック図である。

[図27]本技術の第2の実施の形態における前段信号処理回路の一構成例を示すブロック図である。

[図28]本技術の第2の実施の形態におけるエッジ検出部の一構成例を示す回路図である。

[図29]本技術の第2の実施の形態における後段信号処理回路の一構成例を示すブロック図である。

[図30]本技術の第3の実施の形態における撮像装置の一構成例を示すブロック図である。



[図31]本技術の第4の実施の形態における画素アレイ部の一構成例を示す図である。

[図32]本技術の第4の実施の形態の容量素子を設けたFD共有ブロックの一例を示す回路図である。

[図33]本技術の第4の実施の形態の光電変換膜を設けたFD共有ブロックの一例を示す回路図である。

[図34]本技術の第5の実施の形態におけるフレームの一例を示す図である。

[図35]本技術の第5の実施の形態における解像度変更前後のROIの一例を示す図である。

[図36]本技術の第5の実施の形態における固体撮像素子の動作の一例を示すフローチャートである。

[図37]車両制御システムの概略的な構成例を示すブロック図である。

[図38]撮像部の設置位置の一例を示す説明図である。

### 発明を実施するための形態

[0026] 以下、本技術を実施するための形態（以下、実施の形態と称する）について説明する。説明は以下の順序により行う。

1. 第1の実施の形態（一对の画素信号を読み出す例）
2. 第2の実施の形態（一对の画素信号を読み出し、アナログ信号からエッジを検出する例）
3. 第3の実施の形態（一对の画素信号を読み出し、固体撮像素子の外部で信号処理を行う例）
4. 第4の実施の形態（浮遊拡散層を共有する画素から一对の画素信号を読み出す例）
5. 第5の実施の形態（一对の画素信号を読み出し、解像度を変更する例）
6. 移動体への応用例

[0027] <1. 第1の実施の形態>

[固体撮像素子の構成例]

図1は、本技術の第1の実施の形態における固体撮像素子200の一構成例を示すブロック図である。この固体撮像素子200は、画像データを撮像するものであり、垂直走査回路210、制御部220、画素アレイ部230、AD変換部250、水平走査部260、メモリ270、信号処理回路280および入出力部290を備える。

[0028] 画素アレイ部230には、二次元格子状に複数の画素240が配列される。以下、水平方向に配列された画素240の集合を「行」とし、垂直方向に配列された画素240の集合を「列」とする。画素240のそれぞれは、光電変換により、アナログの画素信号を生成する。

[0029] 垂直走査回路210は、画素240のそれぞれを駆動して画素信号（言い換えれば、アナログ信号）を出力させるものである。この垂直走査回路210は、例えば、シフトレジスタにより構成され、水平方向の画素駆動線（不図示）を介して画素240のそれぞれに駆動信号を供給することにより画素240を駆動する。また、画素240を駆動して画素信号を出力させる制御は、「読出し」とも呼ばれる。画素240の読出しパターンの詳細については後述する。

[0030] 制御部220は、固体撮像素子200全体を制御するものである。この制御部220は、信号処理回路280からモード信号を受け取り、入出力部290から制御信号（露光時間の制御信号など）や垂直同期信号を受け取る。制御部220は、それらの信号に基づいて垂直走査回路210、AD変換部250および水平走査部260を制御する。

[0031] ここで、モード信号は、特徴抽出モードと通常モードとを含む複数のモードのいずれかを指示する信号である。特徴抽出モードは、一部の画素を読み出し、それらに基づいて被写体の特徴量（エッジなど）を抽出するモードである。また、通常モードは、全画素を読み出して画像データを生成するモードである。

[0032] AD変換部250は、画素アレイ部230の各列からの画素信号（アナログ信号）に対して、AD変換処理を行うものである。このAD変換部250

には、例えば、列毎にADC (Analog to Digital Converter) が設けられ、カラムADC方式によりAD変換を行う。各列のADCの種類は限定されず、シングルスロープ型ADC、二重積分型ADC、SARADC (Successive Approximation Register ADC) などのいずれであってもよい。

[0033] また、AD変換部250は、固定パターンノイズを除去するためのCDS (Correlated Double Sampling)処理をさらに行う。AD変換部250は、処理後のデジタルの画素信号を信号処理回路280に供給する。

[0034] 水平走査部260は、制御部220の制御に従ってAD変換部250に水平走査パルス信号を供給し、処理後の画素信号（言い換えれば、デジタル信号）を順に出力させるものである。

[0035] 信号処理回路280は、画素信号（デジタル信号）に対して所定の信号処理を行うものである。この信号処理は、欠陥補正処理、エッジ検出処理や画像認識処理などを含む。また、信号処理の際にメモリ270が必要に応じて用いられる。信号処理回路280は、画像認識処理の結果に基づいてモード信号を生成し、制御部220に供給する。また、信号処理回路280は、処理後の画素信号を配列した画像データ（すなわち、フレーム）を入出力部290に供給する。

[0036] 入出力部290は、信号処理回路280からの画像データを外部に出力するものである。また、入出力部290は、外部からの垂直同期信号や制御信号を受け取り、制御部220や信号処理回路280に供給する。

[0037] なお、画素と、垂直走査回路210と、カラムごとの回路（ADCやADC内のコンパレータなど）との少なくとも一部は、残りの回路と別のチップに配置されていてもよい。この場合、それぞれのチップは、TSV (Through Silicon Via)、Cu-Cu接続やマイクロバンプなどの接続部を介して電氣的に接続される。

[0038] [画素アレイ部の構成例]

図2は、本技術の第1の実施の形態における画素アレイ部230の一構成例を示す図である。画素アレイ部230には、行および列のそれぞれの方向

に沿って複数の画素240が配列される。また、画素アレイ部230は、単位エリア231などの所定数の単位エリアにより分割される。例えば、単位エリアのそれぞれには、4行×4列の16画素が配列される。

[0039] また、画素アレイ部230には、列ごとに1本の垂直信号線VSLが配列され、行ごとに複数の画素駆動線が配線される。画素240のそれぞれは、垂直信号線VSLを介してAD変換部250に接続され、画素駆動線を介して垂直走査回路210と接続される。垂直信号線VSLのそれぞれには、負荷MOS回路235が接続される。

[0040] 単位エリア231の第0列は、垂直信号線VSL0に接続され、第1列は、垂直信号線VSL1に接続される。第2列は、垂直信号線VSL2に接続され、第3列は、垂直信号線VSL3に接続される。

[0041] 通常モードにおいて垂直走査回路210は、行を順に選択して駆動する。これにより、画素アレイ部230の全画素が読み出され、画像データが生成される。

[0042] 一方、特徴抽出モードにおいて垂直走査回路210は、単位エリアごとに、2対の画素を選択する。2対のうち一对の画素は、行および列のいずれにも該当せず、行となす角度が45度と異なる線分の両端に配置される。残りの一对の画素も同様に、行および列のいずれにも該当せず、行となす角度が45度と異なる線分の両端に配置される。また、これらの2対の画素のそれぞれは、行が互いに異なり、列も互いに異なる。同図における両端が矢印の線分は、行となす角度が45度と異なる線分の一例である。

[0043] 単位エリア231などの単位エリア内の第 $m$  ( $m$ は、0乃至3の整数)列、第 $n$  ( $n$ は、0乃至3の整数)行の画素の相対座標を( $m$ 、 $n$ )とする。特徴抽出モードにおいて、垂直走査回路210は、単位エリアごとに、例えば、(1、0)の画素と(2、3)の画素とのペアを選択し、一对の画素信号を同時に出力させる。次に、垂直走査回路210は、(0、2)の画素と(3、1)の画素とのペアを選択し、一对の画素信号を同時に出力させる。同図における灰色の画素は、特徴抽出モードにおいて読み出される画素を示

す。同図以降においても同様である。そして、信号処理回路280は、読み出された画素信号に対して所定の信号処理を行う。

[0044] 同図に例示したパターンにより、一对の画素信号は、互いに異なる垂直信号線から読み出される。このため、AD変換部250は、カラムADC方式により、それらの画素信号を同時にAD変換することができる。

[0045] これに対して、特許文献1に記載の固体撮像素子では、同一の列から一对の画素信号を読み出すため、それらを保持するサンプルホールド回路が列毎に必要となる。また、サンプルする際にkTCノイズが画素信号に重畳する問題がある。

[0046] 同一の列から一对の画素信号を読み出す際に、列毎に2本の垂直信号線を配線して読み出せば、サンプルホールド回路を設ける必要がなくなるが、列毎に垂直信号線およびADCが2つずつ必要となり、微細化が困難となる。

[0047] 同図に例示したパターンで読み出すことにより、サンプルホールド回路が不要となり、kTCノイズを抑制することができる。また、列ごとに、垂直信号線およびADCが1つですむ。

[0048] [画素の構成例]

図3は、本技術の第1の実施の形態における画素240の一構成例を示す回路図である。画素アレイ部230において、行ごとに、画素駆動線として、転送線211、リセット線212、選択線213、および、選択線214が配線される。転送線211およびリセット線212は、行内の画素のそれぞれに共通に接続される。

[0049] 前述の読出しパターンにおいて、第1行、第2行の一对の画素信号を同時に読み出すには、それらの行の第0列と第3列とを異なる選択線に接続する必要がある。第1行、第2行の第1列、第2列を接続する選択線は任意である。また、第0行、第3行の一对の画素信号を同時に読み出すには、それらの行の第1列と第2列とを異なる選択線に接続する必要がある。第1行、第2行の第0列、第3列を接続する選択線は任意である。例えば、全行の第0列および第1列は、選択線213に接続され、第2列および第3列は、選択

線 2 1 4 に接続される。

[0050] また、画素 2 4 0 は、光電変換素子 2 4 1、転送トランジスタ 2 4 2、リセットトランジスタ 2 4 3、浮遊拡散層 2 4 4、増幅トランジスタ 2 4 5 および選択トランジスタ 2 4 6 を備える。

[0051] 光電変換素子 2 4 1 は、光電変換により電荷を生成するものである。転送トランジスタ 2 4 2 は、転送信号 T R G に従って、光電変換素子 2 4 1 から浮遊拡散層 2 4 4 に電荷を転送するものである。転送信号 T R G は、転送線 2 1 1 を介して垂直走査回路 2 1 0 から供給される。

[0052] リセットトランジスタ 2 4 3 は、リセット信号 R S T に従って、浮遊拡散層 2 4 4 から電荷を引き抜いて初期化するものである。リセット信号 R S T は、リセット線 2 1 2 を介して垂直走査回路 2 1 0 から供給される。浮遊拡散層 2 4 4 は、転送された電荷を蓄積し、電荷量に応じた電圧を生成するものである。

[0053] 増幅トランジスタ 2 4 5 は、浮遊拡散層 2 4 4 の電圧を増幅するものである。選択トランジスタ 2 4 6 は、選択信号 S E L \_\_ a または S E L \_\_ b に従って、増幅された電圧のアナログ信号を画素信号として、垂直信号線を介して A D 変換部 2 5 0 に出力するものである。選択信号 S E L \_\_ a は、選択線 2 1 3 を介して垂直走査回路 2 1 0 から供給され、選択信号 S E L \_\_ b は、選択線 2 1 4 を介して垂直走査回路 2 1 0 から供給される。

[0054] 前述の読出しパターンにより第 1 行、第 2 行のペアを選択する際と、第 0 行、第 3 行のペアを選択する際のいずれも 2 本の選択線で選択信号を供給することになり、垂直走査回路 2 1 0 の負荷を揃えることができる。

[0055] これに対して、例えば、行内の一对の画素を選択し、次に列内に一对の画素を選択する構成では、それぞれで用いる選択線の本数が異なり、垂直走査回路 2 1 0 の負荷が揃わなくなる。この場合、画素信号の信号品質が低下するおそれがある。

[0056] [信号処理回路の構成例]

図4は、本技術の第1の実施の形態における信号処理回路280の一構成例を示すブロック図である。この信号処理回路280は、デジタル信号処理部281、特徴抽出部282および画像認識部283を備える。

[0057] デジタル信号処理部281は、欠陥補正やダーク補正などの各種の処理を画素信号のそれぞれに対して行うものである。このデジタル信号処理部281は、処理後の画素信号を配列した画像データ（フレーム）を特徴抽出部282および入出力部290に供給する。

[0058] なお、デジタル信号処理部281は、デモザイク処理をさらに行うこともできる。この場合には、デモザイク前の画素信号のそれぞれが特徴抽出部に供給され、デモザイク後のフレームが入出力部290に供給される。

[0059] 特徴抽出部282は、デジタル信号処理部281からの画素信号に基づいて、所定の特徴量を抽出するものである。特徴量抽出モードにおいて特徴抽出部282は、例えば、前述の読出しパターンにおける一对の画素のそれぞれの画素信号を比較し、その比較結果に基づいてエッジを特徴量として検出する。特徴抽出部282は、特徴量を画像認識部283に供給する。一方、通常モードにおいて特徴抽出部282は停止する。

[0060] 画像認識部283は、ルールベースやDNN（Deep Neural Network）を用い、特徴量に基づいて、人や顔などの所定の物体の有無を判断（言い換えれば、物体を認識）するものである。この画像認識部283は、特徴抽出モードにおいて物体があると判断した場合に通常モードを設定する。一方、特徴抽出モードにおいて物体が無いと判断した場合に画像認識部283は、特徴抽出モードを継続する。画像認識部283は、設定するモードを示すモード信号を生成し、特徴抽出部282および制御部220に供給する。

[0061] 図5は、本技術の第1の実施の形態における走査方法の一例を示す図である。同図におけるaは、ある4行を読み出す際の読出しパターンの一例を示す図である。同図におけるbは、同図におけるaの次の4行を読み出す際の読出しパターンの一例を示す図である。

[0062] 同図におけるaに例示するように、垂直走査回路210は、ある4行につ

いて単位エリア231などの単位エリアごとに、2対の画素信号を読み出す。

[0063] 続いて、垂直走査回路210は、次の4行について単位エリア232などの単位エリアごとに、2対の画素信号を読み出す。単位エリア232は、垂直方向において単位エリア231に隣接するエリアであり、単位エリア231と重ならない。単位エリア231および232以外の単位エリアも同様に、互いに重なる部分はない。

[0064] なお、単位エリアのそれぞれの読出しパターンを同一としているが、隣接する2つの単位エリアの読出しパターンを線対象にすることもできる。

[0065] 例えば、図6に例示するように、単位エリア231の読出しパターンと、水平方向、垂直方向において隣接する単位エリア232、233の読出しパターンとを線対称にすることができる。言い換えれば、ミラー配置にすることができる。なお、単位エリア231は、特許請求の範囲に記載の第1の単位エリアの一例であり、単位エリア232は、特許請求の範囲に記載の第2の単位エリアの一例である。単位エリア231内で選択される画素は、特許請求の範囲に記載の第1画素の一例であり、単位エリア232内で選択される画素は、特許請求の範囲に記載の第2画素の一例である。

[0066] また、図7に例示するように、列毎に2本の垂直信号線を配線することもできる。この場合、垂直信号線VSL0a、VSL0b、VSL1a、VSL1b、VSL2a、VSL2b、VSL3aおよびVSL3bが4列に配線される。そして、例えば、上側の2行が垂直信号線VSL0a、VSL1a、VSL2aおよびVSL3aに接続され、下側の2行が垂直信号線VSL0b、VSL1b、VSL2bおよびVSL3bに接続される。また、行ごとに1本の選択線が配線される。AD変換部250は、垂直信号線ごとにADC（不図示）を配置する。あるいは、セクタ（不図示）およびADCを1つずつ列毎に配置し、セクタによりADCの接続先を2本の垂直信号線のいずれかに切り替える。

[0067] また、単位エリアの読出しパターンは、行および列のいずれにも該当せず



、行となす角度が45度と異なる線分の両端に一对の画素が位置するものであれば、図5に例示したパターンに限定されない。

[0068] 例えば、図8におけるaに例示するように、垂直走査回路210は、(0、0)の画素と、(1、3)の画素とのペアを選択することもできる。また、同図におけるbに例示するように、垂直走査回路210は、(0、0)の画素と、(2、3)の画素とのペアを選択することもできる。また、同図におけるcに例示するように、垂直走査回路210は、(0、1)の画素と、(3、2)の画素とのペアを選択することもできる。

[0069] また、単位エリアのサイズを4行×4列としているが、このサイズに限定されない。

[0070] 例えば、図9に例示するように、単位エリアのサイズを3行×3列とすることもできる。この場合、垂直走査回路210は、例えば、同図におけるaに例示するように(0、0)の画素と(1、2)の画素とのペアを選択することができる。あるいは、垂直走査回路210は、例えば、同図におけるbに例示するように(0、0)の画素と(2、1)の画素とのペアを選択することもできる。

[0071] また、図10に例示するように、単位エリアのサイズを8行×8列とすることもできる。この場合、垂直走査回路210は、例えば、単位エリアごとに2対の画素を選択する。2対のうち一方は、例えば、(1、0)の画素と(6、7)の画素とのペアであり、他方は、例えば、(0、6)の画素と(7、1)の画素とのペアである。

[0072] 単位エリアのサイズは、特徴抽出部282に出力される画像の解像度や、特徴を抽出したい対象の空間周波数などの特性に基づいて設定される。例えば、空間周波数が低いほど、大きなサイズが設定される。

[0073] 単位エリアのサイズを8行×8列とする場合、単位エリアを互いに重なる部分が無いように配列することもできるが、解像度が不足する際などは、隣接する2つの単位エリアの一部が重なるように配列することもできる。

[0074] 例えば、図11に例示するように、単位エリア231と、水平方向(すな

わち、行方向)において隣接する単位エリア232とは、4列が重なる。言い換えれば、単位エリア232は、単位エリア231を4列シフトしたエリアである。単位エリア231および232以外の単位エリアについても同様に、隣接する2つの単位エリアの4列が重なる。なお、垂直方向(すなわち、列方向)において、単位エリアは互いに重ならない。

[0075] また、4行×4列の単位エリアについても、隣接する2つの単位エリアの一部が重なるように配列することができる。

[0076] 例えば、図12におけるaに例示するように、単位エリア231と、水平方向において隣接する単位エリア232との2列が重なってもよい。言い換えれば、単位エリア232は、単位エリア231を2列シフトしたエリアであってもよい。なお、垂直方向において、単位エリアは互いに重ならない。この場合、例えば、垂直走査回路210は、同図におけるbに例示するように、水平方向に配列された単位エリアのそれぞれにおいて(1、0)の画素と(2、3)の画素とのペアを選択して読み出す。次に、垂直走査回路210は、同図におけるcに例示するように、水平方向に配列された単位エリアのそれぞれにおいて(0、2)の画素と(3、1)の画素とのペアを選択して読み出す。

[0077] また、例えば、図13に例示するように、単位エリア231と、垂直方向(すなわち、列方向)において隣接する単位エリア232との2行が重なってもよい。言い換えれば、単位エリア232は、単位エリア231を2行シフトしたエリアであってもよい。なお、水平方向において、単位エリアは互いに重ならない。この場合は、読出しの際に、読み出す単位エリアの位置を2行ずつ、シフトしていけばよい。

[0078] 例えば、図14におけるaに例示するように、垂直走査回路210は、単位エリア231などの単位エリアごとに2対を読み出す。次に、同図におけるbに例示するように、垂直走査回路210は、読み出す対象の単位エリアを2行シフトし、単位エリア232などの単位エリアごとに2対を読み出す。

- [0079] また、図15に例示するように、単位エリア231と、斜め方向において隣接する単位エリア232との2列×2列が重なってもよい。言い換えれば、単位エリア232は、単位エリア231を2列シフトし、さらに2行シフトしたエリアであってもよい。この場合は、読出しの際に、読み出す単位エリアの位置を斜め方向に、シフトすればよい。
- [0080] 例えば、図16におけるaに例示するように、垂直走査回路210は、単位エリア231などの単位エリアごとに2対を読み出す。次に、同図におけるbに例示するように、垂直走査回路210は、読み出す対象の単位エリアを2行および2列シフトし、単位エリア232などの単位エリアごとに2対を読み出す。
- [0081] また、図17に例示するように、単位エリア231と、水平方向において隣接する単位エリア232との2列が重なり、単位エリア231と、垂直方向において隣接する単位エリア233との2行が重なっていてもよい。この場合は、読出しの際に、読み出す単位エリアの位置を2行ずつ、シフトしていけばよい。
- [0082] 例えば、図18におけるaに例示するように、垂直走査回路210は、水平方向に配列された単位エリアのそれぞれにおいて(1、0)の画素と(2、3)の画素とのペアを選択して読み出す。次に、垂直走査回路210は、同図におけるbに例示するように、水平方向に配列された単位エリアのそれぞれにおいて(0、2)の画素と(3、1)の画素とのペアを選択して読み出す。
- [0083] そして、図19におけるaに例示するように、垂直走査回路210は、読み出す対象の単位エリアを2行シフトし、単位エリアのそれぞれにおいて(1、0)の画素と(2、3)の画素とのペアを選択して読み出す。次に、垂直走査回路210は、同図におけるbに例示するように、単位エリアのそれぞれにおいて(0、2)の画素と(3、1)の画素とのペアを選択して読み出す。
- [0084] 図18や図19に例示したように読み出すことにより、列毎に同時に読み

出す画素数は1つとなり、垂直信号線およびADCは列毎に1つで済む。また、読み出す際に、2対のうちいずれを選択した場合でも同時に用いる選択線の本数は2本であり、垂直走査回路210の負荷が揃う。このように、隣接する2つの単位エリアの一部が重なる場合であっても、同時に読み出す一对の画素の行、列が重ならなければよい。

[0085] また、図11乃至図19において、シフトする行数や列数（言い換えれば、シフト量）を、「4」や「2」としているが、シフト量はこれらの値に限定されない。単位エリアのサイズをN行×N列とすると、シフト量はN/Mに設定することができる。ここで、Nは整数であり、Mは、Nの約数である。例えば、Nが「4」で、Mが「2」の場合、シフト量は「2」となる。

[0086] また、画素ごとに、様々な種類のフィルタを設けることができる。例えば、R (Red)、G (Green)、B (Blue)、Y (Yellow)や赤外光 (IR : InfraRed)のフィルタを用いることができる。これらのフィルタを設けた画素をR画素、G画素、B画素、Y画素、IR画素とする。

[0087] 例えば、図20におけるaに例示するように、R画素、G画素およびB画素をベイヤー配列により配列することができる。この場合、垂直走査回路210は、(0、2)および(3、3)のように同じ色を受光する一对の画素を読み出すこともできるし、(1、1)および(3、0)のように異なる色を受光する一对の画素を読み出すこともできる。

[0088] また、読み出す対象の一对の画素を同色とするか否かは、特徴量の抽出処理により決定される。例えば、抽出処理の際にエッジを検出する場合は、同色の一对の画素が読み出されることが多い。また、抽出処理の際に色差を求める場合は、異なる色の一对の画素が読み出される。

[0089] また、同図におけるbおよびcに例示するようにR画素、G画素、B画素およびIR画素を配列することもできる。この場合、同図におけるbに例示するように、2行×2行のエリア内にR画素、G画素、B画素およびIR画素を1つずつ配列することもできる。あるいは、同図におけるcに例示するように、2行×2行のエリア内にR画素、G画素、およびB画素のいずれか

と、3つのR画素とを配列することもできる。

[0090] また、同図におけるdに例示するように、R画素、G画素、B画素およびY画素を配列することもできる。

[0091] また、図21におけるaに例示するように、隣接する4画素が同色のクアッドベイヤ配列によりR画素、G画素およびB画素を配列することもできる。この場合、例えば、単位エリア231のサイズを8行×8列とすることができる。そして、垂直走査回路210は、(2, 0)のB画素と(7, 4)のB画素とのペアを読み出すことができる。また、垂直走査回路210は、(0, 5)のG画素と(7, 2)のG画素とのペアを読み出すことができる。

[0092] また、同図におけるbに例示するように、R画素、G画素およびB画素を配列する際に、隣接する9画素を同色とすることもできるし、同図におけるcに例示するように、隣接する16画素を同色とすることもできる。

[0093] また、ベイヤ配列の画素アレイ部230から画素信号を読み出した際に、信号処理回路280が画素加算することもできる。

[0094] 例えば、図22におけるaに例示するように、単位エリアを8行×8列とする。また、垂直走査回路210は、(0, 4)、(0, 5)、(1, 4)、(1, 5)、(2, 0)、(2, 1)、(3, 0)、(3, 1)、(4, 6)、(4, 7)、(5, 6)、(5, 7)、(6, 2)、(6, 3)、(7, 2)および(7, 3)のそれぞれの画素を読み出す。

[0095] そして、信号処理回路280は、隣接する2行×2列の4画素を画素加算してモノクロの加算データを生成する。この画素加算により、同図におけるbに例示するように、2対の加算データが生成される。次に信号処理回路280は、それらの加算データから特徴量(エッジなど)を抽出する。なお、信号処理回路280は、4画素を加算しているが、3行×3列の9画素を加算することもできる。

[0096] また、図23に例示するように、画素加算する際、垂直走査回路210が隣接する4画素の一部を読み出し、信号処理回路280がそれらを加算する

こともできる。例えば、同図では、隣接する4画素のうち、2つのG画素の一方と、R画素およびB画素とからなる3画素が加算される。

[0097] なお、画素ごとに2つの光電変換素子を設けたデュアルPD (PhotoDiode) の構成を用いることもできる。デュアルPDとクアドベイヤー配列との違いは、複数の光電変換素子に1つのオンチップレンズを設けるか、光電変換素子ごとにオンチップレンズを設けるかである。オンチップレンズやフォトダイオードの数は、適宜に組み合わせることができる。

[0098] また、図24に例示するように、対角線が行に平行な菱形の画素を配列することもできる。同図の単位エリアおよび読出しパターンは、図5に例示した単位エリアおよび読出しパターンを45度回転されたものに該当する。図24では、単位エリアのサイズを4行×4列としているが、前述したカラーフィルタやNの数を任意に組み合わせることができる。

[0099] [固体撮像素子の動作例]

図25は、本技術の第1の実施の形態における固体撮像素子200の動作の一例を示すフローチャートである。この動作は、例えば、画像データを撮像するための所定のアプリケーションが実行されたときに開始される。

[0100] 固体撮像素子200内の垂直走査回路210は、特徴抽出モードで駆動し、単位エリアごとに2対の画素を選択して画素信号を出力させる(ステップS901)。信号処理回路280は、それらの画素信号に対して、特徴量の抽出処理や、画像認識などの信号処理を行う(ステップS902)。

[0101] 信号処理回路280は、画像認識の結果に基づいて、被写体が所定の興味対称であるか否かを判断する(ステップS903)。被写体が興味対称でない場合(ステップS903:No)、固体撮像素子200は、ステップS901以降を繰り返す。

[0102] 一方、被写体が興味対称である場合(ステップS903:Yes)、垂直走査回路210は、通常モードで駆動し、全画素を選択して画素信号を出力させる(ステップS904)。そして、固体撮像素子200は、設定された枚数のフレームを撮像したか否かを判断する(ステップS905)。設定さ

れた枚数を撮像していない場合（ステップS905：No）、固体撮像素子200は、ステップS904以降を繰り返す。設定された枚数を撮像した場合（ステップS905：Yes）、固体撮像素子200は、撮像のための動作を終了する。なお、興味対称に対する撮像は、静止画の撮像であってもよいし、動画の撮像であってもよい。

[0103] このように、本技術の第1の実施の形態によれば、垂直走査回路210は、行および列のいずれにも該当せず、行となす角度が45度と異なる所定の線分の両端の一对の画素を選択するため、サンプルホールド回路が不要となり、回路規模を削減することができる。また、サンプルする際のkTCノイズを抑制することができる。

[0104] <2. 第2の実施の形態>

上述の第1の実施の形態では、AD変換後の画素信号に基づいて信号処理回路280がエッジを検出していたが、AD変換前の画素信号に基づいてエッジを検出することもできる。この第2の実施の形態の固体撮像素子200は、AD変換前の画素信号に基づいてエッジを検出する点において第1の実施の形態と異なる。

[0105] 図26は、本技術の第2の実施の形態における固体撮像素子200の一構成例を示すブロック図である。この第2の実施の形態の固体撮像素子200は、信号処理回路280の代わりに前段信号処理回路300および後段信号処理回路285を備える点において第1の実施の形態と異なる。

[0106] 前段信号処理回路300は、特徴抽出モードにおいて画素アレイ部230からの画素信号（アナログ信号）に基づいてエッジを検出するものである。この前段信号処理回路300は、エッジの検出結果を後段信号処理回路285に供給する。後段信号処理回路285は、その検出結果に基づいて物体の有無を判断するものである。

[0107] 図27は、本技術の第2の実施の形態における前段信号処理回路300の一構成例を示すブロック図である。この前段信号処理回路300には、複数の選択部320と、エッジ検出部330や331などの複数のエッジ検出部

とが配置される。例えば、選択部320は、単位エリアごとに配置される。また、エッジ検出部は、2列ごとに配置される。単位エリアごとの読出しパターンは、例えば、図5に例示したパターンとする。

[0108] 選択部320は、セレクタ321乃至324を備える。セレクタ321は、制御部220の制御に従って、垂直信号線VSL0の接続先を、AD変換部250およびエッジ検出部330のいずれかに切り替えるものである。セレクタ322は、制御部220の制御に従って、垂直信号線VSL1の接続先を、AD変換部250およびエッジ検出部331のいずれかに切り替えるものである。

[0109] セレクタ323は、制御部220の制御に従って、垂直信号線VSL2の接続先を、AD変換部250およびエッジ検出部331のいずれかに切り替えるものである。セレクタ324は、制御部220の制御に従って、垂直信号線VSL3の接続先を、AD変換部250およびエッジ検出部330のいずれかに切り替えるものである。

[0110] エッジ検出部330は、垂直信号線VSL0およびVSL3からの一対の画素信号に基づいてエッジの有無を検出するものである。エッジ検出部331は、垂直信号線VSL1およびVSL2からの一対の画素信号に基づいてエッジの有無を検出するものである。これらのエッジ検出部330および331は、検出結果を後段信号処理回路285に供給する。

[0111] 制御部220は、特徴抽出モードにおいて選択部320を制御して、垂直信号線をエッジ検出部330および331に接続させる。一方、通常モードにおいて制御部220は、選択部320を制御して、垂直信号線をAD変換部250に接続させる。エッジ検出部330および331を停止させる。

[0112] 図28は、本技術の第1の実施の形態におけるエッジ検出部330の一構成例を示す回路図である。このエッジ検出部330は、レベル制御回路350、比較回路381およびエッジ判定回路384を備える。また、比較回路381には、コンパレータ382および383が配置される。なお、エッジ検出部331の構成は、エッジ検出部330と同様である。



- [0113] レベル制御回路350は、一对の画素信号を互いに異なるゲインにより増減するものである。このレベル制御回路350は、ゲイン回路351および352を備える。ゲイン回路351および352のそれぞれには、選択部320からの画素信号S1G0およびS1G1が入力される。
- [0114] ゲイン回路351は、画素信号S1G1を相対ゲイン $g$ により増減し、画素信号S1G0とともにコンパレータ382に出力するものである。このゲイン回路351には、ソースフォロワー回路360および371と、可変容量374および375とが配置される。ソースフォロワー回路360および可変容量374は、画素信号S1G1を伝送する信号線と、コンパレータ382の反転入力端子(-)との間に直列に挿入される。また、ソースフォロワー回路371および可変容量375は、画素信号S1G0を伝送する信号線と、コンパレータ382の非反転入力端子(+ )との間に直列に挿入される。なお、可変容量374の容量と可変容量375の容量との比率は、所定値に設定される。
- [0115] ゲイン回路351において、ソースフォロワー回路360は、所定のゲイン $g_1$ により画素信号S1G1を増減し、ソースフォロワー回路371は、ゲイン $g_1$ と異なるゲイン $g_0$ により画素信号S1G0を増減する。 $g_0$ および $g_1$ は実数であり、1より大きなゲインが設定された際は、画素信号が増幅され、1未満のゲインが設定された際は、画素信号が減衰される。この構成により、ゲイン回路351は、画素信号S1G0をゲイン $g_0$ により増減し、画素信号S1G1をゲイン $g_1$ により増減することができる。ここで、 $g_1/g_0$ を相対ゲイン $g$ とすると、ゲイン回路351は、画素信号S1G1のみを相対ゲイン $g$ により増減し、画素信号S1G1はそのまま出力すると言い換えることができる。
- [0116] ゲイン回路352は、画素信号S1G0を相対ゲイン $g$ により増減し、画素信号S1G0とともにコンパレータ383に出力するものである。このゲイン回路352には、ソースフォロワー回路372および373と、可変容量376および377とが配置される。

- [0117] また、ソースフォロワー回路372および可変容量376は、画素信号S1G0を伝送する信号線と、コンパレータ383の反転入力端子(−)との間に直列に挿入される。また、ソースフォロワー回路373および可変容量377は、画素信号S1G1を伝送する信号線と、コンパレータ383の非反転入力端子(+ )との間に直列に挿入される。なお、可変容量376の容量と可変容量377の容量との比率は、所定値に設定される。
- [0118] また、ゲイン回路352において、ソースフォロワー回路372は、ゲインg0により画素信号S1G0を増減し、ソースフォロワー回路373は、ゲインg1により画素信号S1G1を増減する。この構成により、ゲイン回路352は、画素信号S1G0のみを相対ゲインgにより増減し、画素信号S1G1はそのまま出力することができる。
- [0119] なお、ゲイン回路351および352は、ソースフォロワー回路以外の回路(アンプ回路など)により画素信号を増減することができる。また、ソースフォロワー回路を垂直信号線VSL0およびVSL1の両方に挿入しているが、一方のみに挿入することもできる。この場合には、ゲイン回路351および352のそれぞれにおいて、互いに異なる垂直信号線にソースフォロワー回路が挿入される。
- [0120] コンパレータ382は、相対ゲインgにより増幅された画素信号S1G1と、画素信号S1G0とを比較するものである。このコンパレータ382は、比較結果CMP0をエッジ判定回路384に供給する。
- [0121] コンパレータ383は、相対ゲインgにより増幅された画素信号S1G0と、画素信号S1G1とを比較するものである。このコンパレータ383は、比較結果CMP1をエッジ判定回路384に供給する。
- [0122] また、コンパレータ382および383は、制御部220からの反転信号XAZPにより、初期化される。
- [0123] エッジ判定回路384は、制御部220の制御に従って、エッジの有無を判定するものである。このエッジ判定回路384には、制御部220からのイネーブル信号EDGENが入力される。イネーブル信号EDGENにより

イネーブルに設定された場合にエッジ判定回路384は、比較結果CMP0およびCMP1に基づいてエッジの有無を判定し、その結果をエッジの検出結果EGとして出力する。一方、ディセーブルに設定された場合にエッジ判定回路384は、エッジの有無の判定を行わない。同図の回路の詳細に関しては、国際公開第2021/090538号に記載されている。

[0124] 同図に例示するように、エッジ検出部330は、AD変換前のアナログ信号に基づいてエッジを検出するため、特徴抽出モードにおいてAD変換が不要となる。

[0125] 図29は、本技術の第2の実施の形態における後段信号処理回路285の一構成例を示すブロック図である。この第2の実施の形態の後段信号処理回路285は、デジタル信号処理部281および画像認識部283を備える。

[0126] デジタル信号処理部281は、欠陥補正やダーク補正などの各種の処理を画素信号のそれぞれに対して行い、処理後のフレームを入出力部290に供給する。

[0127] 画像認識部283は、特徴量に基づいて、人や顔などの所定の物体の有無を判断し、その判断結果に基づいてモード信号を生成し、制御部220に供給する。

[0128] このように、本技術の第2の実施の形態によれば、エッジ検出部330は、AD変換前の画素信号（アナログ信号）に基づいてエッジを検出するため、特徴抽出モードにおいてAD変換が不要となる。

[0129] <3. 第3の実施の形態>

上述の第1の実施の形態では、固体撮像素子200が、特徴量の抽出と物体認識とを行っていたが、この構成では、固体撮像素子200の処理量を削減することが困難である。この第3の実施の形態は、特徴量の抽出や物体認識を固体撮像素子200の外部で行う点において第1の実施の形態と異なる。

[0130] 図30は、本技術の第3の実施の形態における撮像装置100の一構成例を示すブロック図である。この第3の実施の形態の撮像装置100は、光学

部 110、固体撮像素子 200 および DSP (Digital Signal Processing) 回路 120 を備える。さらに撮像装置 100 は、表示部 130、操作部 140、バス 150、フレームメモリ 160、記憶部 170 および電源部 180 を備える。撮像装置 100 としては、例えば、デジタルスチルカメラなどのデジタルカメラの他、撮像機能を持つスマートフォンやパーソナルコンピュータ、車載カメラ等が想定される。

[0131] 光学部 110 は、被写体からの光を集光して固体撮像素子 200 に導くものである。第 3 の実施の形態の固体撮像素子 200 は、特徴量の抽出と画像認識とを行わず、一对の画素信号を DSP 回路 120 に供給する。

[0132] DSP 回路 120 は、固体撮像素子 200 からの画像データに対して所定の画像処理を実行するものである。この DSP 回路 120 は、特徴抽出モードにおいて、一对の画素信号に基づいて特徴量の抽出と画像認識とを行い、その認識結果からモード信号を生成して固体撮像素子 200 に供給する。また、DSP 回路 120 は、通常モードにおいて、画像処理を行い、処理後の画像データをバス 150 を介してフレームメモリ 160 などに出力する。なお、DSP 回路 120 は、特許請求の範囲に記載のデジタル信号処理回路の一例である。

[0133] なお、DSP 回路 120 が特徴量の抽出と画像認識とを行っているが、この構成に限定されない。固体撮像素子 200 が特徴量の抽出を行い、DSP 回路 120 が画像認識を行うこともできる。

[0134] 表示部 130 は、画像データを表示するものである。表示部 130 としては、例えば、液晶パネルや有機 EL (Electro Luminescence) パネルが想定される。操作部 140 は、ユーザの操作に従って操作信号を生成するものである。

[0135] バス 150 は、光学部 110、固体撮像素子 200、DSP 回路 120、表示部 130、操作部 140、フレームメモリ 160、記憶部 170 および電源部 180 が互いにデータをやりとりするための共通の経路である。

[0136] フレームメモリ 160 は、画像データを保持するものである。記憶部 17

0は、画像データなどの様々なデータを記憶するものである。電源部180は、固体撮像素子200、DSP回路120や表示部130などに電源を供給するものである。

[0137] 同図に例示するように、特徴量の抽出や画像認識を固体撮像素子200の代わりにDSP回路120が実行するため、固体撮像素子200の処理量を削減することができる。

[0138] なお、第3の実施の形態に第2の実施の形態を適用することができる。

[0139] このように、本技術の第1の実施の形態によれば、特徴量の抽出や画像認識をDSP回路120が実行するため、それらの処理を固体撮像素子200が行う必要がなくなる。

[0140] <4. 第4の実施の形態>

上述の第1の実施の形態では、画素ごとに光電変換素子241や浮遊拡散層244を配置していたが、この構成では、画素の微細化が困難である。この第4の実施の形態の固体撮像素子200は、隣接する2画素が浮遊拡散層244を共有する点において第1の実施の形態と異なる。

[0141] 図31は、本技術の第4の実施の形態における画素アレイ部230の一構成例を示す図である。画素アレイ部230において、所定方向（例えば、垂直方向）において隣接する2画素を配列したブロックをFD共有ブロック400とする。

[0142] FD共有ブロック400は、光電変換素子241、転送トランジスタ242、リセットトランジスタ243、浮遊拡散層244、増幅トランジスタ245、選択トランジスタ246、光電変換素子401および転送トランジスタ402を備える。

[0143] 第4の実施の形態の光電変換素子241、転送トランジスタ242、リセットトランジスタ243、浮遊拡散層244、増幅トランジスタ245、選択トランジスタ246の接続構成は、第1の実施の形態と同様である。

[0144] 転送トランジスタ402は、転送トランジスタ242への転送信号と異なる転送信号TRG（TRG1など）に従って、光電変換素子401から浮遊

拡散層 244 に電荷を転送するものである。同図に例示した回路構成により、FD共有ブロック 400 は、浮遊拡散層 244 を共有する 2 画素として機能する。

[0145] また、第 4 の実施の形態では、行ごとに 2 本の選択線を配線していた第 1 の実施の形態と異なり、2 行ごとに 1 本の選択線が配線される。また、同図に例示するように隣接する 2 画素が浮遊拡散層 244 を共有することにより、共有しない場合と比較して画素当たりの素子数を削減し、微細化が容易となる。

[0146] なお、垂直方向において隣接する 2 画素が浮遊拡散層 244 を共有しているが、水平方向において隣接する 2 画素が浮遊拡散層 244 を共有することもできる。また、浮遊拡散層 244 を共有する画素数を 2 画素としているが、共有する画素数を 3 画素以上（4 画素や 8 画素など）とすることもできる。

[0147] また、図 32 に例示するように、TRX トランジスタ 411 および 412 と、容量 413 および 414 とをさらに追加することもできる。この構成において、TRX トランジスタ 411 は、転送信号 TRX0 に従って光電変換素子 241 から容量 413 に電荷を転送する。また、TRX トランジスタ 412 は、転送信号 TRX1 に従って光電変換素子 241 から容量 414 に電荷を転送する。

[0148] また、転送トランジスタ 242 は、転送信号 TRG0 に従って容量 413 から浮遊拡散層 244 に電荷を転送し、転送トランジスタ 242 は、転送信号 TRG1 に従って容量 414 から浮遊拡散層 244 に電荷を転送する。同図の回路構成により、グローバルシャッター方式により露光することができる。同図の回路の制御方法は、例えば、国際公開第 2018/066348 号の図 8 に記載されている。

[0149] また、図 33 に例示するように、光電変換膜（有機光電変換膜または無機光電変換膜）を用いることもできる。この場合、光電変換素子 241 は、透明電極 432、光電変換膜 431 および下部電極 433 を備え、光電変換素

子401は、透明電極442、光電変換膜441および下部電極443を備える。同図の回路の制御方法は、例えば、国際公開第2018/066348号の図11に記載されている。

[0150] なお、第4の実施の形態に第2や第3の実施の形態を適用することもできる。

[0151] このように、本技術の第4の実施の形態によれば、2画素が浮遊拡散層244を共有するため、共有しない場合と比較して画素当たりの素子数を削減することができる。

[0152] <5. 第5の実施の形態>

上述の第1の実施の形態では、特徴量抽出モードにおいて解像度を固定していたが、この構成では、画像認識の精度が不足することがある。この第5の実施の形態の固体撮像素子200は、画像認識の結果に基づいて一部の領域の解像度を変更する点において第1の実施の形態と異なる。

[0153] 図34は、本技術の第5の実施の形態におけるフレームの一例を示す図である。同図におけるaは、特徴抽出モードにおけるROI (Region of Interest) 設定前のフレームの一例を示す図である。同図におけるbは、ROIの解像度変更前のフレームの一例を示す図である。同図におけるcは、ROIの解像度変更後のフレームの一例を示す図である。

[0154] 同図におけるaに例示するように、特徴抽出モードにおいて、固体撮像素子200は、単位エリアごとに2対の画素信号を読み出して最初のフレーム501を生成する。固体撮像素子200は、画像認識により所定の物体の有無を判断する。この最初のフレーム501では検出対象の物体が無かったものとする。この場合、ROIは設定されない。

[0155] 次に同図におけるbに例示するように、固体撮像素子200は、1枚目と同一の読み出しパターンにより画素信号を読み出して2枚目のフレーム502を生成する。このフレーム502には、検出対象の物体があったものとする。この場合、固体撮像素子200内の信号処理回路280は、その物体を含む所定領域をROIとして設定する。同図におけるbの点線で囲まれた領域

は、ROIの一例である。

[0156] そして、固体撮像素子200内の垂直走査回路210は、ROIの解像度を前のフレーム502より高くする。ROI以外の領域の解像度は、変更されない。そして、同図におけるcに例示するように、固体撮像素子200はフレーム503を生成する。このフレーム503に対して、固体撮像素子200は、再度の画像認識を行う。

[0157] 同図に例示したように、垂直走査回路210は、物体の有無の検出結果に基づいてROIの解像度を変更する。これにより、解像度を固定する場合よりも、物体認識の精度を向上させることができる。

[0158] 図35は、本技術の第5の実施の形態における解像度変更前後のROIの一例を示す図である。同図におけるaは、解像度を高くする前のROIの一例を示す図であり、同図におけるbは、解像度を高くしたROIの一例を示す図である。

[0159] 同図におけるaに例示するように、解像度の変更前は、8行×8列から16画素が読み出される。一方、同図におけるbに例示するように、解像度の変更後は、8行×8列から20画素が読み出される。

[0160] なお、垂直走査回路210は、解像度を変えるだけでなく、単位エリアごとの読み出しパターンを変更することもできる。例えば、垂直走査回路210は、変更前において同色の一对の画素を読み出し、変更後は、互いに色が異なる一对の画素を読み出すことができる。あるいは、垂直走査回路210は、単位エリア内でのアクセスする位置をずらすこともできる。

[0161] 図36は、本技術の第5の実施の形態における固体撮像素子200の動作の一例を示すフローチャートである。固体撮像素子200は、ステップS901乃至S903を実行する。被写体が興味対称でない場合（ステップS903：No）、固体撮像素子200は、ステップS901以降を繰り返す。

[0162] 一方、被写体が興味対称である場合（ステップS903：Yes）、垂直走査回路210は、その興味対称を含む所定領域をROIとして設定し、そのROIの解像度を変更する（ステップS911）。そして、垂直走査回路



210は、特徴抽出モードで駆動し、ROIの解像度を高くしたフレームを生成する（ステップS912）。信号処理回路280は、画像認識などの信号処理を行う（ステップS913）。なお、ステップS913の信号処理においては、興味対称の詳細解析を行うこともできる。

[0163] 信号処理回路280は、画像認識の結果に基づいて、ROI内の被写体が興味対称であるか否かを判断する（ステップS914）。被写体が興味対称でない場合（ステップS914：No）、固体撮像素子200は、ステップS901以降を繰り返す。

[0164] 一方、被写体が興味対称である場合（ステップS914：Yes）、垂直走査回路210は、ステップS904およびS905を実行する。なお、これらのステップS904およびS905を実行せずに終了することもできる。また、被写体が興味対称である場合（ステップS914：Yes）、垂直走査回路210は、タイマーにより一定時間の経過を待ってからステップS904を開始することもできる。

[0165] なお、第5の実施の形態に、第2、第3や第4の実施の形態を適用することができる。

[0166] このように本技術の第5の実施の形態によれば、垂直走査回路210は、物体の有無の検出結果に基づいてROIの解像度を変更するため、物体認識の精度を向上させることができる。

[0167] <6. 移動体への応用例>

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0168] 図37は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0169] 車両制御システム12000は、通信ネットワーク12001を介して接

続された複数の電子制御ユニットを備える。図37に示した例では、車両制御システム12000は、駆動系制御ユニット12010、ボディ系制御ユニット12020、車外情報検出ユニット12030、車内情報検出ユニット12040、及び統合制御ユニット12050を備える。また、統合制御ユニット12050の機能構成として、マイクロコンピュータ12051、音声画像出力部12052、及び車載ネットワークI/F(interface)12053が図示されている。

[0170] 駆動系制御ユニット12010は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット12010は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0171] ボディ系制御ユニット12020は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット12020は、キーレスエントリーシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウinker又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット12020には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット12020は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0172] 車外情報検出ユニット12030は、車両制御システム12000を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット12030には、撮像部12031が接続される。車外情報検出ユニット12030は、撮像部12031に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット12030は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処

理を行ってもよい。

[0173] 撮像部12031は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部12031は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部12031が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[0174] 車内情報検出ユニット12040は、車内の情報を検出する。車内情報検出ユニット12040には、例えば、運転者の状態を検出する運転者状態検出部12041が接続される。運転者状態検出部12041は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット12040は、運転者状態検出部12041から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0175] マイクロコンピュータ12051は、車外情報検出ユニット12030又は車内情報検出ユニット12040で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット12010に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むADAS(Advanced Driver Assistance System)の機能実現を目的とした協調制御を行うことができる。

[0176] また、マイクロコンピュータ12051は、車外情報検出ユニット12030又は車内情報検出ユニット12040で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0177] また、マイクロコンピュータ12051は、車外情報検出ユニット12030で取得される車外の情報に基づいて、ボディ系制御ユニット12020

に対して制御指令を出力することができる。例えば、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0178] 音声画像出力部 12052 は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図 37 の例では、出力装置として、オーディオスピーカ 12061、表示部 12062 及びインストルメントパネル 12063 が例示されている。表示部 12062 は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでもよい。

[0179] 図 38 は、撮像部 12031 の設置位置の例を示す図である。

[0180] 図 38 では、撮像部 12031 として、撮像部 12101、12102、12103、12104、12105 を有する。

[0181] 撮像部 12101、12102、12103、12104、12105 は、例えば、車両 12100 のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部 12101 及び車室内のフロントガラスの上部に備えられる撮像部 12105 は、主として車両 12100 の前方の画像を取得する。サイドミラーに備えられる撮像部 12102、12103 は、主として車両 12100 の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部 12104 は、主として車両 12100 の後方の画像を取得する。車室内のフロントガラスの上部に備えられる撮像部 12105 は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0182] なお、図 38 には、撮像部 12101 ないし 12104 の撮影範囲の一例が示されている。撮像範囲 12111 は、フロントノーズに設けられた撮像部 12101 の撮像範囲を示し、撮像範囲 12112、12113 は、それ

ぞれサイドミラーに設けられた撮像部12102, 12103の撮像範囲を示し、撮像範囲12114は、リアバンパ又はバックドアに設けられた撮像部12104の撮像範囲を示す。例えば、撮像部12101ないし12104で撮像された画像データが重ね合わせられることにより、車両12100を上方から見た俯瞰画像が得られる。

[0183] 撮像部12101ないし12104の少なくとも1つは、距離情報を取得する機能を有していてもよい。例えば、撮像部12101ないし12104の少なくとも1つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[0184] 例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を基に、撮像範囲12111ないし12114内における各立体物までの距離と、この距離の時間的変化（車両12100に対する相対速度）を求めることにより、特に車両12100の進行路上にある最も近い立体物で、車両12100と略同じ方向に所定の速度（例えば、0km/h以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ12051は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0185] 例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を元に、立体物に関する立体物データを、2輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ12051は、車両12100の周辺の障害物を、車両12100のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ12051は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには

、オーディオスピーカ12061や表示部12062を介してドライバに警報を出力することや、駆動系制御ユニット12010を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0186] 撮像部12101ないし12104の少なくとも1つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ12051は、撮像部12101ないし12104の撮像画像中に歩行者が存在するかどうかを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部12101ないし12104の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ12051が、撮像部12101ないし12104の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部12052は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部12062を制御する。また、音声画像出力部12052は、歩行者を示すアイコン等を所望の位置に表示するように表示部12062を制御してもよい。

[0187] 以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、例えば、撮像部12031に適用され得る。具体的には、図1の固体撮像素子200は、撮像部12031に適用することができる。撮像部12031に本開示に係る技術を適用することにより、サンプルする際のkTCノイズを抑制し、より見やすい撮影画像を得ることができるため、ドライバの疲労を軽減することが可能になる。

[0188] なお、上述の実施の形態は本技術を具現化するための一例を示したものであり、実施の形態における事項と、特許請求の範囲における発明特定事項とはそれぞれ対応関係を有する。同様に、特許請求の範囲における発明特定事項と、これと同一名称を付した本技術の実施の形態における事項とはそれぞれ対応関係を有する。ただし、本技術は実施の形態に限定されるものではない。

く、その要旨を逸脱しない範囲において実施の形態に種々の変形を施すことにより具現化することができる。

[0189] なお、本明細書に記載された効果はあくまで例示であって、限定されるものではなく、また、他の効果があってもよい。

[0190] なお、本技術は以下のような構成もとることができる。

(1) 行および列のそれぞれの方向に沿って複数の画素が配列された画素アレイ部と、

前記行および前記列のいずれにも該当せず、前記行となす角度が45度と異なる所定の線分の両端の一对の画素を前記複数の画素の中から選択して一对の画素信号を同時に出力させる垂直走査回路と、

前記一对の画素信号に対して所定の信号処理を行う信号処理回路とを具備する固体撮像素子。

(2) 前記画素アレイ部には、所定数の単位エリアが配置され、

前記垂直走査回路は、前記単位エリアごとに前記一对の画素を選択する前記(1)記載の固体撮像素子。

(3) 前記画素アレイ部は、前記所定数の単位エリアにより分割される前記(2)記載の固体撮像素子。

(4) 前記所定数の単位エリアは、隣接する第1および第2の単位エリアを含み、

前記垂直走査回路は、前記第1の単位エリア内の所定数の第1画素と前記第2の単位エリア内の所定数の第2画素とを選択し、

前記第2画素のパターンは、前記第1画素のパターンと線対称である前記(2)または(3)記載の固体撮像素子。

(5) 前記所定数の単位エリアは、隣接する第1および第2の単位エリアを含み、

前記第1の単位エリアの一部と前記第2の単位エリアの一部とが重なる前記(2)記載の固体撮像素子。

(6) 前記単位エリアのそれぞれには、4行×4列の16画素が配列される

前記（２）から（５）のいずれかに記載の固体撮像素子。

（７）前記垂直走査回路は、前記単位エリアごとに２対の画素を選択し、

前記２対の画素のそれぞれは、互いに異なる行に配置され、

前記２対の画素のそれぞれは、互いに異なる列に配置される

前記（６）記載の固体撮像素子。

（８）前記垂直走査回路は、同一の色の光を受光する一対の画素を選択する

前記（１）から（７）のいずれかに記載の固体撮像素子。

（９）前記垂直走査回路は、互いに異なる色の光を受光する一対の画素を選択する

前記（１）から（７）のいずれかに記載の固体撮像素子。

（１０）前記複数の画素は、ベイヤー配列により配列される

前記（１）から（９）のいずれかに記載の固体撮像素子。

（１１）前記複数の画素は、赤外光を受光する画素を含む

前記（１）から（９）のいずれかに記載の固体撮像素子。

（１２）前記複数の画素は、クアドベイヤー配列により配列される

前記（１）から（９）のいずれかに記載の固体撮像素子。

（１３）前記複数の画素のそれぞれの形状は、所定の対角線が前記行に平行な菱形である

前記（１）から（１２）のいずれかに記載の固体撮像素子。

（１４）前記信号処理回路は、

一対の画素信号の一方の信号レベルを所定のゲインにより増減するレベル制御回路と、

前記一方の信号レベルが増減された前記一対の画素信号を比較して比較結果を出力する

比較回路と、

前記比較結果に基づいてエッジの有無を判定するエッジ判定回路とを備える

前記（１）から（１３）のいずれかに記載の固体撮像素子。



(15) 前記複数の画素のうち隣接する所定数の画素は、浮遊拡散層を共有する

前記(1)から(14)のいずれかに記載の固体撮像素子。

(16) 前記信号処理は、前記一对の画素信号から所定の特徴量を抽出する処理と、前記特徴量に基づいて所定の物体の有無を判断して判断結果を出力する画像認識処理とを含む前記(1)から(15)のいずれかに記載の固体撮像素子。

(17) 前記垂直走査回路は、前記判断結果に基づいて所定領域の解像度を変更する

前記(16)記載の固体撮像素子。

(18) 前記信号処理は、前記一对の画素信号を加算して加算データを生成する処理と、前記加算データから所定の特徴量を抽出する処理と、前記特徴量に基づいて所定の物体の有無を判断して判断結果を出力する画像認識処理とを含む前記(1)に記載の固体撮像素子。

(19) 行および列のそれぞれの方向に沿って複数の画素が配列された画素アレイ部と、前記行および前記列のいずれにも該当せず、前記行となす角度が45度と異なる所定の線分の両端の一对の画素を前記複数の画素の中から選択して一对の画素信号を同時に出力させる垂直走査回路とを備える固体撮像素子と、

前記一对の画素信号に基づいて所定の信号処理を行うデジタル信号処理回路と

を具備する撮像装置。

(20) 行および列のそれぞれの方向に沿って複数の画素が配列された画素アレイ部内の前記行および前記列のいずれにも該当せず、前記行となす角度が45度と異なる所定の線分の両端の一对の画素を前記複数の画素の中から選択して一对の画素信号を同時に出力させる垂直走査手順と、

前記一对の画素信号に対して所定の信号処理を行う信号処理手順とを具備する固体撮像素子の制御方法。

## 符号の説明

- [0191] 100 撮像装置
- 110 光学部
- 120 DSP回路
- 130 表示部
- 140 操作部
- 150 バス
- 160 フレームメモリ
- 170 記憶部
- 180 電源部
- 200 固体撮像素子
- 210 垂直走査回路
- 220 制御部
- 230 画素アレイ部
- 235 負荷MOS回路
- 240 画素
- 241、401 光電変換素子
- 242、402 転送トランジスタ
- 243 リセットトランジスタ
- 244 浮遊拡散層
- 245 増幅トランジスタ
- 246 選択トランジスタ
- 250 AD変換部
- 260 水平走査部
- 270 メモリ
- 280 信号処理回路
- 281 デジタル信号処理部
- 282 特徴抽出部

- 2 8 3 画像認識部
- 2 8 5 後段信号処理回路
- 2 9 0 入出力部
- 3 0 0 前段信号処理回路
- 3 2 0 選択部
- 3 2 1～3 2 4 セレクタ
- 3 3 0、3 3 1 エッジ検出部
- 3 5 0 レベル制御回路
- 3 5 1、3 5 2 ゲイン回路
- 3 6 0、3 7 1～3 7 3 ソースフォロワー回路
- 3 7 4～3 7 7 可変容量
- 3 8 1 比較回路
- 3 8 2、3 8 3 コンパレータ
- 3 8 4 エッジ判定回路
- 4 0 0 F D共有ブロック
- 4 1 1、4 1 2 T R Xトランジスタ
- 4 1 3、4 1 4 容量
- 4 3 1、4 4 1 光電変換膜
- 4 3 2、4 4 2 透明電極
- 4 3 3、4 4 3 下部電極
- 1 2 0 3 1 撮像部

## 請求の範囲

- [請求項1] 行および列のそれぞれの方向に沿って複数の画素が配列された画素アレイ部と、  
前記行および前記列のいずれにも該当せず、前記行となす角度が45度と異なる所定の線分の両端の一对の画素を前記複数の画素の中から選択して一对の画素信号を同時に出力させる垂直走査回路と、  
前記一对の画素信号に対して所定の信号処理を行う信号処理回路とを具備する固体撮像素子。
- [請求項2] 前記画素アレイ部には、所定数の単位エリアが配置され、  
前記垂直走査回路は、前記単位エリアごとに前記一对の画素を選択する  
請求項1記載の固体撮像素子。
- [請求項3] 前記画素アレイ部は、前記所定数の単位エリアにより分割される  
請求項2記載の固体撮像素子。
- [請求項4] 前記所定数の単位エリアは、隣接する第1および第2の単位エリアを含み、  
前記垂直走査回路は、前記第1の単位エリア内の所定数の第1画素と前記第2の単位エリア内の所定数の第2画素とを選択し、  
前記第2画素のパターンは、前記第1画素のパターンと線対称である  
請求項2記載の固体撮像素子。
- [請求項5] 前記所定数の単位エリアは、隣接する第1および第2の単位エリアを含み、  
前記第1の単位エリアの一部と前記第2の単位エリアの一部とが重なる  
請求項2記載の固体撮像素子。
- [請求項6] 前記単位エリアのそれぞれには、4行×4列の16画素が配列される

請求項 2 記載の固体撮像素子。

[請求項7] 前記垂直走査回路は、前記単位エリアごとに 2 対の画素を選択し、  
前記 2 対の画素のそれぞれは、互いに異なる行に配置され、  
前記 2 対の画素のそれぞれは、互いに異なる列に配置される  
請求項 6 記載の固体撮像素子。

[請求項8] 前記垂直走査回路は、同一の色の光を受光する一対の画素を選択する  
請求項 1 記載の固体撮像素子。

[請求項9] 前記垂直走査回路は、互いに異なる色の光を受光する一対の画素を選択する  
請求項 1 記載の固体撮像素子。

[請求項10] 前記複数の画素は、ベイヤー配列により配列される  
請求項 1 記載の固体撮像素子。

[請求項11] 前記複数の画素は、赤外光を受光する画素を含む  
請求項 1 記載の固体撮像素子。

[請求項12] 前記複数の画素は、クアドベイヤー配列により配列される  
請求項 1 記載の固体撮像素子。

[請求項13] 前記複数の画素のそれぞれの形状は、所定の対角線が前記行に平行な菱形である  
請求項 1 記載の固体撮像素子。

[請求項14] 前記信号処理回路は、  
一対の画素信号の一方の信号レベルを所定のゲインにより増減する  
レベル制御回路と、  
前記一方の信号レベルが増減された前記一対の画素信号を比較して  
比較結果を出力する  
比較回路と、  
前記比較結果に基づいてエッジの有無を判定するエッジ判定回路と  
を備える

請求項 1 記載の固体撮像素子。

[請求項15] 前記複数の画素のうち隣接する所定数の画素は、浮遊拡散層を共有する

請求項 1 記載の固体撮像素子。

[請求項16] 前記信号処理は、前記一对の画素信号から所定の特徴量を抽出する処理と、前記特徴量に基づいて所定の物体の有無を判断して判断結果を出力する画像認識処理とを含む請求項 1 記載の固体撮像素子。

[請求項17] 前記垂直走査回路は、前記判断結果に基づいて所定領域の解像度を変更する

請求項 1 6 記載の固体撮像素子。

[請求項18] 前記信号処理は、前記一对の画素信号を加算して加算データを生成する処理と、前記加算データから所定の特徴量を抽出する処理と、前記特徴量に基づいて所定の物体の有無を判断して判断結果を出力する画像認識処理とを含む請求項 1 記載の固体撮像素子。

[請求項19] 行および列のそれぞれの方向に沿って複数の画素が配列された画素アレイ部と、前記行および前記列のいずれにも該当せず、前記行となす角度が 45 度と異なる所定の線分の両端の一对の画素を前記複数の画素の中から選択して一对の画素信号を同時に出力させる垂直走査回路とを備える固体撮像素子と、

前記一对の画素信号に基づいて所定の信号処理を行うデジタル信号処理回路と

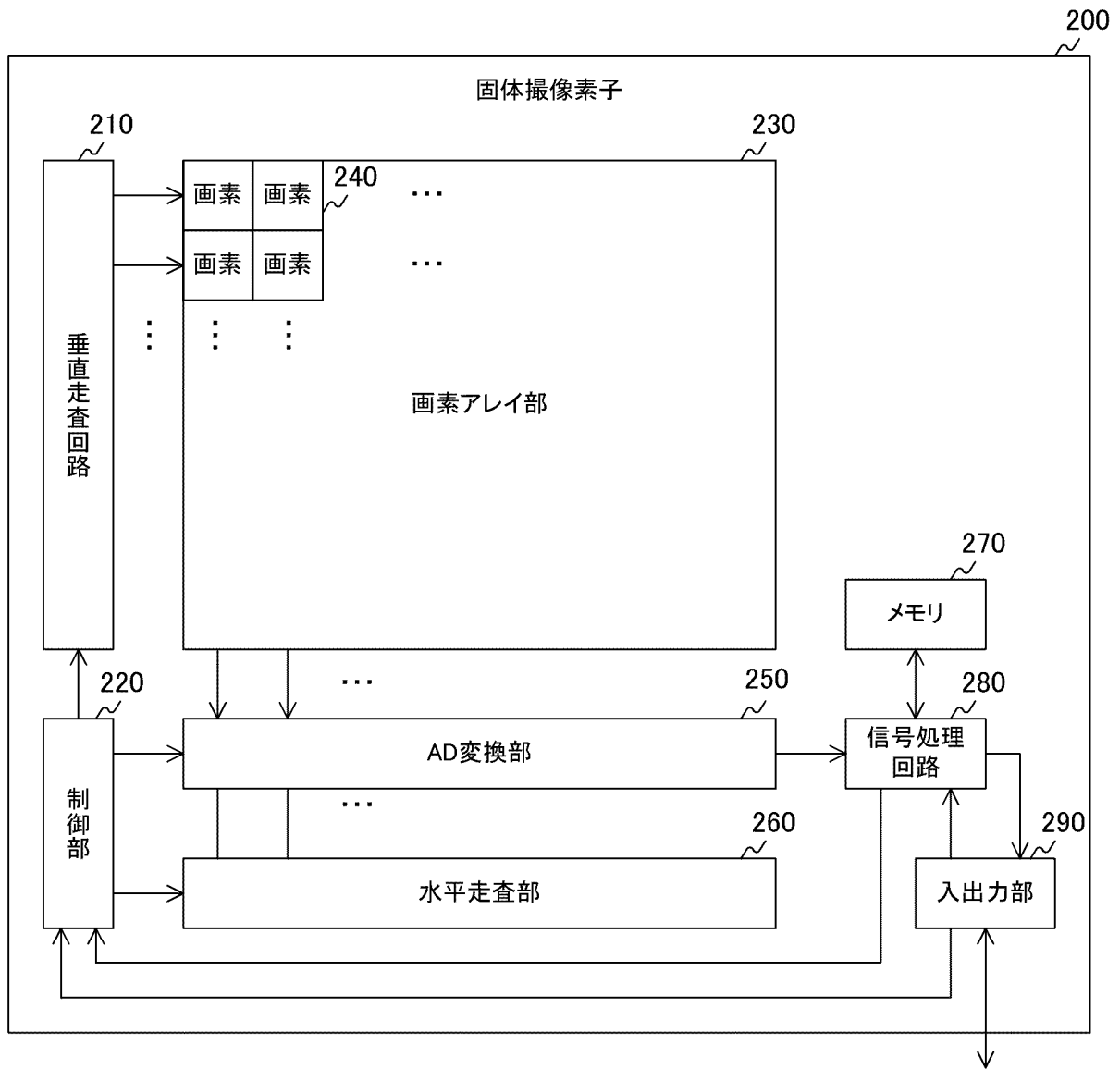
を具備する撮像装置。

[請求項20] 行および列のそれぞれの方向に沿って複数の画素が配列された画素アレイ部内の前記行および前記列のいずれにも該当せず、前記行となす角度が 45 度と異なる所定の線分の両端の一对の画素を前記複数の画素の中から選択して一对の画素信号を同時に出力させる垂直走査手順と、

前記一对の画素信号に対して所定の信号処理を行う信号処理手順と

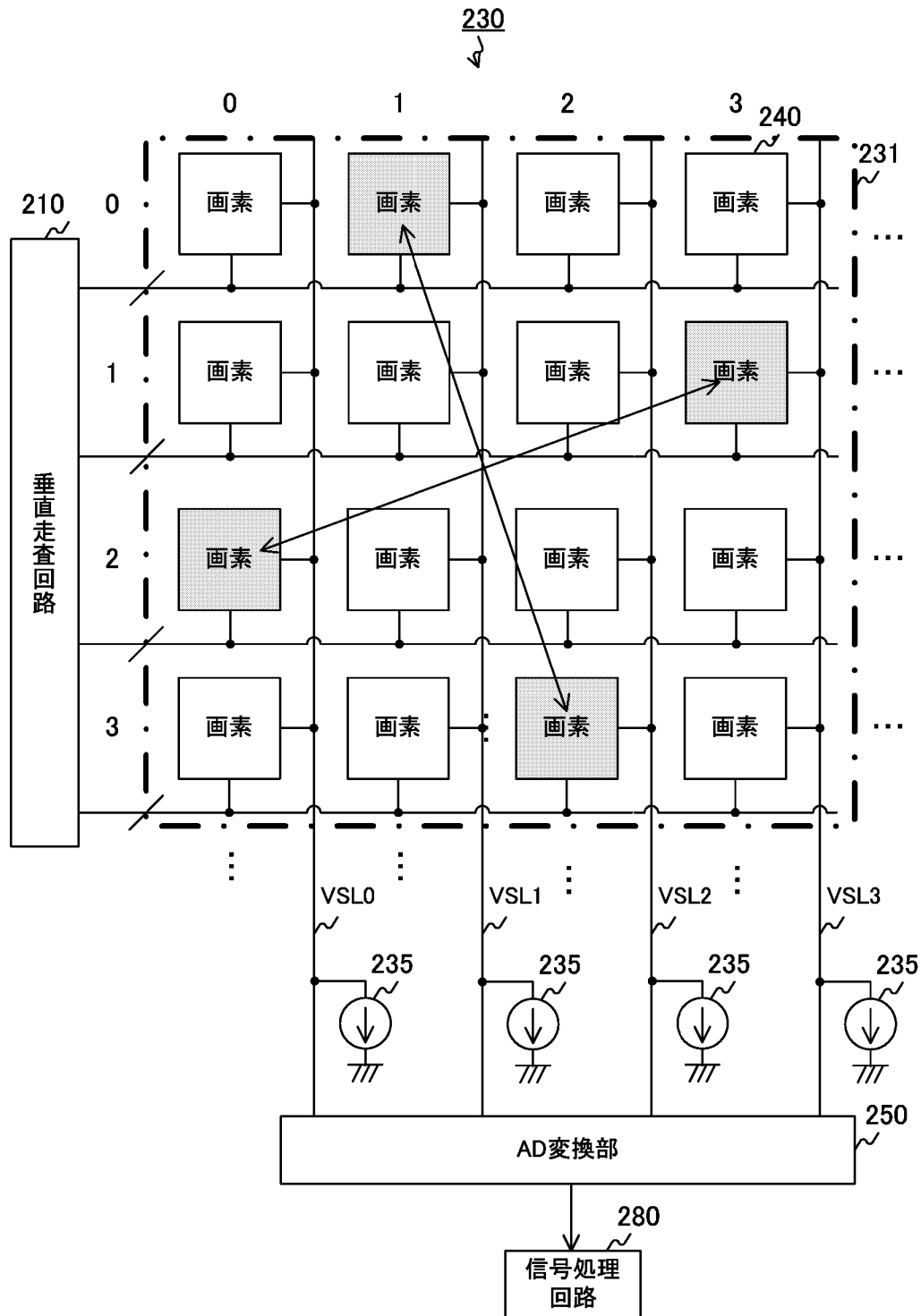
を具備する固体撮像素子の制御方法。

[図1]

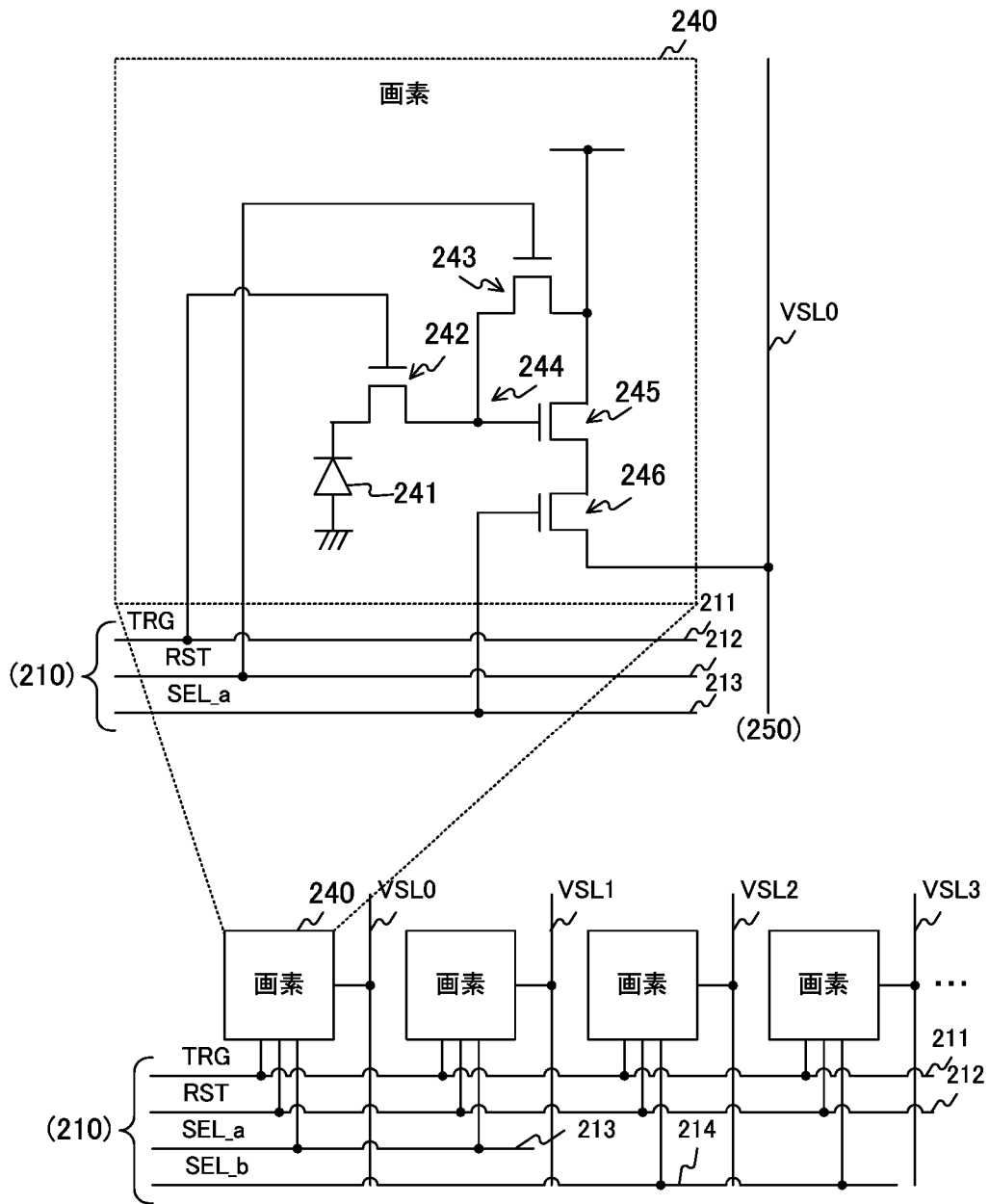




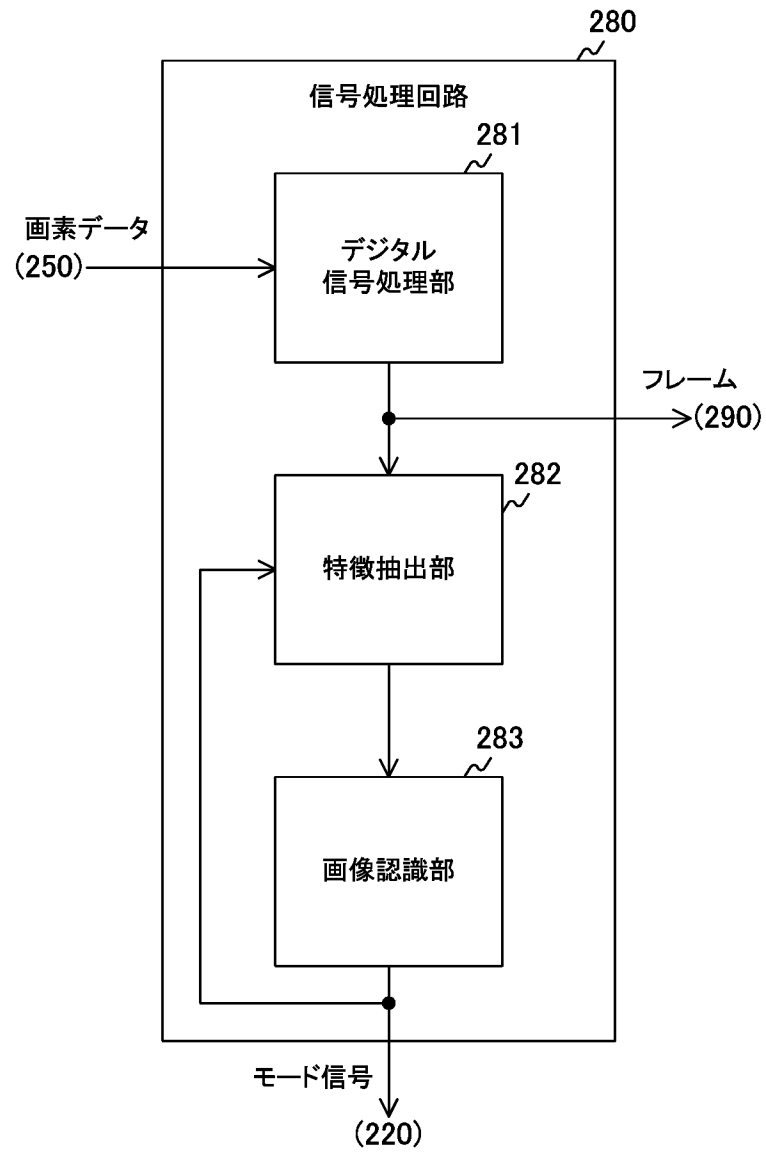
[図2]



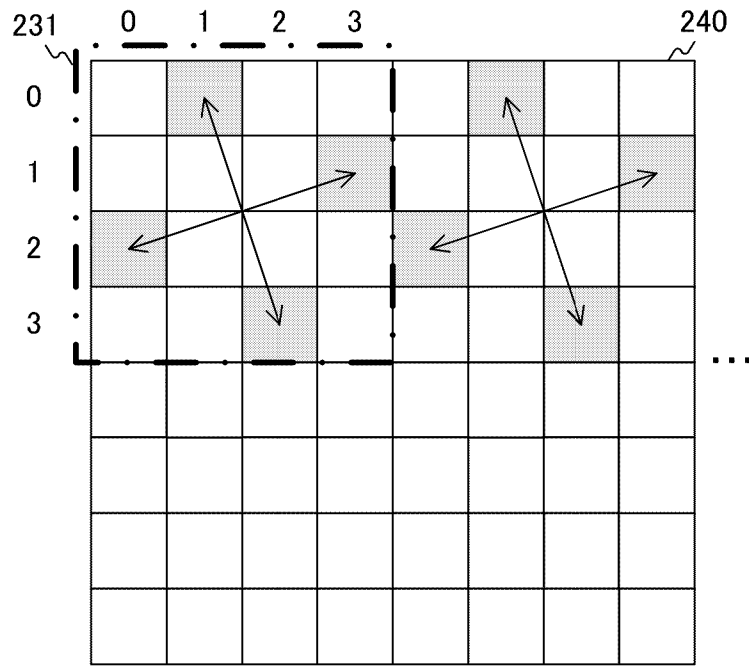
[図3]



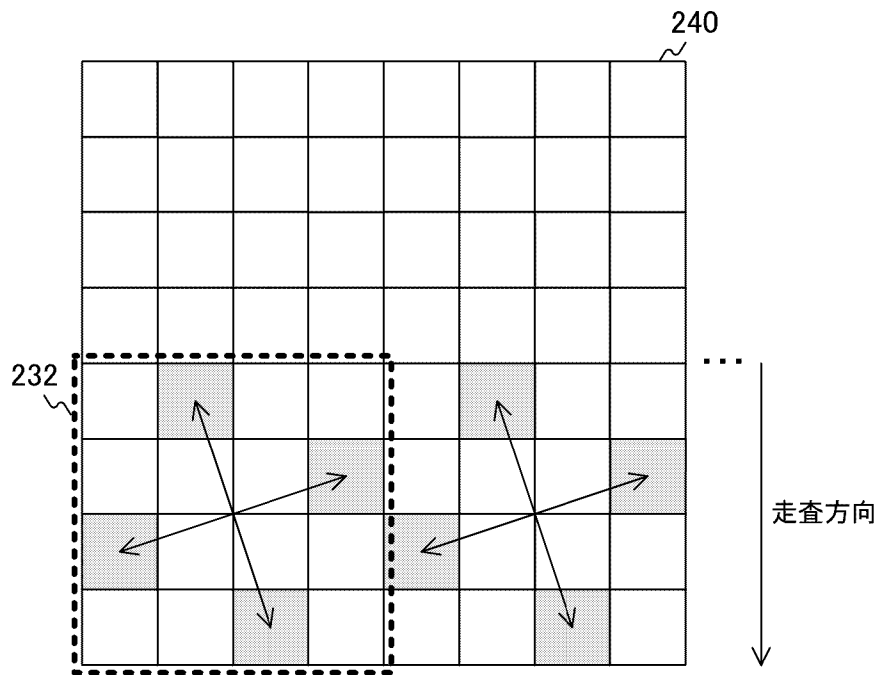
[図4]



[図5]

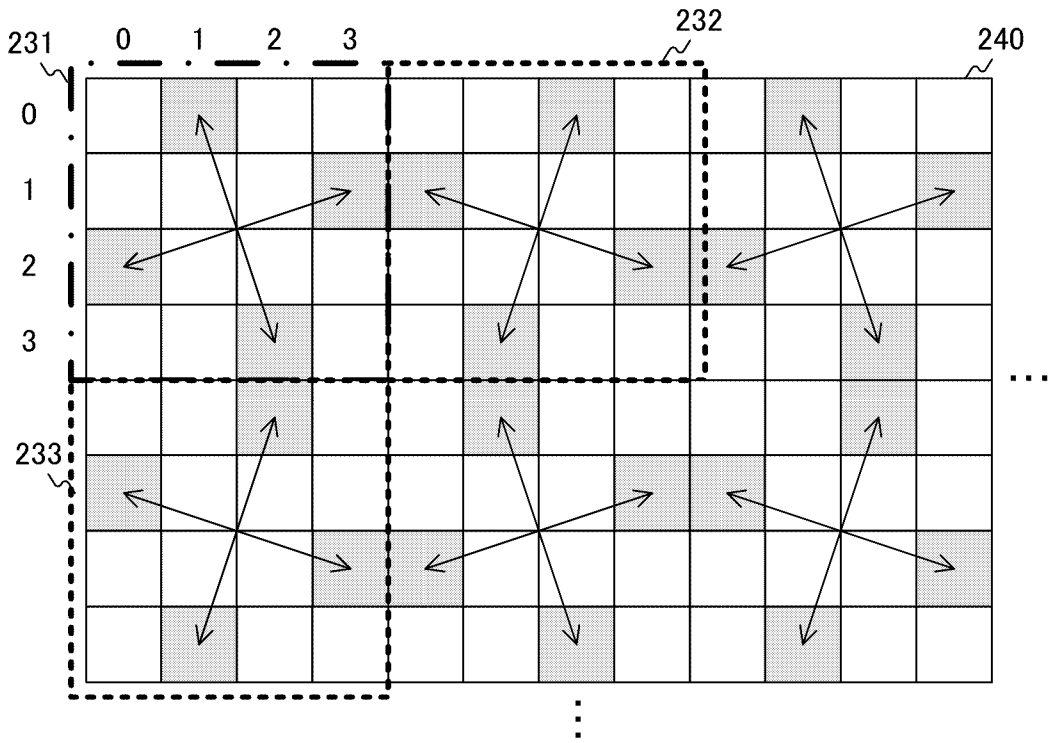


a

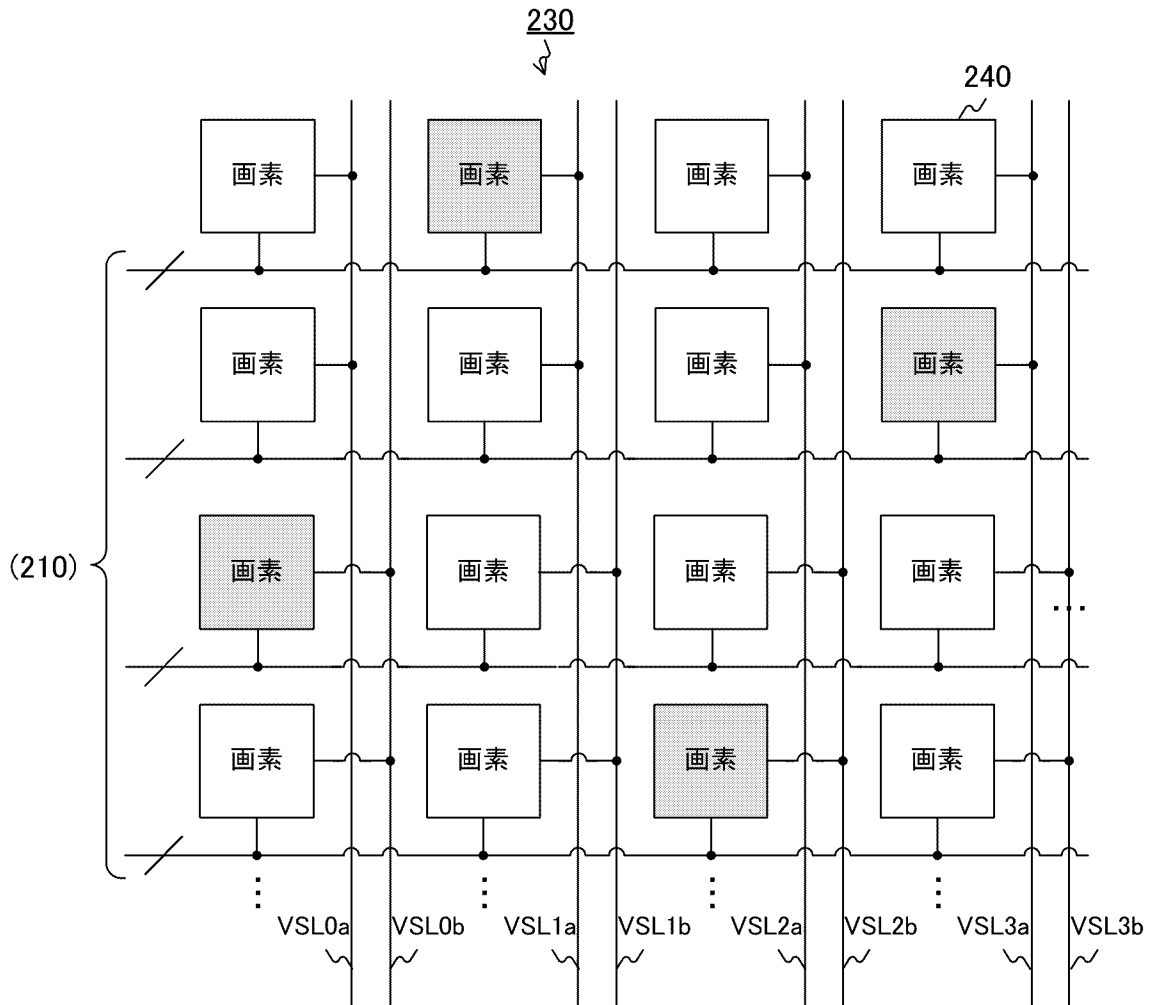


b

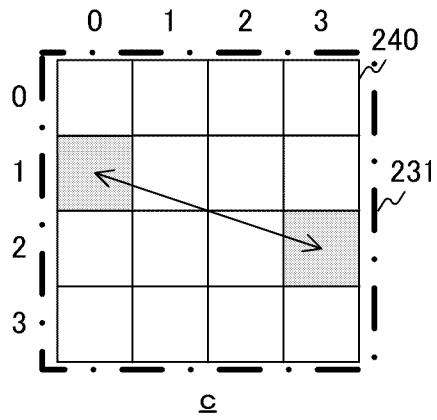
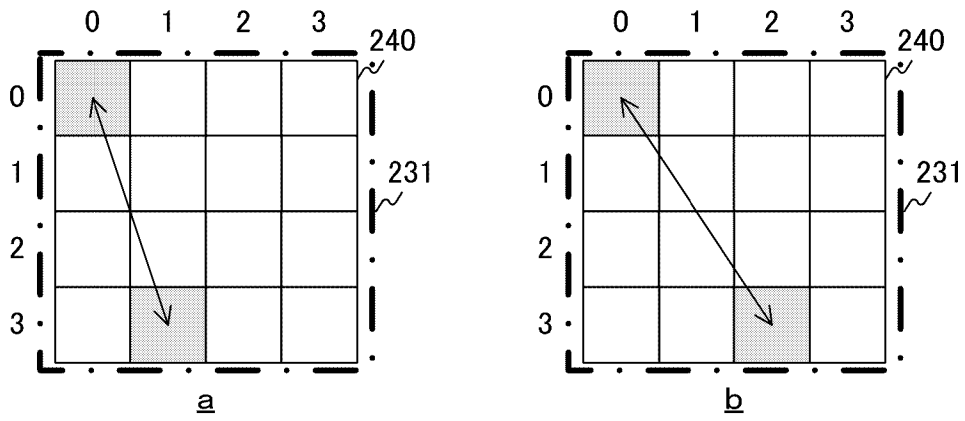
[図6]



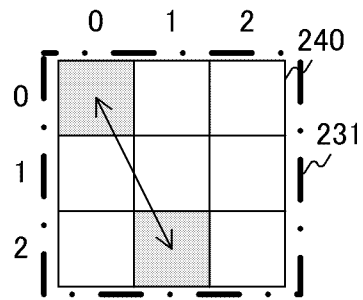
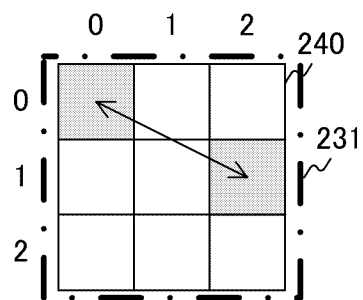
[図7]



[図8]



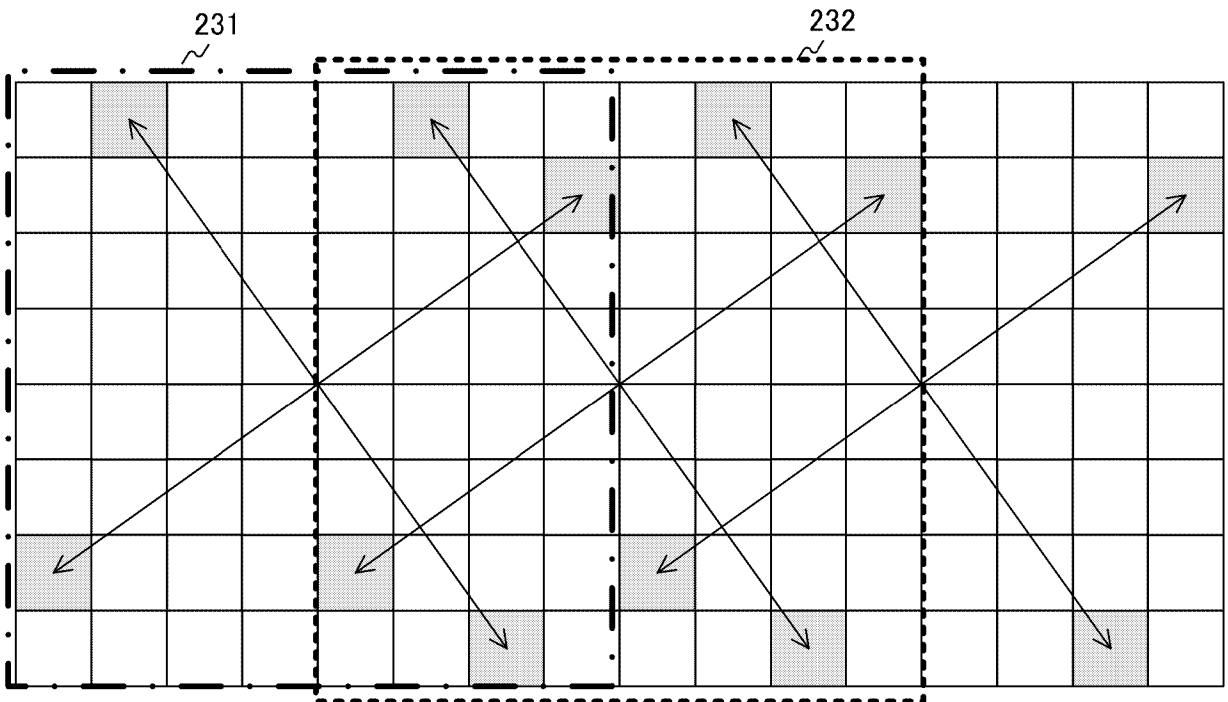
[図9]

ab

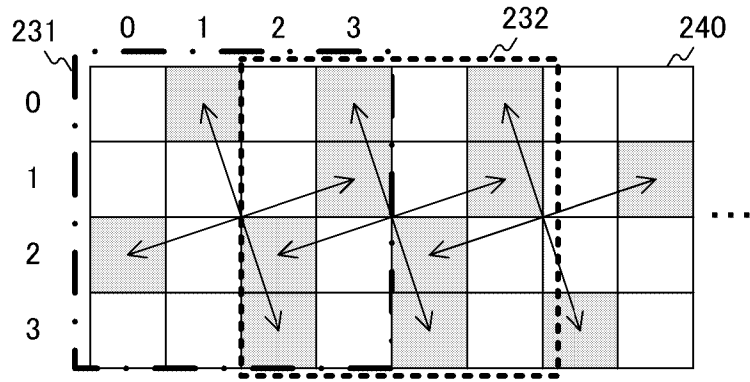




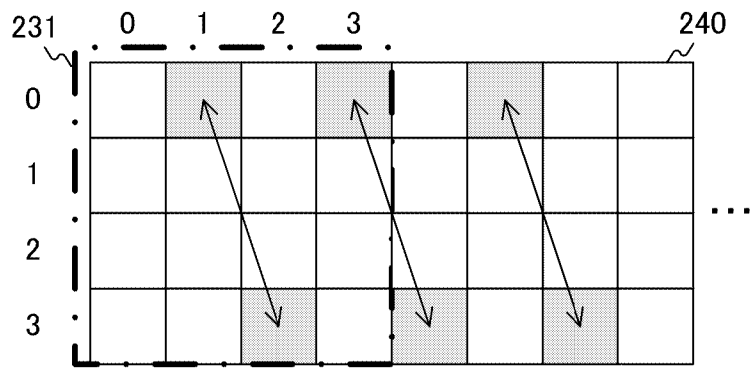
[図11]



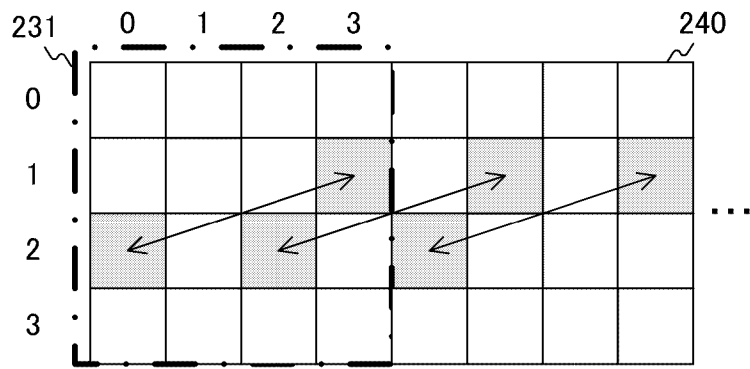
[図12]



a



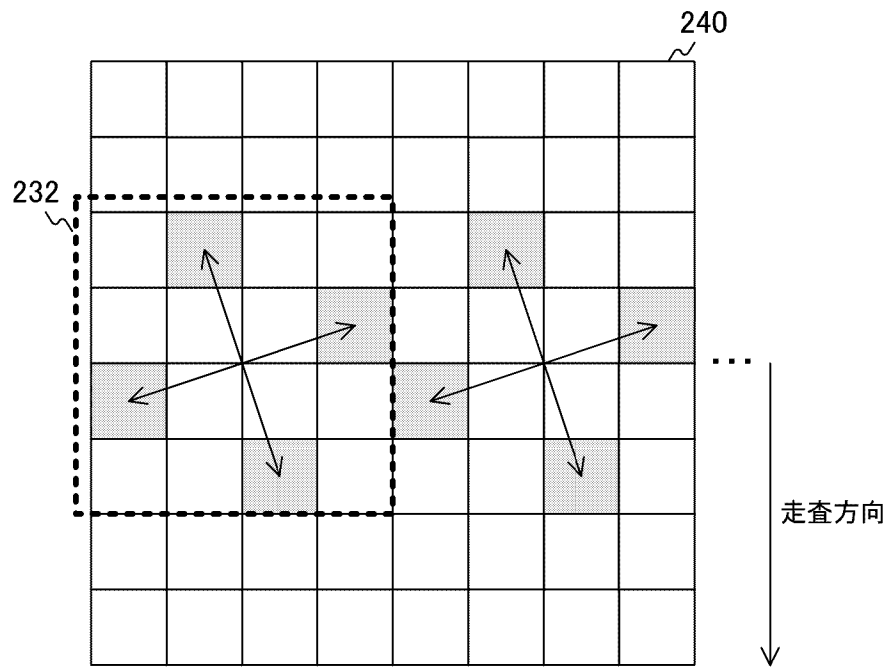
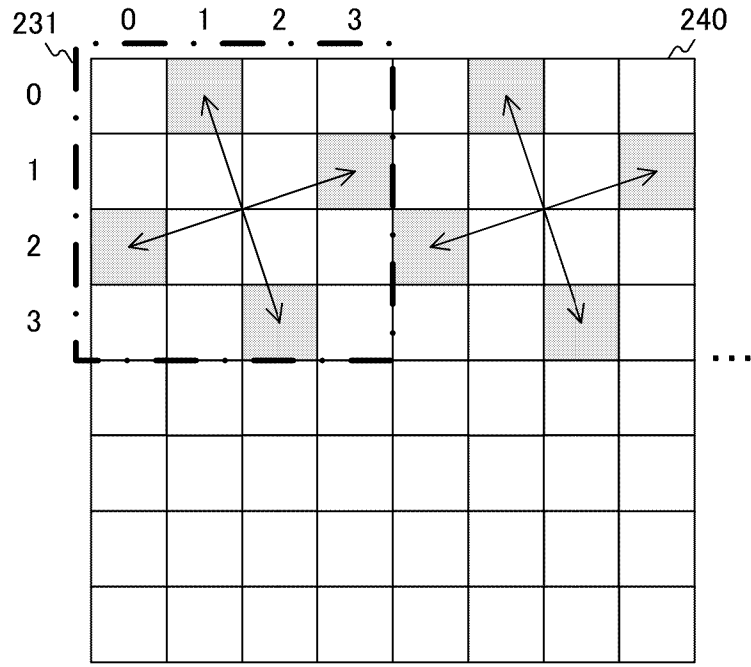
b



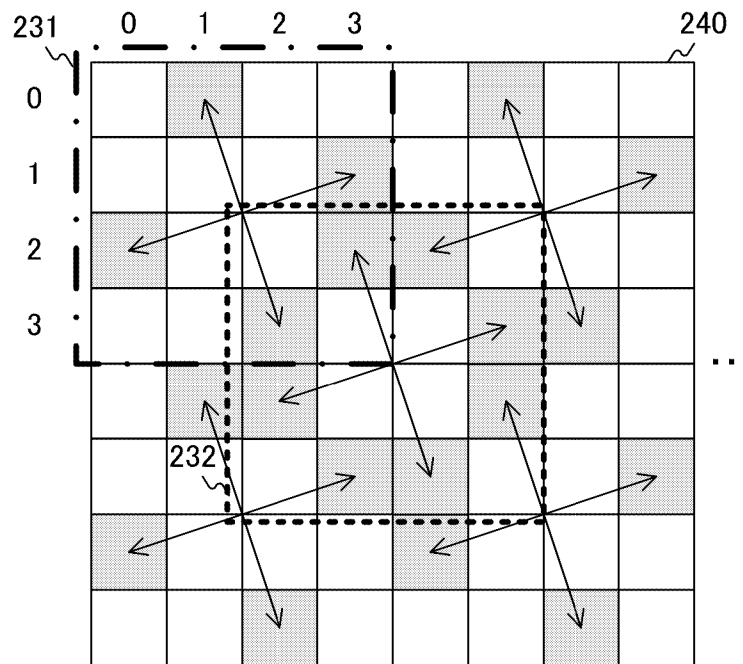
c



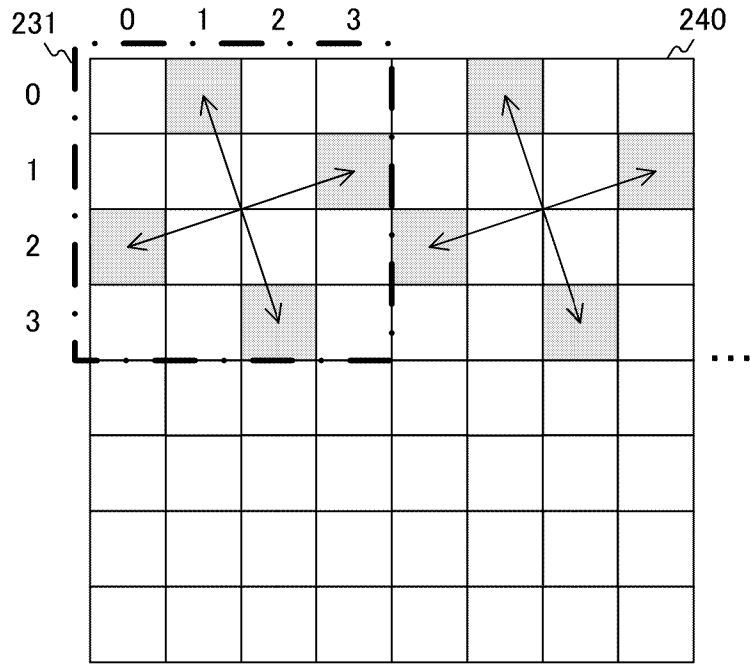
[図14]



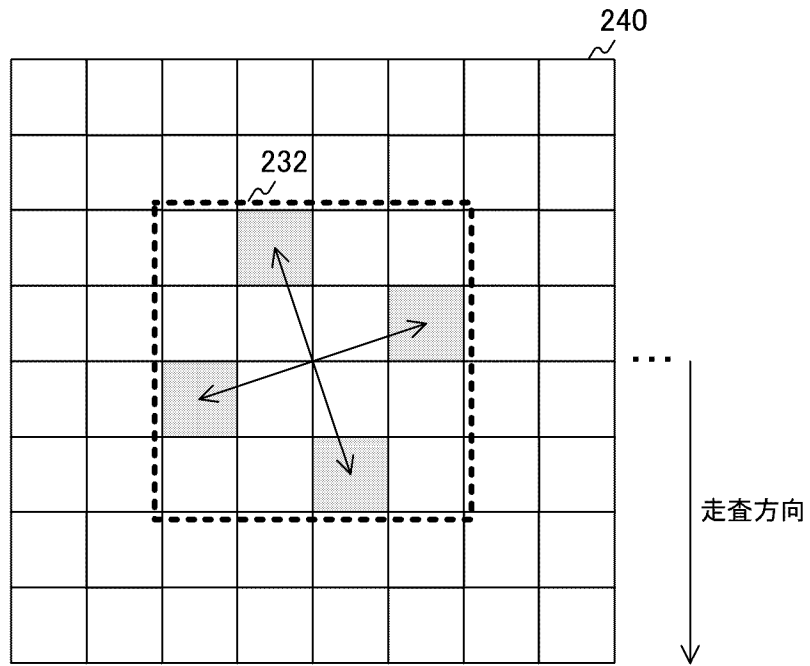
[図15]



[図16]

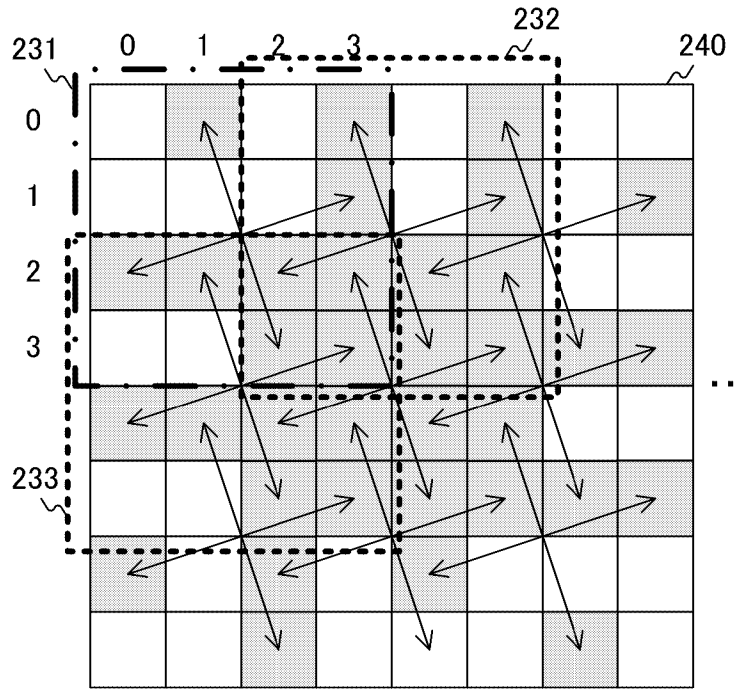


a



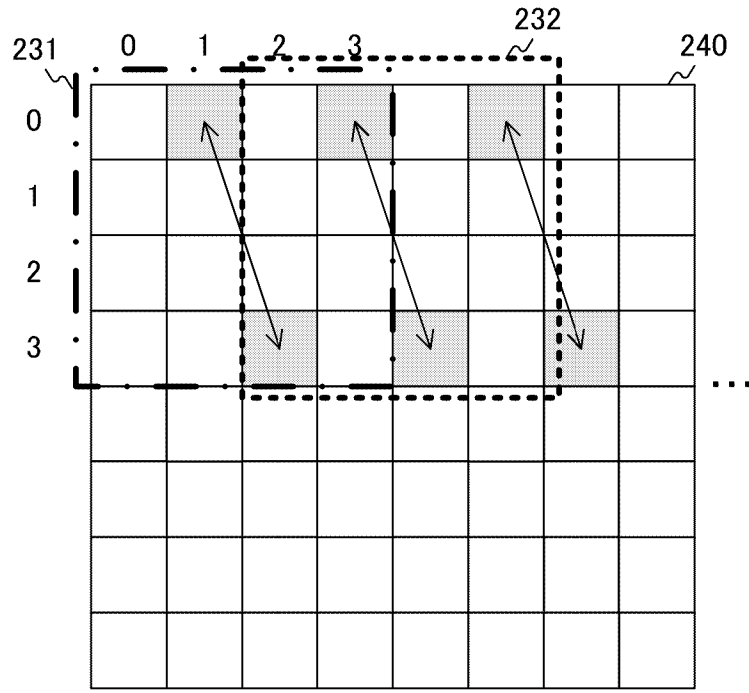
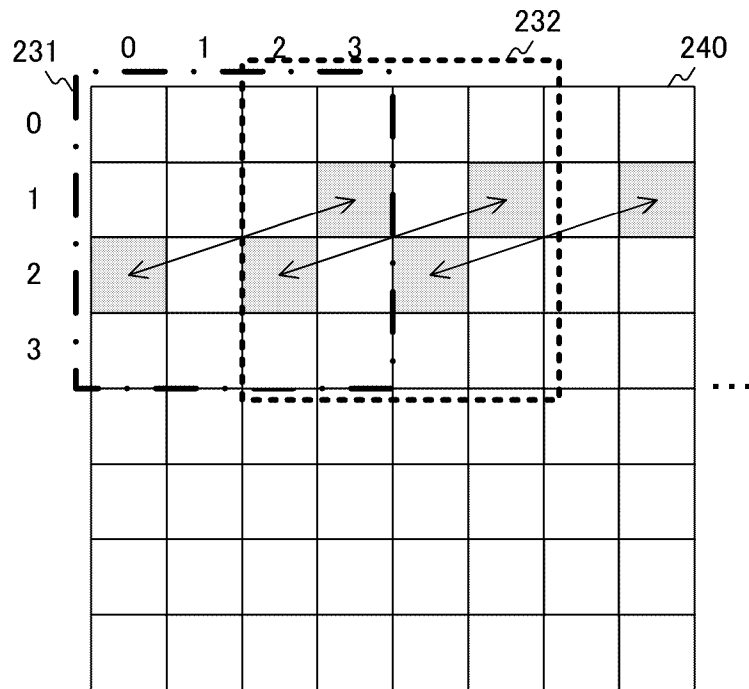
b

[図17]

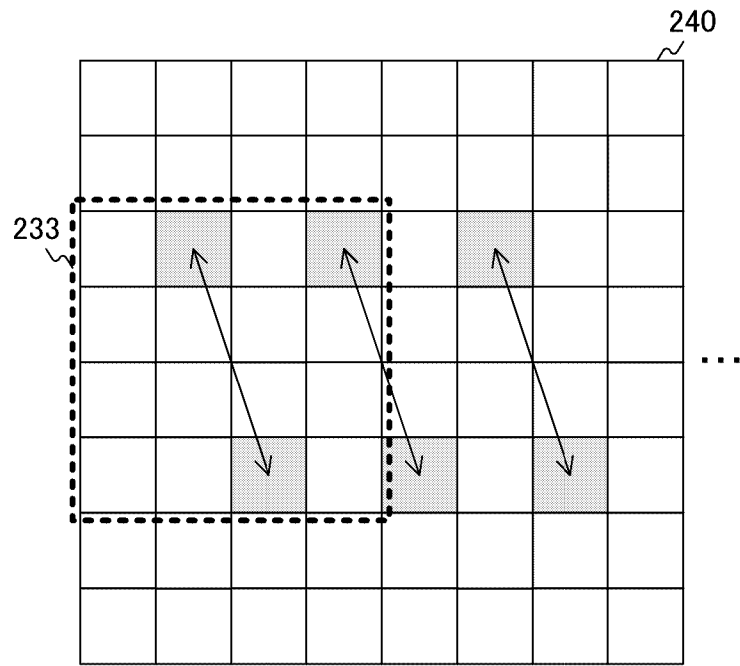
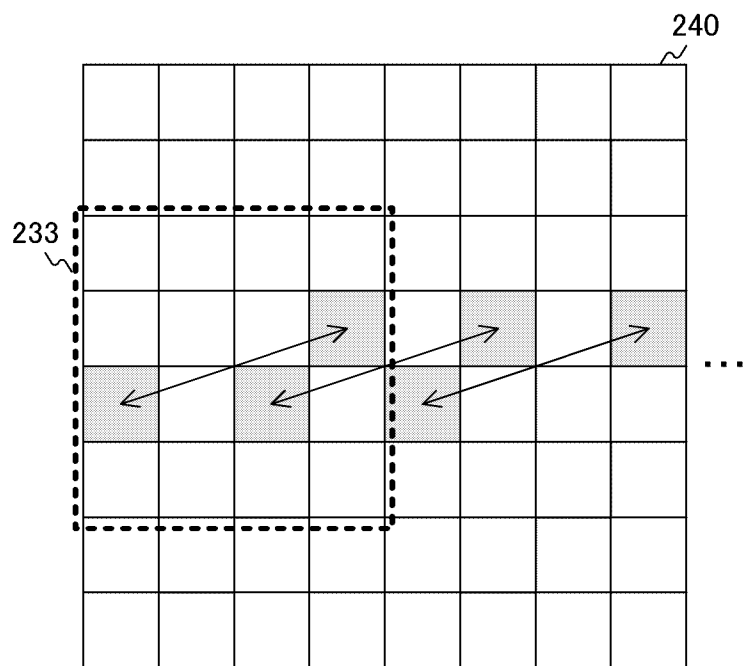




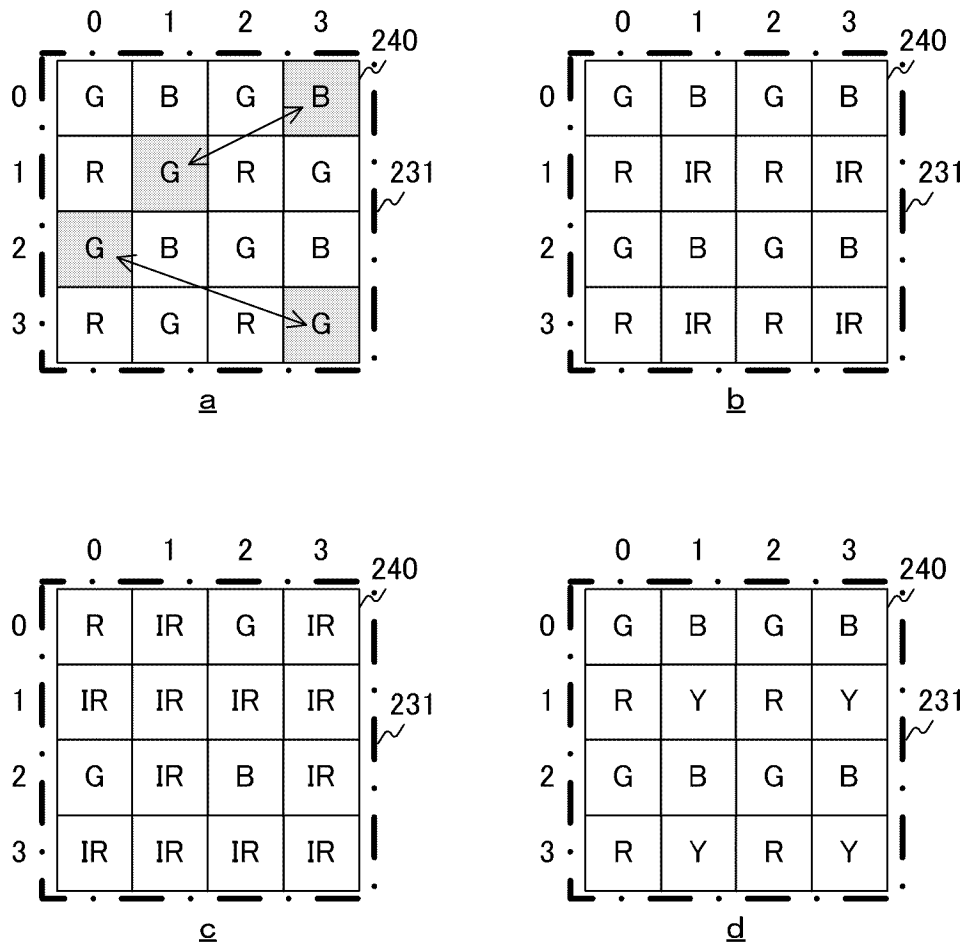
[図18]

ab

[図19]

ab

[図20]



[図21]

	0	1	2	3	4	5	6	7
0	G	G	B	B	G	G	B	B
1	G	G	B	B	G	G	B	B
2	R	R	G	G	R	R	G	G
3	R	R	G	G	R	R	G	G
4	G	G	B	B	G	G	B	B
5	G	G	B	B	G	G	B	B
6	R	R	G	G	R	R	G	G
7	R	R	G	G	R	R	G	G

a

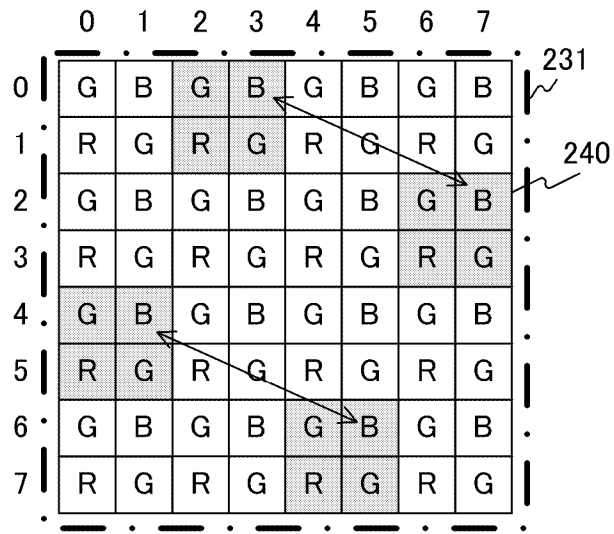
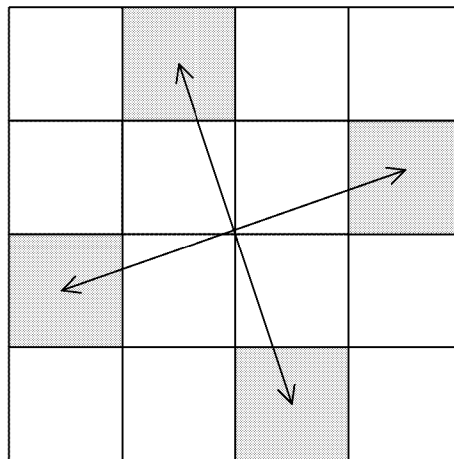
	0	1	2	3	4	5
0	G	G	G	B	B	B
1	G	G	G	B	B	B
2	G	G	G	B	B	B
3	R	R	R	G	G	G
4	R	R	R	G	G	G
5	R	R	R	G	G	G

b

	0	1	2	3	4	5	6	7
0	G	G	G	G	B	B	B	B
1	G	G	G	G	B	B	B	B
2	G	G	G	G	B	B	B	B
3	G	G	G	G	B	B	B	B
4	R	R	R	R	G	G	G	G
5	R	R	R	R	G	G	G	G
6	R	R	R	R	G	G	G	G
7	R	R	R	R	G	G	G	G

c

[図22]

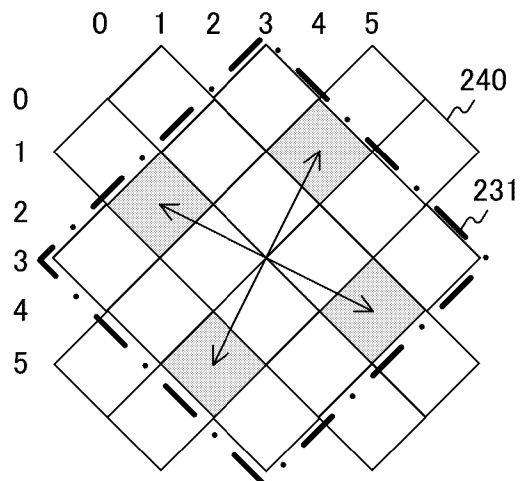
ab

[図23]

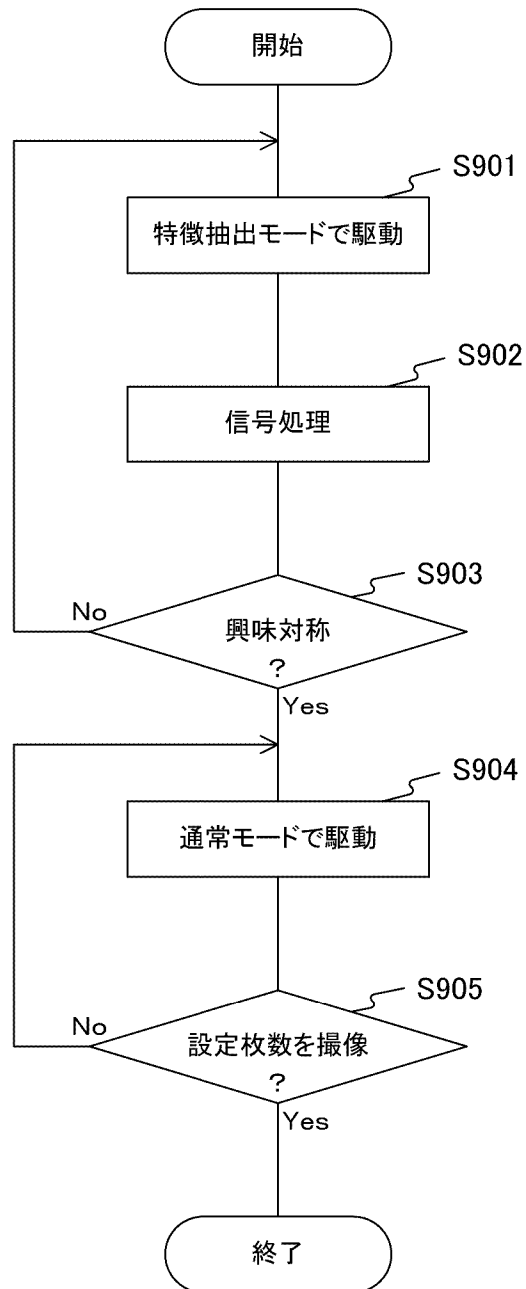
	0	1	2	3	4	5	6	7
0	G	B	G	B	G	B	G	B
1	R	G	R	G	R	G	R	G
2	G	B	G	B	G	B	G	B
3	R	G	R	G	R	G	R	G
4	G	B	G	B	G	B	G	B
5	R	G	R	G	R	G	R	G
6	G	B	G	B	G	B	G	B
7	R	G	R	G	R	G	R	G

Figure 23 is an 8x8 grid of color filters. The columns are labeled 0-7 and the rows are labeled 0-7. The grid contains a repeating pattern of colors: G, B, G, B, G, B, G, B in the first row; R, G, R, G, R, G, R, G in the second row; G, B, G, B, G, B, G, B in the third row; R, G, R, G, R, G, R, G in the fourth row; G, B, G, B, G, B, G, B in the fifth row; R, G, R, G, R, G, R, G in the sixth row; G, B, G, B, G, B, G, B in the seventh row; and R, G, R, G, R, G, R, G in the eighth row. Shaded cells are present in the following positions: (0,2), (0,3), (1,2), (1,3), (2,2), (2,3), (3,2), (3,3), (4,2), (4,3), (5,2), (5,3), (6,2), (6,3), (7,2), (7,3). Reference numerals 231 and 240 are shown on the right side of the grid.

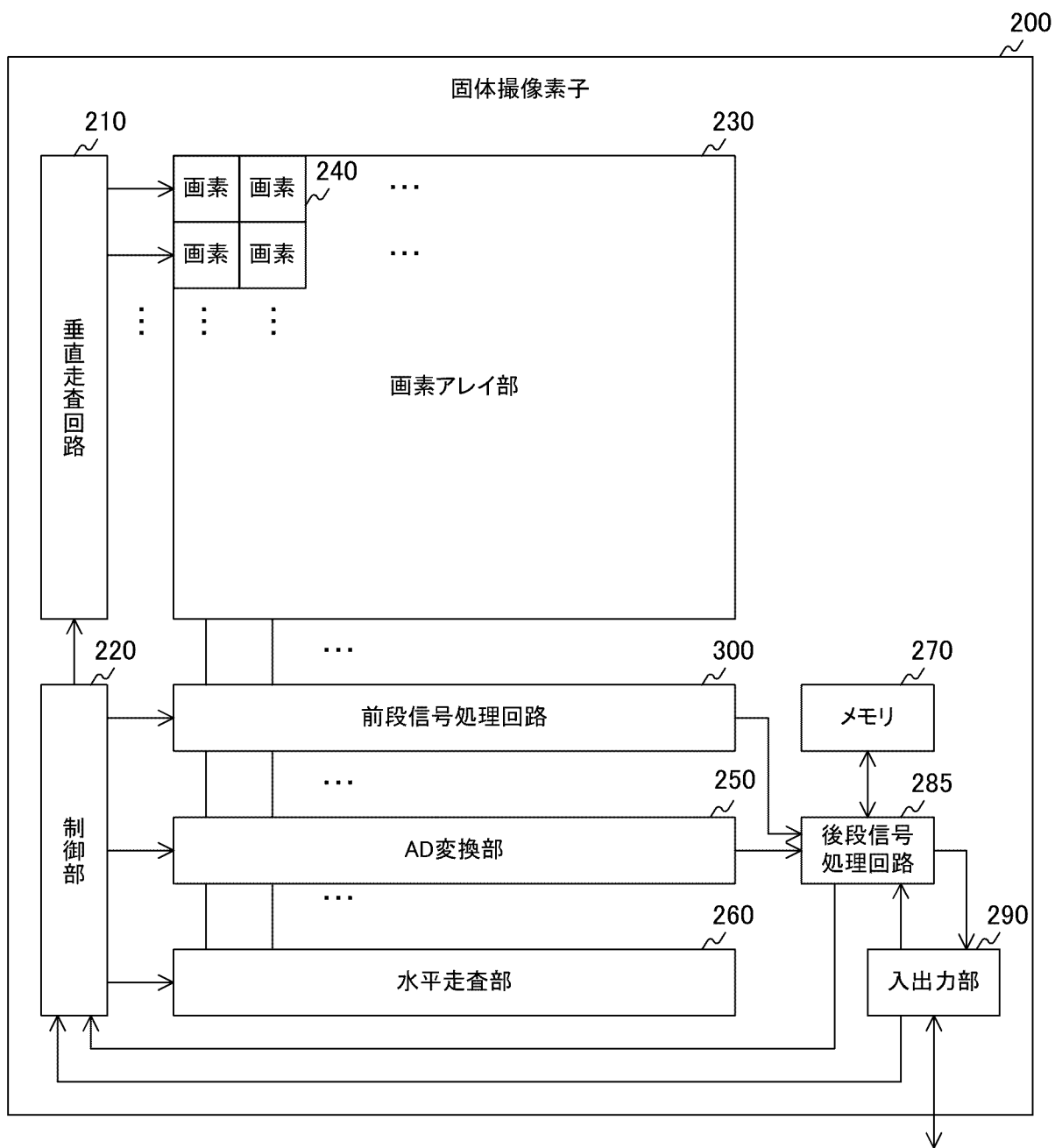
[図24]



[図25]

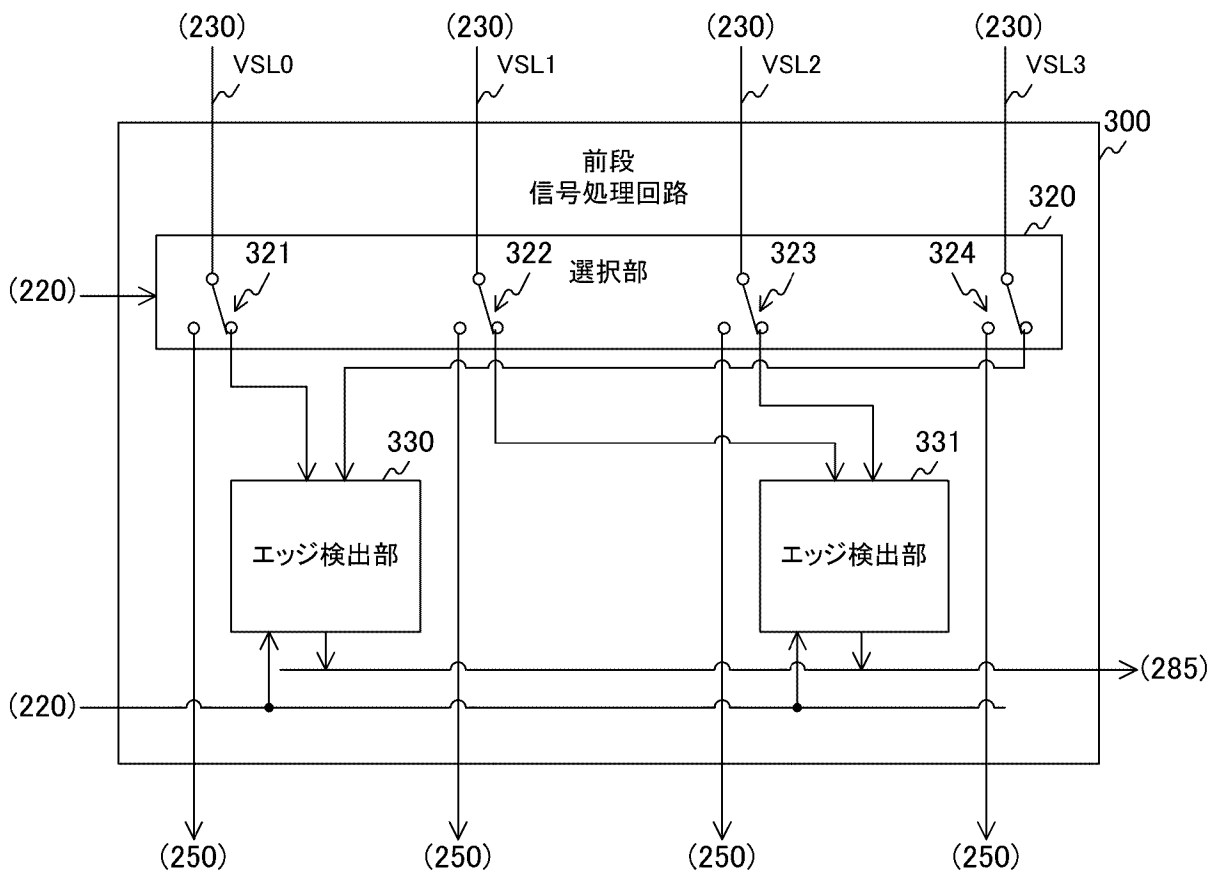


[図26]

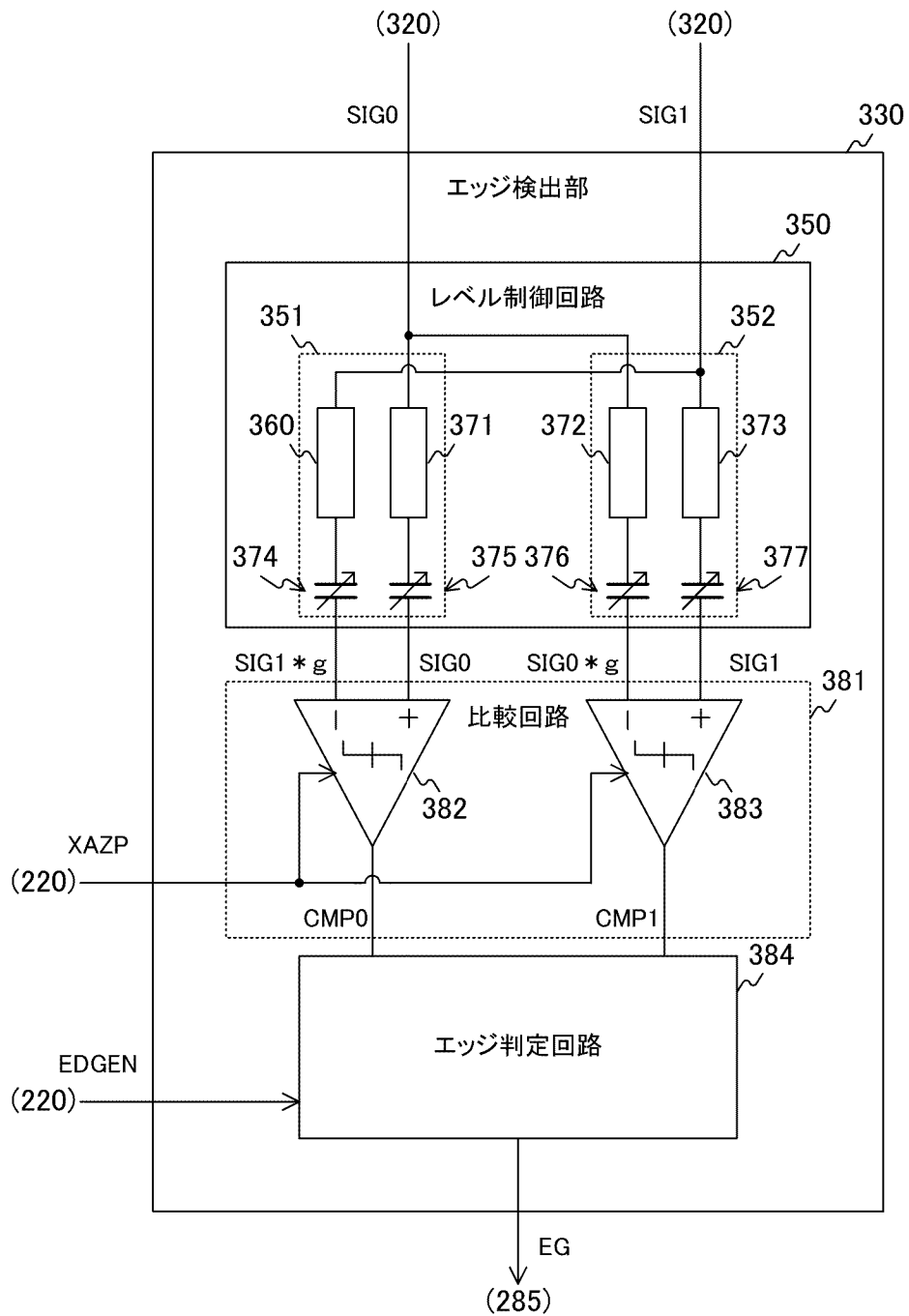




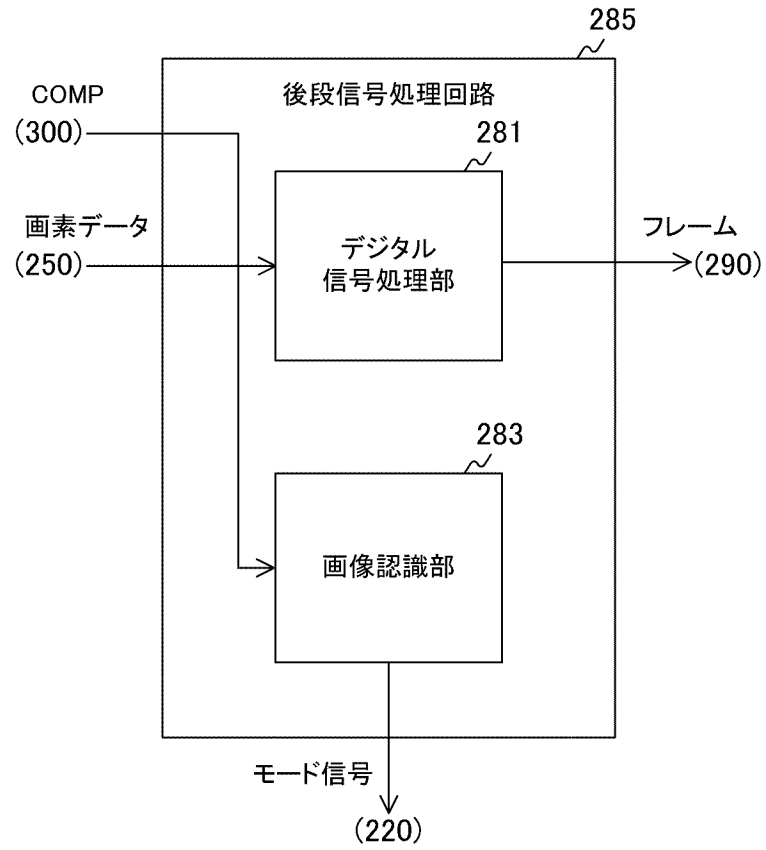
[図27]



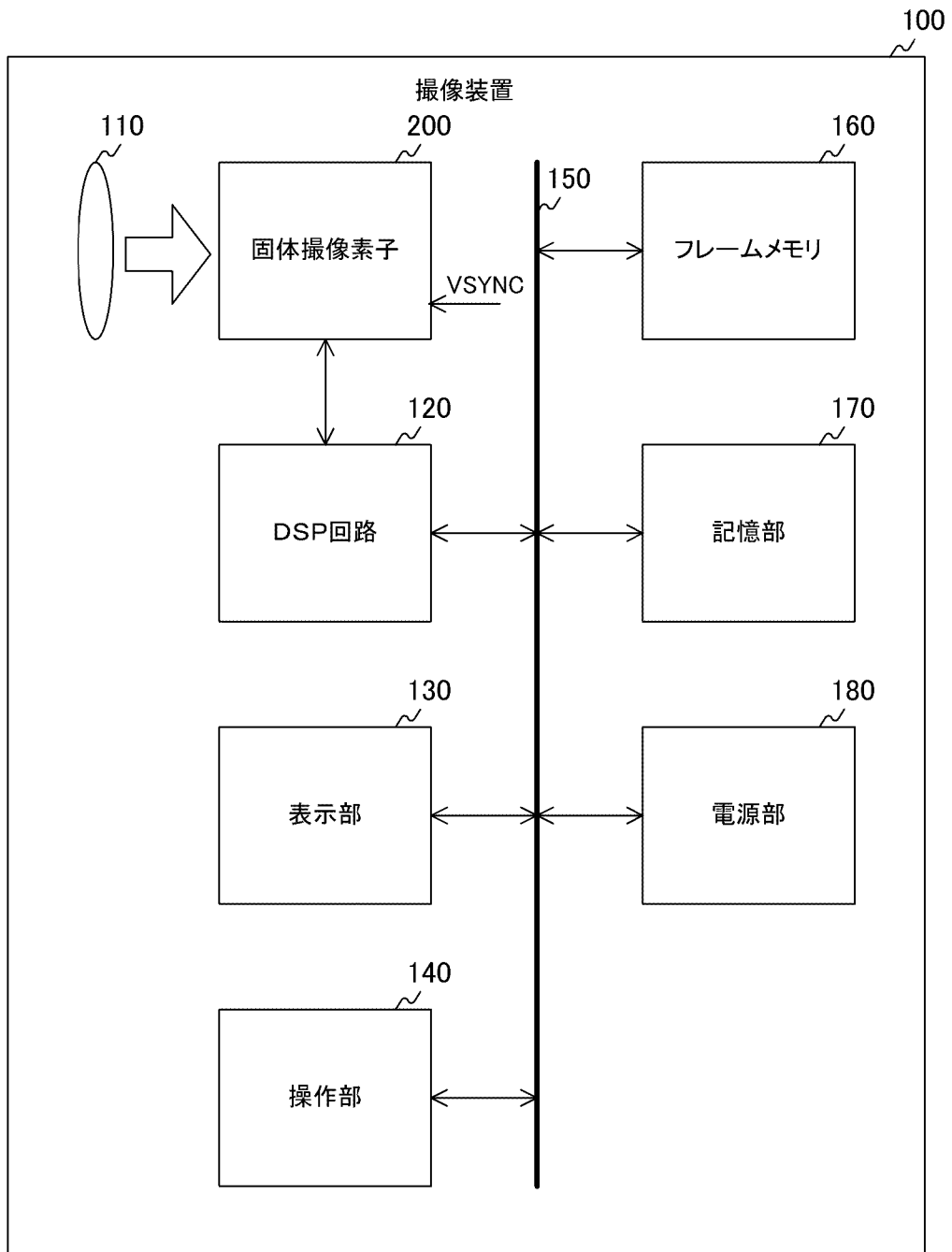
[図28]



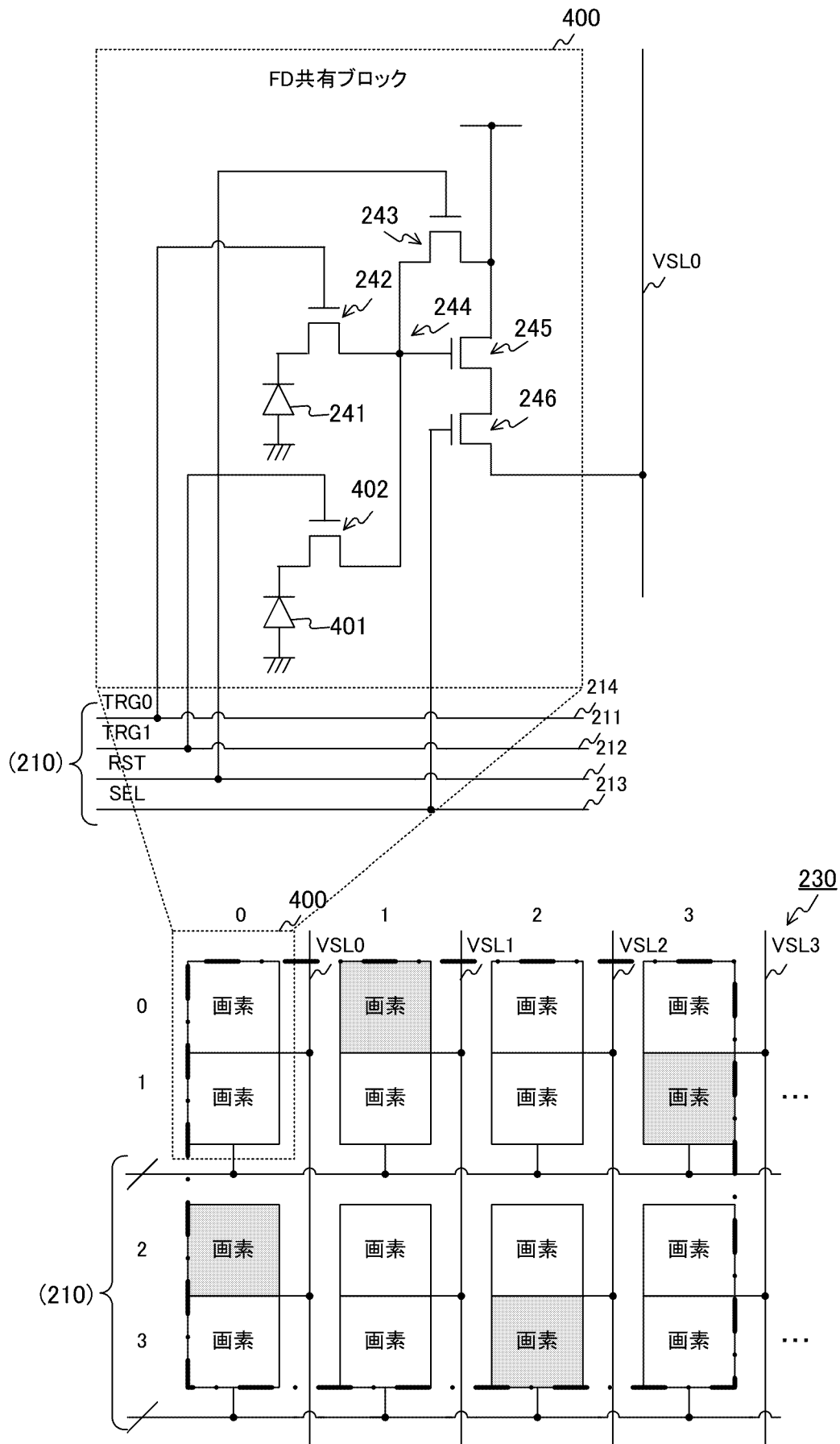
[図29]



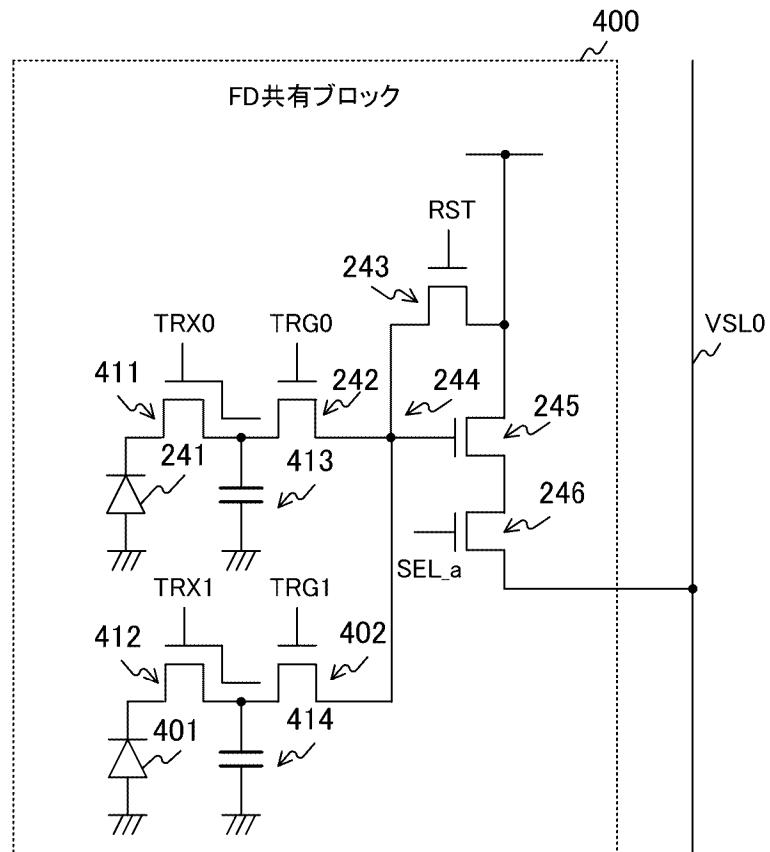
[図30]



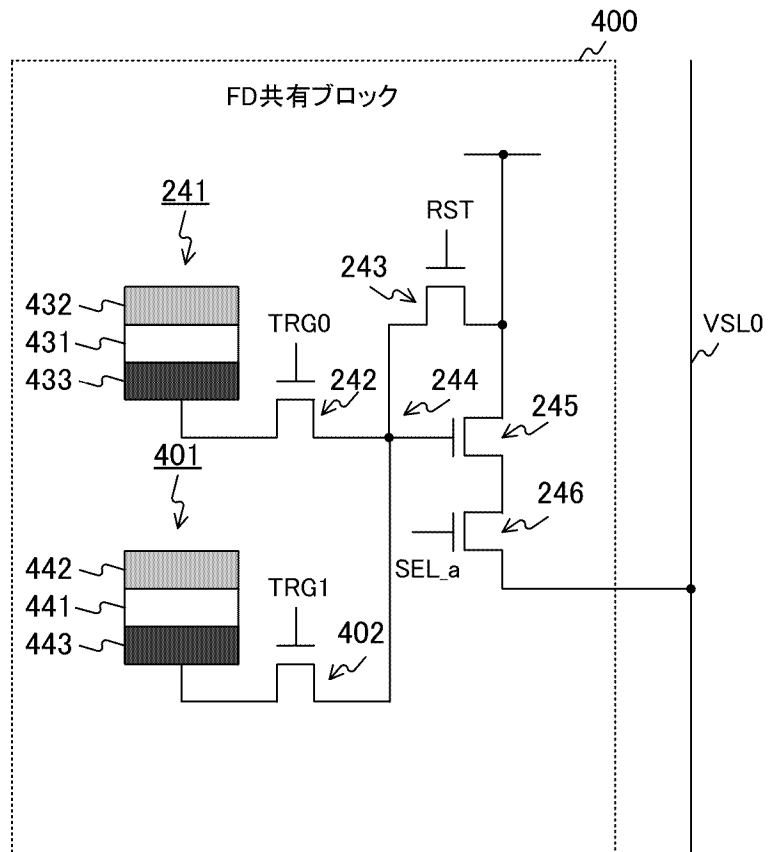
[図31]



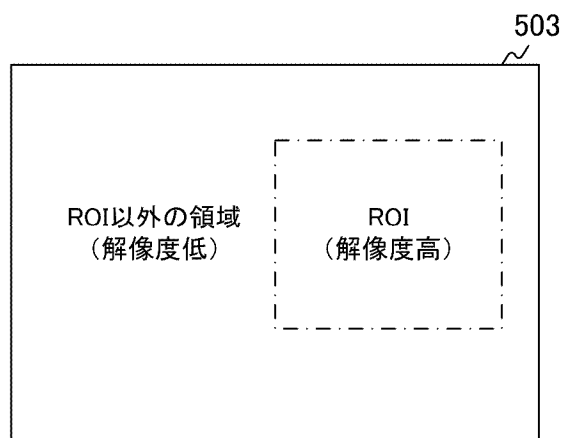
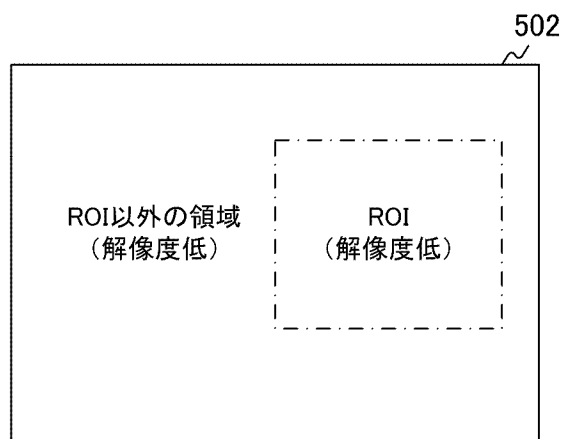
[図32]



[図33]

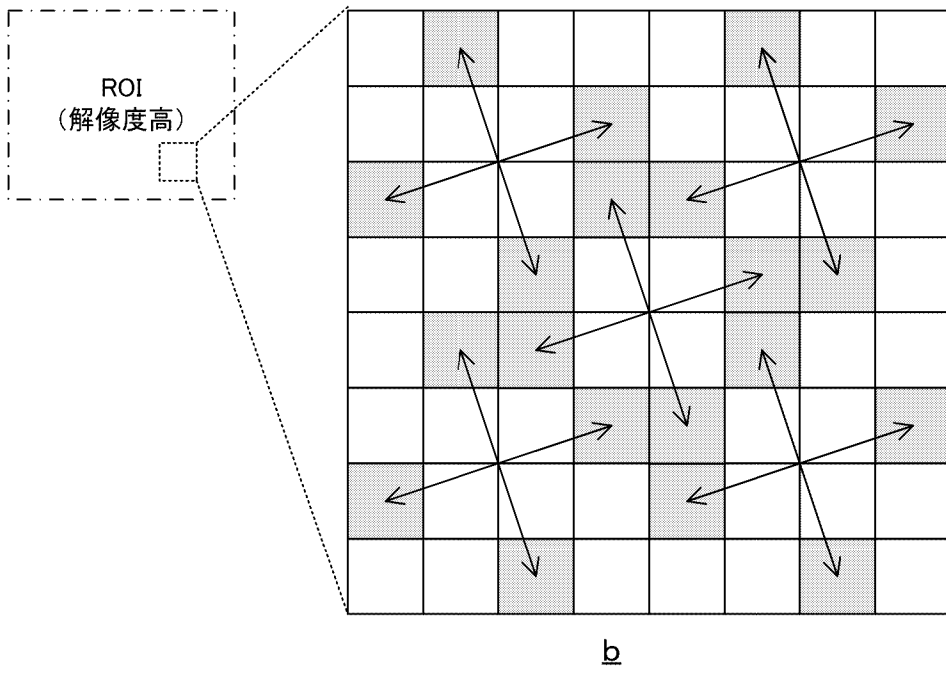
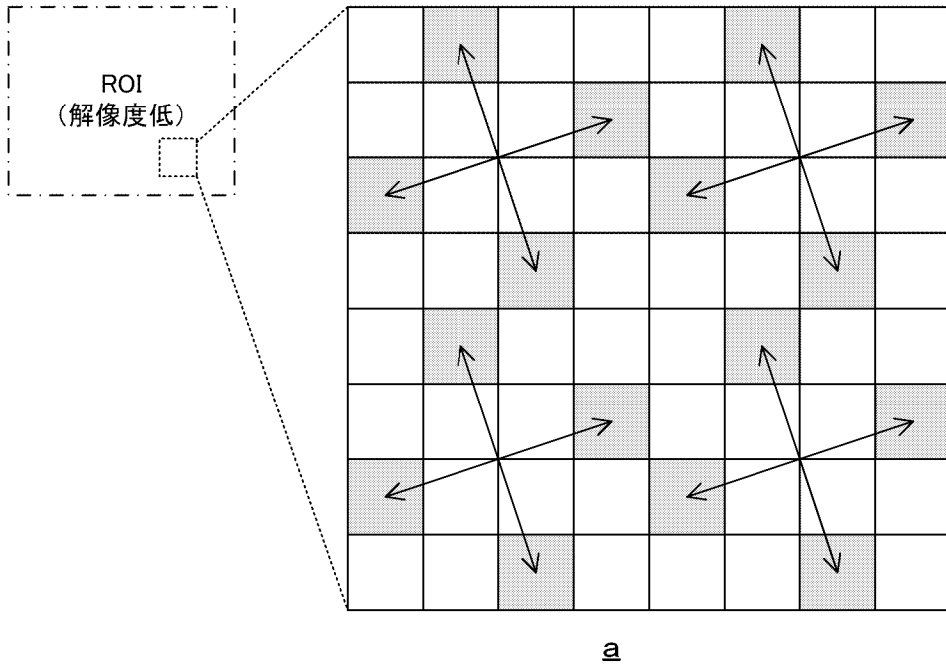


[図34]

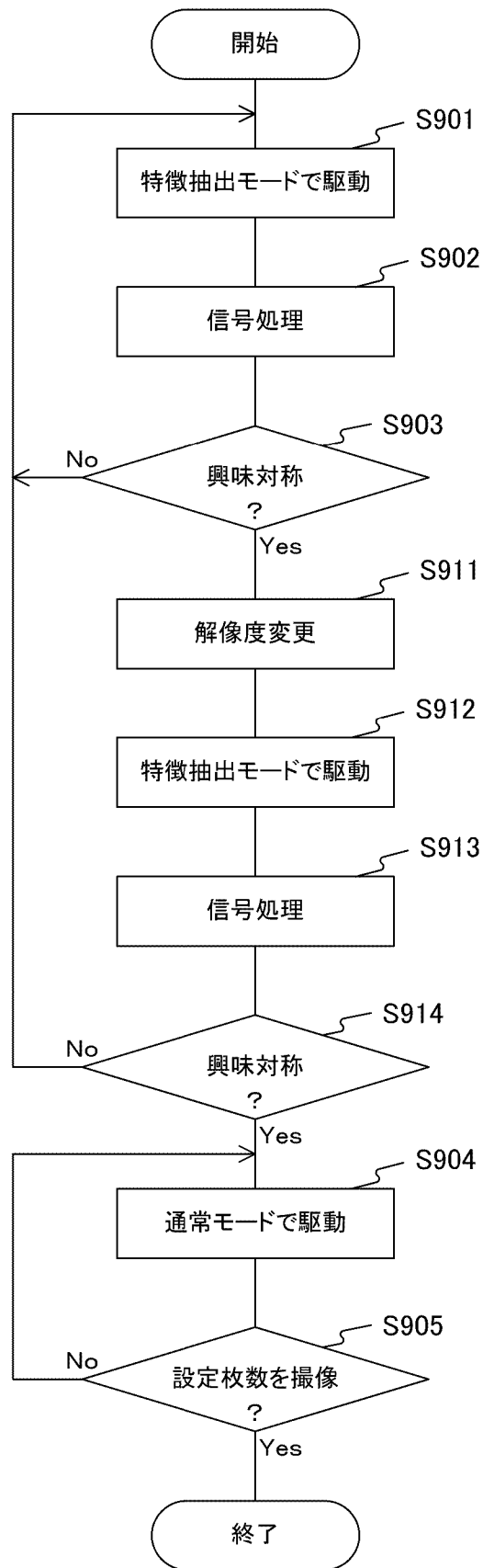




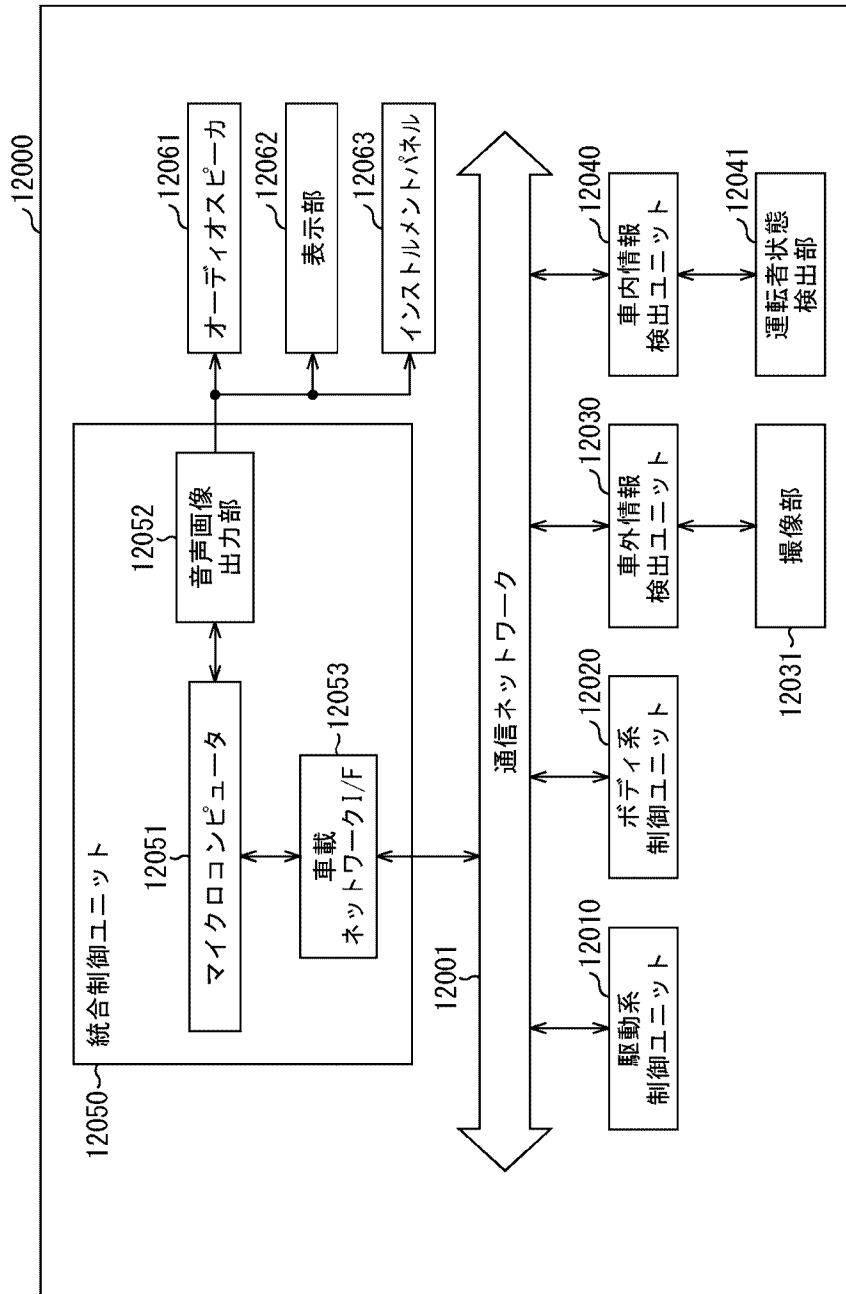
[図35]



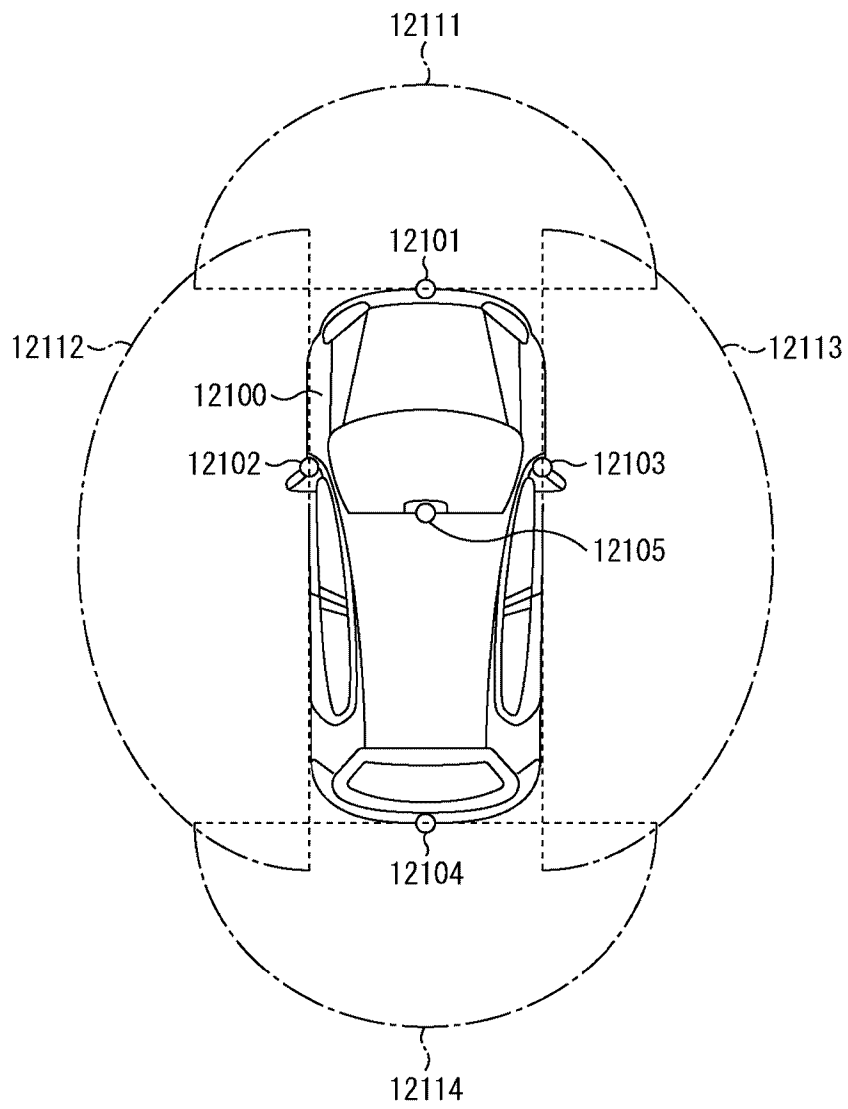
[図36]



[図37]



[図38]



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2022/003503

<b>A. CLASSIFICATION OF SUBJECT MATTER</b>		
<i>H04N 5/369</i> (2011.01)i FI: H04N5/369		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols) H04N5/369		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2022 Registered utility model specifications of Japan 1996-2022 Published registered utility model applications of Japan 1994-2022		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2006-20037 A (SONY CORP) 19 January 2006 (2006-01-19) paragraphs [0050]-[0052], [0080], [0091], [0102]-[0105], [0129]-[0130], fig. 1, 5, 11	1-13, 15, 19-20
Y	paragraphs [0050]-[0052], [0080], [0091], [0102]-[0105], [0129]-[0130], fig. 1, 5, 11	14, 16-18
Y	JP 2006-33452 A (SONY CORP) 02 February 2006 (2006-02-02) paragraphs [0200]-[0201]	14
Y	JP 2020-39113 A (CANON KK) 12 March 2020 (2020-03-12) paragraphs [0013]-[0048]	16-18
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search <b>17 March 2022</b>		Date of mailing of the international search report <b>05 April 2022</b>
Name and mailing address of the ISA/JP <b>Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan</b>		Authorized officer  Telephone No.

**INTERNATIONAL SEARCH REPORT**  
**Information on patent family members**

International application No.

**PCT/JP2022/003503**

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 2006-20037 A	19 January 2006	(Family: none)	
JP 2006-33452 A	02 February 2006	US 2006/0013485 A1 paragraphs [0202]-[0203] KR 10-2006-0050215 A CN 1770831 A TW 200627939 A	
JP 2020-39113 A	12 March 2020	WO 2020/045278 A1 paragraphs [0013]-[0048] EP 3834407 A1 CN 112655197 A	

A. 発明の属する分野の分類（国際特許分類（IPC）） H04N 5/369(2011.01)i FI: H04N5/369		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） H04N5/369		
最小限資料以外の資料で調査を行った分野に含まれるもの		
日本国実用新案公報	1922 - 1996年	
日本国公開実用新案公報	1971 - 2022年	
日本国実用新案登録公報	1996 - 2022年	
日本国登録実用新案公報	1994 - 2022年	
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2006-20037 A (ソニー株式会社) 19.01.2006 (2006 - 01 - 19) 段落[0050]-[0052], [0080], [0091], [0102]-[0105], [0129]-[0130], 図1, 5, 11	1-13, 15, 19-20
Y	段落[0050]-[0052], [0080], [0091], [0102]-[0105], [0129]-[0130], 図1, 5, 11	14, 16-18
Y	JP 2006-33452 A (ソニー株式会社) 02.02.2006 (2006 - 02 - 02) 段落[0200]-[0201]	14
Y	JP 2020-39113 A (キャノン株式会社) 12.03.2020 (2020 - 03 - 12) 段落[0013]-[0048]	16-18
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “O” 口頭による開示、使用、展示等に言及する文献 “&” 同一パテントファミリー文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	
国際調査を完了した日	17.03.2022	国際調査報告の発送日 05.04.2022
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官）  鈴木 明 5V 2590  電話番号 03-3581-1101 内線 3541	

国際調査報告  
 パテントファミリーに関する情報

国際出願番号  
 PCT/JP2022/003503

引用文献	公表日	パテントファミリー文献	公表日
JP 2006-20037 A	19.01.2006	(ファミリーなし)	
JP 2006-33452 A	02.02.2006	US 2006/0013485 A1 段落[0202]-[0203] KR 10-2006-0050215 A CN 1770831 A TW 200627939 A	
JP 2020-39113 A	12.03.2020	WO 2020/045278 A1 段落[0013]-[0048] EP 3834407 A1 CN 112655197 A	