

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4271625号
(P4271625)

(45) 発行日 平成21年6月3日(2009.6.3)

(24) 登録日 平成21年3月6日(2009.3.6)

(51) Int.Cl.	F I	
HO 1 L 23/02 (2006.01)	HO 1 L 23/02	B
HO 1 L 21/3205 (2006.01)	HO 1 L 23/02	Z
HO 1 L 23/52 (2006.01)	HO 1 L 21/88	J
HO 1 L 23/06 (2006.01)	HO 1 L 21/88	T
HO 1 L 23/12 (2006.01)	HO 1 L 23/06	Z

請求項の数 4 (全 9 頁) 最終頁に続く

(21) 出願番号	特願2004-194663 (P2004-194663)	(73) 特許権者	000005186 株式会社フジクラ
(22) 出願日	平成16年6月30日(2004.6.30)		東京都江東区木場1丁目5番1号
(65) 公開番号	特開2006-19428 (P2006-19428A)	(74) 代理人	100064908 弁理士 志賀 正武
(43) 公開日	平成18年1月19日(2006.1.19)	(74) 代理人	100108578 弁理士 高橋 詔男
審査請求日	平成18年12月6日(2006.12.6)	(74) 代理人	100089037 弁理士 渡邊 隆
		(74) 代理人	100101465 弁理士 青山 正和
		(72) 発明者	富田 道和 東京都江東区木場1丁目5番1号 株式会社フジクラ内

最終頁に続く

(54) 【発明の名称】 半導体パッケージ及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

半導体基材と、該半導体基材の一方の面側に配置された機能素子及び該機能素子に第1の配線を介して電気的に接続されたパッドと、該パッドと電気的に接続され前記半導体基材の一方の面から他方の面に至る微細孔内に絶縁膜Aを介して第1の導電体を形成してなる貫通電極とを少なくとも備えてなる第1の基板、及び前記機能素子の周囲に配置された封止材を用いて前記第1の基板の一方の面と接合されてなる第2の基板からなる半導体パッケージであって、前記絶縁膜Aは、前記半導体基材の他方の面に配置される絶縁膜B、前記半導体基材の外側面に配置される絶縁膜C及び前記封止材の外側面に配置される絶縁膜Dとを具備してなり、前記絶縁膜Aは、前記半導体基材の他方の面に配置される絶縁膜B、前記半導体基材の外側面に配置される絶縁膜C及び前記封止材の外側面に配置される絶縁膜Dと一体化されていることを特徴とする半導体パッケージ。

【請求項2】

前記絶縁膜C及び前記絶縁膜Dは、さらに第1の導電体と同じ部材からなる第2の導電体で被覆されていることを特徴とする請求項1に記載の半導体パッケージ。

【請求項3】

半導体基材の一面に機能素子、第1の配線及びパッドを設けてなる第1の基板に対して、第2の基板を機能素子が内側になるようにして封止材を用いて接合する工程と、前記半導体基材の他方の面に所定のパターンを有するマスクを形成する工程と、前記半導体基材を前記マスクを介してエッチングして前記パッドに対応する位置に該パッドに達する孔を

形成するとともに、前記機能素子、第1の配線及びパッドを取り囲むように前記封止材に達する溝を形成する工程と、該溝の底部にある封止材をエッチング除去して第2の基板を露出させる工程と、前記孔及び溝の内面に絶縁膜を形成する工程と、該孔の底部に形成された絶縁膜をエッチング除去する工程と、該孔内に第1の導電体を充填して貫通電極を形成する工程と、前記第2の基板まで達する貫通孔の内壁に沿って切断する工程とを含むことを特徴とする半導体パッケージの製造方法。

【請求項4】

半導体基材の一面に機能素子、第1の配線及びパッドを設けてなる第1の基板に対して、第2の基板を機能素子が内側になるようにして封止材を用いて接合する工程と、前記半導体基材の他方の面に所定のパターンを有するマスクを形成する工程と、前記半導体基材を前記マスクを介してエッチングして前記パッドに対応する位置に該パッドに達する孔を形成するとともに、前記機能素子、第1の配線及びパッドを取り囲むように前記封止材に達する溝を形成する工程と、該溝の底部にある封止材をエッチング除去して第2の基板を露出させる工程と、前記孔及び溝の内面に絶縁膜を形成する工程と、該孔の底部に形成された絶縁膜をエッチング除去する工程と、該孔内に第1の導電体を充填して貫通電極を形成すると同時に、前記溝内にも第1の導電体を充填する工程と、前記第2の基板まで達する溝内に形成された第1の導電体を切断する工程とを含むことを特徴とする半導体パッケージの製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、機能素子を有し表裏を繋ぐ貫通電極を有する半導体パッケージの封止構造及びその製造方法に関するものである。

【背景技術】

【0002】

従来、半導体受光センサー等の機能素子の実装には、セラミック、樹脂などで形成された封止容器内部に収納、封止する方法が広く用いられてきた。図5にその一例を示す(例えば、特許文献1参照。)。

図に示す半導体パッケージ40は、半導体基板41、貫通電極45b、封止材47及びキャップ基板46から構成されている。半導体基板41の上には集光効率を向上させるためのマイクロレンズ44bを備えた受光素子44aが形成されていて、配線44c及び貫通電極45bを通して半導体パッケージ40の外部に通じている。

ガラス板などの光透過性保護部材46は、受光センサー44a及びマイクロレンズ44bには触れないように間隙を保って、封止材47を介して半導体基板41の上に接着固定されている。また封止材47は、受光センサー44aの周囲を切れ目なく囲い、かつ、受光センサー44aを覆わず、そして保護部材46が受光センサー44a及びマイクロレンズ44bに接しないように、塗布後硬化させている。この封止材47は前述のように光透過性保護部材46を固定して、受光センサー44aやマイクロレンズ44bを機械的に保護すると共に、受光センサー44aやマイクロレンズ44bを周囲の雰囲気から遮断する機能も持つ。

【特許文献1】特開2001-351997号公報

【0003】

このような半導体パッケージは、以下のような手順で製造される。すなわち、
先ず半導体基板41に、受光センサー44a、図示省略の受光センサー44a用の駆動回路や出力の処理回路、配線回路44cなどを通常の半導体形成手段により形成する。

次に、半導体基板41の配線回路部に非貫通の深孔を異方性エッチングなどにより穿孔、深孔内面に図示省略の絶縁層と、配線回路部44cに接続する導電層からなる貫通電極45bを堆積する。

次いで、個々の受光センサー44aの周囲を切れ目なく囲み、かつ、これを覆わないように封止材47をスクリーン印刷法、ディスペンス法などの手段により半導体基板の片方

10

20

30

40

50

の面に塗布する。

次に、半導体基板とほぼ同じ平面寸法を有する光透過性保護部材 4 6 を圧着し、封止材 4 7 に熱や紫外線などを作用させて封止材 4 7 を硬化させる。

次いで、半導体基板 4 1 の裏面側から先に形成した貫通電極 4 5 b が露出するまでエッチングを行う。

最後に、所定の寸法にダイシングして多数の半導体パッケージ 4 0 を取得する。

【発明の開示】

【発明が解決しようとする課題】

【0004】

このようにして得られた半導体パッケージの周囲の側面には、半導体基板 4 1 と光透過性保護部材 4 6 を接合する封止材 4 7 が露出している。封止材 4 7 としては一般に合成樹脂が用いられるため、材質によっては気密性、耐湿性、あるいは耐薬品性等が必ずしも充分とは言えない。そのため、半導体素子の安定した動作と長寿命が得られないという問題がある。

10

本発明は、素子の安定した動作と長寿命を確保するために、高性能の気密性や耐湿性、あるいは耐薬品性を具備した半導体パッケージ構造を得ることを一つの目的とする。

本発明のもう一つの目的は、このような気密性や耐湿性、あるいは耐薬品性を具備した半導体パッケージ構造を、大幅な工程増加を来すことなく得るための製造方法を提供することにある。

【課題を解決するための手段】

20

【0005】

上記課題を解決するため、本発明の半導体パッケージの一つは、半導体基材と、該半導体基材の一方の面側に配置された機能素子及び該機能素子に第 1 の配線を介して電気的に接続されたパッドと、該パッドと電気的に接続され前記半導体基材の一方の面から他方の面に至る微細孔内に絶縁膜 A を介して第 1 の導電体を形成してなる貫通電極とを少なくとも備えてなる第 1 の基板、及び前記機能素子の周囲に配置された封止材を用いて、前記第 1 の基板の一方の面と接合されてなる第 2 の基板からなる半導体パッケージであって、前記絶縁膜 A は、前記半導体基材の他方の面に配置される絶縁膜 B、前記半導体基材の外側面に配置される絶縁膜 C 及び前記封止材の外側面に配置される絶縁膜 D とを具備してなり、前記絶縁膜 A は、前記半導体基材の他方の面に配置される絶縁膜 B、前記半導体基材の外側面に配置される絶縁膜 C 及び前記封止材の外側面に配置される絶縁膜 D と一体化されている半導体パッケージとした。

30

このような構造の半導体パッケージとすれば、パッケージ側面に封止材が露出することがなく、遮蔽効果の高い絶縁物で覆われているので気密性、耐湿性、あるいは耐薬品性等が向上したものとなる。

【0006】

また、前記パッケージ外側面の絶縁膜の表面を、さらに導電体で被覆したものとすることができる。

各絶縁膜を一体化することにより、絶縁性能が高まる利点がある。また、導電体で被覆することにより、気密性、耐湿性、あるいは耐薬品性等が一層向上したものとなる。

40

【0007】

本発明の半導体パッケージの製造方法の一つは、半導体基材の一面に機能素子、第 1 の配線及びパッドを設けてなる第 1 の基板に対して、第 2 の基板を機能素子が内側になるようにして封止材を用いて接合する工程と、前記半導体基材の他方の面に所定のパターンを有するマスクを形成する工程と、前記半導体基材を前記マスクを介してエッチングして前記パッドに対応する位置に該パッドに達する孔を形成するとともに、前記機能素子、第 1 の配線及びパッドを取り囲むように前記封止材に達する溝を形成する工程と、該溝の底部にある封止材をエッチング除去して第 2 の基板を露出させる工程と、前記孔及び溝の内面に絶縁膜を形成する工程と、該孔の底部に形成された絶縁膜をエッチング除去する工程と、該孔内に第 1 の導電体を充填して貫通電極を形成する工程と、前記第 2 の基板まで達す

50

る溝の内壁に沿って切断する工程とを含む製造方法とした。

このような製造方法とすれば、貫通電極形成工程を利用して絶縁物層も形成できるので工程数の増加は少なく、その上優れた気密性、耐湿性、あるいは耐薬品性を有する半導体パッケージを得ることができる。

【0008】

本発明のもう一つの半導体パッケージの製造方法は、半導体基材の一面に機能素子、第1の配線及びパッドを設けてなる第1の基板に対して、第2の基板を機能素子が内側になるようにして封止材を用いて接合する工程と、前記半導体基材の他方の面に所定のパターンを有するマスクを形成する工程と、前記半導体基材を前記マスクを介してエッチングして前記パッドに対応する位置に該パッドに達する孔を形成するとともに、前記機能素子、第1の配線及びパッドを取り囲むように前記封止材に達する溝を形成する工程と、該溝の底部にある封止材をエッチング除去して第2の基板を露出させる工程と、前記孔及び溝の内面に絶縁膜を形成する工程と、該孔の底部に形成された絶縁膜をエッチング除去する工程と、該孔内に第1の導電体を充填して貫通電極を形成すると同時に、前記溝内にも第1の導電体を充填する工程と、前記第2の基板まで達する溝内に形成された第1の導電体を切断する工程とを含む製造方法とした。

10

この方法によっても貫通電極形成工程を利用して絶縁物層及び導電体層が同時に形成できるので工程数の増加は少なく、その上一層優れた気密性、耐湿性、あるいは耐薬品性を有する半導体パッケージを得ることができる。

20

【発明の効果】

【0009】

本発明の半導体パッケージによれば、半導体パッケージの側面が強固な絶縁膜や導電体によって覆われているので、半導体パッケージを形成する封止材の種類によらず優れた気密性や耐湿性、あるいは耐薬品性を具備した半導体パッケージが得られ、パッケージ素子の安定した動作と長寿命が確保される。

また、本発明の半導体パッケージの製造方法によれば、貫通電極形成工程を利用して絶縁物層や導電体も形成できるので工程数の増加は少なく、その上優れた特性の半導体パッケージを得ることができる点でまことに有用である。

【発明を実施するための最良の形態】

30

【0010】

(第1の実施形態)

図1に、本発明の第1の実施形態に係わる半導体パッケージの断面構造を示す。本発明の第1の実施形態に係わる半導体パッケージ1は、機能素子12が形成された第1の基板10とキャップ基板をなす第2の基板20とが封止材30を用いて接合されて構成されている。

第1の基板10は、一方の表面に機能素子12と、これに接続する第1の配線13及びパッド14が形成され、他方の表面と該パッド14を電気的に接続する貫通電極15を備えた半導体基板11からなっている。貫通電極15は半導体基板11の表裏両面を貫通する微細孔16の内面に、絶縁膜A17aを介して第1の導電体18を充填して構成されている。

40

【0011】

本実施形態では、絶縁膜A17aが半導体基板11の他の面に形成された絶縁膜B17b、半導体基板11の側面に形成された絶縁膜C17c、及び半導体パッケージ1の封止材30の側面に形成された絶縁膜D17dと連結して一体に形成されている例を示している。

絶縁膜17は一体に形成されている必要はなく、例えば前記絶縁膜A17a、絶縁膜C17c及び絶縁膜D17dは、プラズマCVDを使用して窒化膜で形成し、絶縁膜B17bは熱酸化法を使用した酸化膜で形成することができる。

あるいはまた、絶縁膜17全体をプラズマCVDを使用して窒化膜や酸化膜で一体形成

50

した後、R I Eなどによる微細孔底面の絶縁膜除去工程においてオーバーエッチングするなどの方法により前記絶縁膜 A 1 7 a、絶縁膜 C 1 7 c 及び絶縁膜 D 1 7 d を残して絶縁膜 B 1 7 b の部分を除去し、ポリアミド樹脂やポリイミド樹脂等の合成樹脂などを使用してあらためて絶縁膜 B 1 7 b を形成することもできる。

すなわち、本発明の半導体パッケージにおいては、図 1 に示す絶縁膜 A 1 7 a、絶縁膜 B 1 7 b、絶縁膜 C 1 7 c 及び絶縁膜 D 1 7 d を具備していれば良いことになる。

本発明の半導体パッケージ 1 の外周は、第 2 の基板 2 0 の表面と貫通電極 1 5 の端面を除いた側面と底面が絶縁膜 1 7 で被覆されているので、気密性や耐湿性、あるいは耐薬品性に優れた半導体パッケージとなり、封止材 3 0 も絶縁膜 1 7 d で被覆されているので、接合部界面から大気中の湿分が侵入することもなく、機能素子が完全に保護されるので動作が安定し、また寿命も格段に長くなる。

10

【 0 0 1 2 】

(第 2 の実施形態)

図 2 に、本発明の第 2 の実施形態に係わる半導体パッケージ 2 の断面構造を示す。本発明の第 2 の実施形態に係わる半導体パッケージ 2 は、内部の構造は第 1 の実施形態に係わる半導体パッケージ 1 と同様である。すなわち、機能素子 1 2 が形成された第 1 の基板 1 0 とキャップ基板をなす第 2 の基板 2 0 とが封止材 3 0 を用いて接合して構成されていて、第 1 の基板 1 0 は、一方の表面に機能素子 1 2 と、これに接続する第 1 の配線 1 3 及びパッド 1 4 が形成され、他方の表面と該パッド 1 4 を電気的に接続する貫通電極 1 5 を備えた半導体基板 1 1 からなっている。貫通電極 1 5 は半導体基板 1 1 の表裏両面を貫通する微細孔 1 6 の内面に、絶縁膜 A 1 7 a を介して第 1 の導電体 1 8 を充填して構成されている。この絶縁膜 A 1 7 a は、半導体基板 1 1 の他の面に形成された絶縁膜 B 1 7 b、半導体基板 1 1 の側面に形成された絶縁膜 C 1 7 c、及び半導体パッケージ 1 の封止材 3 0 の側面に形成された絶縁膜 D 1 7 d と連結して一体に形成されている。

20

第 2 の実施形態に係わる半導体パッケージ 2 では、前記半導体基板 1 1 の側面に形成された絶縁膜 C 1 7 c 及び封止材 3 0 の側面に形成された絶縁膜 D 1 7 d の表面を、さらに第 2 の導電体 1 9 で被覆してある。

半導体パッケージの側面が絶縁膜に加えて導電体で二重に被覆してあるので、シール機能はさらに強固となり、機能素子が完全に保護されて動作が安定し、また寿命も一層長くなる。

30

【 0 0 1 3 】

次に、これらの半導体パッケージの製造方法の一例について図面を用いて説明する。

図 3 及び図 4 は、本発明の半導体パッケージの製造方法を示す断面工程図である。

まず、シリコン等の半導体基板 1 1 の表面に、例えば光デバイス等の所望の機能素子 1 2 や接続に必要な第 1 の配線 1 3 及びパッド 1 4 を通常の半導体製造プロセスを利用して形成し、第 1 の基板 1 0 を形成する。

第 1 の配線 1 3 及びパッド 1 4 としては、例えばアルミニウム (A l) や銅 (C u)、アルミニウム - シリコン (A l - S i) 合金、アルミニウム - シリコン - 銅 (A l - S i - C u) 合金等の導電性に優れた材料が好適に用いられるが、これらの材料は酸化されやすい性質を有している。

40

【 0 0 1 4 】

次いで、図 3 (a) に示すように、機能素子 1 2 を搭載した前記第 1 の基板 1 0 とキャップ材となる第 2 の基板 2 0 とを、封止材 3 0 を使用して接合する。この際、機能素子 1 2 を内側にして、かつ機能素子 1 2 に接触しないようにして第 2 の基板 2 0 をかぶせて接合する。第 2 の基板 2 0 もシリコン等の半導体基板が利用できる。封止材 3 0 としては、例えば感光性もしくは非感光性の液状樹脂 (U V 硬化型樹脂、可視光硬化型樹脂、赤外光硬化型樹脂、熱硬化型樹脂等) やドライフィルムが挙げられる。樹脂の種類としては、エポキシ樹脂、シリコン樹脂、アクリル樹脂、ポリイミド樹脂等が利用でき、半導体パッ

50

ージの使用環境に応じて適宜選択すればよい。

封止材 30 層を形成するには、例えば液状樹脂を使用して印刷法により所定位置に塗布したり、ドライフィルムを貼り付けてこれをフォトリソグラフィ技術により所定位置のみ残してパターンニングする方法等が利用できる。

【 0 0 1 5 】

次に、図 3 (b) に示すように、半導体基板 11 の他方の表面にマスク 5 を形成する。マスク 5 としては例えば UV 硬化型樹脂やポリイミド系感光性樹脂等を使用し、フォトリソグラフィにより所定位置に開口部 5 a , 5 b を設ける。ここで開口部 5 a は配線構造を形成するための微細孔 16 を挿入するためのものであり、パッド 14 に対応する位置に例えば円形の小孔として形成する。一方、開口部 5 b は機能素子 12 を保護するためのもの

10

【 0 0 1 6 】

次に、図 3 (c) に示すように、マスク 5 を利用して例えば反応性イオンエッチング (Deep Reactive Ion Etching : D R I E) 法等を使用して、開口部 5 a , 5 b 位置の半導体基板 11 をエッチングし、微細孔 16 と溝 7 を形成する。D R I E 法を用いることにより、精度の高い孔加工が可能となる。D R I E 法とは、エッチングガスに六フッ化硫黄 (SF_6) を用い、高密度プラズマによるエッチングと、側壁へのパッシベーション成膜を交互に行うことにより (Bosch プロセス)、シリコン基板を深掘エッチングするものである。図示は省略するが、平面的には溝 7 は機能素子 12 を取り囲むように溝状に形成される。その後、必要ならばマスク 5 を剥離除去する。

20

微細孔 16 は円形に限定されず、パッド 14 との接触面積が確保できるような大きさであれば如何なる大きさでもよく、その形状は楕円形、四角形、三角形、矩形など如何なる形状でもよい。

さらに、微細孔 16 を形成する方法も、D R I E 法に限定されず、水酸化カリウム (KOH) 水溶液などによるウェットエッチング法を用いても構わない。

【 0 0 1 7 】

次に、図 3 (d) に示すように、ドライエッチング等の手段を用いて溝 7 の底部 7 a にある封止材 30 を除去する。

ここで、あらかじめ封止材 30 にスクライプラインを設けておけば、この工程を省略することもできる。

30

【 0 0 1 8 】

次に、図 4 (e) に示すように、図 3 (d) の状態で基板全面に絶縁膜 17 を形成する。絶縁膜 17 としては、酸化珪素 (SiO_2)、窒化珪素 (Si_3N_4)、リンシリケートガラス (P S G)、ボロンリンシリケートガラス (B P S G) 等が利用でき、半導体パッケージの使用環境に応じて適宜選択すればよい。 SiO_2 、 Si_3N_4 は C V D を利用すれば任意の厚さに成膜できる。 SiO_2 からなる絶縁膜を成膜するには、例えば、シランやテトラエトキシシラン (T E O S) を原料とするプラズマ C V D 法により形成することができる。

この方法によれば、図 1 及び図 2 に示す絶縁膜 A 17 a、絶縁膜 B 17 b、絶縁膜 C 17 c 及び絶縁膜 D 17 d を一体に形成することができる。

40

【 0 0 1 9 】

次に、図 4 (f) に示すように、ドライエッチングを利用して微細孔 16 及び溝 7 の底部にある絶縁膜 17 を除去し、パッド 14 及び第 2 の基板 20 の表面 14 a , 20 a を露出させる。ただし、溝 7 の底部の絶縁膜 17 は、必ずしもエッチング除去する必要はない。また、 SiO_2 をエッチングする場合には、四フッ化炭素 (CF_4) を用いた Reactive Ion Etching (R I E) 法を用いることができる。

【 0 0 2 0 】

次に、図 4 (g) に示すように、溶融金属吸引法等を用いて微細孔 16 内に第 1 の導電体 18 を形成する。この際、図 4 (g) のように微細孔 16 内にのみ導電体 18 を形成し

50

ても良いが、図4 (g ') に示すように、微細孔16と同時に溝7内にも第2の導電体19を形成する方法を採用することもできる。

導電体としては、電気の良導体であれば特に制限は無く、例えば電気抵抗が低い銅、アルミニウム、ニッケル、クロム、銀、錫等の他に、Au-Sn、Sn-Pb等の合金、あるいはSn基、Pb基、Au基、In基、Ag基などのはんだ合金等の金属が利用できる。金属を使用すれば第2の導電体として使用する場合にも、使用環境に合った金属を使用すれば、遮蔽効果の優れたものとなる。

【0021】

そして、図4 (g) に示す溝7の内壁に沿った線L1、L2で切断すれば、図1に示す第1の実施形態の半導体パッケージ1が得られる。

10

半導体パッケージ1の外周は、第2の基板20の表面と貫通電極15の端面を除いた側面と底面が絶縁膜17で被覆されているので、気密性や耐湿性、あるいは耐薬品性に優れた半導体パッケージとなり、封止材30も絶縁膜17dで被覆されているので、接合部界面から大気中の湿分が侵入することもなく、機能素子が完全に保護されるので動作が安定し、また寿命も格段に長くなる

【0022】

ここで、図4 (g ') に示すように、微細孔16内と同時に溝7内にも第2の導電体19を形成して、溝7内の第2の導電体19の中央に沿った線L3で切断すれば、図2に示す第2の実施形態の半導体パッケージ2が得られる。第2の導電体としては、先の第1の導電体18と同じ金属を使用すれば、一つの工程で同時に形成できるので都合がよい。

20

半導体パッケージ2は、半導体基板11の側面に形成された絶縁膜C17c及び封止材30の側面に形成された絶縁膜D17dの表面が、さらに第2の導電体19で被覆してある。

半導体パッケージの側面が絶縁膜に加えて金属の導電体で二重に被覆してあるので、シール機能はさらに強固となり、機能素子が完全に保護されて動作が安定し、また寿命も一層長くなる。

【産業上の利用可能性】

【0023】

本発明は、半導体パッケージの高性能化と長寿命が確保される点でまことに有用である。

30

【図面の簡単な説明】

【0024】

【図1】本発明の第1の実施形態の半導体パッケージの断面図である。

【図2】本発明の第2の実施形態の半導体パッケージの断面図である。

【図3】本発明の半導体パッケージの製造方法を説明する断面工程図である。

【図4】図3に続く断面工程図である。

【図5】従来の半導体パッケージの断面図である。

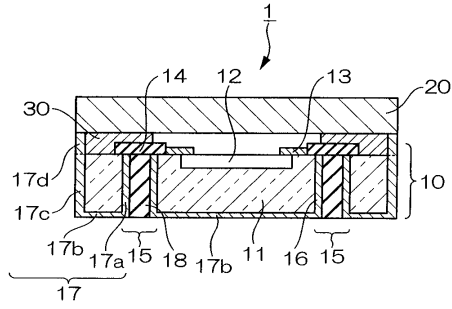
【符号の説明】

【0025】

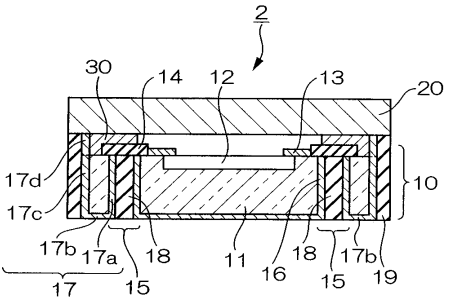
1, 2, 40 半導体パッケージ、7 溝、10 第1の基板、11 半導体基板、12 機能素子、13 第1の配線、14 パッド、15 貫通電極、16 微細孔、17 絶縁膜、18 第1の導電体、19 第2の導電体、20 第2の基板、30 封止材、

40

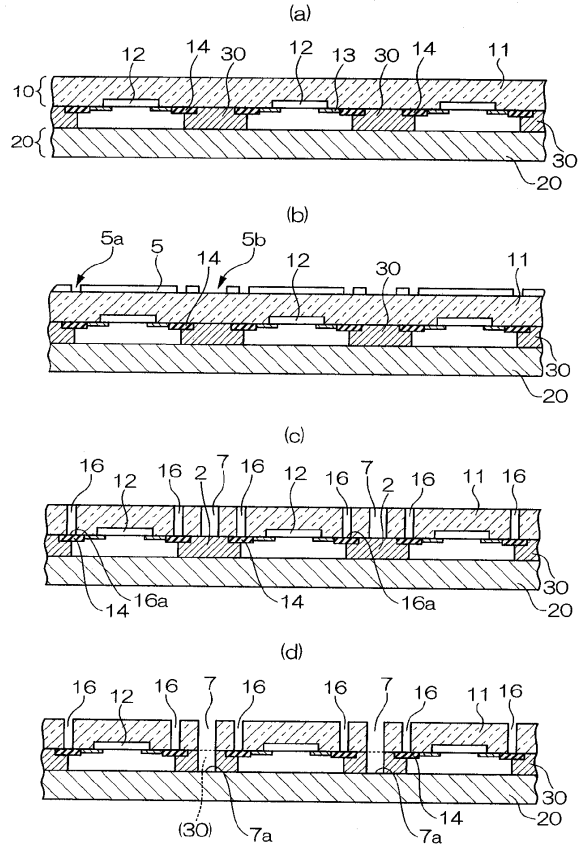
【図1】



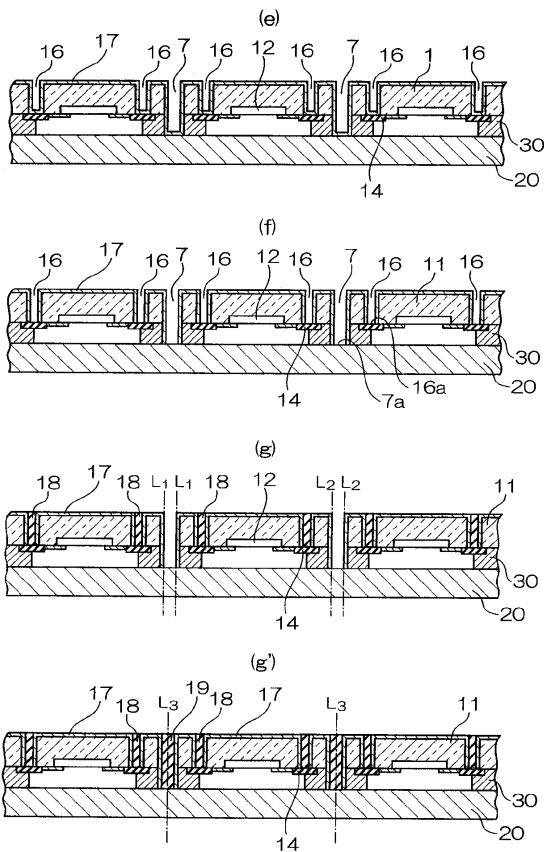
【図2】



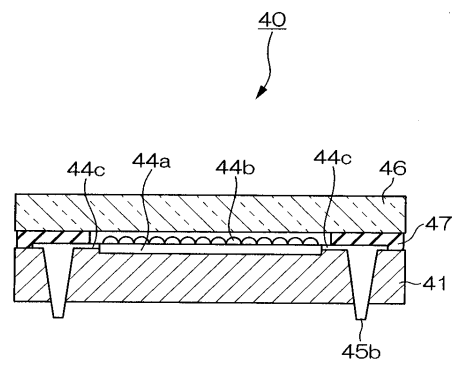
【図3】



【図4】



【図5】



フロントページの続き

(51)Int.Cl. F I
H 0 1 L 31/02 (2006.01) H 0 1 L 23/12 5 0 1 T
H 0 1 L 31/02 B

(72)発明者 末益 龍夫
東京都江東区木場1丁目5番1号 株式会社フジクラ内
(72)発明者 平船 さやか
東京都江東区木場1丁目5番1号 株式会社フジクラ内

審査官 山本 雄一

(56)参考文献 特開平04-087354(JP,A)
特開2003-116066(JP,A)
特開平06-224318(JP,A)

(58)調査した分野(Int.Cl., DB名)
H 0 1 L 2 3 / 0 2 - 2 3 / 1 0
H 0 1 L 2 3 / 1 2
H 0 1 L 2 1 / 3 2 0 5