



(21)申請案號：100126410

(22)申請日：中華民國 100 (2011) 年 07 月 26 日

(51)Int. Cl. : **H01L31/107 (2006.01)**

(71)申請人：國立中央大學(中華民國) NATIONAL CENTRAL UNIVERSITY (TW)

桃園縣中壢市中大路 300 號

(72)發明人：辛裕明 HSIN, YUE MING (TW)；周芳嬪 CHOU, FANG PING (TW)；李姿瑩 LI, ZI YING (TW)；王靖雯 WANG, CHING WEN (TW)

(74)代理人：詹銘文；葉璟宗

(56)參考文獻：

TW	200300614A	TW	200425527A
TW	200822354A	TW	201101469A
JP	2-232980A	JP	4-93088A
JP	6-112517A	JP	10-284711A
JP	2002-324911A	US	7190012B2
US	7259408B2	US	7462889B2
US	7893464B2	US	2008/0191240A1

審查人員：宋國明

申請專利範圍項數：21 項 圖式數：10 共 0 頁

(54)名稱

水平式累崩型光檢測器結構

LATERAL AVALANCHE PHOTODIODE STRUCTURE

(57)摘要

一種水平式累崩型光檢測器結構，包括基底、PN 二極體及金屬層。基底具有水平排列的至少一第一電極區、至少一吸光區與至少一第二電極區，其中第一電極區亦為累崩區，且吸光區配置在第一電極區及第二電極區之間。PN 二極體配置於第一電極區的基底中。金屬層配置於基底上，覆蓋第一電極區與第二電極區，但未覆蓋吸光區。

A lateral avalanche photodiode structure including a substrate, a PN diode and a metal layer is provided. The substrate has at least one first electrode area, at least one light receiving area, and at least one second electrode area which are arranged horizontally. The first electrode area is also an avalanche area, and the light receiving area is between the first electrode area and the second electrode area. The PN diode is disposed in the substrate in the first electrode area. The metal layer is disposed on the substrate and covers the first electrode area and the second electrode area, but does not cover the light receiving area.

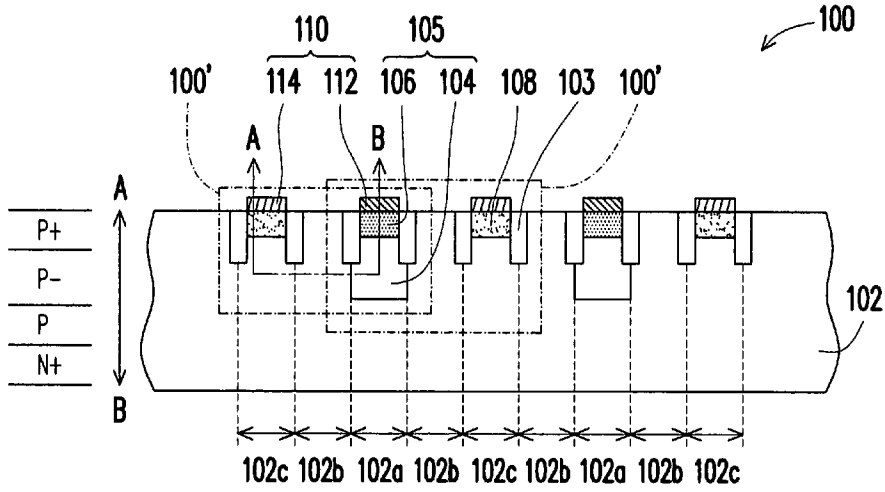


圖 3

- 100 . . . 水平式累崩型光檢測器結構
- 100' . . . 水平式累崩型光檢測器
- 102 . . . 基底
- 102a . . . 第一電極區
- 102b . . . 吸光區
- 102c . . . 第二電極區
- 103 . . . 隔離結構
- 104 . . . 井區
- 105 . . . PN 二極體
- 106、108 . . . 摻雜區
- 110、112、
- 114 . . . 金屬層

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：100126410

※申請日：100. 7. 26. ※IPC 分類：H01L 31/10 (2006.01)

一、發明名稱：

水平式累崩型光檢測器結構 / LATERAL
AVALANCHE PHOTODIODE STRUCTURE

二、中文發明摘要：

一種水平式累崩型光檢測器結構，包括基底、PN 二極體及金屬層。基底具有水平排列的至少一第一電極區、至少一吸光區與至少一第二電極區，其中第一電極區亦為累崩區，且吸光區配置在第一電極區及第二電極區之間。PN 二極體配置於第一電極區的基底中。金屬層配置於基底上，覆蓋第一電極區與第二電極區，但未覆蓋吸光區。

三、英文發明摘要：

A lateral avalanche photodiode structure including a substrate, a PN diode and a metal layer is provided. The substrate has at least one first electrode area, at least one light receiving area, and at least one second electrode area which are arranged horizontally. The first electrode area is also an avalanche area, and the light receiving area is between the first electrode area and the second electrode area.

The PN diode is disposed in the substrate in the first electrode area. The metal layer is disposed on the substrate and covers the first electrode area and the second electrode area, but does not cover the light receiving area.

四、指定代表圖：

(一) 本案之指定代表圖：圖 3

(二) 本代表圖之元件符號簡單說明：

100：水平式累崩型光檢測器結構

100'：水平式累崩型光檢測器

102：基底

102a：第一電極區

102b：吸光區

102c：第二電極區

103：隔離結構

104：井區

105：PN 二極體

106、108：摻雜區

110、112、114：金屬層

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

六、發明說明：

【發明所屬之技術領域】

本發明是有關於一種半導體元件，且特別是有關於一種水平式累崩型光檢測器（avalanche photodiode，APD）結構。

【先前技術】

累崩型光檢測器因為具有高速度與內部增益，所以廣泛地被應用在光通信上。習知的累崩型光檢測器為垂直式結構，可以直接設計每一層的摻雜濃度而得到最佳的累增崩潰結果。然而，形成此種垂直式累崩型光檢測器的方法無法與現有的商用製程（例如，CMOS 製程）整合，其應用性大幅受到限制。

近來，利用 CMOS 製程所製作的累崩型光檢測器已廣泛地應用在近紅外光波長（例如，850 nm）的光纖通訊中，此乃因其具有低成本的優勢，以及可與接收器積體化之特性。然而，矽材料在波長為 850 nm 的應用中，其光穿透深度大於 10 μm ，此一特性將降低累崩型光檢測器的反應速度。此外，由矽基板所產生的載子係緩慢地擴散，進而被收集，此一現象亦顯著地影響反應速度。

利用 CMOS 製程所製作之一種習知的累崩型光檢測器結構的局部立體示意圖如圖 1 所示。習知的累崩型光檢測器結構 10 包括 P 型基底 12、多數個 P 型井區 14、多數個 N 型井區 16、多數個 S/D 摻雜區 18、多數個淺溝渠隔

離結構 20 及電極層 22。P 型井區 14 與 N 型井區 16 交替配置，且彼此以淺溝渠隔離結構 20 互相分隔。S/D 摻雜區 18 配置在 P 型井區 14 與 N 型井區 16 中。電極層 22 配置在 P 型基底 12 上，並與 P 型井區 14 與 N 型井區 16 電性連接。然而，習知的累崩型光檢測器 10 為形成 PN 二極體並加入逆向偏壓，使其操作在崩潰區域。換言之，習知的累崩型光檢測器 10 非真正含有累崩區與吸光區的典型累崩型光檢測器，其反應速度及頻寬均無法達到客戶需求。

【發明內容】

有鑒於此，本發明提供一種水平式累崩型光檢測器結構，利用金屬層將累崩區與吸光區分開，可以大幅改善反應速度及頻寬，提升元件性能。

本發明提出一種水平式累崩型光檢測器結構，包括具有第一導電型之基底、PN 二極體及金屬層。基底具有水平排列的至少一第一電極區、至少一吸光區與至少一第二電極區，其中第一電極區亦為累崩區，且吸光區配置在第一電極區及第二電極區之間。PN 二極體配置於第一電極區的基底中。金屬層配置於基底上，覆蓋第一電極區與第二電極區，但未覆蓋吸光區。

在本發明之一實施例中，上述水平式累崩型光檢測器結構更包括多數個隔離結構。隔離結構將第一電極區、吸光區與第二電極區互相分隔。

在本發明之一實施例中，上述水平式累崩型光檢測器

結構更包括具有第一導電型之井區、具有第二導電型之第一摻雜區及具有第一導電型之第二摻雜區。井區配置於第一電極區的基底中。第一摻雜區配置在第一電極區的井區中，其中井區及第一摻雜區構成 PN 二極體。第二摻雜區配置在第二電極區的基底中。

在本發明之一實施例中，上述第一導電型為 P 型，第二導電型為 N 型；或第一導電型為 N 型，第二導電型為 P 型。

在本發明之一實施例中，上述水平式累崩型光檢測器結構更包括具有第二導電型之一井區、具有第一導電型之第一摻雜區及具有第二導電型之第二摻雜區。井區配置於第一電極區、吸光區及第二電極區的基底中。第一摻雜區配置在第一電極區的井區中，其中井區及第一摻雜區構成 PN 二極體。第二摻雜區配置在第二電極區的井區中。

在本發明之一實施例中，上述水平式累崩型光檢測器結構更包括具有第二導電型之深井區，配置在第一電極區之基底中，且位於井區的下方。

在本發明之一實施例中，上述第一導電型為 P 型，第二導電型為 N 型；或第一導電型為 N 型，第二導電型為 P 型。

在本發明之一實施例中，上述基底的材料包括矽。

在本發明之一實施例中，上述金屬層的材料包括銅。

在本發明之一實施例中，上述基底包括多數個第一電極區、多數個吸光區與多數個第二電極區，第一電極區與

第二電極區交替排列，且相鄰的第一電極區與第二電極區之間配置有一個吸光區。

在本發明之一實施例中，上述第一電極區的末端不相連，且第二電極區的末端不相連，以形成多數個長條狀的水平式累崩型光檢測器結構。

在本發明之一實施例中，上述各第一電極區的末端相連，且各第二電極區的末端相連，以形成多數個圍繞式分布的水平式累崩型光檢測器結構。

本發明另提出一種水平式累崩型光檢測器結構，包括具有第一導電型之基底、PN 二極體、第一金屬層、絕緣層及第二金屬層。基底具有水平排列的至少一第一區、至少一吸光區與至少一第二區，吸光區配置在第一區及第二區之間。第一區為累崩區，第一區包括第一電極區與配置於第一電極區兩側的遮光區，且第二區為第二電極區。PN 二極體配置於第一區的基底中。第一金屬層配置於基底上，且僅覆蓋第一電極區與第二電極區。第二金屬層配置於第一金屬層上且至少覆蓋遮光區。絕緣層配置於第一金屬層與第二金屬層之間。

在本發明之一實施例中，上述水平式累崩型光檢測器結構更包括具有第二導電型之第一井區、具有第一導電型之二第二井區及具有第一導電型之第三井區。第一井區配置於第一電極區的基底中。第二井區分別配置於遮光區的基底中，其中第一井區及第二井區構成 PN 二極體。第三井區配置在第二電極區的基底中。

在本發明之一實施例中，上述水平式累崩型光檢測器結構更包括具有該第二導電型之第一摻雜區及具有第一導電型之第二摻雜區。第一摻雜區配置在第一電極區的第一井區中。第二摻雜區配置在第二電極區的第三井區中。

在本發明之一實施例中，上述第一導電型為 P 型，第二導電型為 N 型；或第一導電型為 N 型，第二導電型為 P 型。

在本發明之一實施例中，上述基底的材料包括矽。

在本發明之一實施例中，上述第一金屬層與第二金屬層的材料包括銅。

在本發明之一實施例中，上述基底包括多數個第一區、多數個吸光區與多數個第二區，第一區與第二區交替排列，且相鄰的第一區與第二區之間配置有一個吸光區。

在本發明之一實施例中，上述第一區的末端不相連，且第二區的末端不相連，以形成多數個長條狀的水平式累崩型光檢測器結構。

在本發明之一實施例中，上述各第一區的末端相連，且各第二區的末端相連，以形成多數個圍繞式分布的水平式累崩型光檢測器結構。

基於上述，本發明利用金屬層來區分吸光區與累崩區，未被金屬層覆蓋住的照光區域為 APD 的吸光區，而上方被金屬層覆蓋住的 PN 接面區域為大電場的累崩區域，藉此達到放大光電流與增加響應度的效果。此外，可利用標準的 CMOS 製程來製作本發明之水平式累崩型光檢測

器結構，大幅節省成本，提升競爭力。

為讓本發明之上述特徵和優點能更明顯易懂，下文特舉實施例，並配合所附圖式作詳細說明如下。

【實施方式】

第一實施例

圖 2 繪示本發明第一實施例之水平式累崩型光檢測器結構的一種局部立體示意圖。圖 3 為圖 2 中沿 I-I' 線的剖面示意圖。

請參照圖 2 及圖 3，第一實施例之水平式 APD 結構 100 包括具有第一導電型之基底 102、多數個隔離結構 103、多數個具有第一導電型之井區 104、多數個具有第二導電型之摻雜區 106、多數個具有第一導電型之摻雜區 108 以及金屬層 110。

基底 102 例如是 P 型淡摻雜 (P^-) 的矽基底。基底 102 具有多數個第一電極區 102a、多數個吸光區 102b 與多數個第二電極區 102c。此外，第一電極區 102a 亦為累崩區。第一電極區 102a 與第二電極區 102c 交替排列，且相鄰的第一電極區 102a 與第二電極區 102c 之間配置有一個吸光區 102b。隔離結構 103 例如是淺溝渠隔離結構，其將第一電極區 102a、吸光區 102b 與第二電極區 102c 互相分隔。

井區 104 例如是 P 型摻雜 (P) 的井區。井區 104 分別配置在第一電極區 102a 的基底 102 中。摻雜區 106 例如是 N 型重摻雜 (N^+) 的區域。摻雜區 106 分別配置在第一

電極區 102a 的井區 104 中。在各第一電極區 102a 中，井區 104 及摻雜區 106 構成 PN 二極體 105。摻雜區 108 例如是 P 型重摻雜 (P^+) 的區域。摻雜區 108 分別配置在第二電極區 102c 的基底 102 中。

金屬層 110 例如是銅層。金屬層 110 配置於基底 102 上，覆蓋第一電極區 102a 與第二電極區 102c，但未覆蓋吸光區 102b。

在一實施例中，第一電極區 102a 例如是陽極區，而第二電極區 102c 例如是陰極區。具體言之，與 N 型摻雜區相接的為陽極區；與 P 型摻雜區相接的為陰極區。此外，以逆偏壓方式進行操作，例如是 N 型摻雜區給正偏壓且 P 型摻雜區接地；或 P 型摻雜區給負偏壓且 N 型摻雜區接地。

在一實施例中，金屬層 110 包括多數條作為陽極的金屬層 112 與多數條作為陰極的金屬層 114，如圖 2 及圖 3 所示。金屬層 112 分別覆蓋第一電極區 102a (陽極區)，且金屬層 114 分別覆蓋第二電極區 102c (陰極區)。

在一實施例中，這些第一電極區 102a 的末端不相連，且這些第二電極區 102c 的末端不相連。也就是說，第一電極區 102a、吸光區 102b、第二電極區 102c 呈長條狀分布。因此，配置於第一電極區 102a 之井區 104、摻雜區 106、金屬層 112 亦呈長條狀分布。類似地，配置於第二電極區 102c 之摻雜區 108、金屬層 114 亦呈長條狀分布。所以，可以形成多數個長條狀的水平型累崩型光檢測器 100'。特別要注意的是，於此種長條狀分布的水平型 APD 結構 100

中，金屬層 112 與金屬層 114 交替配置，且形成指叉形狀的金屬層 110，如圖 4A 的上視圖所示。

在另一實施例中，這些第一電極區 102a 的末端相連，且這些第二電極區 102c 的末端相連。也就是說，第一電極區 102a、吸光區 102b、第二電極區 102c 呈圍繞式分佈，例如同心圓狀分布或多邊形狀分布。因此，配置於第一電極區 102a 之井區 104、摻雜區 106、金屬層 112 亦呈圍繞式分布。類似地，配置於第二電極區 102c 之摻雜區 108、金屬層 114 亦呈圍繞式分布。所以，可以形成多數個圍繞式分布的水平型累崩型光檢測器 100'。特別要注意的是，於此種圍繞式分布的水平型 APD 結構 100 中，金屬層 112 與金屬層 114 交替配置，且形成圍繞式分布的金屬層 110，如圖 4B 的上視圖所示。

在第一實施例之單一個水平式累崩型光檢測器 100' 中，由 A-B 切線可以得到由 P^+ 摻雜區 108、 P^- 基底 102、 P 井區 104、 N^+ 摻雜區 106 構成之 ($P^+/P^-/P/N^+$) 的水平式結構。此外，相鄰的水平式累崩型光檢測器 100' 為對稱配置，共用一個累崩區。

特別要說明的是，在本發明之 APD 結構 100 中，利用金屬層 110 將累崩區(即第一電極區 102a)與吸光區 102b 分開，負責產生電子電洞對的吸光區 102b 未被金屬層 110 覆蓋，而負責加速載子的累崩區被金屬層 110 覆蓋，因此吸光區 102b 與累崩區可以分開作用而不會彼此干擾，進而大幅改善反應速度及頻寬，達到客戶需求。

第二實施例

圖 5 為依照本發明第二實施例所繪示之一種水平式累崩型光檢測器結構的剖面示意圖。

請參照圖 5，第二實施例之水平式累崩型光檢測器結構 200 包括具有第一導電型之基底 202、多數個隔離結構 203、多數個具有第二導電型之井區 204、多數個具有第一導電型之摻雜區 206、多數個具有第二導電型之摻雜區 208、多數個具有第二導電型之深井區 210 以及金屬層 212。

基底 202 例如是 P 型淡摻雜 (P^-) 的矽基底。基底 202 具有多數個第一電極區 202a、多數個吸光區 202b 與多數個第二電極區 202c。在一實施例中，第一電極區 202a 例如是陰極區，而第二電極區 202c 例如是陽極區。此外，第一電極區 202a 亦為累崩區。第一電極區 202a 與第二電極區 202c 交替排列，且相鄰的第一電極區 202a 與第二電極區 202c 之間配置有一個吸光區 202b。隔離結構 203 例如是淺溝渠隔離結構，其將第一電極區 202a、吸光區 202b 與第二電極區 202c 互相分隔。

井區 204 例如是 N 型摻雜 (N) 的井區。井區 204 配置於第一電極區 202a、吸光區 202b 及第二電極區 202c 的基底 202 中。摻雜區 206 例如是 P 型重摻雜 (P^+) 的區域。摻雜區 206 分別配置在第一電極 202a 區的 204 井區中。在各第一電極區 202a 中，井區 204 及摻雜區 206 構成 PN 二極體 205。摻雜區 208 例如是 N 型重摻雜 (N^+) 的區域。

摻雜區 208 分別配置在第二電極區 202c 的井區 204 中。

深井區 210 例如是 N 型摻雜 (N) 的深井區。深井區 210 分別配置在第一電極區 202a 之基底 202 中，且位於井區 204 的下方。深井區 210 的作用為延伸累崩區之電場區，使載子加速，強化累崩效應。特別要注意的是，深井區 210 為選擇性構件，也可以依製程設計而省略形成深井區 210 的步驟。

金屬層 212 例如是銅層。金屬層 212 配置於基底 202 上，覆蓋第一電極區 202a 與第二電極區 202c，但未覆蓋吸光區 202b。在一實施例中，金屬層 212 包括多數條作為陰極的金屬層 214 與多數條作為陽極的金屬層 216，如圖 5 所示。金屬層 214 分別覆蓋第一電極區 202a (陰極區)，且金屬層 216 分別覆蓋第二電極區 202c (陽極區)。此外，依第二實施例之水平式 APD 結構 200 的不同配置，金屬層 212 可形成指叉形狀或圍繞式分布形狀，細節如第一實施例所述，於此不再贅述。

在第二實施例之單一個水平式累崩型光檢測器 200' 中，由 A-B 切線可以得到由 N^+ 摻雜區 208、N 井區 204、N 深井區 210、N 井區 204、與 P^+ 摻雜區 206 構成之 ($N^+/N/N/N/P^+$) 的水平式結構。此外，相鄰的累崩型光檢測器 200' 為對稱配置，共用一個累崩區。此外，在水平式 APD 結構 200 中，利用金屬層 212 將累崩區 (即第一電極區 202a) 與吸光區 202b 分開，藉此達到放大光電流與增加響應度的效果。

第三實施例

圖 6 為依照本發明第三實施例所繪示之一種水平式累崩型光檢測器結構的剖面示意圖。

請參照圖 6，第三實施例之水平式 APD 結構 300 包括具有第一導電型之基底 302、多數個隔離結構 303、多數個具有第二導電型之井區 304、多數個具有第一導電型之井區 306、多數個具有第一導電型之井區 308、第一金屬層 314、絕緣層 319 以及第二金屬層 320。

基底 302 例如是 P 型淡摻雜 (P) 的矽基底。基底 302 具有多數個第一區 302a、多數個吸光區 302b 與多數個第二區 302c。第一區 302a 與第二區 302c 交替排列，且相鄰的第一區 302a 與第二區 302c 之間配置有一個吸光區 302b。第一區 302a 亦為累崩區，第一區 302a 包括第一電極區 311 與配置於第一電極區 311 兩側的二個遮光區 313，且第二區 302c 為第二電極區。在一實施例中，第一電極區 311 例如是陽極區，而第二電極區 (即第二區 302c) 例如是陰極區。隔離結構 303 例如是淺溝渠隔離結構，其將第一區 302a、吸光區 302b 與第二區 302c 互相分隔。此外，在第一區 302a 中，隔離結構 303 亦將第一電極區 311 與遮光區 313 互相分隔。

井區 304 例如是 N 型摻雜 (N) 的井區。井區 304 分別配置於第一電極區 311 兩側的基底 302 中。井區 306 例如是 P 型摻雜 (P) 的井區。井區 306 分別配置於第一電極區 311 兩側的基底 302 中，且井區 306 配置於井區 304

之兩側。在各第一電極區 302a 中，井區 304 及井區 306 構成 PN 二極體 305。井區 308 例如是 P 型摻雜 (P) 的井區。井區 308 分別配置在第二電極區 (即第二區 302c) 的基底 302 中。

第一金屬層 314 例如是銅層。第一金屬層 314 配置於基底 302 上，僅覆蓋第一電極區 311 與第二電極區 (即第二區 302c)，但未覆蓋吸光區 302b 與遮光區 313。在一實施例中，第一金屬層 314 包括多數條作為陽極的金屬層 316 與多數條作為陰極的金屬層 318，如圖 6 所示。金屬層 316 分別覆蓋第一電極區 311 (陽極區)，且金屬層 318 分別覆蓋第二電極區 302c (陰極區)。此外，依第三實施例之 APD 結構 300 的不同配置，第一金屬層 314 可形成指叉形狀或圍繞式分布形狀，細節如第一實施例所述，於此不再贅述。

第二金屬層 320 例如是銅層。第二金屬層 320 配置於第一金屬層 314 上且至少覆蓋遮光區 313。在一實施例中，第二金屬層 320 同時覆蓋第一電極區 311 與遮光區 313，如圖 6 所示。在另一實施例中 (未繪示)，第二金屬層 320 可為不連續的，且僅覆蓋遮光區 313。另外，絕緣層 319 配置於第一金屬層 314 與第二金屬層 320 之間。絕緣層 319 的材料例如是氧化矽或氮化矽。

在第三實施例之單一個水平式累崩型光檢測器 300' 中，由 A-B 切線可以得到由 P 井區 308、P 基底 302、P 井區 306 與 N 井區 304 構成之 (P/P'/P/N) 的水平式結構。

此外，相鄰的累崩型光檢測器 300' 為對稱配置，共用一個累崩區。此外，在水平式 APD 結構 300 中，利用金屬層 314 將累崩區（即第一區 302a）與吸光區 302b 分開，藉此達到放大光電流與增加響應度的效果。

第四實施例

圖 7 為依照本發明第四實施例所繪示之一種水平式累崩型光檢測器結構的剖面示意圖。第四實施例之水平式 APD 結構 400 與第三實施例之水平式 APD 結構 300 相似，以下就不同處描述之，相同處則不再贅述。

請參照圖 7，相較於第三實施例之水平式 APD 結構 300，第四實施例之水平式 APD 結構 400 更包括具有第二導電型之摻雜區 310 與具有第一導電型之摻雜區 312。摻雜區 310 例如是 N 型重摻雜 (N^+) 的區域。摻雜區 310 配置在第一電極區 311 的井區 304 中。摻雜區 312 例如是 P 型重摻雜 (P^+) 的區域。摻雜區 312 配置在第二電極區（即第二區 302c）的井區 308 中。摻雜區 310 與摻雜區 312 是作為第一電極區 311 與第二電極區 302c 的歐姆接觸（Ohmic contact）。

在第四實施例之單一個水平式累崩型光檢測器 400' 中，由 A-B 切線可以得到由 P^+ 摻雜區 312、P 井區 308、 P^- 基底 302、P 井區 306、N 井區 304 與 N^+ 摻雜區 310 構成之 ($P^+/P/P^-/P/N/N^+$) 的水平式結構。此外，相鄰的累崩型光檢測器 400' 為對稱配置，共用一個累崩區。此外，在水

平式 APD 結構 400 中，利用金屬層 320 將累崩區（即第一區 302a）與吸光區 302b 分開，藉此達到放大光電流與增加響應度的效果。

在以上的實施例中，是以第一導電型為 P 型，第二導電型為 N 型為例來說明之，但本發明並不以此為限。熟知此技藝者應了解，第一導電型也可以為 N 型，而第二導電型為 P 型。

以下，將列舉一個實驗例與對照例來驗證本發明的功效。實驗例為本發明之圖 2 之水平式 APD 結構 100，而對照例為圖 1 之習知的累崩型光檢測器結構 10。

圖 8 為實驗例之水平式累崩型光檢測器結構之電流 vs. 逆向偏壓的曲線關係圖。圖 9 為實驗例之水平式累崩型光檢測器結構之響應度 vs. 逆向偏壓的曲線關係圖。在實驗例之水平式累崩型光檢測器結構中，經量測結果證明，在小偏壓時，因為還沒有發生累崩崩潰所以電流很小，而在崩潰電壓附近時，因為造成累崩崩潰，電流包含了光電流及崩潰產生的電流，所以光電流急劇上升（如圖 8 所示），導致崩潰時響應度大於 1（如圖 9 所示）

表一為實驗例與對照例之 APD 結構之頻寬與響應度的測試結果。

頻寬的測試方法為量測 APD 結構在接近崩潰的操作電壓下其 3-dB 頻寬落點。首先，使用光網儀作 E/O 校正以進行 AC 特性量測，再來調整 APD 結構經由偏置器（bias-tee）連接至電源供應器。然後，調整輸入光功率及

偏壓，並觀察相對應的頻寬。

響應度的測試方法如下。APD 結構經由偏置器 (bias-tee) 連接至半導體元件分析儀，觀察 IV 曲線、光電流及暗電流，崩潰點並取在暗電流接近 $1\mu\text{A}$ 左右，並使用功率計 (power meter) 量測垂直腔表面放射雷射 (vertical-cavity surface-emitting laser, VCSEL)。由 VCSEL 輸出的光功率，計算響應度。

表一

	實驗例(圖 2 之結構)	對照例(圖 1 之結構)
頻寬	3.9 GHz	1.6 GHz
響應度	1.24 A/W	0.74 A/W
波長	850 nm	850 nm

請參照表一，相較於習知的累崩型光檢測器結構，本發明之水平式累崩型光檢測器結構於 850 nm 波長下具有較高的頻寬及響應度。具體言之，頻寬由 1.6 GHz 增加到 3.9 GHz，增加幅度為 144%，而響應度由 0.74 A/W 增加到 1.24 A/W，增加幅度為 68%。由此可知，藉由金屬層將累崩區與吸光區分開，確實可以大幅改善反應速度及頻寬，提升元件性能。

綜上所述，本發明提供至少四種之水平式 APD 結構：第一實施例之 ($P^+/P^-/P/N^+$) 配置、第二實施例之 ($N^+/N/N/N/P^+$) 配置、第三實施例之 ($P/P^-/P/N$) 配置、

第四實施例之 ($P^+/P/P^-/P/N/N^+$) 配置。然而，本發明並不以此為限。可以依現有合適的商用製程設計出任何水平式的結構，只要符合本發明的精神即可。

換言之，如第一實施例與第二實施例所述，本發明之水平式累崩型光檢測器結構需包括基底、PN 二極體及金屬層。基底具有水平排列的至少一第一電極區、至少一吸光區與至少一第二電極區，其中第一電極區亦為累崩區，且吸光區配置在第一電極區及第二電極區之間。PN 二極體配置於第一電極區的基底中。金屬層配置於基底上，覆蓋第一電極區與第二電極區，但未覆蓋吸光區。

或者，如第三實施例與第四實施例所述，本發明之水平式累崩型光檢測器結構需包括基底、PN 二極體、第一金屬層、絕緣層及第二金屬層。基底具有水平排列的至少一第一區、至少一吸光區與至少一第二區，吸光區配置在第一區及第二區之間。第一區為累崩區，第一區包括第一電極區與配置於第一電極區兩側的遮光區，且第二區為第二電極區。PN 二極體配置於第一區的基底中。第一金屬層配置於基底上，且僅覆蓋第一電極區與第二電極區。第二金屬層配置於第一金屬層上且至少覆蓋遮光區。絕緣層配置於第一金屬層與第二金屬層之間。

本發明利用金屬層來區分吸光區與累崩區，未被金屬層覆蓋住的照光區域為 APD 的吸光區，而上方被金屬層覆蓋住的 PN 接面區域為大電場的累崩區域。當光入射到吸光區時會產生電子電洞對，漂移載子進入大電場區時發生

撞擊離子化過程的累崩效應。本發明之水平式 APD 結構於 850 nm 波長下具有較高的頻寬及大於 1 A/W 的響應度，符合客戶需求。

此外，本發明之水平式 APD 結構例如是以 0.18 μm 的標準 CMOS 製程所製作。換言之，本發明的結構只需標準 CMOS 製程即可同時與 CMOS 完成，不需要額外加入其他製程步驟，也不需要特殊的後製，可大幅節省成本，提升競爭力。當然，標準 CMOS 製程可為不同的世代技術，並不限於 0.18 μm 的 CMOS 製程。

雖然本發明已以實施例揭露如上，然其並非用以限定本發明，任何所屬技術領域中具有通常知識者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，故本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【圖式簡單說明】

圖 1 繪示習知的累崩型光檢測器結構的局部立體示意圖。

圖 2 繪示本發明第一實施例之水平式累崩型光檢測器結構的一種局部立體示意圖。

圖 3 為圖 2A 中沿 I-I' 線的剖面示意圖。

圖 4A 為依照本發明一實施例所繪示之一種水平式累崩型光檢測器結構之金屬層的上視示意圖。

圖 4B 為依照本發明另一實施例所繪示之一種水平式累崩型光檢測器結構之金屬層的上視示意圖。

圖 5 為依照本發明第二實施例所繪示之一種水平式累崩型光檢測器結構的剖面示意圖。

圖 6 為依照本發明第三實施例所繪示之一種水平式累崩型光檢測器結構的剖面示意圖。

圖 7 為依照本發明第四實施例所繪示之一種水平式累崩型光檢測器結構的剖面示意圖。

圖 8 為實驗例之水平式累崩型光檢測器結構之電流 vs. 逆向偏壓的曲線關係圖。

圖 9 為實驗例之水平式累崩型光檢測器結構之響應度 vs. 逆向偏壓的曲線關係圖。

【主要元件符號說明】

10：習知的累崩型光檢測器結構

12：P 型基底

14：P 型井區

16：N 型井區

18：S/D 摻雜區

20：淺溝渠隔離結構

22：電極層

100、200、300、400：水平式累崩型光檢測器結構

100'、200'、300'、400'：水平式累崩型光檢測器

102、202、302：基底

102a、202a、311：第一電極區

102b、202b、302b：吸光區

102c、202c：第二電極區

103、203、303：隔離結構

104、204、304、306、308：井區

105、205、305：PN 二極體

106、108、206、208、310、312：摻雜區

110、112、114、212、214、216、314、316、318、

320：金屬層

210：深井區

302a：第一區

302c：第二區

313：遮光區

319：絕緣層

七、申請專利範圍：

1. 一種水平式累崩型光檢測器結構，包括：

具有一第一導電型之一基底，具有水平排列的至少一第一電極區、至少一吸光區與至少一第二電極區，其中該第一電極區亦為累崩區，且該吸光區配置在該第一電極區及該第二電極區之間；

一 PN 二極體，配置於該第一電極區的該基底中；以及

一金屬層，配置於該基底上，覆蓋該第一電極區與該第二電極區，但未覆蓋該吸光區。

2. 如申請專利範圍第 1 項所述之水平式累崩型光檢測器結構，更包括多數個隔離結構，該些隔離結構將該第一電極區、該吸光區與該第二電極區互相分隔。

3. 如申請專利範圍第 1 項所述之水平式累崩型光檢測器結構，更包括：

具有該第一導電型之一井區，配置於該第一電極區的該基底中；

具有一第二導電型之一第一摻雜區，配置在該第一電極區的該井區中，其中該井區及該第一摻雜區構成該 PN 二極體；以及

具有該第一導電型之一第二摻雜區，配置在該第二電極區的該基底中。

4. 如申請專利範圍第 3 項所述之水平式累崩型光檢測器結構，其中該第一導電型為 P 型，該第二導電型為 N

型；或該第一導電型為 N 型，該第二導電型為 P 型。

5. 如申請專利範圍第 1 項所述之水平式累崩型光檢測器結構，更包括：

具有一第二導電型之一井區，配置於該第一電極區、該吸光區及該第二電極區的該基底中；

具有該第一導電型之一第一摻雜區，配置在該第一電極區的該井區中，其中該井區及該第一摻雜區構成該 PN 二極體；以及

具有該第二導電型之一第二摻雜區，配置在該第二電極區的該井區中。

6. 如申請專利範圍第 5 項所述之水平式累崩型光檢測器結構，更包括：

具有該第二導電型之一深井區，配置在該第一電極區之該基底中，且位於該井區的下方。

7. 如申請專利範圍第 5 項所述之水平式累崩型光檢測器結構，其中該第一導電型為 P 型，該第二導電型為 N 型；或該第一導電型為 N 型，該第二導電型為 P 型。

8. 如申請專利範圍第 1 項所述之水平式累崩型光檢測器結構，其中該基底的材料包括矽。

9. 如申請專利範圍第 1 項所述之水平式累崩型光檢測器結構，其中該金屬層的材料包括銅。

10. 如申請專利範圍第 1 項所述之水平式累崩型光檢測器結構，其中該基底包括多數個第一電極區、多數個吸光區與多數個第二電極區，該些第一電極區與該些第二電

極區交替排列，且相鄰的第一電極區與第二電極區之間配置有一個吸光區。

11. 如申請專利範圍第 10 項所述之水平式累崩型光檢測器結構，其中該些第一電極區的末端不相連，且該些第二電極區的末端不相連，以形成多數個長條狀的水平式累崩型光檢測器結構。

12. 如申請專利範圍第 10 項所述之水平式累崩型光檢測器結構，其中各第一電極區的末端相連，且各第二電極區的末端相連，以形成多數個圍繞式分布的水平式累崩型光檢測器結構。

13. 一種水平式累崩型光檢測器結構，包括：

具有一第一導電型之一基底，具有水平排列的至少一第一區、至少一吸光區與至少一第二區，該吸光區配置在該第一區及該第二區之間，其中該第一區為累崩區，第一區包括一第一電極區與配置於該第一電極區兩側的二遮光區，且該第二區為一第二電極區；

一 PN 二極體，配置於該第一區的該基底中；

一第一金屬層，配置於該基底上，僅覆蓋該第一電極區與該第二電極區；

一第二金屬層，配置於該第一金屬層上且至少覆蓋該些遮光區；以及

一絕緣層，配置於該第一金屬層與該第二金屬層之間。

14. 如申請專利範圍第 13 項所述之水平式累崩型光

檢測器結構，更包括：

具有一第二導電型之一第一井區，配置於該第一電極區的該基底中；

具有該第一導電型之二第二井區，分別配置於該些遮光區的該基底中，其中該第一井區及該第二井區構成該 PN 二極體；以及

具有該第一導電型之一第三井區，配置在該第二電極區的該基底中。

15. 如申請專利範圍第 13 項所述之水平式累崩型光檢測器結構，更包括：

具有該第二導電型之一第一摻雜區，配置在該第一電極區的該第一井區中；以及

具有該第一導電型之一第二摻雜區，配置在該第二電極區的該第三井區中。

16. 如申請專利範圍第 13 項所述之水平式累崩型光檢測器結構，其中該第一導電型為 P 型，該第二導電型為 N 型；或該第一導電型為 N 型，該第二導電型為 P 型。

17. 如申請專利範圍第 13 項所述之水平式累崩型光檢測器結構，其中該基底的材料包括矽。

18. 如申請專利範圍第 13 項所述之水平式累崩型光檢測器結構，其中該第一金屬層與該第二金屬層的材料包括銅。

19. 如申請專利範圍第 13 項所述之水平式累崩型光檢測器結構，其中該基底包括多數個第一區、多數個吸光

區與多數個第二區，該些第一區與該些第二區交替排列，且相鄰的第一區與第二區之間配置有一個吸光區。

20. 如申請專利範圍第 19 項所述之水平式累崩型光檢測器結構，其中該些第一區的末端不相連，且該些第二區的末端不相連，以形成多數個長條狀的水平式累崩型光檢測器結構。

21. 如申請專利範圍第 19 項所述之水平式累崩型光檢測器結構，其中各第一區的末端相連，且各第二區的末端相連，以形成多數個圍繞式分布的水平式累崩型光檢測器結構。

八、圖式：

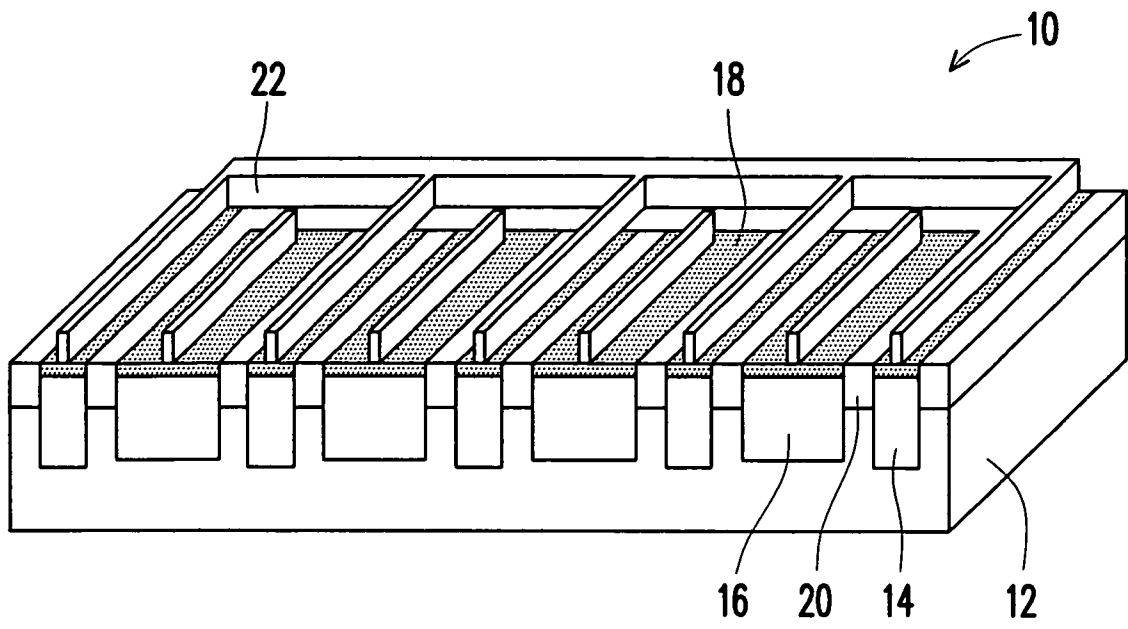


圖 1

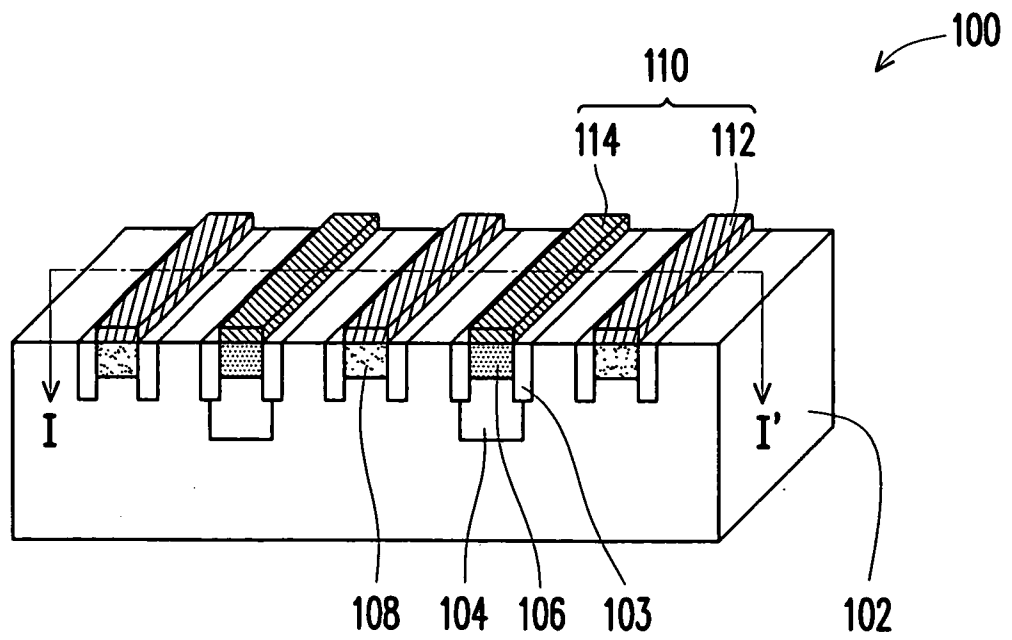


圖 2

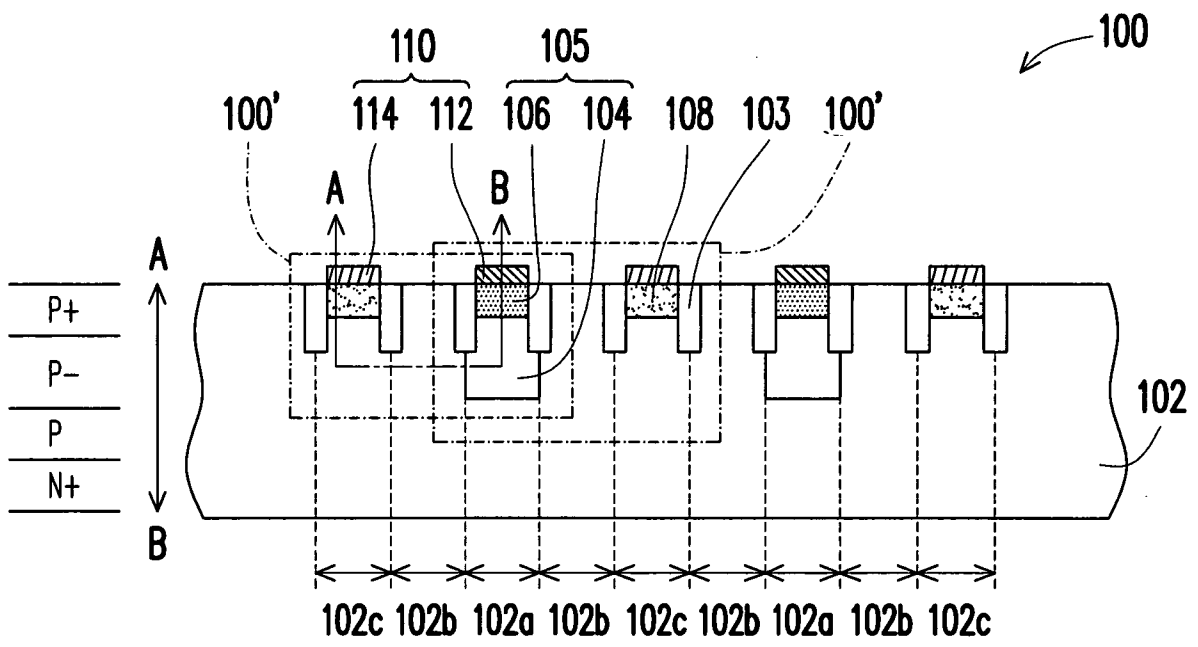


圖 3

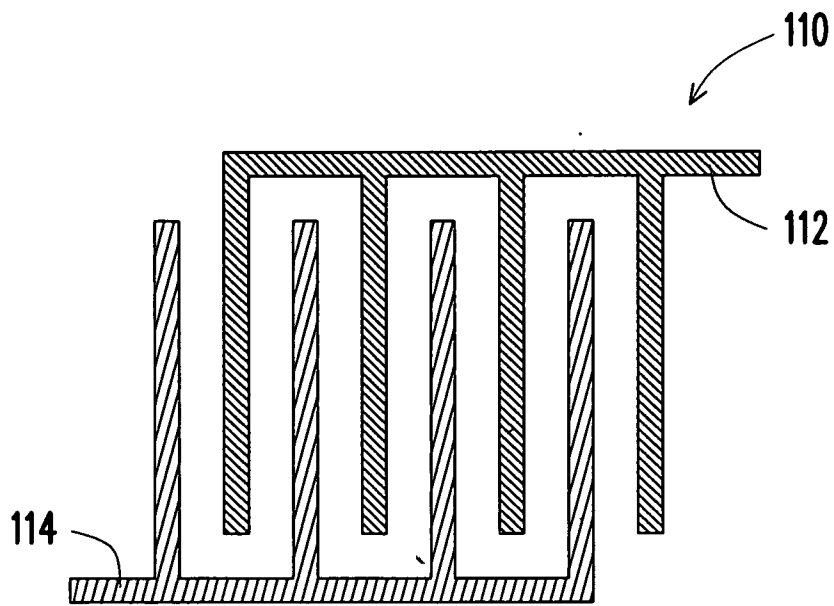


圖 4A

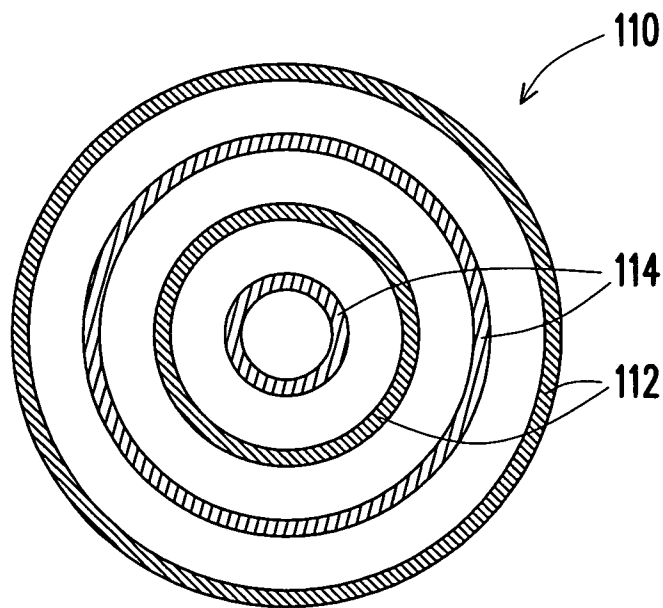


圖 4B

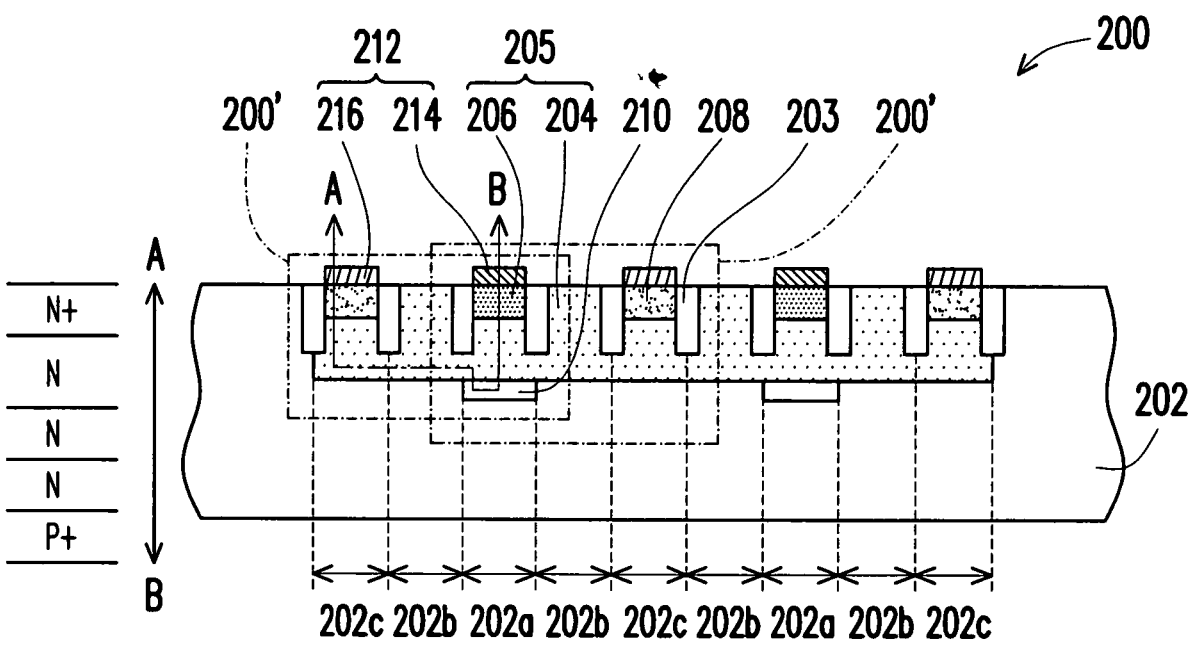


圖 5

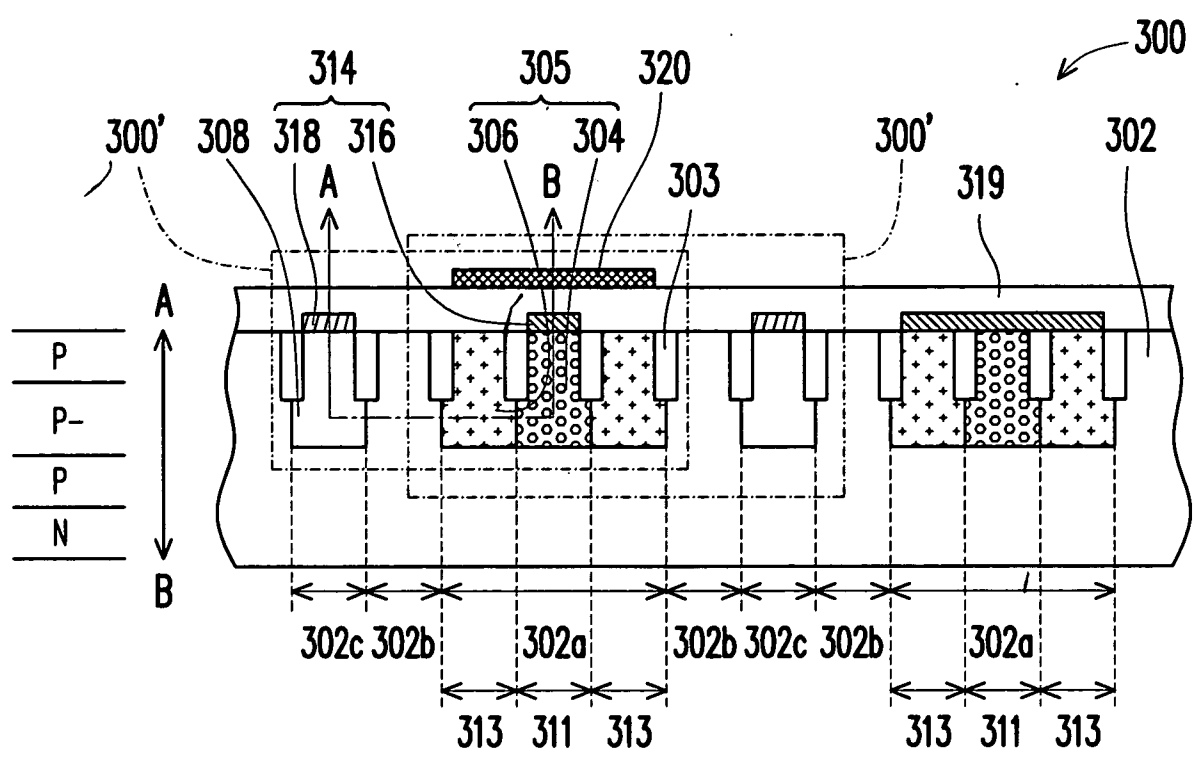


圖 6

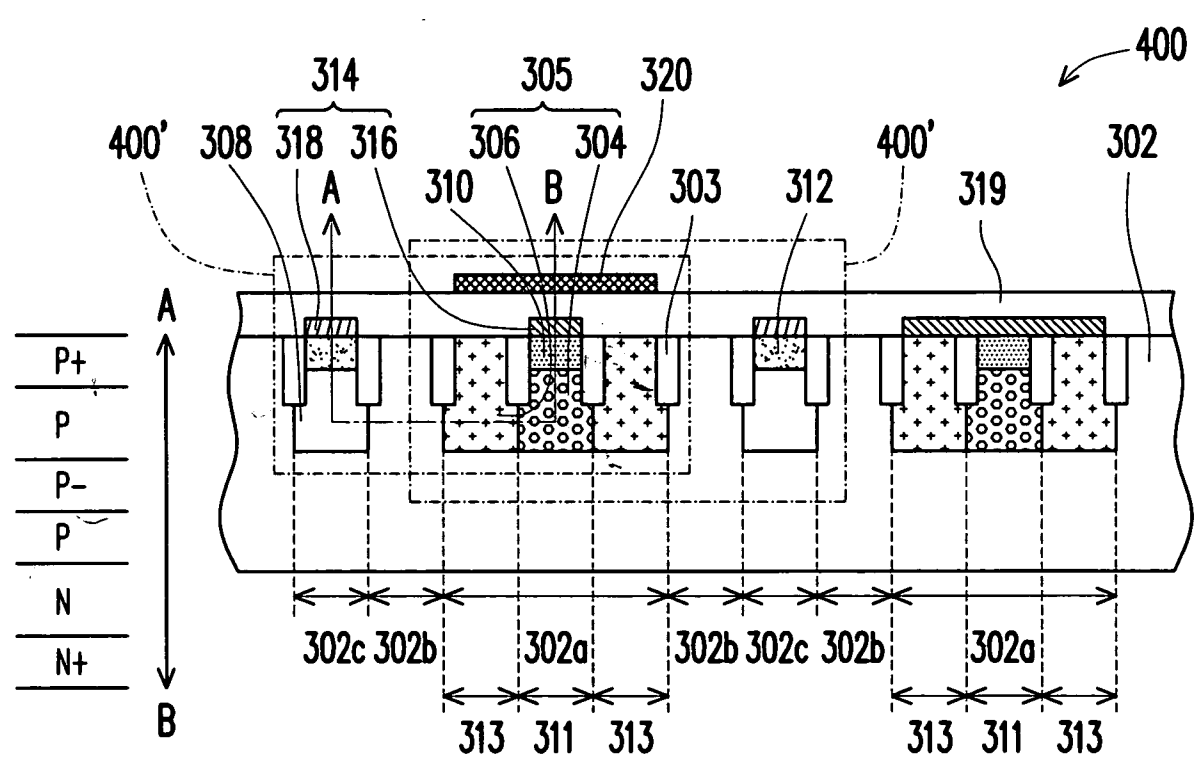


圖 7

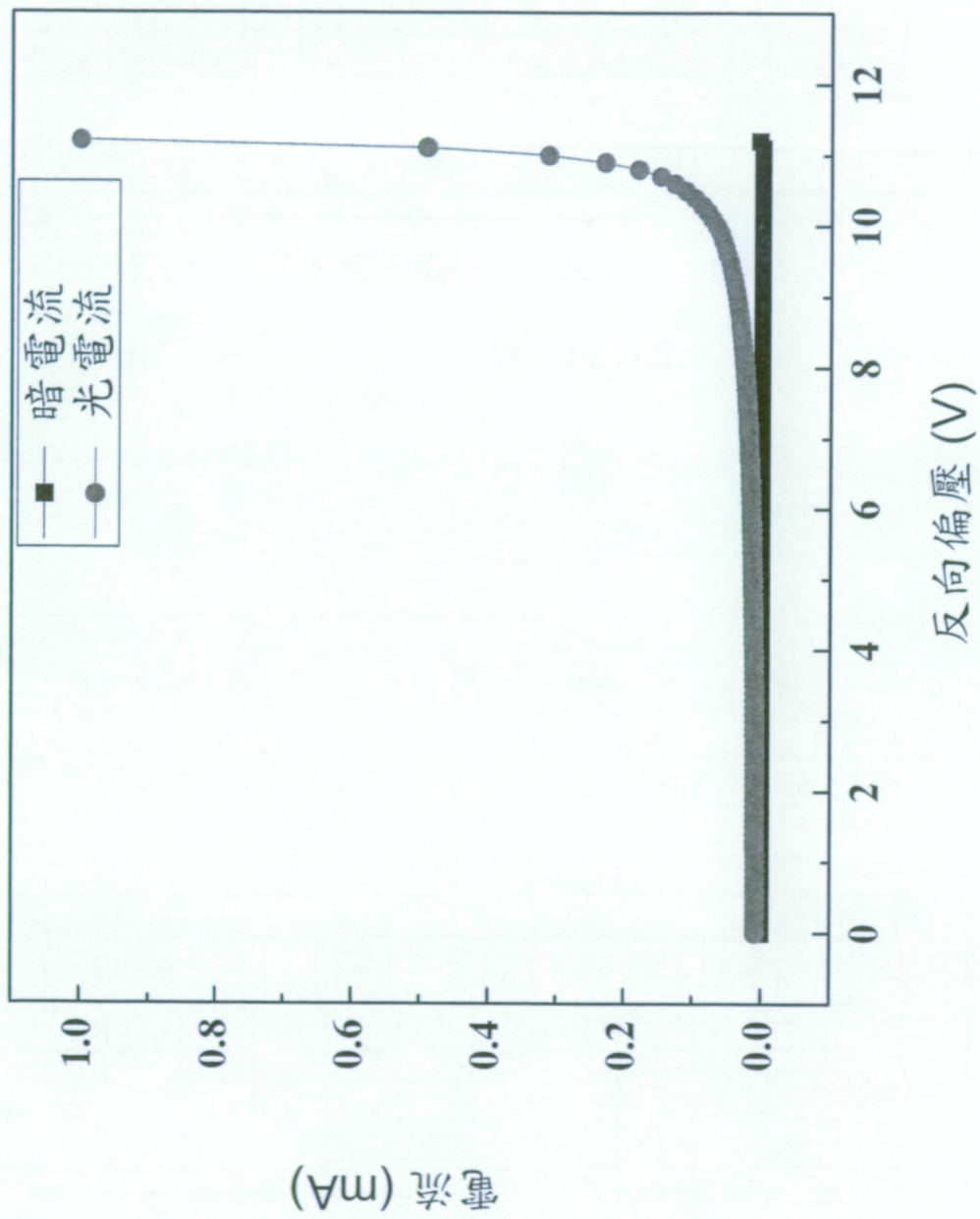


圖8

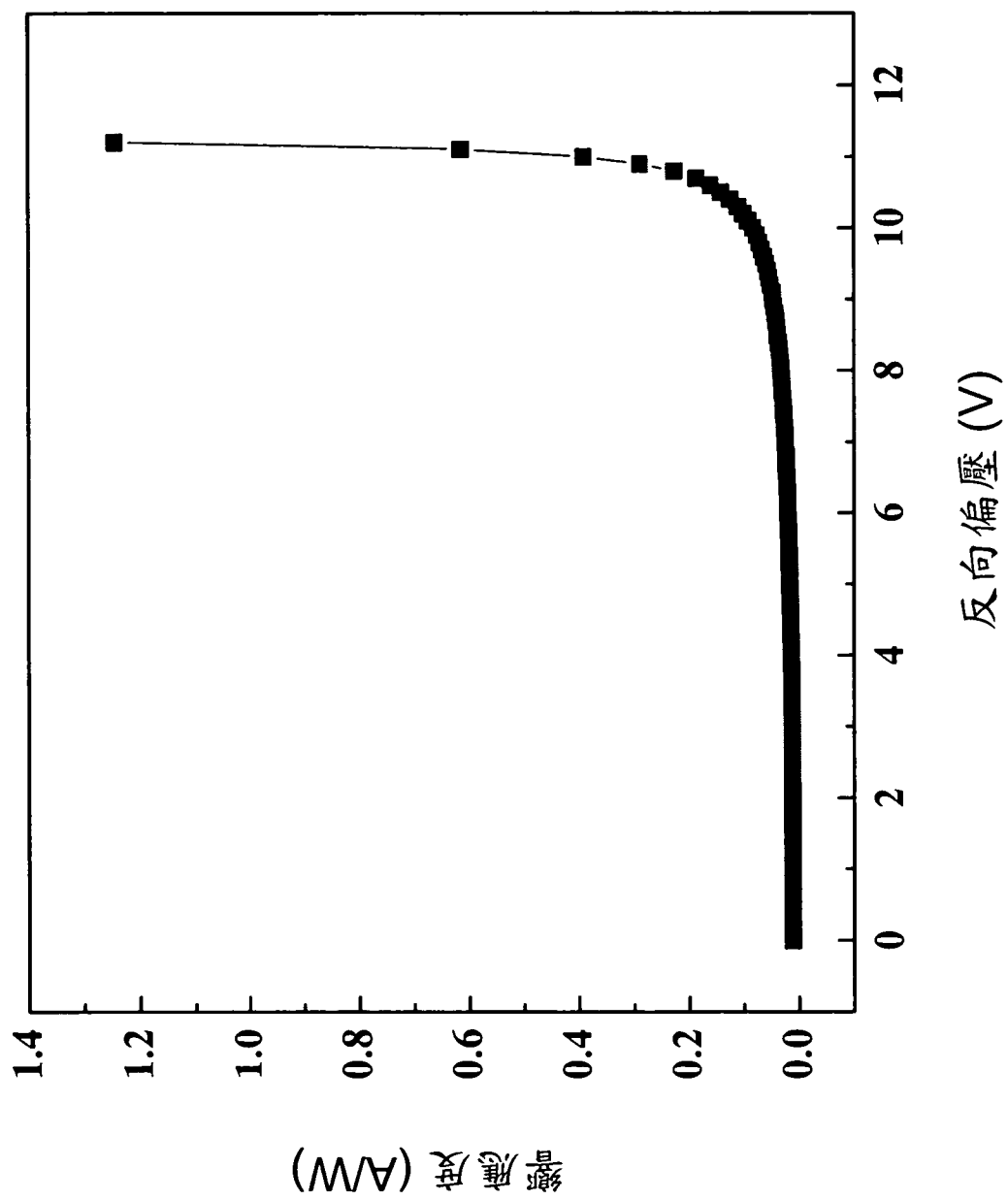


圖9