

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4735575号
(P4735575)

(45) 発行日 平成23年7月27日(2011.7.27)

(24) 登録日 平成23年5月13日(2011.5.13)

(51) Int.Cl.	F I	
G02F 1/133 (2006.01)	G02F 1/133	530
G09F 9/00 (2006.01)	G09F 9/00	366A
G02F 1/1368 (2006.01)	G02F 1/133	550
G06F 3/041 (2006.01)	G02F 1/1368	
G02F 1/1333 (2006.01)	G06F 3/041	320A
請求項の数 14 (全 15 頁) 最終頁に続く		

(21) 出願番号 特願2007-69474 (P2007-69474)
 (22) 出願日 平成19年3月16日(2007.3.16)
 (65) 公開番号 特開2008-233257 (P2008-233257A)
 (43) 公開日 平成20年10月2日(2008.10.2)
 審査請求日 平成20年5月1日(2008.5.1)

(73) 特許権者 000002185
 ソニー株式会社
 東京都港区港南1丁目7番1号
 (74) 代理人 100094053
 弁理士 佐藤 隆久
 (72) 発明者 仲島 義晴
 東京都港区港南1丁目7番1号 ソニー株
 式会社内
 (72) 発明者 山中 剛
 東京都港区港南1丁目7番1号 ソニー株
 式会社内
 審査官 福島 浩司

最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項1】

表示回路を有する少なくとも一つの表示セルと、
 受光素子を含む少なくとも一つの受光セルと、
 上記受光セルと等価な構成を有し、受光素子への光の入射が遮断されている少なくとも一つの参照セルと、
 上記受光セルの出力信号と上記参照セルの出力信号との差分信号処理を行う信号処理回路と
 を有する表示装置。

【請求項2】

有効画素領域部に、
 複数の上記表示セルがマトリクス状に配列され、
 上記表示セルのマトリクス配列に混在して、上記受光セルおよび参照セルが配列されている
 請求項1記載の表示装置。

【請求項3】

上記有効画素領域部において、
 少なくとも一つの表示セルに隣接して上記受光セルが配列され、当該受光セルに隣接した少なくとも一つの表示セルが配列され、当該配列された表示セルに隣接して上記参照セルが配列される配列系が周期的に繰り返されている

請求項 2 記載の表示装置。

【請求項 4】

上記有効画素領域部において、

少なくとも一つの表示セルに隣接して上記受光セルが配列され、当該受光セルに隣接した少なくとも一つの表示セルが配列され、当該配列された表示セルに隣接して上記参照セルが配列される第 1 配列系と、

少なくとも一つの表示セルに隣接して出力が取り出せない第 1 ダミーセルが配列され、当該第 1 ダミーセルに隣接した少なくとも一つの表示セルが配列され、当該配列された表示セルに隣接して出力が取り出せない第 2 ダミーセルが配列される第 2 プ配列系と、を含む

10

請求項 2 記載の表示装置。

【請求項 5】

上記第 1 配列系と上記第 2 配列系が隣接し、かつ周期的に繰り返すように配列されている

請求項 4 記載の表示装置。

【請求項 6】

上記受光セルは、

遮光マスクに受光素子に検出対象光を導く開口部が形成され、

上記参照セルは、

受光素子を含めて検出対象光の入射が遮蔽されている

請求項 1 から 5 のいずれかーに記載の表示装置。

20

【請求項 7】

上記信号処理回路は、

隣接して配列された上記受光セルと上記参照セル同士の出力信号の差分信号処理を行う

請求項 2 から 6 のいずれかーに記載の表示装置。

【請求項 8】

複数の表示セルがマトリクス状に配列され、上記表示セルのマトリクス配列に混在して、受光素子を含む少なくとも一つの受光セル、および上記受光セルと等価な構成を有し、受光素子への光の入射が遮断されている少なくとも一つの参照セルが配列されている有効画素領域部と、

30

上記受光セルの出力信号と上記参照セルの出力信号との差分信号処理を行う信号処理回路と、

上記有効画素領域部に光を照射するバックライトと

を有する表示装置。

【請求項 9】

上記有効画素領域部は、

上記バックライトに対向して配置され、セル回路および受光素子が形成される第 1 透明基板と、

上記第 2 透明基板と対向して配置される第 2 透明基板と、

上記第 1 透明基板および上記第 2 透明基板間に配置された液晶層と、

上記受光セルおよび上記参照セルに形成されて検出対象光を遮蔽するための遮光マスクと、を有し、

40

上記受光セルの遮光マスクには、検出対象光を受光素子に導くための開口部が形成されている

請求項 8 記載の表示装置。

【請求項 10】

上記受光セルおよび上記参照セルを含む上記第 1 透明基板にはボトムゲート型薄膜トランジスタが形成され、当該薄膜トランジスタのゲート電極が、少なくとも上記バックライトからの光の上記受光セルおよび上記参照セルの受光素子への光路に形成され、当該ゲ-

50

ト電極が上記バックライトからの光を遮光する機能を有する
請求項 9 記載の表示装置。

【請求項 1 1】

上記有効画素領域部において、

少なくとも一つの表示セルに隣接して上記受光セルが配列され、当該受光セルに隣接した少なくとも一つの表示セルが配列され、当該配列された表示セルに隣接して上記参照セルが配列される配列系が周期的に繰り返されている

請求項 8 記載の表示装置。

【請求項 1 2】

上記有効画素領域部において、

少なくとも一つの表示セルに隣接して上記受光セルが配列され、当該受光セルに隣接した少なくとも一つの表示セルが配列され、当該配列された表示セルに隣接して上記参照セルが配列される第 1 配列系と、

少なくとも一つの表示セルに隣接して出力が取り出せない第 1 ダミーセルが配列され、当該第 1 ダミーセルに隣接した少なくとも一つの表示セルが配列され、当該配列された表示セルに隣接して出力が取り出せない第 2 ダミーセルが配列される第 2 配列系と、を含む

請求項 8 記載の表示装置。

【請求項 1 3】

上記第 1 配列系と上記第 2 配列系が隣接し、かつ周期的に繰り返すように配列されている

請求項 1 2 記載の表示装置。

【請求項 1 4】

上記信号処理回路は、

隣接して配列された上記受光セルと上記参照セル同士の出力信号の差分信号処理を行う

請求項 8 から 1 3 のいずれか一に記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示画素部や額縁上に受光素子を備えた表示装置に関するものである。

【背景技術】

【0002】

表示装置自体に座標入力機能を設けた技術がいくつか提案されている。

具体的には、たとえば、感圧式タッチパネル（特許文献 1，2 を参照）方式による表示装置や電磁誘導型タッチパネル方式（特許文献 3 を参照）による表示装置などが知られている。

【0003】

しかし、上記のような座標入力機能付随の表示装置は小型化するのが困難であり、通常の表示装置と比較し、コストが高くなってしまいう問題点があった。

そこで、近年、上記の問題を解決すべく表示装置の各画素に受光素子を設け、受光素子への入射光を検知することにより表示装置内の座標を特定する表示装置の開発が盛んに行われている（特許文献 4，5 を参照）。

【0004】

上記のように、受光素子を設けることによって表示装置内の座標入力を可能とした装置は、座標入力機能を設けた表示装置と比較し、小型化が可能でコストも低減できるという利点を有するだけでなく、多点座標入力や面積入力も可能である。

【特許文献 1】特開 2002-149085 号公報

【特許文献 2】特開 2002-41244 号公報

【特許文献 3】特開平 11-134105 号公報

10

20

30

40

50

【特許文献4】特開2004-318067号公報

【特許文献5】特開2004-318819号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

ところが、指等の検出対象物のバックライト光からの反射光を利用して、タッチパネルやイメージセンサ等を実現するシステムにおいて、表示装置内部での反射光ノイズをリアルタイムで除去できないという不利益がある。

また、上記バックライト光によるシステム、もしくは外光による撮像システムにおいて、ディスプレイ部からの干渉ノイズをリアルタイムで除去できない。

また、このような理由のため、温度特性、時間変動に強い高信頼性システムが実現できない。

また、高信頼性システムを実現使用とすると、電源投入時のキャリブレーション動作が必要になる。

【0006】

本発明は、電源投入時のキャリブレーション動作を要することなく、ノイズによる影響を小さくでき、受光システムのSN比を向上することが可能な表示装置を提供することにある。

【課題を解決するための手段】

【0007】

本発明の第1の観点の表示装置は、表示回路を有する少なくとも一つの表示セルと、受光素子を含む少なくとも一つの受光セルと、上記受光セルと等価な構成を有し、受光素子への光の入射が遮断されている少なくとも一つの参照セルと、上記受光セルの出力信号と上記参照セルの出力信号との差分信号処理を行う信号処理回路とを有する。

【0008】

本発明の第2の観点は、複数の表示セルがマトリクス状に配列され、上記表示セルのマトリクス配列に混在して、受光素子を含む少なくとも一つの受光セル、および上記受光セルと等価な構成を有し、受光素子への光の入射が遮断されている少なくとも一つの参照セルが配列されている有効画素領域部と、上記受光セルの出力信号と上記参照セルの出力信号との差分信号処理を行う信号処理回路と、上記有効画素領域部に光を照射するバックライトとを有する。

【0009】

本発明によれば、たとえば検出対象光成分とノイズ成分を含む受光セルの出力信号と検出対象光成分を含まずノイズ成分のみを含む参照セルの出力信号が信号処理回路に入力され、差分信号処理が行われる。

【発明の効果】

【0010】

本発明によれば、電源投入時のキャリブレーション動作を要することなく、ノイズによる影響を小さくでき、受光システムのSN比を向上することができる。

【発明を実施するための最良の形態】

【0011】

以下、本発明の実施形態を添付図面に関連付けて説明する。

【0012】

以下の説明においては、まず、理解を容易にするために表示画素ごとに受光素子を備えた液晶画像表示装置の基本的な構成および機能を説明した後、具体的な構造に係る実施形態について説明する。

【0013】

図1は、本発明の実施形態に係る液晶画像表示装置の構成例を示すブロック図である。

図2(A)~(C)は、図1の液晶画像表示装置における有効画素領域部の第1の構成例を示す図であって、図2(A)はセルのマトリクス配列を、図2(B)は平面図を、図

10

20

30

40

50

2 (C) は断面図をそれぞれ示している。

【 0 0 1 4 】

液晶画像表示装置 1 は、図 1 に示すように、有効画素領域部 2、垂直駆動回路 (V D R V) 3、水平駆動回路 (H D R V) 4、受光制御回路 (R C T L) 5、および受光信号処理回路 (R S P R C) 6 を有している。

【 0 0 1 5 】

有効画素領域部 2 は、表示画素を形成する表示回路 2 1 0 を含む複数の表示セル 2 1 がマトリクス状に配列されている。

そして、有効画素領域 2 においては、隣接した 3 つの表示セル 2 1 ごとに受光セル 2 2、参照セル 2 3 が交互に配列されている。

具体的には、図 2 中の左から、色の三原色に対応した R 色の表示セル 2 1 R、G 色の表示セル 2 1 G、B 色の表示セル 2 1 B が配列されていて、この表示セル 2 1 B に隣接して受光セル 2 2 が配列されている。そして、この受光セル 2 2 に続いて、R 色の表示セル 2 1 R、G 色の表示セル 2 1 G、B 色の表示セル 2 1 B が配列されていて、この表示セル 2 1 B に隣接して参照セル 2 3 が配列されている。第 1 の構成例の有効画素領域部 2 は、この配列系が周期的に繰り返されて形成されている。

このような配列において、受光セル 2 2 と参照セル 2 3 は、近接 (受光セルと参照セルとしては隣接) して配置されたセルをペアとして出力の差分処理が行われる。

【 0 0 1 6 】

また、有効画素領域部 2 においては、図 2 (B) に示すように、R 色の表示セル 2 1 R の配置領域には R 色フィルタ F L T - R、G 色の表示セル 2 1 G の配置領域には G 色フィルタ F L T - G、B 色の表示セル 2 1 B の配置領域には B 色フィルタ F L T - B が形成されている。

受光セル 2 2 の配置領域には遮光機能を有するブラックマスク (遮光マスク) B M S K 2 2 が形成され、参照セル 2 3 の配置領域には遮光機能を有するブラックマスク (遮光マスク) B M S K 2 3 が形成されている。

受光セル 2 2 に形成されたブラックマスク B M S K 2 2 には、受光素子に光を入射させるための開口部 B M S K 2 2 1 が形成されている。

これに対して、参照セル 2 3 に形成されたブラックマスク B M S K 2 3 には開口部が形成されていない。

【 0 0 1 7 】

有効画素領域部 2 においては、図 2 (C) に示すように、たとえばガラスにより形成された T F T 基板 (第 1 透明基板) 2 4 と対向基板 (第 2 透明基板) 2 5 との間に液晶層 2 6 が封入されて形成されている。また、たとえば T F T 基板 2 4 の底面 2 4 1 側にバックライト 2 7 が配置されている。

また、T F T 基板 2 4 の基面 2 4 2 側には各表示セル 2 1 の表示回路 2 1 0、受光セル 2 2 の読み出し回路 2 2 0 および受光素子 (フォトセンサ) 2 2 1、並びに参照セル 2 3 の読み出し回路 2 3 0 および受光素子 (フォトセンサ) 2 3 1 が形成されている。

一方、対向基板 2 5 の基面 2 5 1 には各種フィルタ F L T - R、F L T - G、F L T - B、ブラックマスク B M S K 2 2、B M S K 2 3 が形成されている。

【 0 0 1 8 】

各表示セル 2 1 における表示回路 2 1 0 は、図 2 (A) に示すように、スイッチング素子として薄膜トランジスタ (T F T ; thin film transistor) 2 1 1 と、T F T 2 1 1 のドレイン電極 (またはソース電極) に画素電極が接続された液晶セル (L C) 2 1 2 と、T F T 2 1 1 のドレイン電極に一方の電極が接続された保持容量 (C s) 2 1 3 とにより構成されている。

【 0 0 1 9 】

これら表示セル 2 1 の各々に対して、走査線 (ゲート線) 7 - 1 ~ 7 - m が各行ごとにその画素配列方向に沿って配線され、信号線 8 - 1 ~ 8 - n が列ごとにその画素配列方向に沿って配線されている。

10

20

30

40

50

そして、各表示セル 2 1 の T F T 2 1 1 のゲート電極は、各行単位で同一の走査線（ゲート線）7 - 1 ~ 7 - m にそれぞれ接続されている。また、各表示セル 2 1 の T F T 2 1 1 のソース電極（または、ドレイン電極）は、各列単位で同一の表示信号線 8 - 1 ~ 8 - n に各々接続されている。

【 0 0 2 0 】

図 2 (A) の構成においては、走査線 7 - 1 ~ 7 - m は垂直駆動回路 3 に接続されて、この垂直駆動回路 3 により駆動される。

また、表示セル 2 1 に対応した配線された表示信号線 8 - 1 ~ 8 - n は水平駆動回路 4 に接続され、この水平駆動回路 4 により駆動される。

【 0 0 2 1 】

さらに、一般的な液晶表示装置においては、画素保持容量配線 (C s) 9 - 1 ~ 9 - m が独立に配線され、この画素保持容量配線 9 - 1 ~ 9 - m と接続電極との間に保持容量 2 1 3 が形成されている。

そして、各画素部 2 0 の表示セル 2 1 の液晶セル 2 1 2 の対向電極および / または保持容量 2 1 3 の他方の電極には、コモン配線（共通配線）を通してたとえば所定の直流電圧がコモン電圧 V C O M として与えられる。

あるいは、各表示セル 2 1 の液晶セル 2 1 2 の対向電極および保持容量 2 1 3 の他方の電極には、たとえば 1 水平走査期間 (1 H) 毎に極性が反転するコモン電圧 V C O M が与えられる。

【 0 0 2 2 】

また、有効画素領域部 2 においては、受光セル 2 2 および参照セル 2 3 に対応して 4 本おきに受光信号線 1 0 - 1 ~ 1 0 - p (p < n) が配線されている。

受光信号線 1 0 - 1 ~ 1 0 - p、受光信号処理回路 6 に接続され、受光制御回路 5 の制御の下に読み出される信号を受光信号処理回路 6 に伝搬する。

【 0 0 2 3 】

垂直駆動回路 3 は、垂直スタート信号 V S T、垂直クロック V C K、イネーブル信号 E N B を受けて、1 フィールド期間ごとに垂直方向（行方向）に走査して走査線 7 - 1 ~ 7 - m に接続された各表示セル 2 1 を行単位で順次選択する処理を行う。

すなわち、垂直駆動回路 3 から走査線 7 - 1 に対して走査パルス S P 1 が与えられたときには第 1 行目の各列の画素が選択され、走査線 7 - 2 に対して走査パルス S P 2 が与えられたときには第 2 行目の各列の画素が選択される。以下同様にして、走査線 7 - 3 , ... , 7 - m に対して走査パルス S P 3 , ... , S P m が順に与えられる。

【 0 0 2 4 】

水平駆動回路 4 は、図示しないクロックジェネレータにより生成された水平走査の開始を指令する水平スタートパルス H S T、水平走査の基準となる互いに逆相の水平クロック H C K を受けてサンプリングパルスを生成し、入力される画像データ R（赤）、G（緑）、B（青）を、生成したサンプリングパルスに应答して順次サンプリングして、各表示セル 2 1 に書き込むべきデータ信号として各表示信号線 8 - 1 ~ 8 - n に供給する。

【 0 0 2 5 】

また、受光セル 2 2 および参照セル 2 3 の各々に対して、第 1 の受光セル制御線（リセット信号線）1 1 - 1 ~ 1 1 - m、および第 2 の受光セル制御線（読み出し信号線）1 2 - 1 ~ 1 2 - m が各行ごとにその画素配列方向に沿って配線されている。

また、受光セル 2 2 および参照セル 2 3 は、電源電位 V D D および基準電位 V S S に接続される。

【 0 0 2 6 】

図 3 は、本実施形態に係る受光セル（参照セル）の基本構成例を示す回路図であって、図 2 (A) の回路を拡大して示す図である。なお、図 3 においては、隣接する表示セルの表示回路 2 1 0 も併せて示している。

【 0 0 2 7 】

本実施形態の受光セル 2 2 は、受光素子 2 2 1、リセット T F T 2 2 2、増幅 T F T 2

10

20

30

40

50

23、選択（読み出し）TFT224、受光信号蓄積容量（キャパシタ）225、およびノードND221を有している。

受光素子221は、TFT、ダイオード等により形成される。

また、受光セル22（参照セル23）の読み出し回路220（230）は、リセットTFT222、増幅TFT223、選択（読み出し）TFT224、キャパシタ225、およびノードND221を有している。

【0028】

受光素子221は電源電位VDDとノードND221との間に接続されている。リセットTFT222は、たとえばnチャネルトランジスタにより形成され、そのソースが基準電位VSS（たとえばグラウンドGND）に接続され、ドレインがノードND221に接続されている。そして、リセットTFT222のゲート電極が対応する行に配線された第1の受光セル制御線11に接続されている。

10

増幅TFT223のゲートがノードND221に接続され、ドレインが電源電位VDDに接続され、ソースが選択TFT224のドレインに接続されている。選択TFT224のゲートが第2の受光信号制御線12に接続され、ソースが対応する列に配線された受光信号線10に接続されている。

この増幅TFT223と選択TFT224により、いわゆるソースフォロワが形成されている。したがって、受光信号線10には電流源が接続される。この電流源は、本実施形態においては、たとえば受光信号処理回路6に形成される。

また、キャパシタ（受光信号蓄積容量）215がノードND221と基準電位VSSとの間に接続されている。

20

【0029】

図4は、本実施形態に係る受光セルの簡略断面図であって、図2（C）の受光セルの部分を拡大して示す図である。

【0030】

受光セル22は、図4に示すように、透明絶縁基板（たとえばガラス基板）により形成されたTFT基板24の基面242側に形成されている。受光セル22は、読み出し回路220および受光素子（フォトセンサ）221により構成されている。

対向基板透明絶縁基板（たとえばガラス基板）により形成された対向基板25の基面251側にはブラックマスクBMSK22が形成され、フォトセンサ221の形成領域と対抗するブラックマスクBMSK22には外光をフォトセンサ221に導く開口部BMSK221が形成されている。

30

そして、TFT基板24と対向基板25との間に液晶層26が封入されている。また、たとえばTFT基板24の底面241側にバックライト27が配置されている。

また、このTFT基板24の底面241には偏光フィルタ28が形成され、対向基板25の前面（光入射面）252に偏光フィルタ29が形成されている。

【0031】

図5は、受光セルおよび参照セルのフォトセンサ（受光素子）をTFTにより形成した構造例を示す断面図である。

【0032】

TFT基板24（透明絶縁基板、たとえばガラス基板）上にゲート絶縁膜301で覆われたゲート電極302が形成されている。ゲート電極は、たとえばモリブデン（Mo）、タンタル（Ta）などの金属または合金をスパッタリングなどの方法で成膜して形成される。

40

ゲート絶縁膜302上に半導体膜（チャネル形成領域）303、並びに半導体膜303を挟んで一对のn拡散層（LDD領域）304、305、n⁺拡散層306、307（ソース、ドレイン領域）が形成されている。さらに、ゲート絶縁膜302、半導体層（チャネル形成領域）303、n⁺拡散層（LDD領域）304、305、n⁺拡散層306、307（ソース、ドレイン領域）を覆うように層間絶縁膜308が形成され、層間絶縁膜308を覆うように層間絶縁膜309が形成されている。層間絶縁膜309は、たとえば

50

SiN、SiO₂等により形成される。

一方のn⁺拡散層306には、層間絶縁膜308, 309に形成されたコンタクトホール310aを介してソース電極311が接続され、他方のn⁺拡散層307には、層間絶縁膜308, 309に形成されたコンタクトホール310bを介してドレイン電極312が接続される。

ソース電極311およびドレイン電極312は、たとえばアルミニウム(Al)をパターンニングしたものである。

層間絶縁膜309、ソース電極311、ドレイン電極312、層間絶縁膜309上に平坦化膜313が形成されている。

そして、この平坦化膜313上に液晶層26が形成される。

10

【0033】

この構成において、ボトムゲート型TFTのゲート電極がバックライト光のTFTのチャネル領域への光路上に形成されている。したがって、TFTゲート電極が、バックライト27からの光を遮光する機能を有し、ノイズ光の低減する機能を有している。

【0034】

第1の受光セル制御線11と第2の受信信号配線12は受光制御回路5に接続されている。

受光制御回路5は、所定のタイミングでリセットパルスRSTを第1の受光セル制御線11-1~11-mに印加する。

これにより、各表示セル22のリセット用TFT222が一定期間オンし、ノードND221がリセットされる。換言すれば、表示セル22は、たとえばノードND221に接続された受光信号蓄積容量の電荷が放電されて、ノードND221の電位が基準電位にセットされ、受光セル22が初期の状態となる。

20

この状態で受光素子221が所定の光量を受光すると、受光素子221が導通し、ノードND221の電位が上昇し、キャパシタ(受光信号蓄積容量)225に電荷が蓄積される。

このとき、受光制御回路5により読み出し信号RDがハイレベルで第2に受光セル制御線12に印加されて選択TFT224がオン状態に保持される。これにより、キャパシタ225の蓄積された電荷が電気信号として増幅TFT223で増幅され、選択TFT224を介して受光信号として受光信号配線10に出力される。

30

【0035】

そして、受光信号配線10を伝搬された信号は受光信号処理回路6に入力され、受光信号処理回路6は、後述するように、受光セル22による信号と参照セル23による信号との差分信号処理によりノイズ除去処理を行った後、入力した受光セル22の受光信号に回答した所定の機能部の制御を行う後段の図示しない信号処理系に出力する。

【0036】

図6は、本実施形態に係る受光信号処理回路の第1の構成例を示す回路図である。

図7は、本実施形態に係る受光信号処理回路の第2の構成例を示す回路図である。

【0037】

図6の受光信号処理回路6は、受光セル22および参照セル23が接続される受光信号線10-1~10-pの各々に接続された電流源61-1~61-pと、隣接する受光信号線10-1, 10-2の差分信号処理(差分演算)を行い、受光セル22内の反射ノイズおよびオフセットノイズの影響を極めて小さく抑えた受光信号を出力する演算増幅器(オペアンプ)62-1~62-q(q=p/2)と、を有する。

40

各オペアンプ62は、受光セル22の出力信号を非反転入力(+)に入力し、この受光セル22に隣接する参照セル23の出力信号を反転入力(-)に入力し、両入力信号の差分処理を行って、受光セル22内の反射ノイズおよびオフセットノイズの影響を極めて小さく抑えた信号を後段の処理回路に出力する。

【0038】

図7の受光信号処理回路6Aは、図6の回路構成に加えて、受光セル22および参照セ

50

ル 2 3 が接続される受光信号線 1 0 - 1 ~ 1 0 - p の各々を所定電位 (図 7 の例では接地電位 G N D) にリセットするスイッチ S W 1 を含むリセット回路 6 3 - 1 ~ 6 3 - p と、スイッチ S W 2 とキャパシタ C 1 とにより形成され、各受光信号線 1 0 - 1 ~ 1 0 - p と各オペアンプ 6 2 - 1 ~ 6 2 - q の非反転入力 (+)、反転入力 (-) 間に接続されたアンプホールド回路 6 4 - 1 ~ 6 4 - p と、各オペアンプ 6 2 - 1 ~ 6 2 - q に出力に接続され、アナログ信号をデジタル信号に変換するアナログデジタル変換器 (A D C) 6 5 - 1 ~ 6 5 - q と、を有している。

【 0 0 3 9 】

なお、受光信号処理回路 6 (6 A) における差分信号処理は、アナログ差分処理であってもデジタル差分処理であってもよい。

10

【 0 0 4 0 】

次に、受光セル 2 2 の出力信号と参照セル 2 3 の出力信号との差分信号処理により受光セル 2 2 内の反射ノイズおよびオフセットノイズの影響を極めて小さく抑えた信号が得られることについて説明する。

なお、ここでは、図 8 に示すように、バックライトの反射光の検出システムとして構成された場合を例に説明する。

【 0 0 4 1 】

図 9 (A)、(B) は、本実施形態に係る受光セルと参照セルの出力信号の差分信号処理によりノイズの除去できる理由を説明するための図であって、図 9 (A) が受光セルの状態を示す図であり、図 9 (B) が参照セルの状態を示す図である。

20

図 9 (A)、(B) において、矢印 A が検出対象光を示す、矢印 B のノイズ光を示している。

【 0 0 4 2 】

バックライトの反射光の検出システムにおける受光セル 2 2 においては、図 8 および図 9 (A) に示すように、バックライト 2 7 による検出対象光 A が有効画素領域部 2 の偏光フィルタ 2 8、T F T 基板 2 4、液晶層 2 6、所定の位置 (座標位置) に配置されている受光セル 2 2 のブラックマスク B M S K 2 2 の開口部 B M S K 2 2 1、対向基板 2 5、偏光フィルタ 2 9 を透過して、対向基板 2 5 の前面側 2 5 2 に配置されたユーザの被検出体 (たとえば指) で反射される。

この反射光 A が、偏光フィルタ 2 9、対向基板 2 5、液晶層 2 6 を透過して受光セル 2 2 のブラックマスク B M S K 2 2 の開口部 B M S K 2 2 1 を通して、たとえば T F T からなる受光素子 (フォトセンサ) 2 2 1 のアクティブ領域 (チャネル領域) で受光され、フォト電流として取り出される。

30

【 0 0 4 3 】

受光セル 2 2 において、バックライト 2 7 による光は、検出対象光 A になるものの他に、たとえば平坦化膜 3 1 3 と液晶層 2 6 の界面領域で反射して受光素子 2 2 1 に入射してしまうノイズ光 B 1 や直接的に受光素子 2 2 1 に入射してしまうノイズ光 B 2 が存在する。

すなわち、受光セル 2 2 の出力信号には、検出対象光 A およびノイズ光 B 1、B 2 を含む。

40

【 0 0 4 4 】

また、参照セル 2 3 において、受光セル 2 2 のブラックマスク B M S K 2 2 の開口部 B M S K 2 2 1 が形成されていないことから、バックライト 2 7 による光は、検出対象光 A になるものはなく、たとえば平坦化膜 3 1 3 と液晶層 2 6 の界面領域で反射して受光素子 2 2 1 に入射してしまうノイズ光 B 1 や直接的に受光素子 2 2 1 に入射してしまうノイズ光 B 2 が存在する。

すなわち、受光セル 2 2 の出力信号には、ノイズ光 B 1、B 2 を含む。

【 0 0 4 5 】

なお、ノイズ光 B 2 は直接的に T F T のゲート電極を通過してチャネル領域に直接的に入射するように図示しているが、実際には、ボトムゲート型 T F T のゲート電極がバック

50

ライト光のTFTのチャンネル領域への光路上に形成されていることから、ここで反射されてゲート電極の周囲に回り込んでノイズ光B2となる場合があるという意味で示してある。

【0046】

したがって、受光信号処理回路6(6A)において、受光セル22の出力信号と受光セル22と隣接する参照セル23の出力信号をオペアンプ62で差分信号処理(差分演算)を行うことによりノイズ成分を略除去することが可能となる。

その結果、オペアンプ62の出力は、受光セル22内の反射ノイズおよびオフセットノイズの影響を極めて小さく抑えた信号となる。

【0047】

以上説明したように、本実施形態によれば、表示回路210を有する複数の表示セル21と、受光素子221を含む受光セル22と、受光セルと等価な構成を有し、受光素子221への光の入射が遮断されている参照セル23と、受光セル22の出力信号と参照セル23の出力信号との差分信号処理を行う受光信号処理回路6とを有することから、以下の効果を得ることができる。

【0048】

検出対象物のバックライト光からの反射光を利用して、タッチパネル・イメージセンサ等を実現するシステムにおいて、ブラックマスクより下にある層での内部反射光ノイズを除去でき、高SN比化を実現できる。

上記バックライトを用いたシステム、もしくは外光の撮像システムにおいて、受光素子(フォトセンサ)および画素回路のオフセットノイズを除去できるため、高SN比化を実現できる。

上記バックライト光を用いたシステム、もしくは外光の撮像システムにおいて、ディスプレイからの干渉ノイズを除去できるため、高SN比化を実現できる。

上記ノイズをリアルタイムでキャンセルできるため、温度特性、時間変動に強い高信頼性システムを実現できる。

上記と同一の理由により、電源投入時のキャリブレーション動作が不要になる。

【0049】

なお、上述した実施形態においては、有効画素領域部2のセル配列として、R色の表示セル21R、G色の表示セル21G、B色の表示セル21Bが配列されていて、この表示セル21Bに隣接して受光セル22が配列され、この受光セル22に続いて、R色の表示セル21R、G色の表示セル21G、B色の表示セル21Bが配列されていて、この表示セル21Bに隣接して参照セル23が配列されるという配列系を第1グループとして、この第1グループが周期的に繰り返されて形成されている場合を例に説明した。

【0050】

しかし、本発明はこの配列形成に限定されるものではなく、種々の態様が可能である。

たとえば、図10に示すように、上述した第1配列系(グループ)に隣接されるグループは、受光セルおよび参照セルの配置領域に単なるブラックマスクBMSK(BM)、もしくは外部の接続されないブラックマスクBMSK(BM)下に形成された参照セルおよび、または受光セルを設ける第2配列系(グループ)とし、この第1グループと第2グループを交互に配置する、あるいは第2グループを複数連続的に配列させる、あるいは第1グループを複数連続的に配列させて第2グループを配列させる等の構成も可能である。

【0051】

また、図示しないが受光セル22と参照セル23を直接的に隣接させるような構成も可能である。

また、複数のグループをユニットとして各ユニットに参照セル23を一つ設け、そのユニット内では、各受光セル22の出力信号とその一つの参照セル23の出力信号との差分信号処理を行うように構成することも可能である。

あるいは、有効画素領域部2全体で一つの参照セルを設けて、各受光セル22の出力信号とその一つの参照セル23の出力信号との差分信号処理を行うように構成することも可

10

20

30

40

50

能である。

【0052】

なお、図2に示すように、複数画素に対して、一つの受光素子を配置する構成でも構わないし、受光素子はRGBそれぞれに対し一つずつが配置されていても構わないし、一画素に対して受光素子が一つ配置されていても構わない。

本発明を適用する場合の表示装置内の受光素子配置は特に言及しないものとする。このように、本発明を図2に示すような受光素子内蔵の表示装置に適用することにより、ノイズの影響の少ない受光信号を後処理で用いることが可能となり、また、表示側信号の撮像側信号への混入を防ぎつつ、受光（撮像）を行うことが可能となる。

【図面の簡単な説明】

10

【0053】

【図1】本発明の実施形態に係る液晶画像表示装置の構成例を示すブロック図である。

【図2】図1の液晶画像表示装置における有効画素領域の第1の構成例を示す図である。

【図3】本実施形態に係る受光セル（参照セル）の基本構成例を示す回路図である。

【図4】本実施形態に係る受光セルの簡略断面図である。

【図5】受光セルおよび参照セルのフォトセンサ（受光素子）をTFTにより形成した構造例を示す断面図である。

【図6】本実施形態に係る受光信号処理回路の第1の構成例を示す回路図である。

【図7】本実施形態に係る受光信号処理回路の第2の構成例を示す回路図である。

【図8】バックライトの反射光の検出システムを模式的に示す図である。

20

【図9】本実施形態に係る受光セルと参照セルの出力信号の差分信号処理によりノイズの除去できる理由を説明するための図である。

【図10】他のセル配列例を説明するための図である。

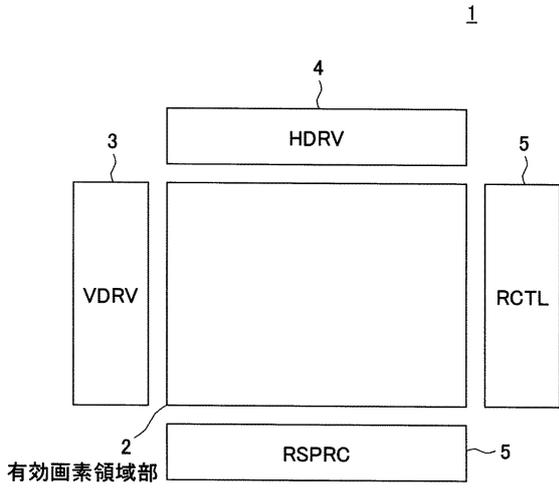
【符号の説明】

【0054】

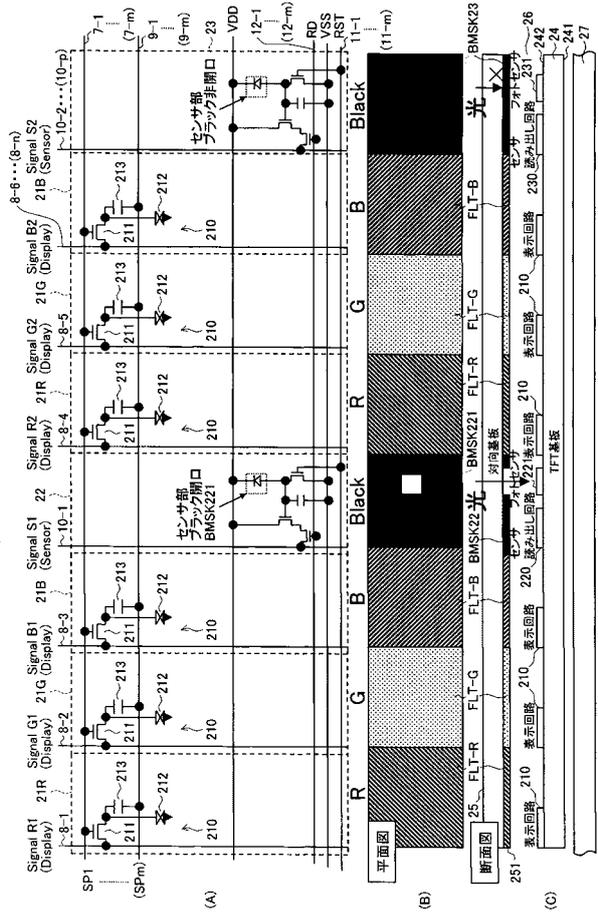
1・・・液晶表示装置、2・・・有効画素領域部、3・・・垂直駆動回路（VDRV）、4・・・水平駆動回路（HDRV）、5・・・受光制御回路（RCTL）、6、6A、6B・・・受光信号処理回路（RSPRC）、10-1～10-p・・・受光信号線、62-1～62-q・・・演算増幅器、21・・・表示セル、22・・・受光セル、23・・・参照セル、BMSK22、BMSK23・・・ブラックマスク（遮光マスク）、BMSK221・・・開口部、220、230・・・読み出し回路、221・・・受光素子、222・・・リセットTFT、223・・・増幅TFT、224・・・選択（読み出し）TFT、225・・・受光信号蓄積容量（キャパシタ）、ND221・・・ノード。

30

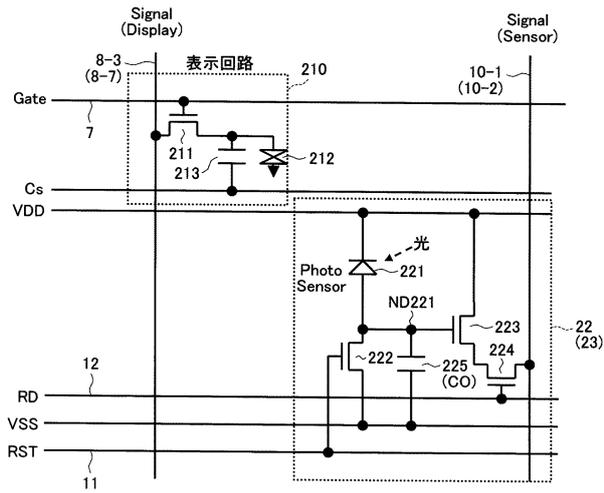
【図1】



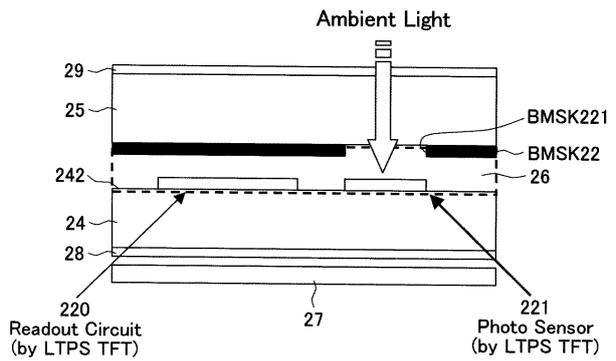
【図2】



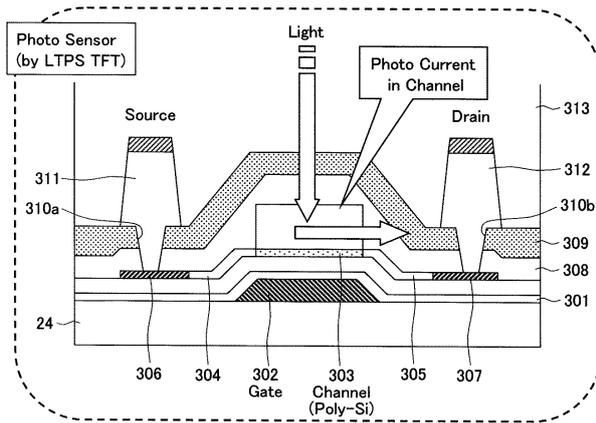
【図3】



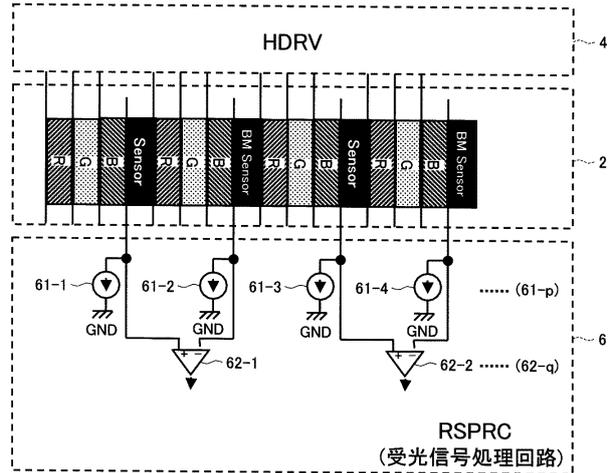
【図4】



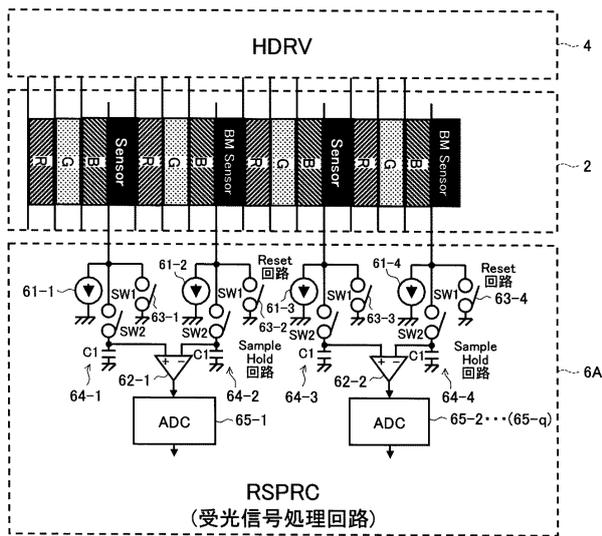
【図5】



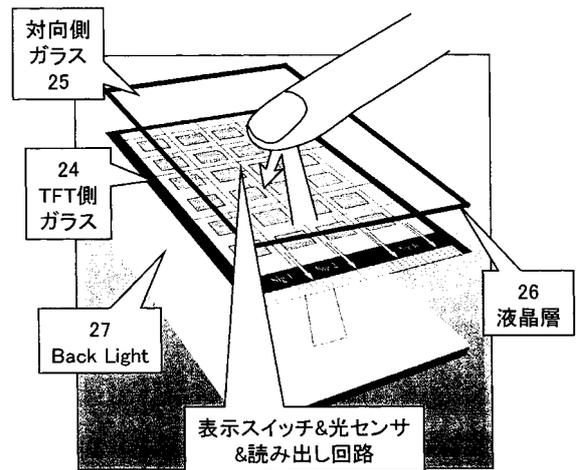
【図6】



【図7】



【図8】



フロントページの続き

(51)Int.Cl. F I
G 0 6 F 3/041 3 3 0 E
G 0 2 F 1/1333

(56)参考文献 特開2007-058552(JP,A)
特開2007-047991(JP,A)

(58)調査した分野(Int.Cl., DB名)
G 0 2 F 1 / 1 3 3
G 0 2 F 1 / 1 3 3 3
G 0 2 F 1 / 1 3 6 8
G 0 6 F 3 / 0 4 1
G 0 9 F 9 / 0 0