

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.



[12] 发明专利申请公布说明书

H01L 23/498 (2006.01)

H01L 23/12 (2006.01)

H05K 1/11 (2006.01)

[21] 申请号 200610149244.1

[43] 公开日 2007年7月11日

[11] 公开号 CN 1996586A

[22] 申请日 2006.11.21

[21] 申请号 200610149244.1

[30] 优先权

[32] 2006. 1. 6 [33] JP [31] 2006 - 001586

[71] 申请人 松下电器产业株式会社

地址 日本大阪府

[72] 发明人 南尾匡纪 竹内登 伊东健一

福田敏行 迫田英树

[74] 专利代理机构 中科专利商标代理有限责任公司
代理人 汪惠民

权利要求书 4 页 说明书 18 页 附图 11 页

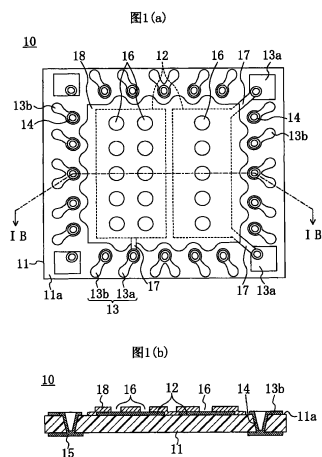
[54] 发明名称

半导体元件安装用衬底、半导体装置及电子设备

[57] 摘要

本发明公开了半导体元件安装用衬底、半导体装置及电子设备。目的在于：提供即使受到热循环等热冲击，也不产生 IC 芯片的脱离，可防止发生引线和布线等的断线的半导体元件安装用衬底、和使用了该半导体元件安装用衬底的半导体装置及电子设备。半导体元件安装用衬底(10)为用以安装 IC 芯片(21)、(22)的衬底，包括衬底本体(11)。衬底本体(11)具有安装面(11a)，在安装面(11a)的中央部分设置有半导体元件安装用图案(12)。在比半导体元件安装用图案(12)靠外侧的位置设置有各自贯穿衬底厚度方向的贯穿导体部(14)、(14)、…。在各贯穿导体部(14)连接有第一端子部(13)及第二端子部(15)，各第一端子部(13)朝着安装面(11a)的周边延伸，与 IC 芯片(21)、(22)电连接。

各第二端子部(15)设置在与安装面(11a)相反一侧的面。



- 1、一种半导体元件安装用衬底，其特征在于：
包括：衬底本体，具有安装半导体元件的安装面；
半导体元件安装用图案，设置在上述安装面，与上述半导体元件电连接；
多个贯穿导体部，设置在上述衬底本体的比上述半导体元件安装用图案靠外侧的位置，在厚度方向上贯穿上述衬底本体；
多个第一端子部，各自设置为在该安装面上从上述贯穿导体部朝着上述安装面的周边延伸，与上述半导体元件电连接；以及
多个第二端子部，设置在与上述安装面相反一侧的面，各自连接在上述贯穿导体部，与上述第一端子部电连接。
- 2、根据权利要求1所述的半导体元件安装用衬底，其特征在于：
上述多个第一端子部中的至少一个该第一端子部，为用以将上述半导体元件安装用图案接地的接地用第一端子部；
具有将上述接地用第一端子部和上述半导体元件安装用图案电连接的导体布线部。
- 3、根据权利要求1所述的半导体元件安装用衬底，其特征在于：
上述多个第一端子部，各自配置为对于上述半导体元件安装用图案呈放射状。
- 4、根据权利要求2所述的半导体元件安装用衬底，其特征在于：
在上述导体布线部上设置有金属膜。
- 5、根据权利要求1所述的半导体元件安装用衬底，其特征在于：
至少在上述安装面的比上述贯穿导体部靠内侧的位置、围绕上述半导体元件安装用图案的半导体元件安装用图案的周围，设置有绝缘性覆盖膜。
- 6、根据权利要求5所述的半导体元件安装用衬底，其特征在于：
上述绝缘性覆盖膜，设置为从上述半导体元件安装用图案上延伸到上述半导体元件安装用图案的周围；
在上述绝缘性覆盖膜中的设置在上述半导体元件安装用图案的部分，

至少有一个孔在膜的厚度方向上贯穿到该半导体元件安装用图案为止。

7、根据权利要求5所述的半导体元件安装用衬底，其特征在于：
多个绝缘性覆盖膜，彼此分离地设置在上述半导体元件安装用图案上。

8、根据权利要求7所述的半导体元件安装用衬底，其特征在于：
上述多个绝缘性覆盖膜，以阵列状配置在上述半导体元件安装用图案上。

9、根据权利要求5所述的半导体元件安装用衬底，其特征在于：
在半导体元件安装用图案中的没有设置上述绝缘性覆盖膜的部分上、
上述第一及上述第二端子部上和上述贯穿导体部上，设置有金属膜。

10、根据权利要求1所述的半导体元件安装用衬底，其特征在于：
上述衬底本体，由树脂构成。

11、根据权利要求1所述的半导体元件安装用衬底，其特征在于：
上述绝缘性覆盖膜，由感光性树脂材料构成。

12、一种半导体装置，将半导体元件安装在半导体元件安装用衬底，
其特征在于：

上述半导体元件安装用衬底，包括：

衬底本体，具有安装上述半导体元件的安装面；

半导体元件安装用图案，设置在上述安装面，与上述半导体元件电连接；

多个贯穿导体部，设置在上述衬底本体的比上述半导体元件安装用图案靠外侧的位置，在厚度方向上贯穿上述衬底本体；

多个第一端子部，各自设置为在该安装面上从上述贯穿导体部朝着上述安装面的周边延伸，与上述半导体元件电连接；以及

多个第二端子部，设置在与上述安装面相反一侧的面，各自连接在上述贯穿导体部，与上述第一端子部电连接。

13、根据权利要求12所述的半导体装置，其特征在于：

上述多个第一端子部中的至少一个该第一端子部，为用以将上述半导体元件安装用图案接地的接地用第一端子部；

具有将上述接地用第一端子部和上述半导体元件安装用图案电连接的导体布线部。

14、根据权利要求 12 所述的半导体装置，其特征在于：

上述多个第一端子部，各自配置为对于上述半导体元件安装用图案呈放射状。

15、根据权利要求 13 所述的半导体装置，其特征在于：

在上述导体布线部上设置有金属膜。

16、根据权利要求 12 所述的半导体装置，其特征在于：

上述半导体元件安装用图案的外形尺寸，小于上述半导体元件的外形尺寸。

17、根据权利要求 12 所述的半导体装置，其特征在于：

至少在上述安装面的比上述贯穿导体部靠内侧的位置、围绕上述半导体元件安装用图案的半导体元件安装用图案的周围，设置有绝缘性覆盖膜。

18、根据权利要求 17 所述的半导体装置，其特征在于：

包括用以密封上述半导体元件的密封树脂；

上述密封树脂，粘合在上述绝缘性覆盖膜。

19、根据权利要求 17 所述的半导体装置，其特征在于：

上述绝缘性覆盖膜，设置为从上述半导体元件安装用图案上延伸到上述半导体元件安装用图案的周围；

在上述绝缘性覆盖膜中的设置在上述半导体元件安装用图案上的部分，至少有一个孔在膜的厚度方向上贯穿到该半导体元件安装用图案为止。

20、根据权利要求 17 所述的半导体装置，其特征在于：

多个绝缘性覆盖膜，彼此分离地设置在上述半导体元件安装用图案上。

21、根据权利要求 20 所述的半导体装置，其特征在于：

上述多个绝缘性覆盖膜，以阵列状配置在上述半导体元件安装用图案上。

22、根据权利要求 17 所述的半导体装置，其特征在于：

在上述半导体元件安装用图案中的没有设置上述绝缘性覆盖膜的部分上、上述第一及上述第二端子部上和上述贯穿导体部上，设置有金属膜。

23、根据权利要求 12 所述的半导体装置，其特征在于：

上述衬底本体，由树脂构成。

24、根据权利要求 12 所述的半导体装置，其特征在于：

上述绝缘性覆盖膜，由感光性树脂材料构成。

25、根据权利要求 12 所述的半导体装置，其特征在于：
包括多个上述半导体元件。

26、根据权利要求 25 所述的半导体装置，其特征在于：
为包括了硅半导体元件、和镓砷半导体元件的电放大电路模块。

27、根据权利要求 12 所述的半导体装置，其特征在于：
包括用以分别将上述多个第一端子部和上述半导体元件电连接的引
线。

28、一种电子设备，其特征在于：
包括权利要求 12 所述的半导体装置。

半导体元件安装用衬底、半导体装置及电子设备

技术领域

本发明涉及用以安装半导体元件(以下,称为 IC 芯片)的半导体元件安装用衬底、半导体装置及电子设备。

背景技术

近年来,随着 IC 芯片的高密度安装,正在开发具有多个电极的树脂密封型半导体装置。在这样的表面安装型半导体装置的 IC 芯片安装中,由于树脂衬底的热膨胀系数与成为半导体元件安装用图案(die partten)的被镀金的铜图案的热膨胀系数及密封树脂的热膨胀系数有很大的不同,因此在 IC 芯片和半导体元件安装用图案之间产生较大的应力,使树脂衬底弯曲。造成 IC 芯片从半导体元件安装用图案脱离,使半导体装置的可靠性下降的现有问题。另外,下面,举出树脂衬底、半导体元件安装用图案及密封树脂的热膨胀系数,一般被普遍用作树脂衬底的玻璃环氧树脂的热膨胀系数为 $14\text{ppm}/^{\circ}\text{C}$,用在密封树脂的热硬化性树脂的热膨胀系数为 $16\text{ppm}/^{\circ}\text{C}$,一般被普遍用作半导体元件安装用图案的铜图案的热膨胀系数为 $17\text{ppm}/^{\circ}\text{C}$ 。由于象这样,树脂衬底的热膨胀系数与半导体元件安装用图案的热膨胀系数及密封树脂的热膨胀系数不同,因此在 IC 芯片和半导体元件安装用图案之间产生较大的应力。

并且,IC 芯片通过由例如环氧树脂类的导电性粘合剂构成的半导体元件安装用粘结材与半导体元件安装用图案粘合在一起。半导体元件安装用粘结材的粘合力因粘合的对象物的材质不同而大不相同。众所周知,例如,当通过半导体元件安装用粘合材将 IC 芯片粘合在形成在半导体元件安装用图案的表面的镀金膜时,半导体元件安装用粘结材的粘合力较小。但是,由于通常必须要在半导体元件安装用图案的表面形成镀金膜,因此当用为半导体元件安装用粘结材的导电性粘合剂将 IC 芯片粘合在该镀金膜上时,

很容易在半导体装置的制造工序中或用焊剂将半导体装置安装在电路衬底时，产生 IC 芯片的脱离。存在有当产生这样的脱离时，会引起所焊接 (bonding) 的引线和布线图案的断线，结果造成大大损坏半导体装置的可靠性的问题。特别是 IC 芯片的脱离，会随着 IC 芯片的大小相对于封装体的大小的变大，而显著发生。

对于上述半导体装置的可靠性下降的课题，例如，公开有如下所述的结构半导体装置(例如，参照特开 2002-329807 号公报(以下，称为文献 1))。该半导体装置包括树脂衬底、形成在树脂衬底上的半导体元件安装用图案、形成在半导体元件安装用图案周围的布线图案、装在半导体元件安装用图案上的 IC 芯片、以及连接 IC 芯片和布线图案的导电性细线。半导体元件安装用图案具有主图案、焊接图案(bonding pattern)和接合图案。主图案的外形小于 IC 芯片的外形。焊接图案设置在安装 IC 芯片的位置外侧。接合图案将主图案和焊接图案连接在一起。在树脂衬底的至少与 IC 芯片的角落(corner)部对应的部分具有绝缘性覆盖膜。

在文献 1 中将下述内容公开为了上述半导体装置的效果。由于树脂衬底的热膨胀系数与半导体元件安装用图案的热膨胀系数及密封树脂的热膨胀系数不同，因此即使由热产生的变形向 IC 芯片的角落部集中，角落部也会通过半导体元件安装用粘结材粘合在粘合力较大的绝缘性覆盖膜。所以，能够防止 IC 芯片的角落部从树脂衬底脱离的现象，能够显著提高半导体装置的可靠性。

并且，例如，在特开 2005-136329 号公报(以下，称为文献 2)中，公开了下述结构的半导体装置。在衬底主面形成有第一区域、围绕该第一区域的第二区域和围绕该第二区域的第三区域。在第一区域设置有没有角的形状的第一绝缘性覆盖膜，在该第一绝缘性覆盖膜上设置有 IC 芯片，IC 芯片由密封树脂覆盖。并且，在衬底的第三区域设置有第二绝缘性覆盖膜。并且，IC 芯片的下表面覆盖着第一区域。

在这样结构的半导体装置中，绝缘性覆盖膜仅设置在第一区域及第三区域，而在 IC 芯片外缘部的正下方及其附近的区域没有设置。在文献 2 中公开了以下内容：作为布线断线的主要原因，是因为随着温度循环，应力反复作用在 IC 芯片的外缘部及配置在其附近的区域的绝缘性覆盖膜上，

利用上述结构的半导体装置，能够减轻作用在该区域的绝缘性覆盖膜部分的应力，从而，能够防止布线的断线。

根据上述文献 1 所示的技术，绝缘性覆盖膜形成在对应于 IC 芯片的角落部的位置的半导体元件安装用图案上。这样一来，由于角落部通过半导体元件安装用粘结材粘合在粘合力较大的绝缘性覆盖膜，因此能够增大 IC 芯片角落部的粘合力。但是，在上述文献 1 所示的技术中，由于让 IC 芯片粘合在半导体元件安装用图案上，因此增大了在 IC 芯片涂敷导电性粘合剂的区域。所以，难以增大整个 IC 芯片对半导体元件安装用图案的粘合力。特别是在为形状较大的 IC 芯片时，整个 IC 芯片对半导体元件安装用图案的粘合力更是明显降低。因而，有时当反复接受热循环等时，IC 芯片会从半导体元件安装用图案脱离，结果造成引线的断线等。

并且，根据上述文献 2 所示的技术，绝缘性保护膜没有形成在 IC 芯片的外缘部的正下方和其附近区域，在该区域中，IC 芯片通过半导体元件安装用粘结材直接粘合在半导体元件安装用图案上。因此，能够降低应力。但是，另一方面，在 IC 芯片的外缘部的正下方和其附近区域中，IC 芯片对于半导体元件安装用图案的粘合强度变小。所以，有时当用焊剂将半导体装置安装在电路衬底时、和反复接受热循环时，IC 芯片会从半导体元件安装用图案脱离。当产生这样的脱离时，有时会因密封树脂的应力而在衬底产生弯曲，造成引线和布线的断线。从这点来看，可以认为在上述文献 1 及文献 2 所示的技术中，特别是在长期的可靠性方面存在有需要解决的课题。

发明内容

本发明为解决上述课题的发明，目的在于：提供在制造时和使用时即使接受热循环，也不会产生 IC 芯片的脱离，能够防止产生引线和布线等的断线的半导体元件安装用衬底、和通过使用该半导体元件安装用衬底来实现高可靠性的半导体装置及电子设备。

为了解决上述课题，本发明的半导体元件安装用衬底，包括：衬底本体，具有安装半导体元件的安装面；半导体元件安装用图案，设置在安装面，与半导体元件电连接；多个贯穿导体部，设置在衬底本体的比半导体

元件安装用图案靠外侧的位置，在厚度方向上贯穿衬底本体；多个第一端子部，分别设置为在该安装面上从贯穿导体部朝着安装面的周边延伸，与半导体元件电连接；以及多个第二端子部，设置在与安装面相反一侧的面，各自连接在贯穿导体部，与第一端子部电连接。

在这样的结构中，将用以通过引线焊接来连接引线的第一端子部，配置在安装面的比贯穿导体部靠周边的位置。因此，即使 IC 芯片(半导体元件)的一部分在热循环等时从半导体元件安装用图案脱离，密封树脂的应力也难以影响到第一端子部。因而，难以产生引线或第一端子部的断线，能够实现可提高半导体装置的可靠性的半导体元件安装用衬底。

本发明的半导体装置为将半导体元件安装在半导体元件安装用衬底的半导体装置。半导体元件安装用衬底，包括：衬底本体，具有安装半导体元件的安装面；半导体元件安装用图案，设置在安装面，与半导体元件电连接；多个贯穿导体部，设置在衬底本体的比半导体元件安装用图案靠外侧的位置，在厚度方向上贯穿衬底本体；多个第一端子部，分别设置为在该安装面上从贯穿导体部朝着安装面的周边延伸，与半导体元件电连接；以及多个第二端子部，设置在与安装面相反一侧的面，各自连接在贯穿导体部，与第一端子部电连接。

在这样的结构中，将用以通过引线焊接连接引线的第一端子部，配置在安装面的比贯穿导体部靠周边的位置。因此，即使 IC 芯片的一部分在热循环等时从半导体元件安装用图案脱离，密封树脂的应力也难以影响到第一端子部。因而，难以产生引线或第一端子部的断线，能够提高半导体装置的可靠性。

本发明的电子设备包括本发明的半导体装置。能够通过这样的结构，进一步改善电子设备的可靠性。另外，作为电子设备，适于具有携带电话和通信功能的 PDA 等。

(发明的效果)

使用本发明，可得到这样的效果：在安装工序时即使接受热循环等，也能够防止 IC 芯片的脱离、和引线或布线的断线，能够实现高可靠性的半导体装置。

附图的简单说明

图 1(a)为示出了本发明的第一实施例所涉及的半导体元件安装用衬底的结构平面图，图 1(b)为沿着 IB-IB 线切断的剖面图。

图 2(a)为用本发明的第一实施例所涉及的半导体元件安装用衬底来构成半导体装置时的平面图，图 2(b)为沿着 IIB-IIB 线切断的剖面图。

图 3(a)为将硅半导体芯片和镓砷半导体芯片用作 IC 芯片，将电放大电路模块做为半导体装置的例子的上表面图，图 3(b)为右侧面图，图 3(c)为正面侧面图，图 3(d)为下表面图。

图 4(a)为示出了本发明的第二实施例所涉及的半导体元件安装用衬底的结构平面图，图 4(b)为沿着 IVB-IVB 线的剖面图。

图 5(a)为用本发明的第二实施例所涉及的半导体元件安装用衬底来制作半导体装置的结构平面图，图 5(b)为沿着 VB-VB 线的剖面图。

图 6(a)为示出了本发明的第三实施例所涉及的半导体元件安装用衬底的结构平面图，图 6(b)为沿着 VIB-VIB 线的剖面图。

图 7(a)为示出了用本发明的第三实施例所涉及的半导体元件安装用衬底来制作半导体装置的结构平面图，图 7(b)为沿着 VIIB-VIIB 线的剖面图。

图 8(a)为示出了将硅半导体芯片和镓砷半导体芯片用作 IC 芯片，将电放大电路模块做为半导体装置的例子的上表面图，图 8(b)为右侧面图，图 8(c)为正面侧面图，图 8(d)为下表面图。

图 9 为本发明所涉及的电子设备的侧面图。

图 10 为示出了以往的半导体装置的结构图。图 10(a)为示出了将硅半导体芯片和镓砷半导体芯片用作 IC 芯片，将电放大电路模块做为半导体装置的例子的上表面图，图 10(b)为沿着 IXB-IXB 线的剖面图。

图 11 为示出了在图 10 所示的以往的半导体装置中进行焊剂耐热试验时产生脱离之处的模式图。

(符号的简单说明)

10、31、35、45、61、75—半导体元件安装用衬底；11、72—衬底本体；11a—安装面；12、49、71—半导体元件安装用图案；13—第一端子部；13a—接地用第一端子部；14—贯穿导体部；15、32、62—第二端

子部；16—孔；18、36、46—绝缘性覆盖膜；20、40、55、70—半导体装置；21、22—IC 芯片(半导体元件)；26、34、63—密封树脂；30、60—电放大电路模块；47—第一绝缘性覆盖膜(绝缘性覆盖膜)；48—第二绝缘性覆盖膜(绝缘性覆盖膜)。

具体实施方式

以下，参照附图对本发明的实施例加以说明。另外，本发明并不限定于下述实施例。并且，以下对同一要素标注相同符号，有时会省略对其的说明。并且，为了便于对图的理解，所记载的 IC 芯片的电极端子数、半导体元件安装用衬底的第一及第二端子部数和引线的根数都少于实际数目，并不限定于在图等中所记载的个数。

(第一实施例)

图 1 为示出了本发明的第一实施例所涉及的半导体元件安装用衬底 10 的结构图，图 1(a)为半导体元件安装用衬底 10 的平面图，图 1(b)为沿着图 1(a)所示的 IB—IB 线切断的剖面图。

首先，示出了半导体元件安装用衬底 10 的结构。

半导体元件安装用衬底 10 为用以安装 IC 芯片(在图 1 中没有示出)21、22 的衬底，如图 1 所示，包括：衬底本体 11，半导体元件安装用图案 12、12，多个第一端子部 13、13、…，多个贯穿导体部 14、14、…，多个第二端子部 15、15、…和绝缘性覆盖膜 18。

衬底本体 11 由绝缘性部件构成，例如，能够将环氧树脂、苯酚树脂或聚(酰)亚胺树脂等浸在玻璃纤维及由白雀(商标注册)等有机化合物构成的纤维中后硬化的衬底、和由 BT 树脂构成的衬底等种种树脂衬底用作衬底本体 11。另外，在本实施例中，以将由 BT 树脂构成的衬底用作衬底本体 11 的情况为例加以说明。并且，衬底本体 11 具有用以安装 IC 芯片 21、22 的安装面 11a。

半导体元件安装用图案 12、12 分别为设置在安装面 11a 的铜箔等，与 IC 芯片 21、22 电连接。换句话说，IC 芯片 21、22 设置在半导体元件安装用图案 12、12 上，如后述那样。

另外，为了能够设置两个 IC 芯片 21、22 而设置有两个半导体元件安

装用图案 12、12，但也能够在在一个半导体元件安装用图案中设置两个 IC 芯片 21、22。这样一来，能够在半导体元件安装用图案的个数不受所设置的 IC 芯片个数的限制的情况下，进行选择。

各贯穿导体部 14 设置在比半导体元件安装用图案 12、12 靠外侧的位置，贯穿衬底本体 11 的厚度方向，彼此间隔相等。

第一端子部 13、13、…具有接地用第一端子部 13a、13a、…，和电连接用第一端子部 13b、13b、…，各自设置为从贯穿导体部 14、14、…朝着安装面 11a 的周边部分延伸，配置为对于半导体元件安装用图案(具体地说，半导体元件安装用图案的中心)呈放射状。象这样，由于第一端子部 13、13、…分别配置在比贯穿导体部 14、14、…靠外侧的位置，因此即使因热等造成设置在半导体元件安装用图案 12 的 IC 芯片 21、22 从半导体元件安装用图案 12 脱离时，也能够用贯穿导体部 14、14、…阻止该脱离。

接地用第一端子部 13a、13a、…各自为用以将 IC 芯片 21、22 接地的端子部，通过导体布线部 17、17、…与半导体元件安装用图案 12 电连接。即，接地用第一端子部 13a、13a、…各自通过导体布线部 17、17、…及半导体元件安装用图案 12，电连接在设置在半导体元件安装用图案 12 的 IC 芯片 21、22 上，将 IC 芯片 21、22 接地。

电连接用第一端子部 13b、13b、…各自为对 IC 芯片 21、22 提供启动电力的端子部，通过后述的引线 25、25、…与 IC 芯片 21、22 的电极端子 23、23、…电连接。

各第二端子部 15 为施加外部电压的端子部，设置在与安装面 11a 相反一侧的面，连接在各贯穿导体部 14。即，第二端子部 15、15、…各自通过贯通导体部 14、14、…，电连接用第一端子部 13b、13b、…及引线 25、25、…，电连接在设置在半导体元件安装用图案 12 的 IC 芯片 21、22 的电极端子 23、23、…上，将启动电力提供给 IC 芯片 21、22。

绝缘性覆盖膜 18 由感光性树脂材料构成，最好用光刻工序和蚀刻工序来设置。绝缘性覆盖膜 18 从半导体元件安装用图案 12 设置延伸到贯穿导体部 14、14、…的跟前，具体地说，设置在半导体元件安装用图案 12 和围绕半导体元件安装用图案 12 的半导体元件安装用图案的周围。因此，

当将 IC 芯片 21、22 安装在该半导体元件安装用衬底 10，来制作树脂密封型半导体装置时，密封树脂 26(用以密封 IC 芯片 21、22 的树脂，在图 2(b)中所记载的)粘合在绝缘性覆盖膜 18，结果是能够防止 IC 芯片 21、22 的脱离。并且，由于在半导体元件安装用图案 12 设置有绝缘性覆盖膜 18，因此与在半导体元件安装用图案没有设置绝缘性覆盖膜时相比，能够将所设置的 IC 芯片 21、22 牢固地固定在半导体元件安装用图案 12。

在设置在半导体元件安装用图案 12 的绝缘性覆盖膜 18 的部分中设置有孔 16、16、…。孔 16、16、…各自贯穿绝缘性覆盖膜 18 的厚度方向，设置孔 16、16、…后的结果是使半导体元件安装用图案 12 的一部分露了出来。象这样，由于设置有孔 16、16、…，因此能够谋求减少绝缘性覆盖膜 18 中的应力、和减少绝缘性覆盖膜 18 中的吸湿量。并且，当将 IC 芯片 21、22 设置在半导体元件安装用图案 12 时，能够通过后述的导电性粘合剂 24，使该 IC 芯片 21、22 与半导体元件安装用图案 12 电导通。

另外，在没有设置绝缘性覆盖膜 18 的半导体元件安装用图案 12 的部分、各第一端子部 13、各贯穿导体部 14、各第二端子部 15 及导体布线部 17 上设置有金属薄膜(金属膜)，图中没有示出。最好该金属薄膜是通过在铜图案上进行镀镍，再在该镀镍上进行镀金而获得的。这样一来，能够防止在设置了金属薄膜的地方产生腐蚀。并且，在后述的引线焊接中，能够让引线 25、25、…各自牢固地粘合在第一端子部 13、13、…。

其次，示出半导体元件安装用衬底 10 的制造方法。

首先，在 BT 树脂构成的衬底本体 11 的表面贴上例如铜箔，再利用光刻工序和蚀刻工序将其加工成所规定的图案形状。

具体地说，首先，例如，在厚度大约为 0.2mm 的由 BT 树脂构成的衬底本体 11 的两面贴上厚度大约为 18 μ m 的铜箔。其次，在衬底本体 11 进行用以设置贯穿孔的开孔加工。然后，通过无电解镀铜及电解镀铜来在两面贴铜的树脂衬底 11 的表面形成镀铜层(图中没有示出)。此时，镀铜层也设置在贯穿孔的内面。并且，能够通过进行光刻工序和蚀刻工序，来设置半导体元件安装用图案 12，第一端子部 13、13、…，贯穿导体 14、14、…，第二端子部 15、15、…及导体布线部 17、17、…，如图 1 所示。

其次，通过例如层叠抗镀剂膜，进行光刻工序和蚀刻工序，来设置绝

缘性覆盖膜 18，如图 1 所示。具体地说，将绝缘性覆盖膜 18 从半导体元件安装用图案 12 延伸设置到贯穿导体部 14、14、…的跟前。

此时，绝缘性覆盖膜 18 不仅可通过使用这样的抗镀剂膜来设置，还可以使用例如显像型液体抗焊剂等液体类型来设置，并且，非感光性的热硬化型抗焊剂(可以是聚亚胺树脂类或环氧树脂类的任意一种)，也可以使用紫外线硬化型丙烯酸酯(盐)类树脂或带粘合剂的聚亚胺胶带等来设置。

并且，将孔 16、16、…形成在了设置在半导体元件安装用图案 12 的绝缘性覆盖膜 18 的部分中，也可以形成在设置在半导体元件安装用图案周围的绝缘性覆盖膜 18 的部分中。能够通过形成孔 16、16、…来降低绝缘性覆盖膜 18 中的应力，不仅能够减少衬底本体 11 的弯曲，还能够抑制 IC 芯片 21、22 的脱离。另外，孔 16 的个数并不限定于图 1(a)所记载的个数。这样就可获得半导体元件安装用衬底 10。

以下，对半导体元件安装用衬底 10 所带来的效果加以总结。

如上所述，即使设置在半导体元件安装用图案 12 的 IC 芯片 21、22 从半导体元件安装用图案 12 脱离，也能够通过贯穿导体部 14、14、…阻止该脱离，防止该脱离发展到第一端子部 13、13、…。结果是能够防止第一端子部 13、13、…及导体布线部 17、17、…中的脱线。而且，能够防止在使用引线 25、25、…，分别将电连接用第一端子部 13b、13b、…和 IC 芯片 21、22 的电极端子 23、23、…电连接时，该引线 25、25、…从电连接用第一端子部 13b、13b、…和 IC 芯片 21、22 的电极端子 23、23、…脱落的现象。因此，若使用该半导体元件安装用衬底 10 来制作树脂密封型半导体装置的话，则能够提供在使用中等引线 25、25、…不易断线的树脂密封型半导体装置，能够提供与用以往的半导体元件安装用衬底所制作的树脂密封型半导体装置相比，可靠性更高的半导体装置。

并且，由于将绝缘性覆盖膜 18 设置在半导体元件安装用图案的周围，因此能够防止 IC 芯片 21、22 从半导体元件安装用图案 12 脱离的现象。

并且，由于形成有孔 16、16、引线 25、25、…，因此能够降低绝缘性覆盖膜 18 中的应力，结果是能够防止衬底本体 11 的弯曲。从而，能够防止设置在半导体元件安装用图案 12 的 IC 芯片 21、22 从半导体元件安装用图案 12 脱离的现象。

图 2 为用半导体元件安装用衬底 10 来构成半导体装置 20 时的图, 图 2(a)为半导体装置 20 的平面图, 图 2(b)为沿着图 2(a)所示的 IIB—IIB 线将其切断后的剖面图。另外, 在图 2(a)中, 示出了为了便于对图的理解而将密封树脂 26 除去后的状态。

首先, 示出半导体装置 20 的结构。

半导体装置 20, 包括: IC 芯片 21、22, 上述半导体元件安装用衬底 10, 引线 25、25、…和密封树脂 26, 如图 2 所示。引线 25、25、…分别连接 IC 芯片 21、22 的电极端子 23、23、…和半导体元件安装用衬底 10 的电连接用第一端子部 13b、13b、…。密封树脂 26 将 IC 芯片 21、22 及各引线 25 埋在衬底本体 11 的安装面 11a 中。

IC 芯片 21、22 通过导电性粘合剂 24 粘合在从绝缘性覆盖膜 18 及各孔 16 露出的半导体元件安装用图案 12。

其次, 示出半导体装置 20 的制作方法。

首先, 在图 1 所示的半导体元件安装用衬底 10 的对应于半导体元件安装用图案 12 的位置, 对 IC 芯片 21、22 分别进行位置对准, 通过例如添加了银填料的环氧类导电性粘合剂 24, 将其粘合在从绝缘性覆盖膜 18 及各孔 16 露出的半导体元件安装用图案 12。

其次, 用引线 25、25、…分别将 IC 芯片 21、22 的电极端子 23、23、…和电连接用第一端子部 13b、13b、…连接起来。另外, 最好将金属线用作引线 25。这样一来, 完成了半导体元件安装用衬底 10 和 IC 芯片 21、22 的电连接, 因此若对第二端子部 15、15、…施加外部电压, 就可进行半导体装置 20 的电检查。

接着, 使用热硬化性树脂, 例如, 使用在填料中用了硅(silica)的环氧类树脂等密封树脂材料, 来进行埋入设置 IC 芯片 21、22 及引线 25、25、…的树脂密封。此时, 由于密封树脂 26 也进入各贯穿导体部 14 的开口, 因此能够使半导体元件安装用衬底 10 和密封树脂 26 的粘合性更加牢固。从而, 能够制作半导体装置 20。

由于半导体装置 20 包括上述半导体元件安装用衬底 10, 因此所带来的效果与半导体元件安装用衬底 10 所带来的效果大致相同。具体地说, 即使在一部分产生 IC 芯片 21、22 的脱离, 该脱离的发展也能够通过贯穿

导体部 14、和绝缘性覆盖膜与密封树脂的粘合之处阻止。结果是能够防止在引线 25、25、…，第一端子部 13、13、…及导体布线部 17、17 等产生断线不良的现象，能够实现高可靠性的半导体装置 20。

并且，由于设置有孔 16、16、…，因此能够谋求降低绝缘性覆盖膜 18 中的应力和降低绝缘性覆盖膜 18 中的吸湿量。因而，不易产生因焊剂安装工序和热循环等而使 IC 芯片 21、22 脱离的现象。

并且，由于在半导体元件安装用图案 12 设置有绝缘性覆盖膜 18，因此与通过导电性粘合剂将 IC 芯片粘合在仅形成了金属薄膜的半导体元件安装用图案上的情况相比，能够增大 IC 芯片对半导体元件安装用图案 12、12 的粘合力。

图 9 为示出了电子设备 100 的结构的侧面图。

电子设备 100，包括：主电路板衬底 101、和本实施例所涉及的半导体安装用衬底 10。在主电路板衬底 101 的表面 101a 形成有彼此之间具有间隔的多个连接片(land)102、102、…。半导体安装用衬底 10 安装在主电路板衬底 100，具体地说，第二端子部 15、15、…分别通过焊剂 103、103、…电连接在多个连接片 102、102、…上。在半导体安装用衬底 10 中，半导体元件(图中没有示出)由密封树脂 26 密封着。

接着，示出了进行焊剂耐热试验，检验半导体装置 20 的效果的结果。具体地说，使用图 2 所示的半导体装置 20 和图 10 所示的以往的半导体装置 70，进行了焊剂耐热试验。

这里，用图 10 示出了以往的半导体装置 70 的结构。图 10(a)为示出了将硅半导体芯片和镓砷半导体芯片用作 IC 芯片，将电放大电路模块做为半导体装置的例子的上表面图，图 10(b)为沿着 IVB-IVB 线的剖面图。以往的半导体装置 70 的结构与半导体装置 20 的结构大致相同，包括：IC 芯片 21、22，半导体元件安装用衬底 75，引线 25、25、…和密封树脂 26。

对半导体元件安装用衬底 75 加以简单说明，在衬底本体 72 的安装面的中央部分设置有半导体元件安装用图案 71，在安装面的比半导体元件安装用图案 71 靠周边的部分形成有在衬底厚度方向贯穿的多个贯穿导体部 14、14、…。并且，第一端子部 13、13、…各自设置为从贯穿导体部 14、

14、…朝着半导体元件安装用图案 71 延伸，第二端子部 15、15、…各自设置在与安装面相反一侧的面，连接在贯穿导体部 14、14、…。从上述内容可得知，半导体元件安装用衬底 75 与半导体元件安装用衬底 10 的不同之处在于：没有绝缘性覆盖膜、及各第一端子部 13 从贯穿导体部沿着安装面延伸的方向不同。

接着，示出本实施例的焊剂耐热试验的顺序。在焊剂耐热试验中，首先，在 100~130℃的温度下进行了 10~20 个小时的烘焙(baking)。其次，用 85℃、65%RH(relative humidity)进行了 10~24 个小时的吸湿。接着，在 250~270℃的温度下进行 10 秒的加热。然后，利用可非破坏观察的超声波映像装置 SAT(Scanning Acoustic Tomograph)，对密封树脂 26 的脱离情况进行了观察。具体地说，对密封树脂 26 是否从半导体元件安装用衬底 10 的接地用第一端子部 13a 及电连接用第一端子部 13b 脱离，并且，密封树脂 26 是否从半导体元件安装用衬底 75 的接地用第一端子部 13a 及电连接用第一端子部 13b 脱离的情况进行了观察。表 1 示出了所观察的结果。

【表 1】

	产生脱离数/试验数	
	发明例(图2)	比较例(图9)
在接地用第一端子的脱离	1/12	12/12
在电连接用第一端子的脱离	0/12	12/12

如表 1 所示，在以往的半导体装置 70 中，进行了 12 次试验，对为密封树脂脱离的地方的接地用第一端子部 13a 和电连接用第一端子部 13b 均进行了观察。

在图 11 中模式地示出了在图 10 所示的以往的半导体装置 70 中进行焊剂耐热试验时产生脱离的地方。从图 11 所示的结果可得知下述的脱离扩展情况。即，脱离是从 IC 芯片 22 的正下方的半导体元件安装用图案

71 开始, 向导体布线部 17 扩展, 进一步发展到接地用第一端子部 13a 的。并且, 同时, 在半导体元件安装用图案 71 附近的电连接用第一端子部 13b 中也产生脱离。

另一方面, 在半导体装置 20 中, 如表 1 所示, 进行了 12 次试验, 密封树脂脱离的地方在接地用第一端子部 13a 为 1 处, 在电连接用第一端子部 13b 为 0。从该试验结果可想到下述内容。由于将各第一端子部 13 设置在安装面的比各贯穿导体部 14 靠周边的部分中, 因此上述脱离的扩展被绝缘性覆盖膜 18 和密封树脂 26 的粘合之处、或各贯穿导体部 14 阻止, 没有发展到各第一端子部 13。并且, 由于密封树脂粘合在设置在半导体元件安装用图案的周围的绝缘性覆盖膜上, 因此能够抑制上述脱离的产生。因而, 半导体装置 20 能够抑制机械强度的劣化和电特性的劣化、或者引线 25、25、…的断线等的产生。

图 3 为将硅半导体芯片和镓砷半导体芯片用作 IC 芯片, 将电放大电路模块 30 做为半导体装置的例子的外形图。图 3(a)为电放大电路模块 30 的上表面图, 图 3(b)为电放大电路模块 30 的右侧面图, 图 3(c)为电放大电路模块 30 的正面侧面图, 图 3(d)为电放大电路模块 30 的下表面图。电放大电路模块 30 的特征在于, 包括与上述半导体元件安装用衬底 10 的内部结构大致相同的半导体元件安装用衬底 31, 在该半导体元件安装用衬底 31 中, 如图 3(d)所示, 沿着衬底本体背面的两边设置有第二端子部 32、32、… , 接地用第一端子部 33 设置在衬底本体背面的中央部分。

衬底本体由 BT 树脂构成, 密封树脂 34 为环氧树脂, 在电连接用第一端子部(图中没有示出), 半导体元件安装用图案(图中没有示出), 第二端子部 32、32、… , 及接地用第一端子部 33 各自的表面分别形成有无电解镀金。电放大电路模块 30 的外形尺寸为 $4\text{mm} \times 4\text{mm} \times 1.2\text{mm}$ 。制作这样的电放大电路模块 30, 对焊剂耐热性进行测定的结果是产生不良的个数为 0。并且, 使用这样的电放大电路模块 30 来进行热循环试验的结果是得知这样的电放大电路模块具有良好的可靠性。另外, 能够将这样的电放大电路模块 30 用在携带电话的电放大电路等中。

(第二实施例)

图 4 为示出了第二实施例所涉及的半导体元件安装用衬底 35 的结构

图。图 4(a)为半导体元件安装用衬底 35 的平面图，图 4(b)为沿着图 4(a)所示的 IVB-IVB 线的剖面图。

本实施例的半导体元件安装用衬底 35 的特征在于，与上述第一实施例的半导体元件安装用衬底 10 相比，绝缘性覆盖膜 36 的形状不同。

具体地说，在本实施例中，仅在半导体元件安装用图案周围设置有绝缘性覆盖膜 36。这样一来，由于半导体元件安装用衬底 35 所带来的效果与上述第一实施例的半导体元件安装用衬底 10 的效果大致相同，同时，在半导体元件安装用图案 12 没有设置绝缘性覆盖膜 36，因此能够谋求比上述第一实施例的半导体元件安装用衬底 10 更薄的半导体装置，且能够很容易地进行设置在半导体元件安装用图案 12 的 IC 芯片 21、22 和半导体元件安装用图案 12 的电导通。并且，由于绝缘性覆盖膜 36 的表面面积变小，因此吸湿量也变少，能够抑制在焊剂安装等中，吸湿成分气体化，而助长 IC 芯片 21、22 脱离的现象。从上述内容可知，即使在制造半导体装置时不进行严密的湿度管理等，也能够实现制造成品率较高且高可靠性的半导体装置。

另外，该绝缘性覆盖膜 36 由感光性树脂材料构成，是通过光刻工序和蚀刻工序加工的。并且，在半导体元件安装用图案 12、各第一端子部 13、各贯穿导体部 14、各第二端子部 15 及各导体布线部 17 形成有金属薄膜。

图 5 为示出了用该半导体元件安装用衬底 35 所制成的半导体装置 40 的结构图，图 5(a)为半导体装置 40 的平面图，图 5(b)为沿着图 5(a)所示的 VB-VB 线的剖面图。

本实施例的半导体装置 40 的特征在于，与上述第一实施例的半导体装置 20 相比，半导体元件安装用衬底 35 的结构不同。因此，半导体装置 40 所带来的效果与半导体元件安装用衬底 35 所带来的效果大致相同。具体地说，在半导体元件安装用图案的周围设置有绝缘性覆盖膜 36。这样一来，由于绝缘性覆盖膜 36 与密封树脂 26 的粘合性较大，且密封树脂 26 也进入到贯穿导体部 14、14、…中，因此即使 IC 芯片 21、22 的一部分从半导体元件安装用图案 12 脱离，也能够防止该脱离向贯穿导体部 14、14、…的区域发展的情况。从而，能够防止第一端子部 13、13、…和引

线 25、25、…的断线等不良的产生。

而且，由于用导电性粘合剂 24 将 IC 芯片 21、22 直接粘合在半导体元件安装用图案 12 上，因此很容易使 IC 芯片 21、22 与半导体元件安装用图案 12 电导通。并且，由于没有在半导体元件安装用图案 12 设置绝缘性覆盖膜 36，因此能够谋求半导体装置 40 的薄型化。并且，由于绝缘性覆盖膜 36 的形成面积变小，因此吸湿量也变少，还能够很容易地抑制在焊剂安装等中，吸湿成分气体化，而助长 IC 脱离的现象。从上述内容可知，即使在制造时不进行严密的湿度管理等，也能够实现制造成品率较高且高可靠性的半导体装置 40。

(第三实施例)

图 6 为示出了第三实施例所涉及的半导体元件安装用衬底 45 的结构图，图 6(a)为半导体元件安装用衬底 45 的平面图，图 6(b)为沿着图 6(a)所示的 VIB-VIB 线的剖面图。

本实施例的半导体元件安装用衬底 45 的特征在于，与上述第一实施例的半导体元件安装用衬底 10 相比，绝缘性覆盖膜 46 的形状不同、及半导体元件安装用图案 49 的外形分别小于 IC 芯片 21、22 的外形。

具体地说，在本实施例中，绝缘性覆盖膜 46 由仅设置在半导体元件安装用图案周围的第一绝缘性覆盖膜 47、和设置在半导体元件安装用图案 49 的多个第二绝缘性覆盖膜 48、48、…构成。第二绝缘性覆盖膜 48、48、…各自相互分离地配置为阵列状。第一绝缘性覆盖膜 47 及第二绝缘性覆盖膜 48、48、…各自由感光性树脂材料构成，是用光刻工序和蚀刻工序加工而成的。

并且，半导体元件安装用图案 49 的外形小于 IC 芯片 21、22 的外形。

并且，在半导体元件安装用图案 49 中的没有设置第二绝缘性覆盖膜 48、48、…的部分，第一端子部 13、13、…，贯穿导体部 14、14、…，第二端子部 15、15、…及导体布线部 17、17、…形成有金属薄膜。

这样的半导体元件安装用衬底 45 所带来的效果与上述第一实施例的半导体元件安装用衬底 10 所带来的效果大致相同，即使使衬底本体 11 的厚度较薄，也难以产生弯曲，且即使安装 IC 芯片 21、22，也难以产生脱离等。

由于在半导体元件安装用图案 49 设置有第二绝缘性覆盖膜 48、48、…，因此与在没有设置第二绝缘性覆盖膜的半导体元件安装用图案形成金属薄膜，设置 IC 芯片的情况相比，能够让 IC 芯片 21、22 牢固地粘合在半导体元件安装用图案 49。

并且，由于彼此分离地设置有第二绝缘性覆盖膜 48、48、…，因此能够降低整个绝缘性覆盖膜 46 的应力。并且，由于半导体元件安装用图案 49 的外形尺寸小于 IC 芯片 21、22 的外形尺寸，因此还能够降低在半导体元件安装用图案 49 产生的应力。结果是即使安装 IC 芯片 21、22，用密封树脂 26 进行密封，也能够确实地防止 IC 芯片 21、22 的脱离等不良现象的发生。因此，即使接受焊剂安装和热循环，也能够防止引线 25、25、…和第一端子部 13、13、…，或导体布线部 17、17、…等的断线不良。

图 7 为示出了用半导体元件安装用衬底 45 制成的半导体装置 55 的结构图，图 7(a)为半导体装置 55 的平面图，图 7(b)为沿着图 7(a)所示的 VIIB—VIIB 线的剖面图。

本实施例的半导体装置 55 的特征在于，与上述第一实施例的半导体装置 20 相比，半导体元件安装用衬底 45 的结构不同。因此，半导体装置 55 所带来的效果与半导体元件安装用衬底 45 所带来的效果大致相同。

以下，对本实施例的半导体装置 55 的制作方法加以简单地说明。

首先，在图 6 所示的半导体元件安装用衬底 45 的半导体元件安装用图案 49，对 IC 芯片 21、22 分别进行位置对准，通过例如添加了银填料的环氧类导电性粘合剂 24，分别将它们粘合在第二绝缘性覆盖膜 48、48、…及没有设置第二绝缘性覆盖膜 48、48、…的半导体元件安装用图案 49 的部分中。

其次，用引线 25、25、…对 IC 芯片 21、22 的电极端子 23、23、…和电连接用第一端子部 13b、13b、…进行引线焊接连接。另外，最好将金属线用作引线 25。这样一来，完成了半导体元件安装用衬底 45 和 IC 芯片 21、22 的电连接，因此若对第二端子部 15、15、…施加外部电压，就可进行半导体装置 55 的电检查。

接着，使用热硬化性树脂，例如，使用在填料中用了硅的环氧类树脂等密封树脂材料，来进行埋入设置 IC 芯片 21、22 及引线 25、25、…的

树脂密封。此时，由于密封树脂 26 也进入各贯穿导体 14 的开口，因此能够使半导体元件安装用衬底 45 和密封树脂 26 的粘合性更加牢固。从而，能够制作半导体装置 55。

由于在这样的结构的本实施例的半导体装置 55 中，包括有上述半导体元件安装用衬底 45，因此所带来的效果与半导体元件安装用衬底 45 所带来的效果大致相同。

具体地说，由于将 IC 芯片 21、22 主要粘合在第二绝缘性覆盖膜 48、48、…，因此与用导电性粘合剂将其粘合在仅形成了金属薄膜的半导体元件安装用图案时相比，可牢固地粘合在一起。

由于彼此分离地设置有第二绝缘性覆盖膜 48、48、…，因此能够降低整个绝缘性覆盖膜 46 的应力。并且，由于半导体元件安装用图案 49 的外形尺寸小于 IC 芯片 21、22 的外形尺寸，因此还能够降低在半导体元件安装用图案 49 产生的应力。结果是即使安装 IC 芯片 21、22，用密封树脂 26 进行密封，也能够确实地防止 IC 芯片 21、22 的脱离等不良现象的发生。因此，即使接受焊剂安装和热循环，也能够防止引线 25、25、…和第一端子部 13、13、…，或导体布线部 17、17、…等的断线不良。

图 8 为示出了将硅半导体芯片和镓砷半导体芯片用作 IC 芯片，将电放大电路模块做为半导体装置的例子的外形图，图 8(a)为电放大电路模块 60 的上表面图，图 8(b)为电放大电路模块 60 的右侧面图，图 8(c)为电放大电路模块 60 的正面侧面图，图 8(d)为电放大电路模块 60 的下表面图。虽然电放大电路模块 60，包括与上述半导体元件安装用衬底 45 的内部结构大致相同的半导体元件安装用衬底 61，但在半导体元件安装用衬底 61 中，如图 8(d)所示，第二端子部 62、62、…的端子数与上述半导体元件安装用衬底 45 的端子数不同，并且，贯穿导体部(图中没有示出)及第一端子部(图中没有示出)的个数也与上述半导体元件安装用衬底 45 的不同。

衬底本体由 BT 树脂构成，密封树脂 63 用环氧树脂。并且，在第一端子部(图中没有示出)、半导体元件安装用图案(图中没有示出)及第二端子部 62 等的表面形成有无电解镀金。电放大电路模块 60 的外形尺寸为 2mm × 2mm × 0.6mm。制作这样的电放大电路模块 60，对焊剂耐热性进行测定的结果是产生不良的个数为 0。并且，进行热循环试验的结果是得知这

样的电放大电路模块具有良好的可靠性。能够将该电放大电路模块 60 用在携带电话的电放大电路中。

(其它实施例)

在上述第一实施例到上述第三实施例中，对在半导体元件安装用衬底的半导体元件安装用图案下部，没有形成布线图案和贯穿孔的结构加以说明，也可以在半导体元件安装用图案下部形成贯穿孔。

并且，对半导体元件安装用衬底的两面布线结构加以说明，但本发明并不限于此，也可以为多层布线结构。

并且，也可以在安装面或形成第二端子部的面进一步形成布线图案。

(产业上的实用性)

本发明所涉及的半导体元件安装用衬底及半导体装置能够防止由 IC 芯片的脱离和密封树脂的膨胀等而产生的断线等不良现象，能够实现高可靠性且成本较低的半导体装置，对各种电子设备，特别是携带用电子设备的领域有用。

图1(a)

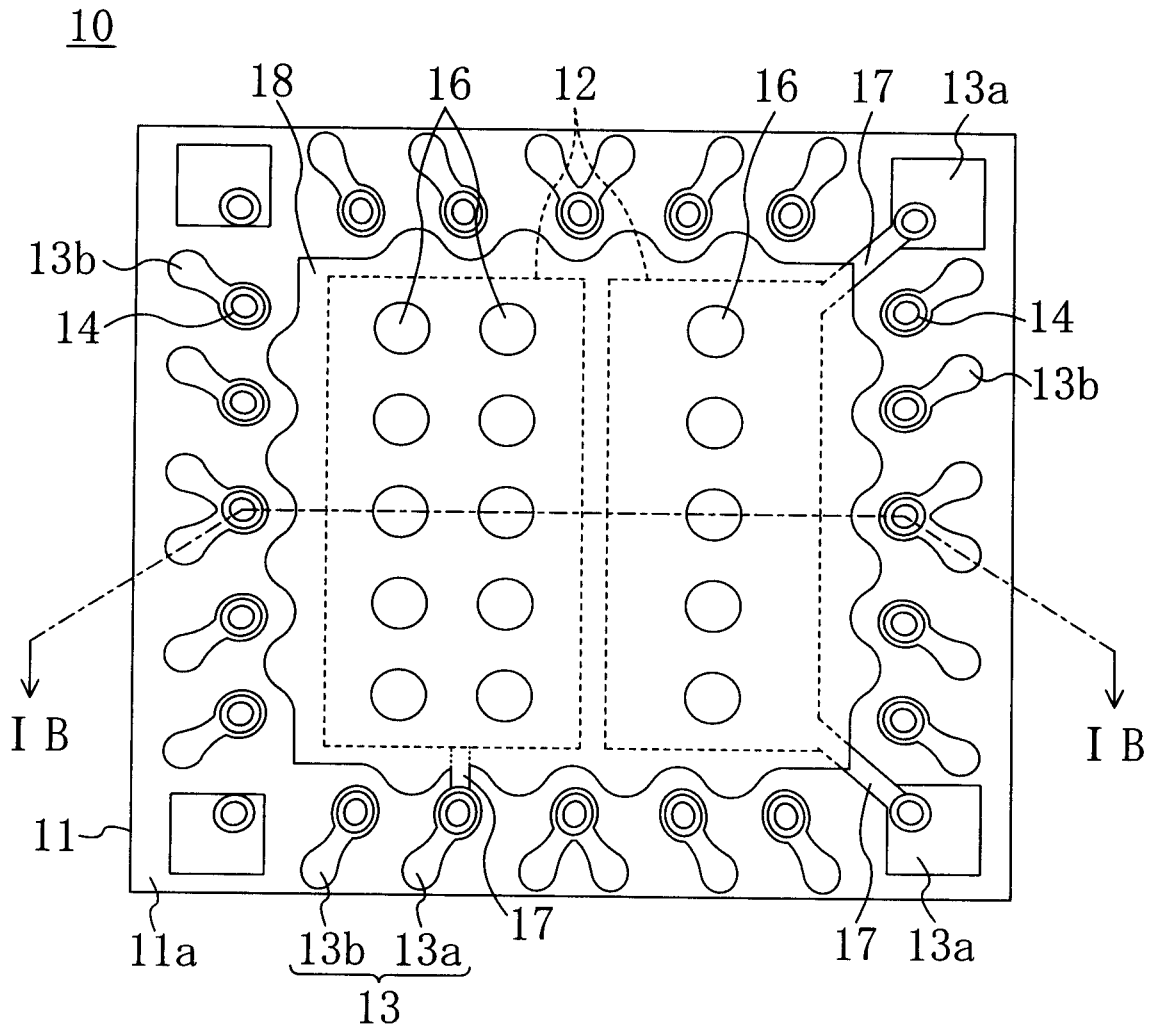


图1(b)

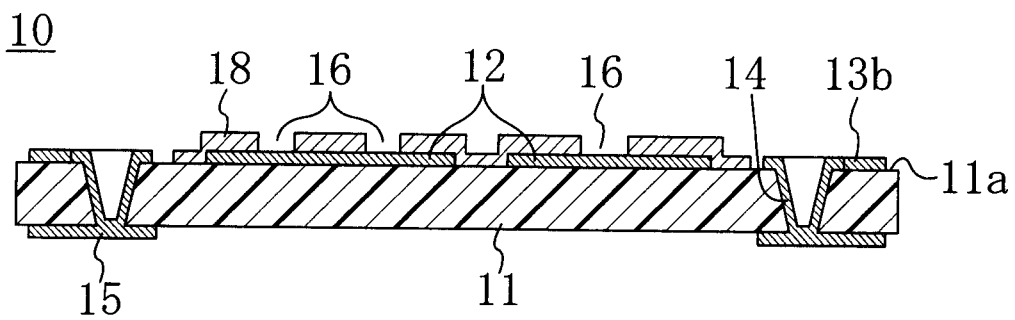


图2(a)

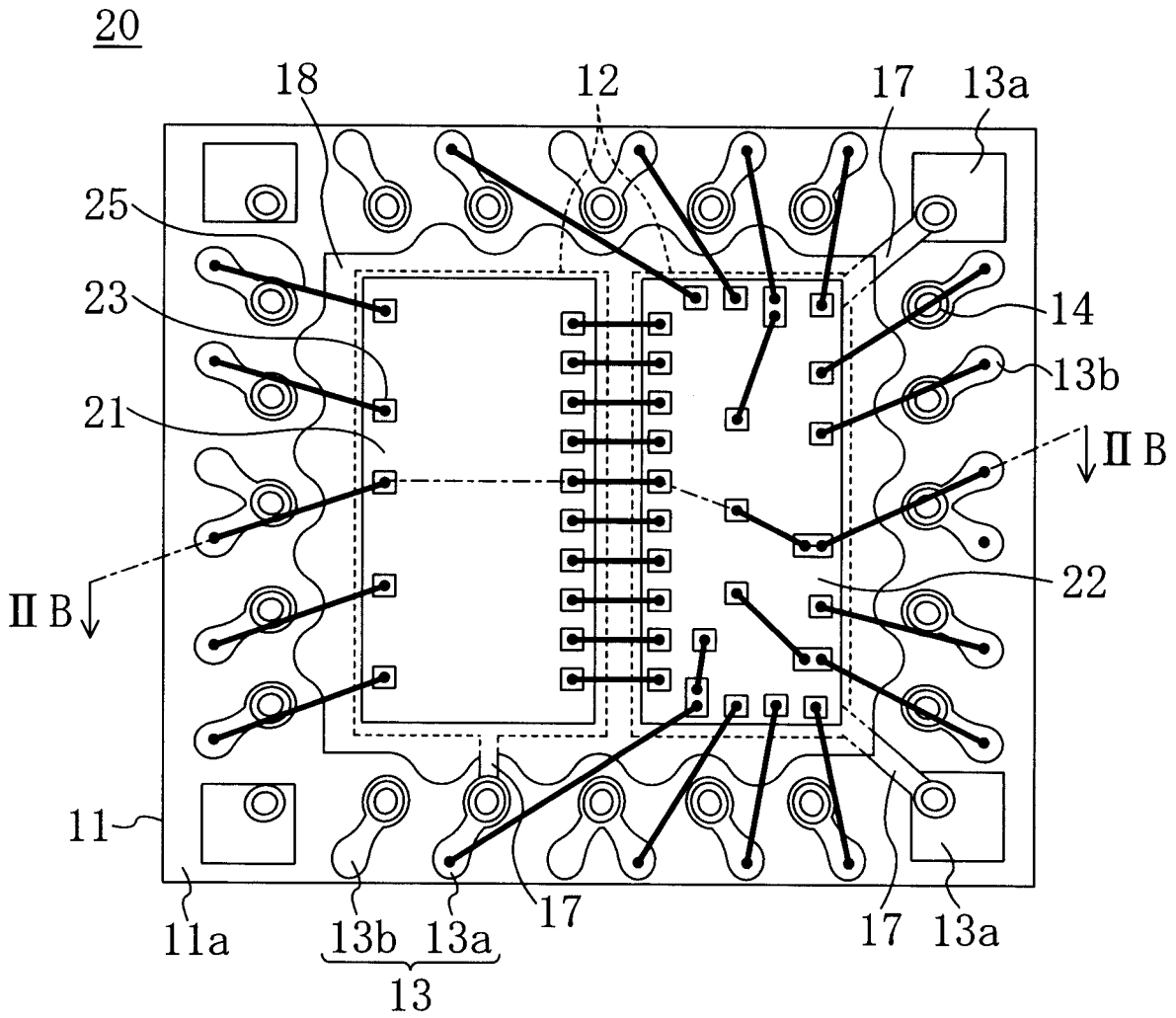


图2(b)

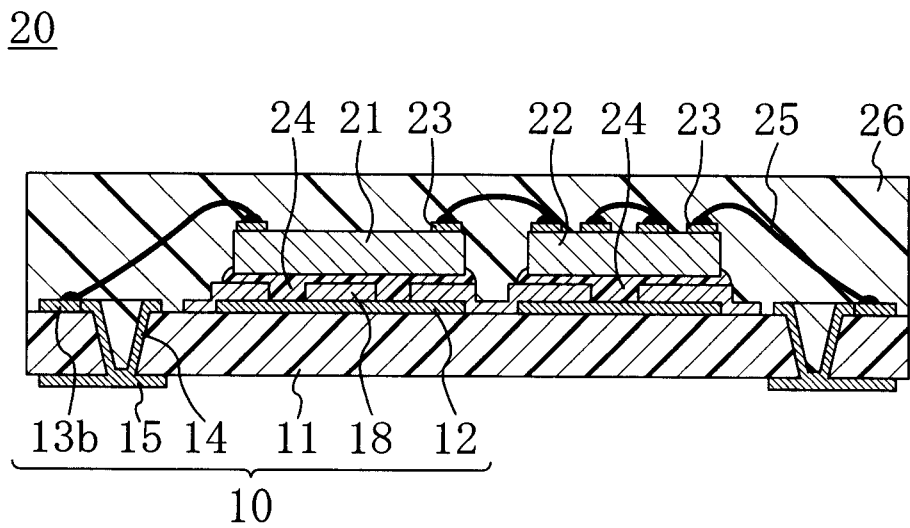


图3(a)

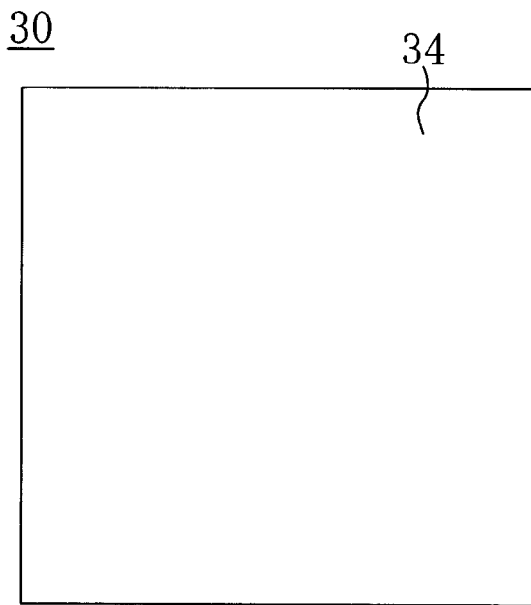


图3(b)

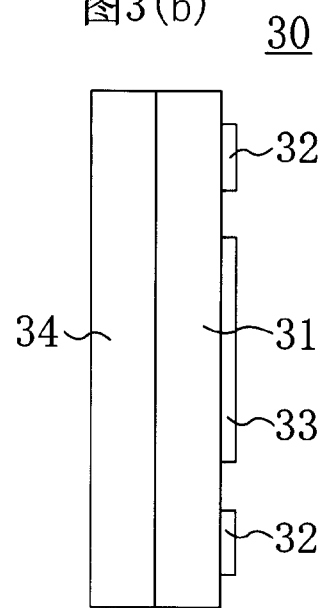


图3(c)

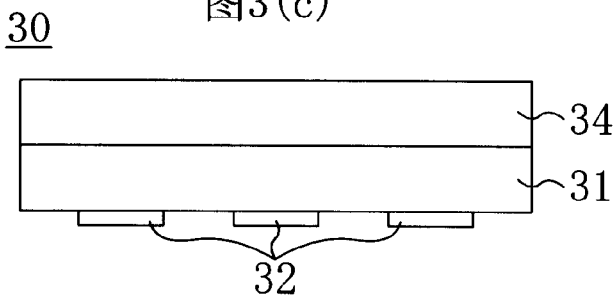


图3(d)

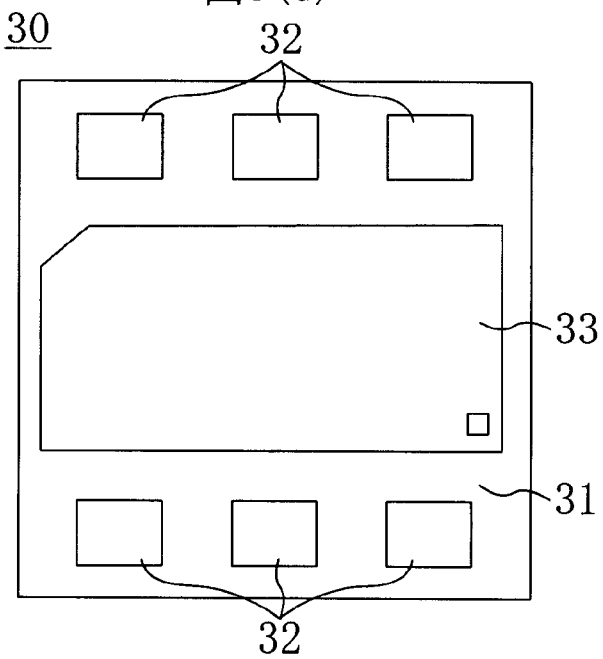


图4(a)

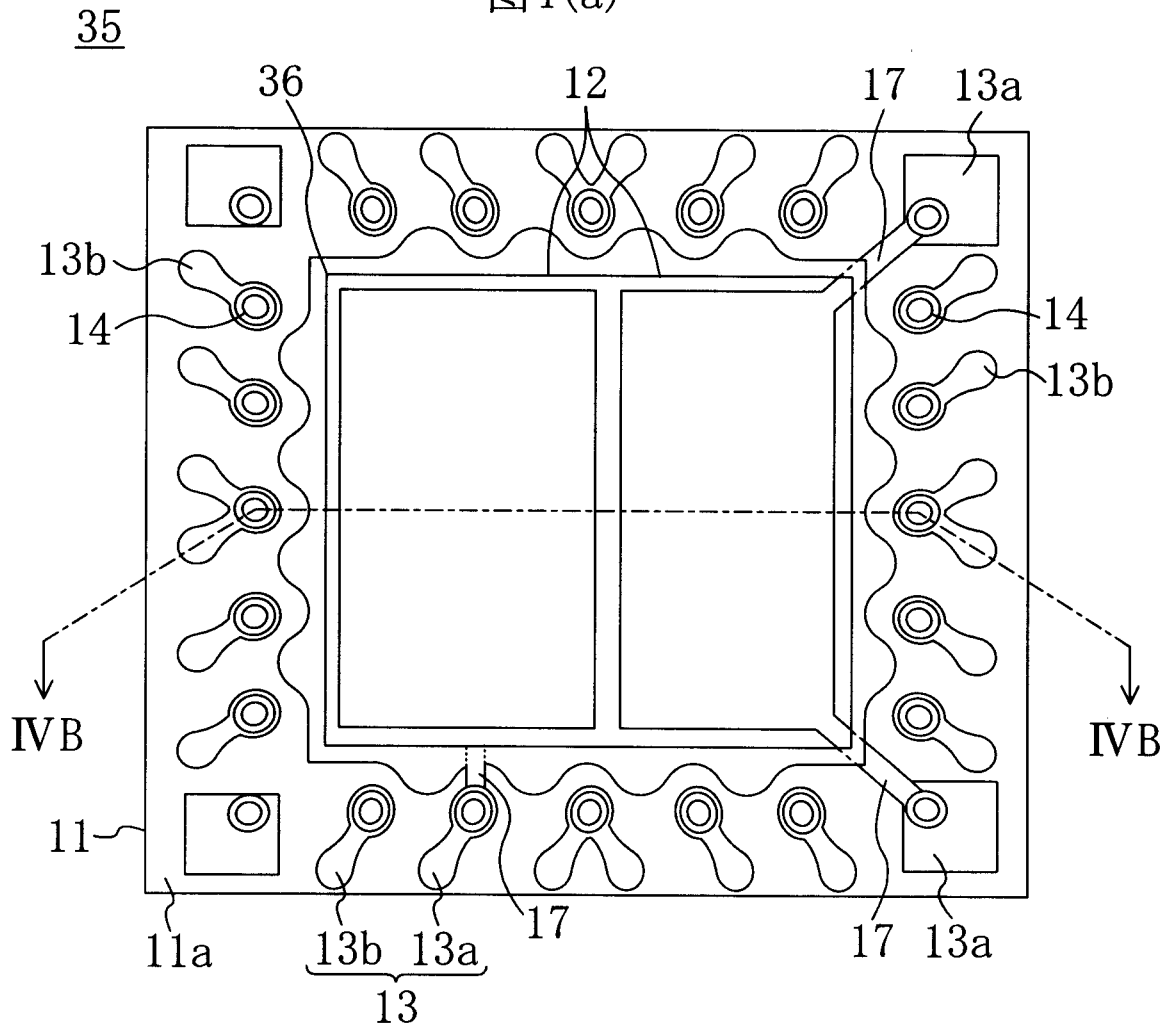


图4(b)

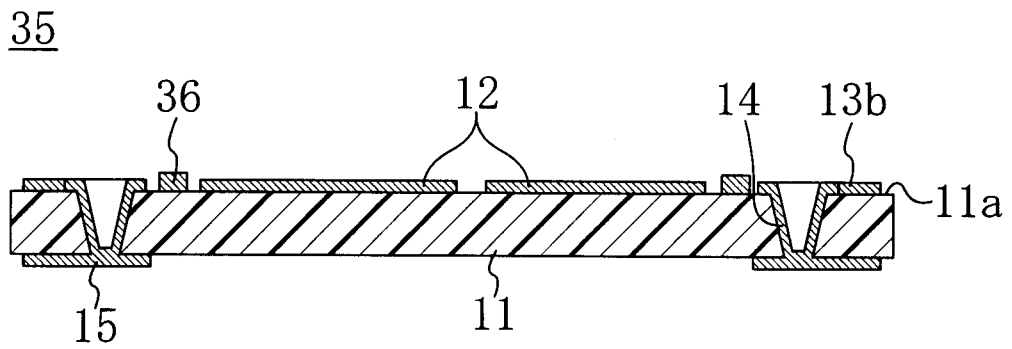


图5(a)

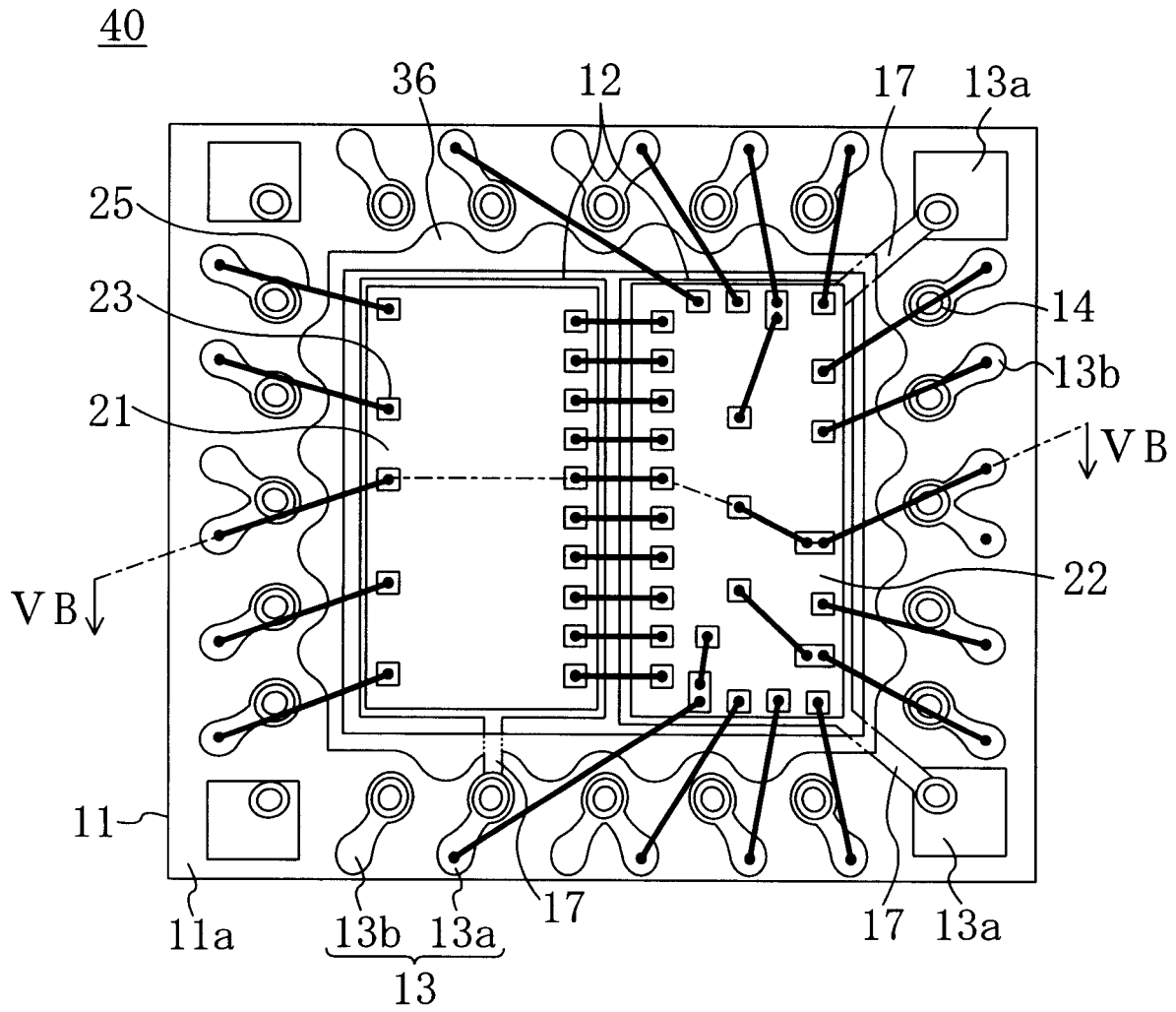


图5(b)

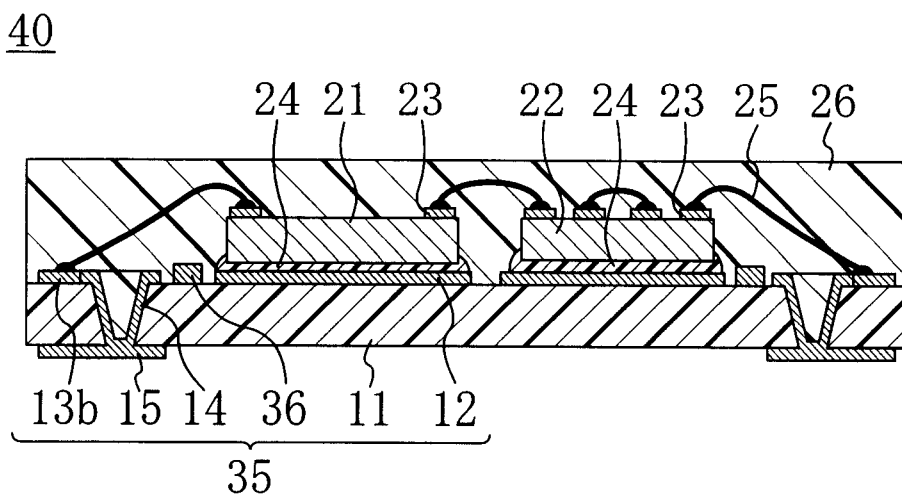


图6(a)

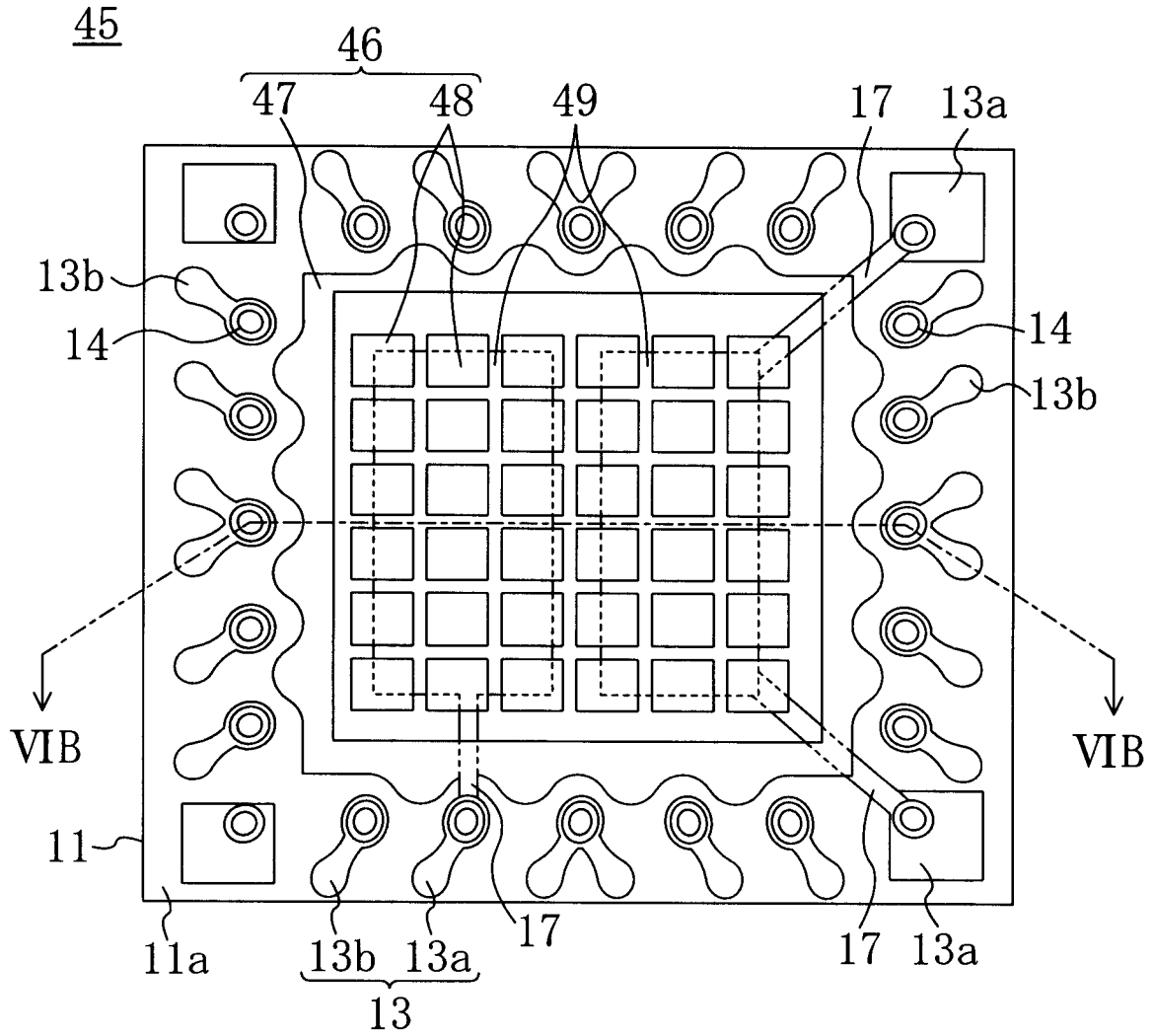


图6(b)

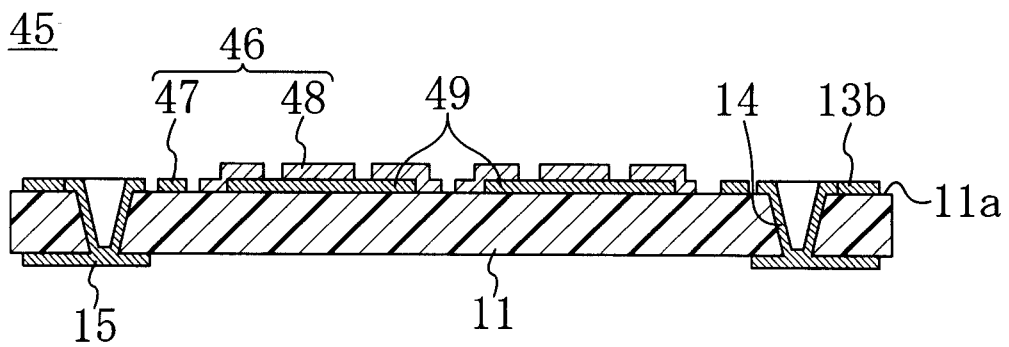


图7(a)

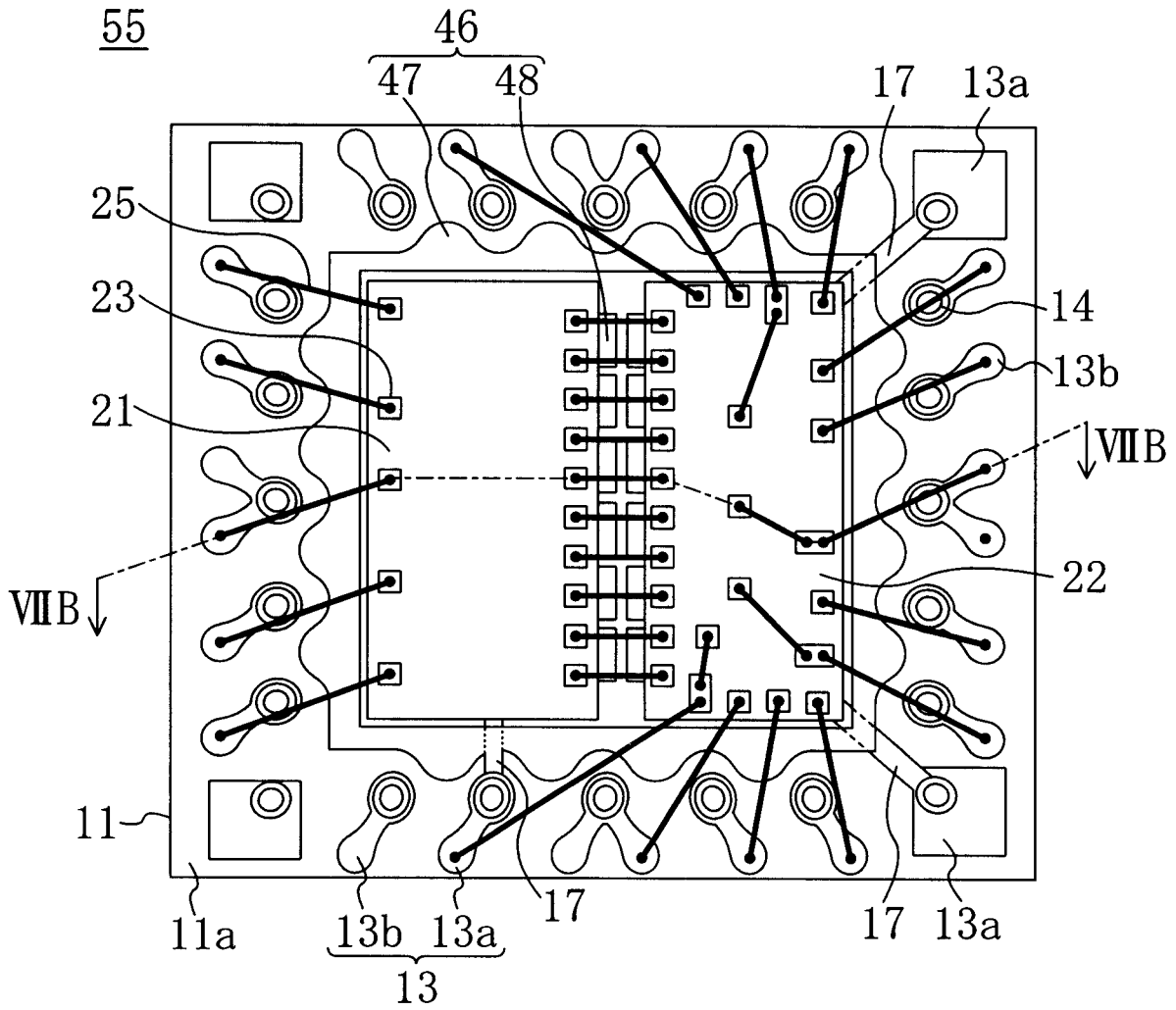


图7(b)

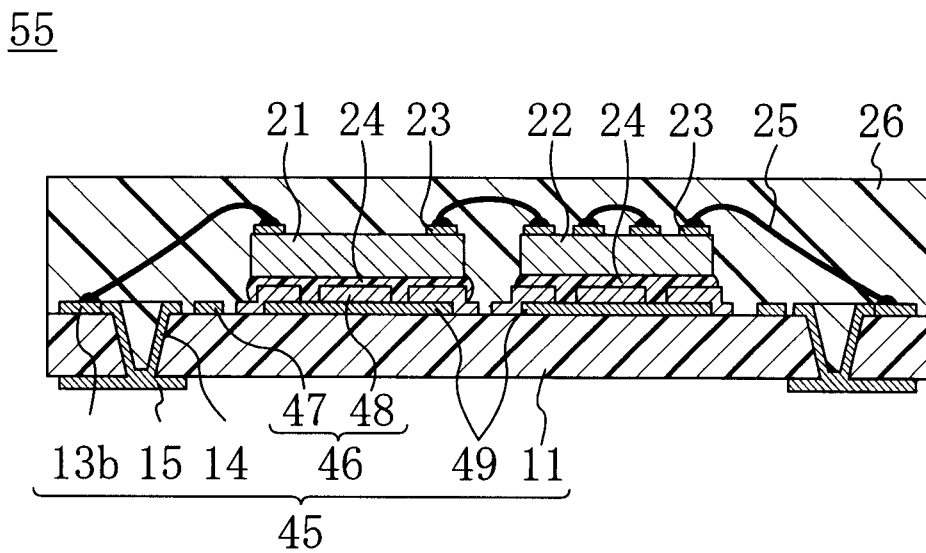


图8(a)

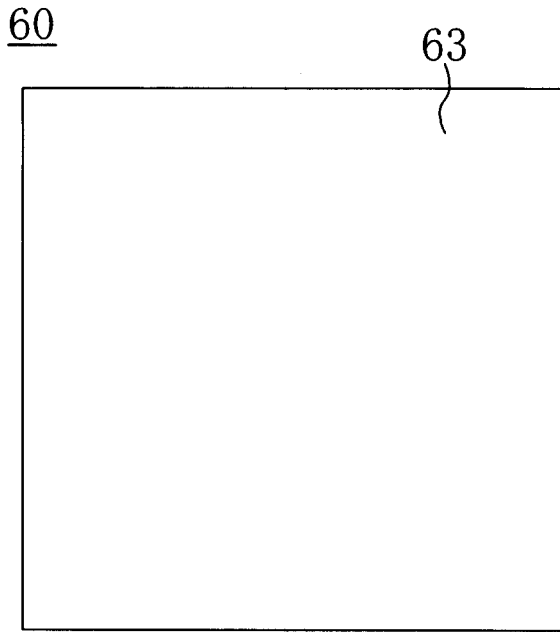


图8(b)

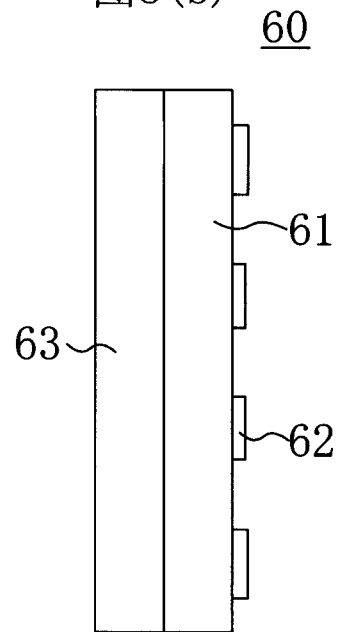


图8(c)

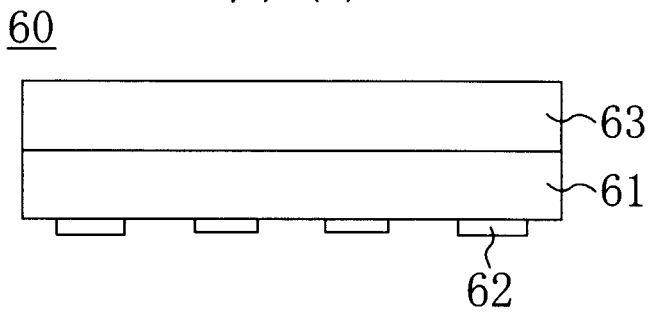


图8(d)

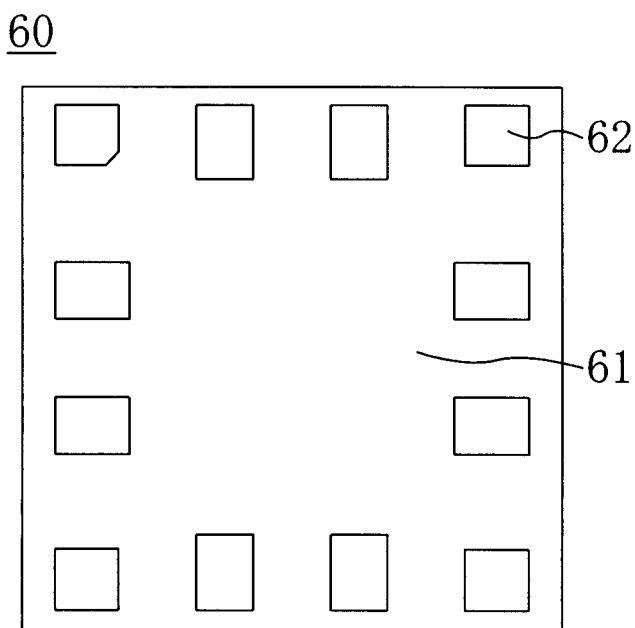


图 9

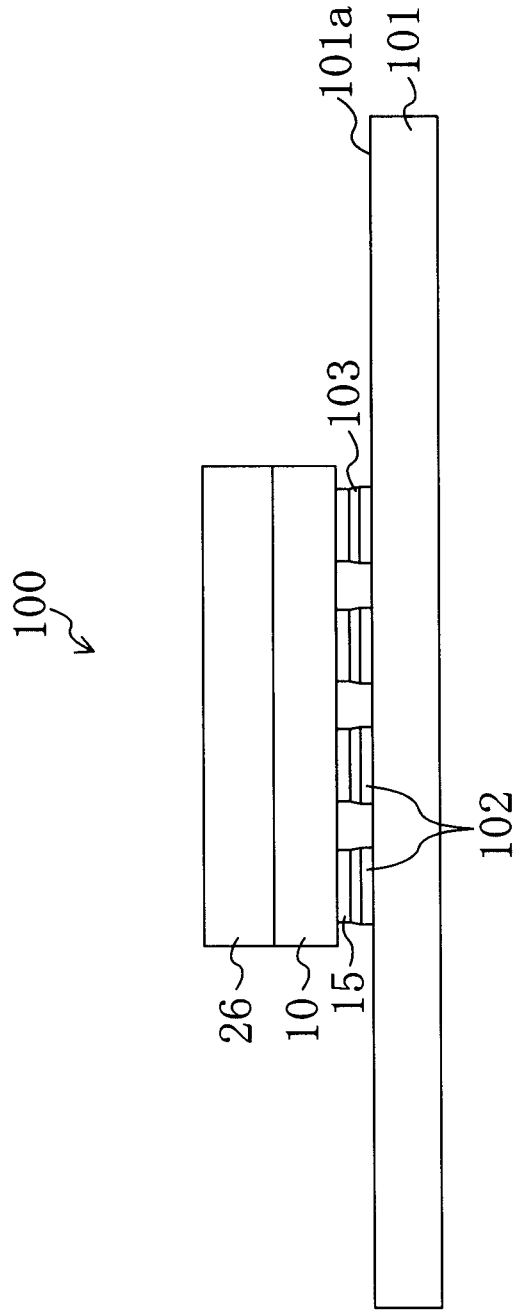


图10(a)

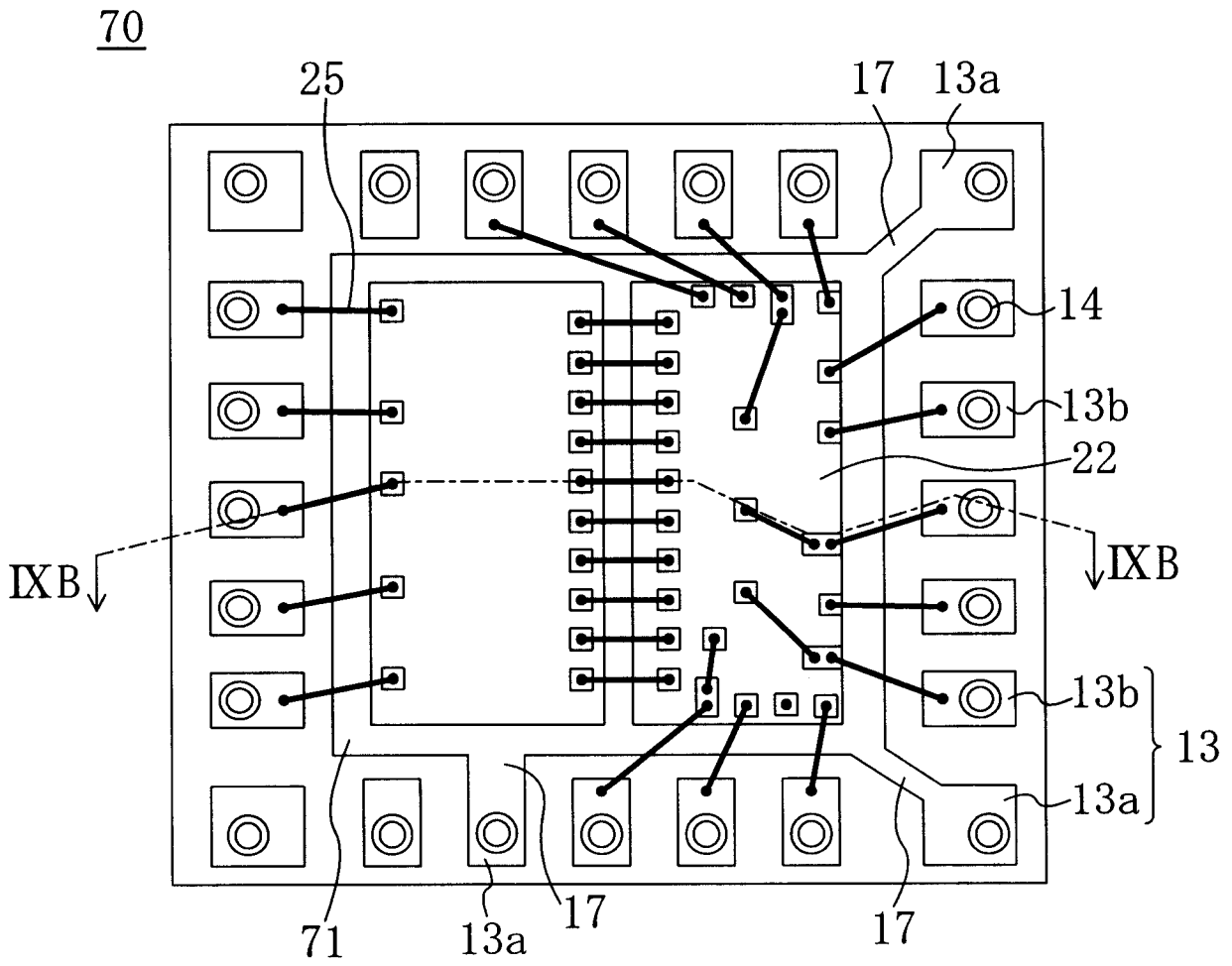


图10(b)

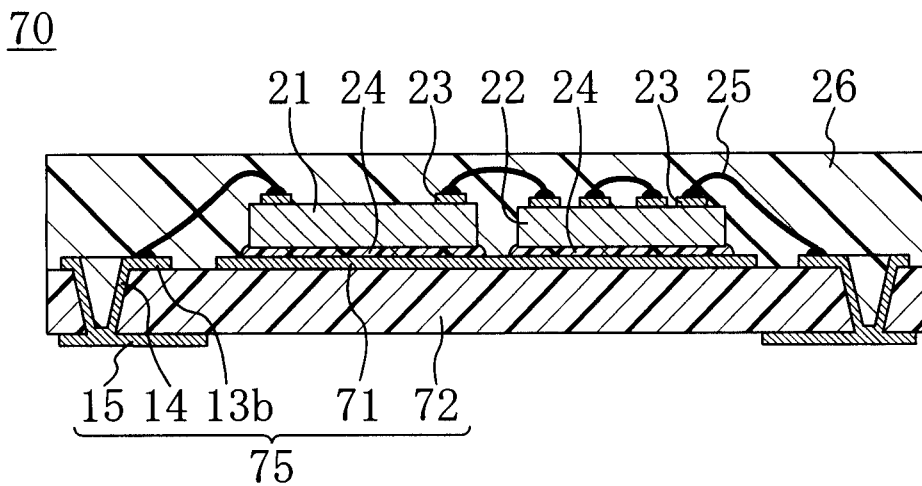


图 11

