

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-83018

(P2011-83018A)

(43) 公開日 平成23年4月21日(2011.4.21)

(51) Int.Cl.		F I		テーマコード (参考)
HO4S 5/02 (2006.01)		HO4S 5/02	C	5D062
HO4S 1/00 (2006.01)		HO4S 1/00	L	

審査請求 有 請求項の数 1 O L (全 19 頁)

<p>(21) 出願番号 特願2010-269913 (P2010-269913)</p> <p>(22) 出願日 平成22年12月3日 (2010.12.3)</p> <p>(62) 分割の表示 特願2007-264869 (P2007-264869) の分割</p> <p>原出願日 平成11年1月6日 (1999.1.6)</p> <p>(31) 優先権主張番号 PP 2595</p> <p>(32) 優先日 平成10年3月25日 (1998.3.25)</p> <p>(33) 優先権主張国 オーストラリア (AU)</p> <p>(31) 優先権主張番号 PP 2710</p> <p>(32) 優先日 平成10年3月31日 (1998.3.31)</p> <p>(33) 優先権主張国 オーストラリア (AU)</p> <p>(31) 優先権主張番号 PP 2709</p> <p>(32) 優先日 平成10年3月31日 (1998.3.31)</p> <p>(33) 優先権主張国 オーストラリア (AU)</p>	<p>(71) 出願人 507236292 ドルビー ラボラトリーズ ライセンシング コーポレーション アメリカ合衆国, カリフォルニア 941 03, サンフランシスコ ポットレロ ア ベニュー 100</p> <p>(74) 代理人 100070150 弁理士 伊東 忠彦</p> <p>(72) 発明者 マクグレイス, デイビッド スタンリー オーストラリア国, ニューサウスウェール ズ 2026, ボンディ, インペリアル アベニュー 58</p>
---	---

最終頁に続く

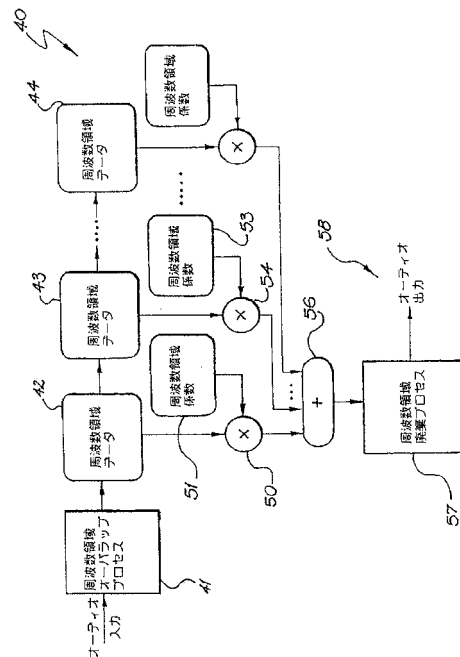
(54) 【発明の名称】 オーディオ信号処理方法および装置

(57) 【要約】

【課題】 畳み込みプロセスの全体的品質は実質的に維持しながら、畳み込みシステム全体の処理要求量を削減する。

【解決手段】 リスナ周辺の所定の位置に置かれた一連の仮想オーディオ音源を表す一連の入力オーディオ信号を処理し縮小したオーディオ出力信号集合を生成し、リスナ周辺のスピーカ装置上で再生される方法であって、入力オーディオ信号を対応するインパルス応答のはじめの先頭部分と畳み込み、対応する仮想オーディオ源のインパルス応答に対する初期音および早期反射を対応するスピーカ装置に、マッピングし一連の初期応答を形成する、オーディオ出力信号から結合混合を形成する、対応するインパルス応答の末尾から結合した畳み込み末尾を形成する、結合合成を結合畳み込み末尾と畳み込み、結合末尾応答を形成する、オーディオ出力信号ごとに対応する一連の初期応答と対応する結合末尾応答を結合し、オーディオ出力信号を形成する。

【選択図】 図3



## 【特許請求の範囲】

## 【請求項 1】

リスナ周辺の対応する所定の位置群に置かれた仮想オーディオ音源群を表す、あるサンプリングレートでサンプリングされている入力オーディオ信号のセットを処理して、環境中のリスナ周辺に置かれたスピーカ装置群を通じた再生のためのオーディオ出力信号群の縮小セットを生成する方法であって、それぞれの入力オーディオ信号に対応するインパルス応答関数のセットが各スピーカ装置について用意されており、各スピーカ装置について用意された各インパルス応答関数はそのスピーカ装置についてのはじめの部分およびそのスピーカ装置についての後の部分を有しており、前記方法が：

各スピーカ装置について、各入力オーディオ信号を、そのスピーカ装置について用意されたその入力オーディオ信号に対応するインパルス応答関数のはじめの部分によって特徴付けられるフィルタによってフィルタ処理して、そのスピーカ装置についての前記サンプリングレートの複数の第一のフィルタ処理された信号を生成し、

前記オーディオ入力信号の組み合わせられた混合を形成し、

各スピーカ装置について、前記組み合わせられた混合を、そのスピーカ装置について用意された前記セットのインパルス応答関数の後の部分のうちの一つまたは複数から形成されたそのスピーカ装置についての尾部応答関数によって特徴付けられるフィルタによってフィルタ処理する、ことを含み、

各スピーカ装置についての前記はじめの部分が、そのスピーカ装置についての前記環境における初期音および早期反射の効果をシミュレートし、各スピーカ装置についての前記尾部応答関数とそのスピーカ装置についての前記環境における残響の効果をシミュレートし、それによりサンプリングレートを下げることなく各スピーカ装置についての初期音および早期反射ならびに残響がシミュレートされる、方法。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本出願人によって出願された「高精度且つ高効率のデジタルフィルタ」と題する国際 PCT 出願第 PCT/AU93/00330 号には、詳細なインパルス応答関数の効果的で長い畳み込みを可能にすることに加え極めて低いレイテンシを有する畳み込みのプロセスが開示されている。

## 【背景技術】

## 【0002】

インパルス応答関数の畳み込みを用いてオーディオ信号に「色」を加え、例えば、ヘッドホン上で再生する際、信号によって「頭の外から」のリスニング体験が得られることは公知である。遺憾ながら、高速フーリエ返還 (FFT) のような高度なアルゴリズム技術を使用しながらも畳み込みプロセスは、計算時間を過度に必要とすることがしばしばある。サラウンド音の全容量が必要となるときにはよくあることであるが、多チャンネルを独立して畳み込ませる必要がある場合、計算要求量が増大することがある。畳み込みのレイテンシ (latency) に対してリアルタイム制限を課している場合は特にそうであるが、最新 DSP プロセッサは信号の完全な畳み込みのための資源を提供できないことがある。

## 【発明の概要】

## 【発明が解決しようとする課題】

## 【0003】

従って、畳み込みプロセスの全体的品質は実質的に維持しながら、畳み込みシステム全体の処理要求量を削減しようという一般的な必要性がある。

## 【課題を解決するための手段】

## 【0004】

本発明の第一態様にに基づき、リスナ周辺の所定の位置に配置した一連の仮想音源を表す

一連の入力オーディオ信号を処理して削減したオーディオ出力信号集合を生成し、リスナ周辺に配置したスピーカで再生する方法が提供されている。この方法は、(a)各入力オーディオ信号および各オーディオ出力信号について(i)入力オーディオ信号を対応する仮想オーディオ源のインパルス応答のはじめの音および早期反射を実質的に対応するスピーカ装置にマッピングする対応するインパルス応答の初期ヘッド部と畳み込みするステップと、(b)入力オーディオ信号のそれぞれおよびオーディオ出力信号のそれぞれについて(i)オーディオ入力信号から結合ミックスを形成するステップと、(ii)単一畳み込みテールを決定するステップと、(iii)結合ミックスを単一畳み込みテールと畳み込みで結合テール応答を形成するステップと、(c)オーディオ出力信号のそれぞれについて(i)対応する一連の初期応答と対応する結合テール応答とを結合しオーディオ出力信号を形成するステップとで構成する。単一の畳み込みテールは、対応するインパルス応答のテールを結合することによって形成することができる。または、単一の畳み込みテールは仮想スピーカテールインパルス応答の選択した一つとすることができる。理想的には、この方法はさらに(a)対応するインパルス応答関数集合を構築すること(b)インパルス応答関数を多数のセグメントに分割すること(c)所定数のセグメントに対しては、セグメントの端部においてインパルス応答値を低減することによってインパルス応答関数を前処理するステップを含む。

10

20

30

40

50

**【0005】**

入力オーディオ信号は周波数領域に変換し、畳み込みは周波数領域において実行することが望ましい。ゼロにしたより高い周波数係数を使用することが好ましい場合には、より高い周波数係数をゼロにし、乗算ステップを除去することによって、周波数領域においてインパルス応答関数簡略化が可能である。

**【0006】**

畳み込みは、低レイテンシの畳み込みプロセスを用いて実行することが好ましい。低レイテンシの畳み込みプロセスは、入力オーディオ信号の所定の第一ブロックサイズ部分に対応する周波数領域入力関数ブロックに変換するステップと、インパルス応答信号所定の第二ブロックサイズ部に対応する周波数領域インパルス係数ブロックに変換するステップと、周波数領域入力係数ブロックのそれぞれに対応する周波数領域インパルス係数ブロックの所定のもので所定の方法で結合し、結合した出力ブロックを生成するステップと、結合した出力ブロックの所定のを纏めて付加し、オーディオ出力信号のそれぞれに対し周波数領域出力応答を生成するステップと、周波数領域出力応答に対応する時間領域オーディオ出力信号に変換するステップと、および時間領域オーディオ出力信号を出力するステップとを含むことができることが好ましい。

**【0007】**

本発明の別態様に基づき、リスナ周辺の所定の位置に配置した一連の仮想音源を表す一連の入力オーディオ信号を処理して削減したオーディオ出力信号集合を生成し、リスナ周辺に配置したスピーカで再生する方法が提供されている。この方法は、(a)対応するスピーカ装置に対応する仮想オーディオ源を実質的にマッピングする一連のインパルス応答関数を生成するステップと、(b)インパルス応答関数をたくさんのセグメントに分割するステップと、(c)所定の数のセグメントがセグメントの端部においてインパルス応答値を低減させ、変更したインパルス応答を生成するステップと、(d)入力オーディオ信号のそれぞれおよびオーディオ出力信号のそれぞれが(i)対応する仮想オーディオ音源に対応するスピーカ装置にマッピングする対応する修正インパルスの応答部分に入力オーディオ信号を畳み込みするステップとからなる。

**【0008】**

本発明の別の態様に基づき、種々の第一音源からオーディオ信号を表す多数のオーディオ信号を同時に畳み込み、オーディオ環境を第二の一連の出力音源から擬似化し投影することを可能とする方法が提示してある。第二の一連の出力音源は、(a)オーディオ環境におかれたとき、第一音源を実質的にマッピングするインパルス応答関数の第一のはじめの部分で多重オーディオ信号の夫々を独立してフィルタ処理するステップ、および(b)

インパルス応答関数の後の部分から形成される残響テールフィルタで多重オーディオ信号の残響テールフィルタ処理を可能とするステップからなる。

【0009】

フィルタ処理は周波数領域における畳み込みを介して行うことが可能であり、オーディオ信号は周波数領域にはじめに変換されることが好ましい。一連の入力オーディオ信号は左前チャンネル信号、右前チャンネル信号、前中央チャンネル信号、左後チャンネル信号および右後チャンネル信号を含むことが可能である。オーディオ出力信号は左右の出力信号を含むことができる。

【0010】

本発明は多数の異なる方法で実施することが可能である。例えば、CD-ROMプレーヤ・ユニット内に配置するスキップ防止プロセッサ・ユニットを利用すること、修正形態のデジタル/アナログコンバータからなる専用集積回路を利用すること、専用またはプログラム可能なデジタル信号プロセッサを利用すること、または、アナログ/デジタルコンバータとデジタル/アナログコンバータとの間を相互接続したDSPプロセッサを利用することである。あるいは、本発明は音出力信号生成器と一对のヘッドホンの中間に接続された、別個に分離可能な外部装置上で実行することが可能であり、この音出力信号はデジタル形態に出力され外部装置によって処理される。

10

別の修正は、可変制御を用いてインパルス応答関数を所定の方法で変更することを含むことができる。

本発明の範囲内に該当する形態は他にもあるが、これより、添付図面を参照しながら本発明の好適な形態を見本としてのみ説明することとする。

20

【図面の簡単な説明】

【0011】

【図1】全体畳み込み処理を行い、一連の信号を二つのヘッドホン出力チャンネルにマッピングするプロセスを概略的に示す図である。

【図2】伝統的なオーバーラップおよびセーブFFTプロセスを示す図である。

【図3】好適実施例において用いられる低レイテンシプロセスを示す図である。

【図4】一般的な周波数領域畳み込みプロセスを概略的に示す図である。

【図5】図4のプロセスの第一の簡略化を示す図である。

【図6】ヘッドホンの左耳への一連の入力信号の理想的な処理を示す図である。

30

【図7】図6の処理要求量の第一の簡略化を示す図である。

【図8】低レイテンシ畳み込みを利用する図7の構成の周波数領域実装をさらに詳細に示す図である。

【図9】周波数領域係数を導出する標準的合成プロセスを示す図である。

【図10】周波数領域係数生成の修正形態を示す図である。

【図11】好適実施例のより高い周波数のオーディオデータへの拡大を示す図である。

【図12】本オーディオ処理回路を現行CDプレーヤのスキップ防止機能の代替として使用する実施例を示す図である。

【図13】本オーディオ処理回路をデジタル/アナログコンバータと同じICパッケージ内で用いる実施例を示す図である。

40

【図14】本オーディオ処理回路を信号チェーンにおいてデジタル/アナログコンバータの手前で用いる実施例を示す図である。

【図15】本オーディオ処理回路をアナログ/デジタルおよびデジタル/アナログコンバータをもつ構成において使用する実施例を示す図である。

【図16】任意的なデジタル入力を含む図17の回路への拡張を示す図である。

【図17】本発明のいくつかの可能な物理的実施例を示す図である。

【発明を実施するための形態】

【0012】

好適および他の実施例の説明

好適実施例においては、一連の入力信号の最大長の畳み込みを各耳用のインパルス応答

50

関数に近似させ、出力が左右の耳に合計されヘッドホン上で再生されることが望ましい。

【 0 0 1 3 】

図 1 を参照すると、それぞれをまとめて 2 で表記してあるが、左前、中央前、右前、左サラウンド、右サラウンドおよび低周波数効果チャンネルからなる信号の 6 個の入力ドルビーサラウンド音集合の全畳み込みプロセスが示されている。各チャンネルに対して、左および右インパルス応答関数が用いられている。したがって、左前チャンネル 3 に対しては、対応する左前インパルス応答関数 4 が左の信号と畳み込まれる 6。左前インパルス応答関数 4 は、理想的な位置に置かれた左前チャンネルスピーカから出力される理想的なスパイクに対する左耳が受け取るインパルス応答である。出力 7 はヘッドホンの左チャンネル信号に合計される 10。

10

【 0 0 1 4 】

同様に、左チャンネルスピーカの右耳用の対応するインパルス応答 5 は、左前信号と畳み込みされて ( 8 ) 出力 9 を生成し、右チャンネルに合計される 11。他の信号のそれぞれにも同様なプロセスを行う。

したがって、図 1 の構成は 6 個の入力信号に対しほぼ 12 の畳み込みステップを必要とする。このように大きな数の畳み込みは、所望の長い畳み込みが使用される場合に特にそうであるが、DSP チップにとって極めて厄介になる可能性がある。

【 0 0 1 5 】

ここで図 2 を参照すると、標準的な「オーバーラップおよびセーブ」畳み込みプロセスが示されている。これは、ジョンプロアキスおよびディミティスマノラキス、マクミラン出版社 ( John Proakis and Dimitis Manolakis, McMilan Publishing Company ) による、1992 年の「デジタル信号処理」のような標準的なテキストに十全に掲載されている。

20

【 0 0 1 6 】

図 2 に示されている伝統的なオーバーラップおよびセーブ方法においては、入力信号 21 はデジタル化され、N サンプルブロック 22 に分けられる。N は通常、2 の累乗である。同様に、長さ N のインパルス応答 23 は、通常は所望の環境測定値を取ることによって決定され、長さ 2N になるようゼロ挿入される。第一マッピング 24 をインパルス応答 23 の 2N ブロックに行い、実係数および虚係数を有する N 個の複素数を形成する。次に FFT を用いて N 個の周波数係数を生成する。ステップ 24 は処理開始前に一度実行し、対応する周波数領域係数 25 を格納しておいて、後で使用することが可能である。

30

【 0 0 1 7 】

次に、入力オーディオの長さ 2N のブロックを受け、再び高速フーリエ変換を用いて 2N 個の実入力値に対応する対応周波数領域データ 28 を決定する。次に、データの二つの集合をエレメントごとに乗算 30 し、周波数領域データ 31 を生成する。次に、逆フーリエ変換を行い 2N 個の実数値を生成し、第一の N 個 34 が廃棄され、第二の N 個 35 が出力オーディオの出力値 36 となる。図 2 に例示されたプロセスは、標準の周波数領域畳み込みプロセスとして公知である。しかしながら、遺憾なことには、入力データをブロックに集める必要があるために、さらに FFT プロセスが有限の時間がかかるために、N の値によっては ( 処理時間は、 $O(N \log N)$  )、はじめの 2N 個の入力値が最初の FFT 27 に入力されるときから、逆 FFT 32 からのその後の出力までの間に一定のレイテンシすなわち遅延が出る。この遅延すなわちレイテンシは時には、リアルタイム要求を満たす必要がある場合は特にそうであるが、極めて望ましくない。

40

【 0 0 1 8 】

前述の PCT 出願第 PCT / AU 93 / 00330 において、リアルタイム使用に好適なきわめて低いレイテンシの畳み込みプロセスを可能とする方法が開示されていた。前述の PCT 明細書を参照し、FFT 周波数領域オーバーラッププロセス 41 によってオーディオ入力がまず周波数領域に変換される低レイテンシプロセスの基本ステップ 40 を例示する図 3 を参照しながら、これより、低レイテンシプロセスについて短く論じることにする。周波数領域データは格納され 42、次に、各畳み込み「サイクル」の後、次の格納ブ

50

ロック、例えば43、44に渡される。周波数領域データ、例えば42は、まず、インパルス応答関数の最初の部分に対応する対応周波数領域係数51と要素ごとに乗算50する。

#### 【0019】

同時に、以前に遅延された周波数領域データ43をインパルス応答関数の後の部分に対応する周波数領域係数53と乗算する(54)。このステップは、残りのインパルス応答関数にも繰り返して行う。出力はエレメントごとに合計56して、全ての周波数領域データを生成し、逆高速フーリエ変換し、データの半分を廃棄57してオーディオ出力58を生成する。図3の構成によって、きわめて長い畳み込みを低レイテンシで行うことが可能となる。

#### 【0020】

図3の全般的なプロセスを用いて図1と同等の全般的なプロセスを行うことが可能である。これは図4に示されている。ここでは、6個の入力チャンネル、例えば60の夫々がFFTオーバーラッププロセス61を用いて最初に周波数領域に変換される。次に、各チャンネルは、周波数領域において、インパルス応答関数に対応する周波数領域係数と結合62される。また、周波数領域プロセス62は、周波数成分を足し合わせ、左および右出力64、65を形成することを含むこともできる。最後に、逆周波数領域廃棄プロセス66、67を用いて、左および右チャンネル出力を生成する。

#### 【0021】

必要な畳み込み数を簡略化することによって、計算要求量をかなり削減することができる。

ここで図5を参照すると、好適実施例において実行された簡略化の一形態が示されている。ここでは、中央チャンネル70は利得因数71を乗算され、左および右チャンネルに夫々加算72、73される。同様に、低周波数効果チャンネル71の部分が他のチャンネルの夫々に加算される。

#### 【0022】

次に、これらの信号をフーリエ変換オーバーラッププロセッサ75、78にかける。計算集約的なフーリエ変換プロセスを行うチャンネルの数は6から4に削減される。次に、フーリエ領域プロセス84を用いて出力79、89を生成し、そこから逆フーリエ変換および廃棄プロセス82、83を用いて左右のチャンネルを残す。

ここで図6を参照すると、左耳について図5のプロセスの理想的な最終結果の全体が概略的に示されている。ここでは、4つの入力信号90が夫々対応する最大長の有限インパルス応答フィルタ91ないし94にかけられ、その後、合計95されて対応する出力信号96を形成する。遺憾なことに、高レベルのリアルさを得るためには、きわめて長いインパルス応答関数をしばしば利用しなければならない。例えば、およそ7,000タップのタップ長のインパルス応答関数は、標準的な48kHzオーディオ信号にはまればならない。図6の構成では、ここでもまた、過度の計算要求はフィルタの長さを延ばす結果となる。

#### 【0023】

インパルス応答係数の詳細の分析およびある実験は、音源の正確な位置確認に必要な手がかりの全ては直接および最初の数次の反射の時間内に含まれており、インパルス応答の残りは、音響環境の「サイズ」および「活気」を強調するのに必要なだけであるということを示している。この観察を用いると応答(例えば最初の1024個のタップ)のそれぞれの直接的または「ヘッド(先頭)」部分を反響または「テール」部分から分けることが可能である。「テール」(tail, 末尾)部分は全て合計することが可能であり、得られたフィルタは個々の入力信号の合計で励起することが可能である。この簡略実施を図7に概略的に示す100。ヘッドフィルタ101ないし104は、短い1024タップフィルタであることが可能であり、信号は合計105され、およそ6000タップを有することができる拡大テールフィルタに供給され、結果は合計109されて出力される。右耳に対しこのプロセスを繰り返す。結合したテールを使用することにより、二つの方法で計算

10

20

30

40

50

要求量が削減される。第一に、リアルタイムに計算する必要のある畳み込み合計の項数の明らかな削減がある。この削減は入力チャンネルの数の倍数による。第二に、テールフィルタ計算の計算レイテンシは、テールフィルタの最初のタップを各ヘッドフィルタの最後のタップと揃えるのに十分な短さであればよい。オーバーラップ/加算、オーバーラップ/サブまたは、前述のPCT出願の低レイテンシ畳み込みアルゴリズムのようなブロックフィルタ実施技法を用いた場合、このことは、任意的に、より大きなブロックを用いれば、テールをヘッドよりも低いフレームレートで実施することが可能であることを意味している。

#### 【0024】

ここで図8を参照すると、図7の結合テールシステムを実施する際の周波数領域処理の全体のフローチャートが詳細に示されている。図8の構成110は、図5における84のような周波数領域プロセスとして動作することを意図している。全体システムは、総和111および112を含み、夫々左チャンネルおよび右チャンネルに出力する。4個の入力は前左、前右、後左および後右であり、左右対称に処理され、最初の入力は遅延格納ブロック113に格納され、インパルス応答の最初の部分から導出される周波数領域係数115を乗算され114、出力は加算機111に向かう。右チャンネルも対称的に処理し、右チャンネル出力を生成するが、ここではこれ以上は論じない。

#### 【0025】

「サイクル」後、遅延したブロック113を遅延ブロック120に送る。これはデータブロックポインタの単なる再マッピングでもよいことはDSPプログラミング技術の当業者には明らかであろう。次のサイクルの間、係数121がブロック120内のデータと乗算122され、出力は左チャンネル加算器111に送られる。係数115および121の二つの集合はインパルス応答関数のヘッド部分に対応する。各チャンネルは左および右の出力チャンネル毎に個別化されたヘッド関数を有する。

#### 【0026】

遅延ブロック120, 125, 126および127からの出力を加算器130に送り、合計を遅延ブロック131に格納する。遅延ブロック131およびその後の遅延ブロック、例えば132, 133は、結合テールフィルタを実装し、遅延ブロック131に格納された第一セグメントは係数137を乗算136されて、左チャンネル合計111に送られる。次のサイクルにおいては、遅延サイクル131はブロック132に送られ、残りの遅延ブロック、例えば133について実行したのと同様のプロセスが実行される。ここでもまた、右チャンネルは対称的に処理される。

#### 【0027】

好適実施例の構築において用いられるたくさんのインパルス応答関数またはその部分があることは、前述の論述から明らかであろう。これより、最初は図9を参照しながら、周波数領域係数ブロックの生成のプロセスの最適化についてさらに論じる。要求される周波数領域係数を決定するために、インパルス応答140を長さNの多数のセグメント141に分割する。各セグメントに追加的なN個の値ゼロのデータ値を挿入142してから、N個の複素データに対するFFTマッピングを適用143して値をN個の周波数領域係数144に変換する。このプロセスを繰り返してその後の周波数領域係数145, 146, 147を得ることができる。

#### 【0028】

図9のセグメント分割プロセスを用いることにより、不自然に高い周波数成分が生じる可能性がある。これは、セグメント分割プロセスおよびその高速フーリエ変換との相互作用の直接の結果である。高速フーリエ変換は、端のデータ値における不連続を近似する周波数成分を生じねばならないのである(FFTはデータサイズで割った余りについては周期的である)。結果として得られるFFTは、実質的にこの不連続の結果として存在する極めて高い周波数成分を有することがよくある。好適実施例においては、本プロセスは、ゼロである周波数領域成分の集合のためにかかなりの量の計算が廃棄できるところまで高周波数成分を削減するように行うことが望ましい。帯域の限られた周波数領域係数ブロック

10

20

30

40

50

を作成するこのプロセスを、図 10 を参照しながら論じる。

【 0 0 2 9 】

最初のインパルス応答 1 5 0 をここでも長さ  $N$  のセグメント 1 5 1 に分割する。次に、各セグメントを長さ  $2N$  になるよう挿入 1 5 2 する。次に、データ 1 5 2 に漸進的端部 1 5 6 , 1 6 7 を含む「ウインドウイング (windowing)」関数 1 5 3 を乗算する。前記の二つの端部は、データシーケンス 1 5 1 の端をゼロの値にマッピングする一方、その間では情報を保持するように設計する。得られた出力 1 5 9 は点 1 6 0 , 1 6 1 ではゼロの値を含む。次に、出力 1 5 9 は実 F F T プロセスにかけられ、廃棄可能ないくつかのごく小さい成分 1 6 6 に加えてフーリエ変換のより低い周波数領域においていくつかのより大きな係数 1 6 7 を有する周波数領域係数 1 6 5 を生成する。したがって、インパルス  
10  
応答データの対応部分を表す周波数領域成分として、周波数領域成分の最終的な部分集合 1 6 9 が用いられる。

【 0 0 3 0 】

成分 1 6 6 を廃棄することは、畳み込みプロセス中は、限られた形態の畳み込み処理を実行するだけでよく、 $N$  個の複素係数の全集合の乗算することは不必要であるということ  
20  
を意味している。 $N$  個の複素係数のかなりの部分は 0 だからである。これはまた、畳み込みプロセスの計算必要量が限定されることにおいて効率性利得を高めることになる。さらに、係数廃棄の結果、データおよび係数格納のいずれも削減することができるという事実を利用することによって、アルゴリズムのメモリ要求量の大幅削減が可能になる。

【 0 0 3 1 】

好適実施例では、 $N$  は 5 1 2 に等しく、ヘッドフィルタは長さが 1 0 2 4 タップであり、テールフィルタは長さが 6 1 4 4 タップである。したがって、ヘッドフィルタはそれぞれ  
20  
二つのブロックの係数から構成され (図 8 に示すように)、テールフィルタはそれぞれ 1 2 ブロックの係数から構成される。本好適実施例では、全てのヘッドフィルタおよび各テールフィルタの最初の 4 ブロックは、係数フーリエ変換の完全な集合を用いて実装され、各テールフィルタの次の 4 ブロックは、周波数成分の低い方の半分だけが存在する係数ブロックを用いて実装され、さらに、各テールフィルタの最後の 4 ブロックは、周波数成分の低い方の  $1/4$  だけが存在する係数ブロックを用いて実装される。

【 0 0 3 2 】

好適実施例は、より高い周波数のオーディオ入力を用いるが、低い周波数の計算要求を  
30  
維持することが望ましい状況にも広げることができる。例えば、デジタルサンプル用に 9 6 K H z のサンプルレートを採用することは現在、当業界では通常のことであり、従って、やはりこのレートでサンプリングされたインパルス応答の畳み込みを可能とすることが望ましい。図 1 1 を参照すると、より低いインパルス応答サンプルレートをを用いた拡大の一形態が示してある。本構成においては、9 6 K H z のレートの入力信号 1 7 0 は遅延したバッファ 1 7 1 に送られる。入力信号はまた、低域通過 (ローパス) フィルタ処理され 1 7 2、次に、2 対 1 で 4 8 K H z のレートにまで間引かれ 1 7 3、それが次に、先に概略を記したシステムに基づいて F I R フィルタ処理される。その上で、サンプルレートが 2 倍にされ 1 7 5、これに低域通過フィルタ 1 7 6 が続く。低域通過フィルタ 1 7 6 を  
40  
出した信号は、遅延バッファ 1 7 1 から送られたもともとから遅延した入力信号に予め利得因子  $A$  を乗算したものに加算される 1 7 7。加算器 1 7 7 の出力が、畳み込みされたデジタル出力を形成する。

【 0 0 3 3 】

通常は、所望の 9 6 K H z インパルス応答を  $h_{96}(t)$  と表すとすると、 $h_{48}(t)$  と表される 4 8 K H z F I R 係数は、 $\text{LowPass}[h_{96}(t)]$  から導出可能である。この表記は、元のインパルス応答  $h_{96}(t)$  が低域通過 (ローパス) フィルタ処理されることを意味することを意図している。しかしながら、図 1 1 の改良された方法においては、所望の  
40  
応答を  $h_{96}(t)$  と表記し、遅延インパルス応答を  $h_{96}(t - \tau)$  と表記すると、 $h_{48}(t)$  と表記される 4 8 K H z F I R 係数は、 $\text{LowPass}[h_{96}(t) + A \cdot h_{96}(t - \tau)]$  から導出可能である。利得エレメント 1 7 8 から得られる信号が正しい到達時間およ  
50



び大きさを有し、96kHz音響インパルス応答の直接到達部において求められる高周波数成分を生成するように、遅延因子および利得因子Aの選択を行う。また、遅延および利得という構成を使用する代わりに、疎なFIRを用いて、多数の広帯域および周波数形状のエコーを生成することができる。

#### 【0034】

したがって、本好適実施例は、全畳み込みシステムの多数の特性を保ちながら、計算量は低減した畳み込みシステムを提供することが理解される。

本好適実施例は、ドルビープロロジック、デジタル(AC-3)およびDTSのような多チャンネルデジタル入力信号またはサラウンド音入力信号を取り込み、一組以上のヘッドホンを用いて出力する。前述の技術を用いて入力信号を両耳処理し、ヘッドホンを通じて広範囲なソース材料に関するリスニング体験を向上させ、それにより「頭の外から」聞こえるようにし、サラウンド音をますます聞くようにすることが可能である。

10

#### 【0035】

このような頭の外からの効果が得られる処理技術があれば、多数の異なる実施例を用いて処理を受け継ぐシステムを提供することができる。例えば、できるだけ多くの物理的な実施例が可能であり、最終結果は、アナログまたはデジタル信号処理技術あるいは、両方の組み合わせを利用して実行することができる。

純デジタル実施においては、入力データはデジタル的に時間サンプルされた形式で得られると想定される。コンパクトディスク(CD)、ミニディスク、デジタルビデオディスク(DVD)またはデジタルオーディオテープ(DAT)のようなデジタルオーディオ装置の部分として実施例を実施する場合、入力データは既にこの形態において利用可能である。ユニットがそれ自体で物理的装置として実施される場合、そのユニットは、デジタルレシーバを含むことができる(SPDIFまたは光学または電氣的な同様のもの)。アナログ入力信号だけが利用可能なように本発明を実施する場合、アナログ信号はアナログ/デジタルコンバータ(ADC)を用いてデジタル化する必要がある。

20

#### 【0036】

次に、デジタル入力信号を何らかの形態のデジタル信号プロセッサ(DSP)によって処理する。使用可能なDSPの例は以下の通り。

#### 【0037】

1. 当該タスク専用のDSPとして設計されたセミカスタムまたはフルカスタムの集積回路。

30

2. プログラム可能なDSPチップ、例えばモトローラDSP56002。3. 一つ以上のプログラム可能な論理装置。

#### 【0038】

特定のヘッドホンセットで実施例を使用する場合、インパルス応答関数のフィルタ処理を用いてそれらのヘッドホンの望まれない周波数応答特性を補償することが可能である。処理後、デジタル/アナログコンバータ(DAC)を使用してステレオデジタル出力信号をアナログ信号に変換し、必要に応じ増幅し、さらに、おそらくは他の回路を介して、ステレオヘッドホン出力に導く。この最終段階は、実施例が内蔵されている場合はオーディオ装置の内部で、また、実施例が別個の装置として実施される場合は、別個の装置の一部として行われる。

40

#### 【0039】

ADCおよび/またはDACもまたプロセッサとして同じ集積回路に組み込むことも可能である。処理の一部または全部をアナログ領域で行うように実施例を実装することもまた可能である。実施例は「バイノーライザ(binauralizer)」効果のスイッチを入れたり切ったりする何らかの方法を有することが望ましく、種々のヘッドホンセット用のイコライザ設定間でのスイッチング方法またはおそらく出力ボリュームを含む、実行される処理の他のパリエーションの制御方法を組み込むことが可能である。

#### 【0040】

図12に示された第一の実施例において、処理ステップが、スキップ防止ICに替わる

50

ものとしてポータブルCDまたはDVDプレーヤに組み込まれている。現在入手可能なCDプレーヤの多くは、CDから読み取ったデータをランダムアクセスメモリにバッファリングする「スキップ防止」機能を有している。「スキップ」が検出されると、すなわちユニットがトラックから外れる機構によってオーディオの流れが中断すると、ユニットはRAMからのデータを再生している間にCDからのデータを読み取り直すことが可能である。このスキップ防止は、オンチップRAMを有する専用DSPまたはRAMが外付けの専用DSPとして時々実施される。

#### 【0041】

本実施例は、現行デザインの最低限の変更でスキップ防止プロセッサに替わるものとして使用できるように実装される。この実装はフルカスタム集積回路としておそらくは実現可能であり、現行のスキップ防止プロセッサおよび「頭の外から」処理の実行の両方の機能を果たすことができよう。スキップ防止用に既に含まれているRAMの一部を用いて「頭の外から」アルゴリズムを走らせ、HRTF型の処理をすることができる。スキップ防止プロセッサの構築要素の多くは、本発明に記載されている処理にも使用される。かかる構成の例は、図12に示されている。

10

#### 【0042】

この実施例においては、カスタムDSP200は、CDまたはDVDプレーヤ202内のスキップ防止DSPに替わるものとして備えられている。カスタムDSP200はディスクからの入力データを受け、ステレオ信号をデジタル/アナログコンバータ201に出力し、該デジタル/アナログコンバータ201はアナログ出力を与え、そのアナログ出力が増幅されて204, 205左および右のスピーカ出力を与える。カスタムDSPは必要に応じて基板上のRAM206または外部RAM207を備えることができる。バイノーライザ(binauralizer)効果を入れたり切ったりするためのバイノーライザスイッチ28を備えることができる。

20

#### 【0043】

図13に示された第二の実施例においては、本処理は、DACに替わるものとして(CD、ミニディスク、DVD, またはDATプレーヤのような)デジタルオーディオ装置210に組み込まれている。この実装においては、DACを組み込んだ専用集積回路211によって信号処理が行われる。これは、集積回路は現行のDACと実質上ピン互換性がありうるので、現行デザインには小さな変更を加えるだけで、デジタルオーディオ装置に容易に組み入れることができる。

30

#### 【0044】

カスタムIC211は基板上のDSPコア212および通常のデジタルアナログ変換装置213を含む。カスタムICは通常のデジタルデータ出力を受け、DSP212およびデジタルからアナログ変換213を介して処理を行いステレオ出力を可能とする。ここでもまた、バイノーライザスイッチ214を備え、要求されるバイノーライゼーション効果を制御することができる。

#### 【0045】

図14に示された第三の実施例においては、本処理は、デジタル信号チェーンにおける追加的な段階221として(CD、ミニディスク、DVDまたはDATプレーヤのような)デジタルオーディオ装置220に組み込まれている。この実装においては、デジタルオーディオ装置の内部に実装し、DAC222の手前でステレオデジタル信号チェーンに挿入された専用のまたはプログラム可能なDSP221によって信号処理を行う。

40

#### 【0046】

図15に示された第四の実施例においては、本処理は、アナログ信号チェーンにおける追加的な段階として(パーソナルカセットプレーヤまたはステレオラジオ受信機230のような)オーディオ装置の中に組み込まれている。この実施例はADC232を用い、アナログ入力信号を利用する。この実施例はADC232、DSP233およびDAC234を組み込んだ単一の集積回路231上でおそらくは製造可能である。それは何らかのアナログ処理を組み込むこともできる。これはカセットプレーヤおよび類似の装置の現行デ

50

ザインの中のアナログ信号チェーンの中に付加して入れることは簡単にできる。

【0047】

図16に示された第五の実施例においては、本処理は、デジタル形態のステレオ入力とともに利用される外部装置として実装される。前述したように、この実施例は、それ自体を物理的ユニットとすることも、または、ヘッドホンセットに一体化したものとすることも可能である。それは、外部のDCプラグパック電源から電力を取り入れる選択もできる電池式であることもできる。この装置は、いくつかのCDおよびDVDプレーヤまたは類似装置において利用可能な光学または電気形態のデジタルステレオ入力を受ける。入力様式は、SPDIFまたは類似したものであり、ユニットはドルビデジタルAC-3またはDTSのようなサラウンドサウンド様式を支援することができる。また、それは以下に記載するようなアナログ入力を有することもできる。処理は、カスタムIC242内部のDSPコア241によって行われる。これにDAC243が続く。DACがヘッドホンを直接駆動できない場合、追加的なアンプ246, 247をDACの後に付加する。本発明のこの実施例は、DSP、DACおよび可能性としては、ヘッドホンアンプを組み込んだカスタム集積回路242上で実行可能である。

10

【0048】

または、本実施例はそれ自体を物理的ユニットとして実施しすることも、またはヘッドホンセットに一体化したものとすることも可能である。それは、外部のDCプラグパック電源から電力を取り入れる選択もできる電池式であることもできる。その装置はアナログステレオ入力を受けADCを介してデジタルデータに変換する。次に、このデータをDSPを用いて処理し、DACを介してアナログに再変換する。この処理の一部または全部を、代わりに、アナログ領域において行ってもよい。この実施例はADC、DSP、DACおよび必要なアナログ処理回路や可能性としてはヘッドホンアンプを組み込んだカスタム集積回路上で製造可能である。

20

【0049】

本実施例には、リスナが音源の知覚される距離または環境を変えることができるようにする距離または「ズーム」制御を組み込んでいてもよい。好適実施例ではこの制御はスライダ制御として実装する。この制御が最小のところにある場合、耳のすぐ近くから来るかのように感じられ、実際、両耳効果を施していないプレーンなステレオ音響となることが可能である。この制御を最大に設定すると、音は遠くから来るように知覚される。最低と最大の間で制御変更可能であり、音の「頭の外から」らしさの知覚を制御できる。制御を最小の位置から出発し、最大の方にスライドすることによって、ユーザは簡単な両耳オン/オフスイッチ(binaural on/off switch)で調整するよりも素早く両耳効果体験を調整することが可能である。かかる制御の実装は、異なる距離に対しては異なったフィルタ応答集合を利用することを含めることができる。

30

【0050】

スライダ機構を有する実装例は図17に示す。また、オーディオ環境を切り替えるための追加的な制御を備えることも可能である。

さらにまた、前述のものを含めた多様な用途に適合する一般的な集積回路による解決策として実施例を実現することは可能である。この同じ集積回路はヘッドホン出力を持つ殆どいずれのオーディオ装置にも、組み入れることができる。それは、本発明の実装として特定して作った全ての物理的ユニットの基本的な構築要素である。かかる集積回路はADC, DSP, DAC, メモリI<sup>2</sup>Sステレオデジタルオーディオ入力、S/PDIFデジタルオーディオ入力、ヘッドホンアンプおよび制御ピンのいくつかまたは全てを含み、種々のモード(例えば、アナログまたはデジタル入力)で装置を動作させることが可能とする。

40

【0051】

具体的な実施例に示したように、概括的に記載した本発明の精神または範囲から逸脱することなく多数のバリエーションおよび/または修正を行うことが可能であることを、当業者は認めよう。したがって、本実施例はあらゆる点で、限定ではなく例示とみなすべき

50

である。

【 0 0 5 2 】

本発明を実施する例示的な態様として次のようなものが考えられる。

[ 態様 1 ]

リスナ周辺の対応する所定の位置群に置かれた仮想オーディオ音源群を表す、あるサンプリングレートでサンプリングされている入力オーディオ信号のセットを処理して、環境中のリスナ周辺に置かれたスピーカ装置群を通じた再生のためのオーディオ出力信号群の縮小セットを生成する方法であって、それぞれの入力オーディオ信号に対応するインパルス応答関数のセットが各スピーカ装置について用意されており、各スピーカ装置について用意された各インパルス応答関数はそのスピーカ装置についてはじめの部分およびそのスピーカ装置についての後の部分を有しており、前記方法が：

10

各スピーカ装置について、各入力オーディオ信号を、そのスピーカ装置について用意されたその入力オーディオ信号に対応するインパルス応答関数のはじめの部分によって特徴付けられるフィルタによってフィルタ処理して、そのスピーカ装置についての前記サンプリングレートの複数の第一のフィルタ処理された信号を生成し、

前記オーディオ入力信号の組み合わせられた混合を形成し、

各スピーカ装置について、前記組み合わせられた混合を、そのスピーカ装置について用意された前記セットのインパルス応答関数の後の部分のうちの一つまたは複数から形成されたそのスピーカ装置についての尾部応答関数によって特徴付けられるフィルタによってフィルタ処理する、ことを含み、

20

各スピーカ装置についての前記はじめの部分が、そのスピーカ装置についての前記環境における初期音および早期反射の効果をシミュレートし、各スピーカ装置についての前記尾部応答関数がそのスピーカ装置についての前記環境における残響の効果をシミュレートし、それによりサンプリングレートを下げることなく各スピーカ装置についての初期音および早期反射ならびに残響がシミュレートされる、方法。

[ 態様 2 ]

各スピーカ装置についての前記尾部応答関数が、そのスピーカ装置について用意された前記セットのインパルス応答関数の後の部分を組み合わせることによって形成される、態様 1 記載の方法。

30

[ 態様 3 ]

各スピーカ装置についての前記尾部応答関数が、そのスピーカ装置について用意された前記セットのインパルス応答関数の後の部分のうちの一つを選択することによって形成される、態様 1 記載の方法。

[ 態様 4 ]

各スピーカ装置について用意された前記インパルス応答関数を事前処理して、そのスピーカ装置について用意された該インパルス応答関数を複数のセグメントに分割し、該複数のセグメントにウィンドウイングを適用することをさらに含む、態様 1 記載の方法。

[ 態様 5 ]

前記ウィンドウイングがセグメントの両端でインパルス応答関数を小さくして、修正されたインパルス応答を生成することを含み、態様 4 記載の方法。

40

[ 態様 6 ]

態様 1 ないし態様 5 のうちいずれか一項記載の方法であって、前記入力オーディオ信号群が周波数領域に変換され、前記複数の第一のフィルタ処理された信号を生成するフィルタ処理が周波数領域において実行される方法。

[ 態様 7 ]

態様 6 記載の方法であって、いくつかのより高い周波数係数をゼロにし、該ゼロに設定されたより高い周波数係数が使われるところでは乗算ステップをなくすことによって、各スピーカ装置についての前記インパルス応答関数が周波数領域において簡略化される方法。

50

## 〔態様 8〕

態様 1 ないし 7 のうちいずれか一項記載の方法であって、各スピーカ装置についての前記入力信号および前記組み合わせられた混合の前記フィルタリングが、

前記入力オーディオ信号の第一の所定のオーバーラップするブロックサイズの諸部分を、対応する周波数領域入力係数ブロック群に変換するステップと、

前記インパルス応答関数の第二の所定のブロックサイズの諸部分を対応する周波数領域インパルス係数ブロック群に変換するステップと、

前記周波数領域入力係数ブロック群のそれぞれを、所定の方法で、そのスピーカ装置についての対応する周波数領域インパルス係数ブロック群のうちの所定のブロック群と結合し、結合出力ブロック群を生成するステップと、

前記結合出力ブロック群のうちの所定のブロック群を合計し、各スピーカ装置についての周波数領域出力応答を生成するステップと、

前記周波数領域出力応答を対応する時間領域オーディオ出力信号に変換するステップと、

前記時間領域オーディオ出力信号の一部を廃棄するステップと、

前記時間領域オーディオ出力信号の残りの部分をスピーカ装置に出力するステップと、を含むプロセスを用いて実行される、方法。

〔態様 9〕 態様 1 ないし 3 のうちいずれか一項記載の方法であって、前記複数の第一のフィルタ処理された信号を生成するための各入力オーディオ信号のフィルタ処理が、前記スピーカ装置のそれぞれについて、

ローパスフィルタ処理および間引きプロセスによって、入力オーディオ信号をより低いサンプルレートに変換し、間引きされた入力信号を生成するステップと、

フィルタ処理プロセスを前記間引きされた入力信号に適用し、間引きされフィルタ処理された信号を生成するステップと、

補間およびローパスフィルタ処理プロセスによって、前記間引きされフィルタ処理された信号をもとのより高いサンプルレートに変換し、高サンプルレートフィルタ処理信号を生成するステップと、

疎フィルタ処理プロセスを前記入力オーディオ信号に適用し、疎フィルタ処理されたオーディオ信号を生成するステップと、

前記高サンプルレートフィルタ処理信号および前記疎フィルタ処理されたオーディオ信号を合計し、前記スピーカ装置についてのオーディオ出力信号を生成するステップとを有する、方法。

〔態様 10〕 態様 9 記載の方法であって、前記疎フィルタ処理プロセスが単一の遅延素子および利得関数よりなる方法。

〔態様 11〕 態様 10 記載の方法であって、前記疎フィルタ処理プロセスが遅延ラインからなり、複数のタップされたオーディオ信号が該遅延ラインから取られ、前記タップされたオーディオ信号のそれぞれが利得関数を介して拡張され、前記利得関数の出力が合計されて前記疎フィルタ処理されたオーディオ信号を生成する方法。

〔態様 12〕 態様 1 ないし 3 のうちいずれか一項記載の方法であって、

各スピーカ装置についての前記複数の第一のフィルタ処理された信号を生成するためのフィルタ処理が、そのスピーカ装置について用意されたそれぞれのインパルス応答関数のはじめの部分のそれぞれの周波数領域表現をそれぞれの入力オーディオ信号の周波数領域表現に適用することを含み、

各スピーカ装置について前記組み合わせられた混合をフィルタ処理することが、そのスピーカ装置について用意された尾部応答関数によって特徴付けられる前記フィルタの周波数領域表現を入力オーディオ信号群の周波数領域表現の混合に適用することによって第二のフィルタ処理された信号を生成することを含み、そのスピーカ装置についての前記第二のフィルタの周波数領域表現および入力オーディオ信号群の周波数領域表現の混合の一つ以上の高周波数係数は前記適用から除外され、

10

20

30

40

50

当該方法はさらに、

各スピーカ装置について、そのスピーカ装置についての前記第一のフィルタ処理された信号および前記第二のフィルタ処理された信号を組み合わせることによってそれぞれの出力信号を生成するステップをさらに有する、方法。

[ 態様 1 3 ] 態様 1 2 記載の方法であって、各スピーカ装置について用意されたそれぞれのインパルス応答関数のはじめの部分の周波数領域表現の一つ以上の高周波数係数が、そのスピーカ装置についての前記複数の第一のフィルタ処理された信号を生成するためのフィルタ処理から除外される、方法。

[ 態様 1 4 ]

態様 1 ないし 1 3 のうちいずれか一項記載の方法であって、前記入力オーディオ信号のセットが、左前チャンネル信号、右前チャンネル信号、前中央チャンネル信号、左後チャンネル信号および右後チャンネル信号を含む方法。

[ 態様 1 5 ] 態様 1 ないし 1 4 のうちいずれか一項記載の方法であって、前記スピーカ装置が左ヘッドホンおよび右ヘッドホンである方法。

[ 態様 1 6 ] 態様 1 ないし 1 5 のうちいずれか一項記載の方法であって、前記方法が CD - ROM プレーヤ・ユニットの内部に位置するスキップ防止プロセッサ・ユニットを利用して行われる方法。

[ 態様 1 7 ] 態様 1 ないし 1 5 のうちいずれか一項記載の方法であって、前記方法がデジタル アナログコンバータの修正形態を含む専用集積回路を利用して行われる方法。

[ 態様 1 8 ] 態様 1 ないし 1 5 のうちいずれか一項記載の方法であって、前記方法が専用のまたはプログラム可能なデジタル信号プロセッサを利用して行われる方法。

[ 態様 1 9 ] 態様 1 ないし 1 5 のうちいずれか一項記載の方法であって、前記方法が、アナログ デジタルコンバータとデジタル アナログコンバータとの間に相互接続された DSP プロセッサによってアナログ入力に対して行われる方法。

[ 態様 2 0 ] 態様 1 ないし 1 5 のうちいずれか一項記載の方法であって、前記スピーカ装置が一对のヘッドホンであり、前記方法が、音出力信号生成器と一对のヘッドホンの中間に接続された、別個に分離可能な外部装置による処理のためにデジタル形式で音出力信号を形成するステップをさらに有する、方法。

[ 態様 2 1 ] 態様 1 ないし 2 0 のうちいずれか一項記載の方法であって、前記インパルス応答関数を変更するステップをさらに有する方法。

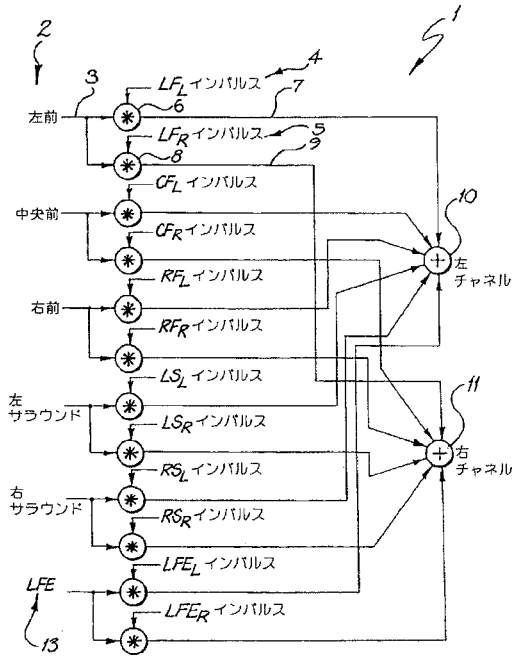
[ 態様 2 2 ] 態様 1 ないし 2 1 のうちいずれか一項記載の方法を実施させるためのプログラムが格納された記憶装置と、前記プログラムを実行可能に構成された一つまたは複数のプロセッサとを有し、前記プロセッサにより前記プログラムを実行して態様 1 ないし 2 1 のうちいずれか一項に係る方法を実施する装置。

10

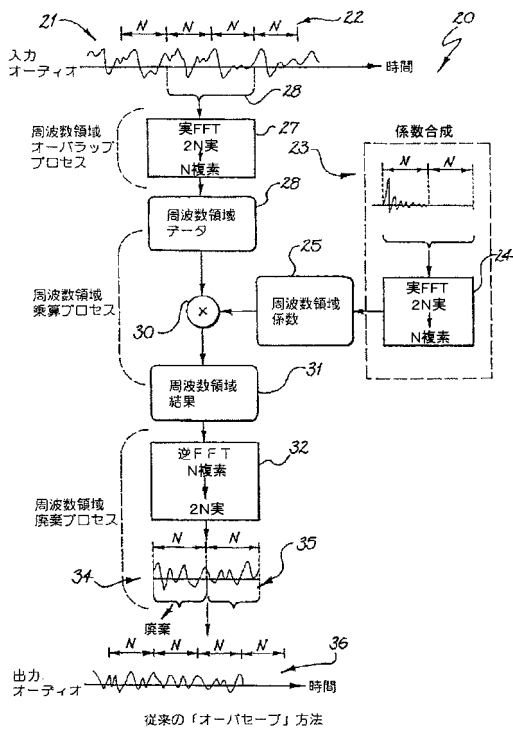
20

30

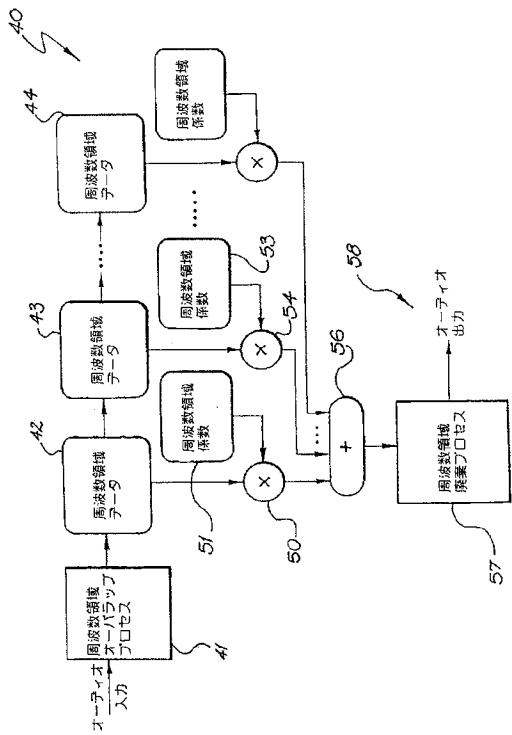
【図1】



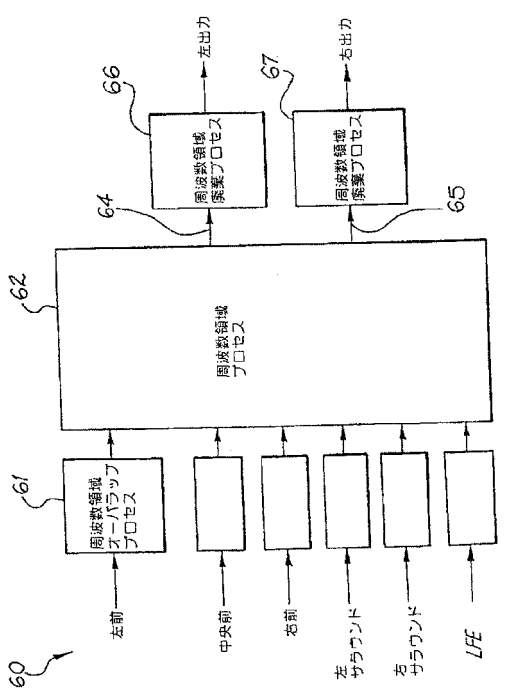
【図2】



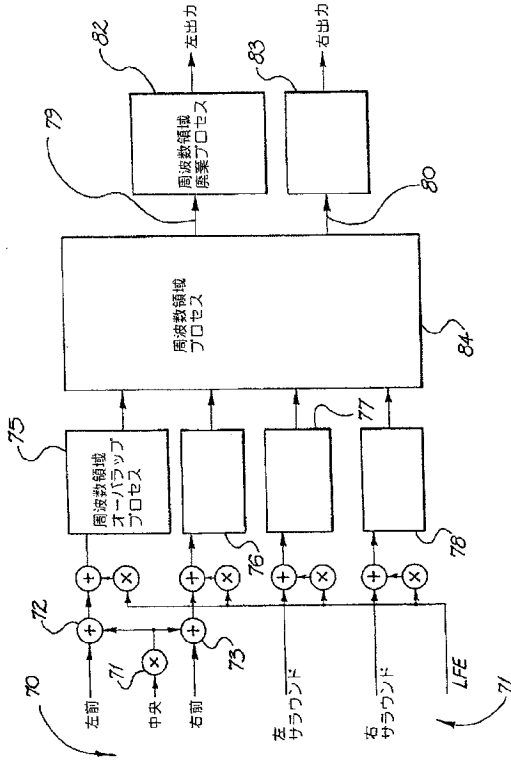
【図3】



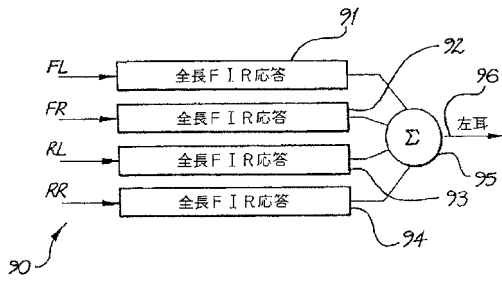
【図4】



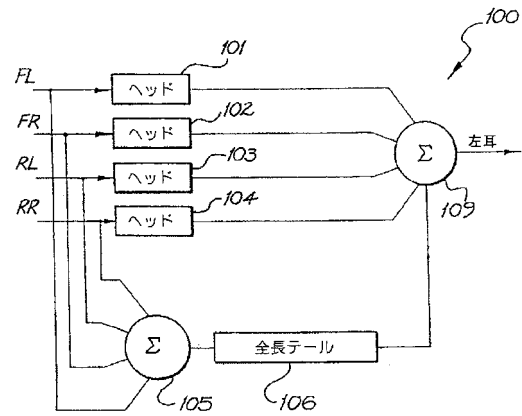
【図5】



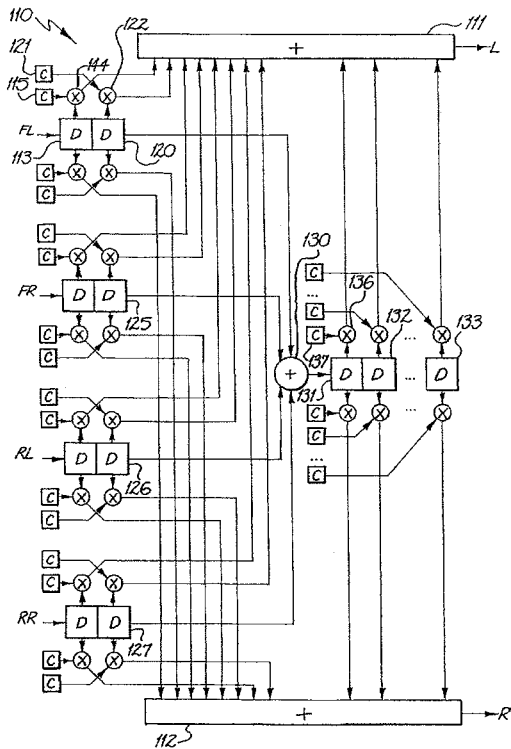
【図6】



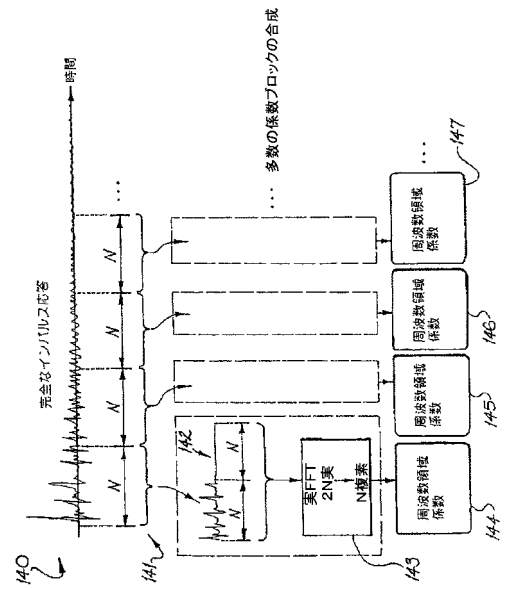
【図7】



【図8】

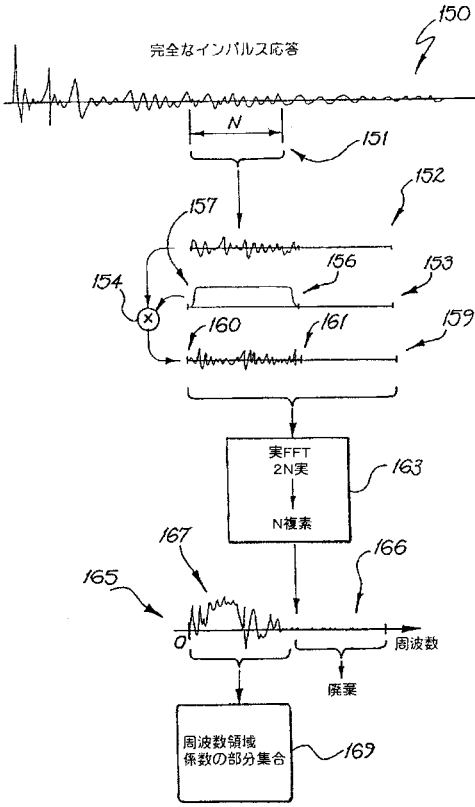


【図9】

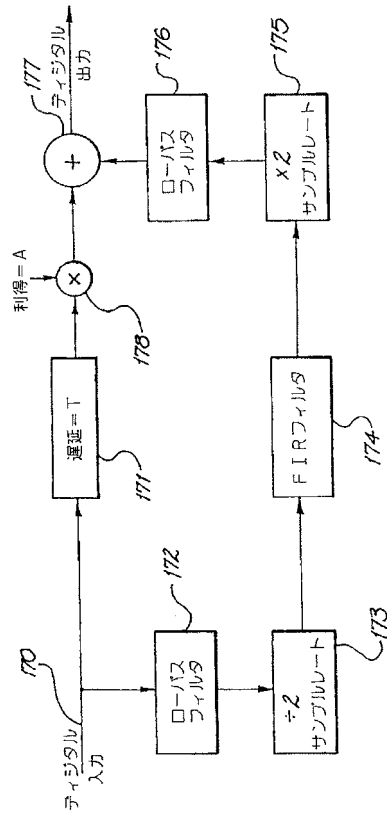




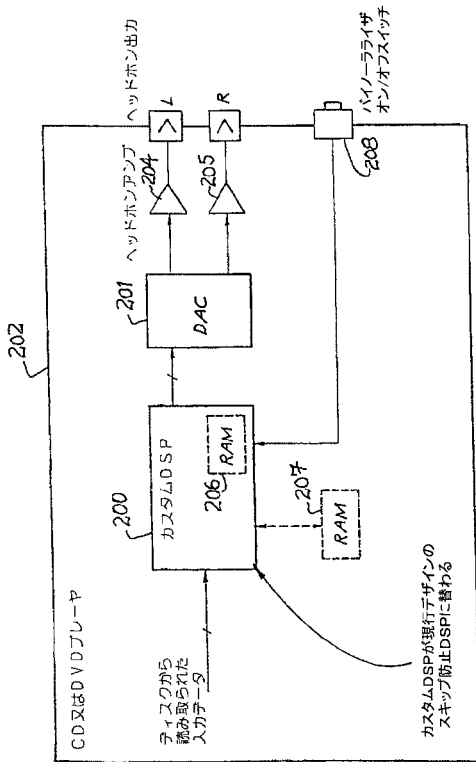
【図10】



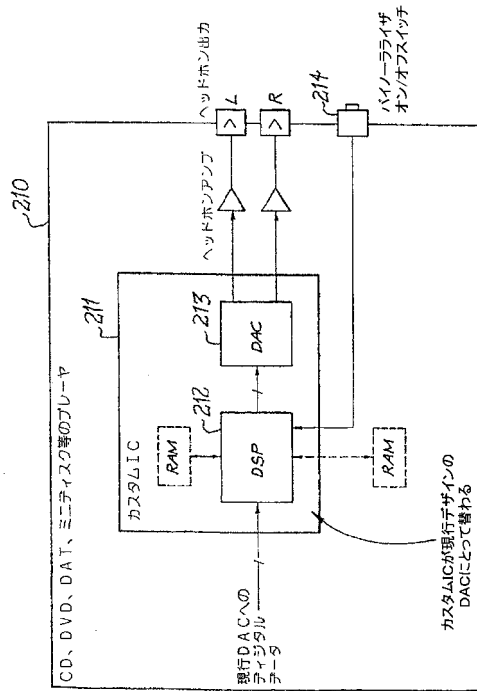
【図11】



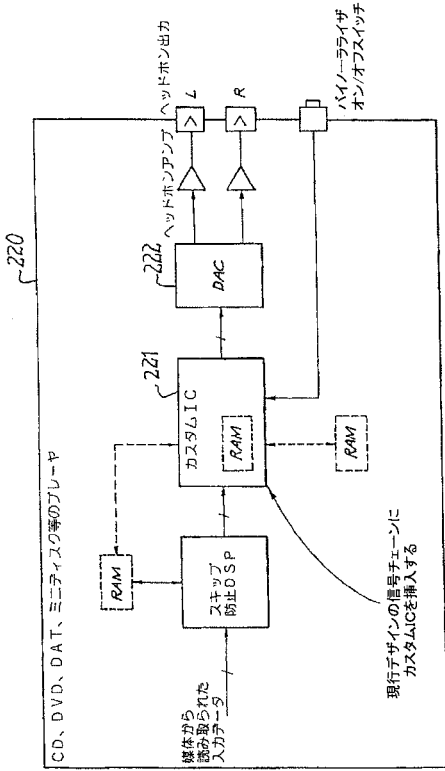
【図12】



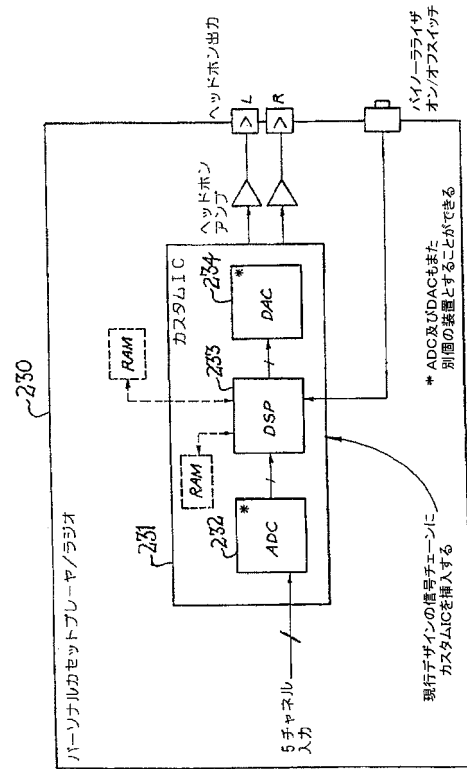
【図13】



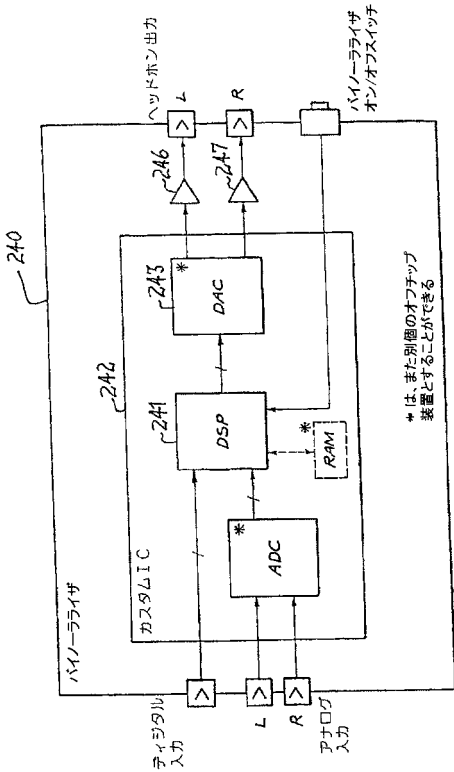
【 図 1 4 】



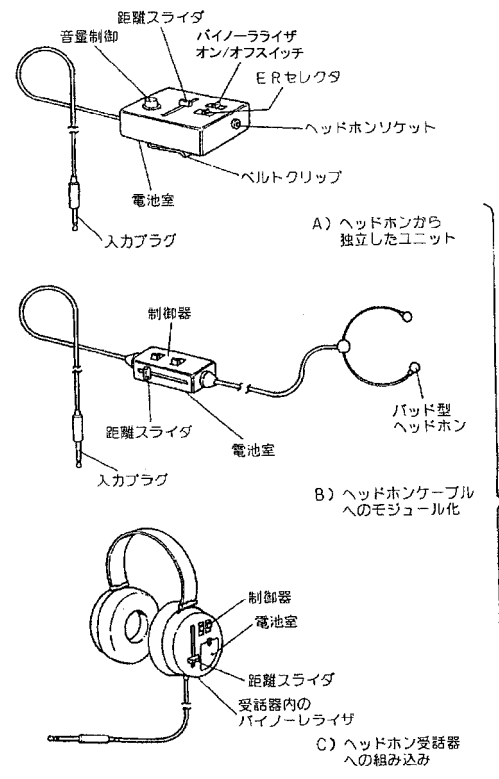
【 図 1 5 】



【 図 1 6 】



【 図 1 7 】



---

フロントページの続き

(31)優先権主張番号 PP 7164

(32)優先日 平成10年11月12日(1998.11.12)

(33)優先権主張国 オーストラリア(AU)

(72)発明者 マッキーク, アダム リチャード

オーストラリア国, ニューサウスウェールズ 2221, ブレイクハースト, スチュアート ストリート 69

(72)発明者 ディッケンズ, グレン ノーマン

オーストラリア国, ニューサウスウェールズ 2162, ブラッドン, トーレンス ストリート 71/28

(72)発明者 カートライト, リチャード ジェイムズ

オーストラリア国, ニューサウスウェールズ 2073, ピンブル, オリノコ ストリート 6

(72)発明者 レイリー, アンドリュー ピーター

オーストラリア国, ニューサウスウェールズ 2193, ハールストーン パーク, アクトン ストリート 36

Fターム(参考) 5D062 AA72 AA74