

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5197961号  
(P5197961)

(45) 発行日 平成25年5月15日(2013.5.15)

(24) 登録日 平成25年2月15日(2013.2.15)

(51) Int.Cl.		F I		
HO 1 L 25/065	(2006.01)	HO 1 L 25/08		Z
HO 1 L 25/07	(2006.01)			
HO 1 L 25/18	(2006.01)			

請求項の数 18 (全 27 頁)

(21) 出願番号	特願2006-545467 (P2006-545467)	(73) 特許権者	507262442
(86) (22) 出願日	平成16年12月16日(2004.12.16)		スタッツ・チップパック・インコーポレイテッド
(65) 公表番号	特表2007-516616 (P2007-516616A)		STATS CHIPPAC, INC.
(43) 公表日	平成19年6月21日(2007.6.21)		アメリカ合衆国、94538 カリフォルニア州、フリーモント、カトー・ロード、47400
(86) 国際出願番号	PCT/US2004/042413	(74) 代理人	110001195
(87) 国際公開番号	W02005/059967		特許業務法人深見特許事務所
(87) 国際公開日	平成17年6月30日(2005.6.30)	(72) 発明者	カーネゾス, マルコス
審査請求日	平成19年11月14日(2007.11.14)		アメリカ合衆国 カリフォルニア州 94301 パロアルト, リットン アベニュー 535
(31) 優先権主張番号	60/530, 423		
(32) 優先日	平成15年12月17日(2003.12.17)		
(33) 優先権主張国	米国 (US)		
		審査官	和瀬田 芳正
			最終頁に続く

(54) 【発明の名称】 マルチチップパッケージモジュールおよびその製造方法

(57) 【特許請求の範囲】

【請求項 1】

積み重ねられた第 1 及び第 2 パッケージを含み、前記第 1 および第 2 パッケージの各々は、基板に取り付けられたダイを含み、前記第 1 パッケージのダイは、ワイヤボンドによって前記第 1 パッケージの基板に接続され、第 2 パッケージは、反転されると共に、第 2 パッケージのダイと第 1 パッケージのダイとの間の空間のための施策を備えて第 1 パッケージのダイの上に積み重ねられ、前記施策は、スペースを接着剤により第 1 パッケージと第 2 パッケージとの間に固定した構造であり、前記接着剤は、テフロン(登録商標)粒子を有する接着剤、または接着フィルムである、マルチチップパッケージモジュール。

【請求項 2】

積み重ねられた第 1 及び第 2 パッケージを含み、第 1 パッケージは、基板に取り付けられたダイを有する BGA パッケージであり、前記第 1 パッケージのダイは、ワイヤボンドによって前記第 1 パッケージの基板に電氣的に接続され、前記第 2 パッケージは、基板に取り付けられたダイを含み、第 2 パッケージが反転されるので、ダイが取り付けられた第 2 パッケージの基板表面は、下方向を向き、反転されたパッケージは、第 1 パッケージのダイと反転された前記第 2 パッケージとの間の離間のための施策を備えて、第 1 パッケージのダイの上に固定され、前記施策は、スペースを接着剤により前記第 1 パッケージと前記第 2 パッケージとの間に固定した構造であり、前記接着剤は、テフロン粒子を有する接着剤、または接着フィルムである、マルチチップパッケージモジュール。

【請求項 3】

10

20

ワイヤボン드가、第1パッケージのダイのパッドと、反転された第2パッケージの上方向側のZ方向相互接続ワイヤボンダパッドとを接続する、請求項2に記載のマルチチップパッケージモジュール。

【請求項4】

ワイヤボン드가、第1パッケージの基板の上方向側のZ方向相互接続ワイヤボンダパッドと、反転された第2パッケージの上方向側のZ方向相互接続ワイヤボンダパッドとを接続する、請求項2に記載のマルチチップパッケージモジュール。

【請求項5】

ワイヤボン드가、第1パッケージの基板の上方向側のZ方向相互接続ワイヤボンダパッドと、反転された第2パッケージの上方向側のZ方向相互接続ワイヤボンダパッドとを接続し、ワイヤボン드가、第1パッケージのダイのパッドと、反転された第2パッケージの上方向側のZ方向相互接続ワイヤボンダパッドとを接続する、請求項2に記載のマルチチップパッケージモジュール。

10

【請求項6】

反転された第2パッケージは、複数の反転されたダイを含む請求項2に記載のマルチチップパッケージモジュール。

【請求項7】

第1パッケージは、複数のダイを含み、反転された第2パッケージは、前記ダイの最上位に取り付けられる、請求項2に記載のマルチチップパッケージモジュール。

【請求項8】

20

反転された第2パッケージの上に取り付けられる補助ダイをさらに含む請求項2に記載のマルチチップパッケージモジュール。

【請求項9】

補助ダイは、第2パッケージの基板にワイヤボンダされる請求項8に記載のマルチチップパッケージモジュール。

【請求項10】

補助ダイは、第1パッケージの基板にワイヤボンダされる請求項8に記載のマルチチップパッケージモジュール。

【請求項11】

ヒートスプレッダーをさらに含む請求項2に記載のマルチチップパッケージモジュール。

30

【請求項12】

ヒートスプレッダーは、最上位のパッケージの上方向を向く表面に固定される請求項11に記載のマルチチップパッケージモジュール。

【請求項13】

ヒートスプレッダーは、第2パッケージの補助ダイの上方向を向く表面に固定される請求項11に記載のマルチチップパッケージモジュール。

【請求項14】

電気非伝導性で熱伝導性のモールドがモジュールカプセル化に採用される請求項2に記載のマルチチップパッケージモジュール。

40

【請求項15】

ダイの上に積み重ねられた、反転されたパッケージを有するマルチチップパッケージモジュールの製造方法であって、第1基板の上方向側に取り付けられた第1ダイを有する第1パッケージ、および、第2基板の上方向側に取り付けられた第2ダイを有する第2パッケージを提供し、前記第1パッケージの前記第1ダイの上に上下反転された前記第2パッケージを積み重ね、前記第2パッケージの下方を向いた面と、前記第1ダイを前記第1基板に接続するワイヤボンダとが相互にダメージを与えるのを防止すべく、前記第2パッケージと前記第1ダイとの間の離間のために施策がなされ、

前記施策は、スペーサを接着剤により第1パッケージと第2パッケージとの間に固定した構造であり、前記接着剤は、テフロン粒子を有する接着剤、または接着フィルムである

50

、方法。

【請求項 16】

ダイの上に積み重ねられた、反転されたパッケージを有するマルチチップパッケージモジュールの製造方法であって、第1パッケージの第1ダイを第1パッケージの第1基板に取り付け、前記第1基板に前記第1ダイをワイヤボンダし、前記第1ダイの上にスペーサを固定し、第2パッケージの第2ダイを第2パッケージの第2基板に取り付け、前記スペーサの上に反転された前記第2パッケージを固定し、Z方向相互接続ワイヤボンディングのためのワイヤボンダサイトを用意すべく、第1プラズマ洗浄を実施し、Z方向相互接続ワイヤボンディングを実行し、モールドの好接着のための表面を用意すべく、第2プラズマ洗浄を実施し、モールドを導入して養生し、はんだボールを取り付ける方法であり、

10

前記スペーサは接着剤により前記第1パッケージと前記第2パッケージとの間に固定され、前記接着剤は、テフロン粒子を有する接着剤、または接着フィルムである、方法。

【請求項 17】

Z方向相互接続に続き、第2パッケージの上方向側に接着剤を提供し、接着剤の上にヒートスプレッダーを配置し、接着剤を養生することをさらに含む請求項16に記載の方法。

【請求項 18】

Z方向相互接続に続き、モールドキャビティー内にヒートスプレッダーを配置し、キャビティー内のヒートスプレッダーの上のダイの上に固定される、組み立てられて反転されたパッケージを配置し、キャビティー内に成型コンパウンドを導入し、コンパウンドを養生してモールドすることをさらに含む請求項16に記載の方法。

20

【発明の詳細な説明】

【技術分野】

【0001】

本出願は、発明の名称が「ダイの上にスタックされたインバーテッドパッケージを有するマルチチップパッケージモジュール」である2003年12月17日に出願された米国仮出願第60/530,423号の利益を主張する。

【背景技術】

【0002】

本発明は、マルチチップパッケージモジュールおよびその製造方法に関する。

30

【0003】

携帯電話、モバイル・コンピュータ及び各種の消費者製品といった携帯用電子製品は、限られたフットプリントで最小限の厚さ及び重さでの高い半導体機能性及び高い半導体能力を少ないコストで要求する。これは、個々の半導体チップでの集積化を増大する方向で産業を発展させてきた。

【0004】

最近では、産業は、「Z軸」上の集積化を実施する、即ち、スタッキングチップを用いて一つのパッケージに五つのチップをスタックする、ということを始めてきた。これは、5×5mm～40×40mmの範囲でのワンチップパッケージのフットプリントを有する高密度チップ構造であって、技術発展により2.3mmから0.5mmに連続的に減少した厚みを達成する高密度チップ構造を提供する。スタックドダイパッケージのためのパッケージングコストは、シングルチップパッケージのためのパッケージングコストよりも益々高くなり、歩留まりは、個々のパッケージにおけるチップのパッケージングと比較して競争力のある最終コストを確実にするのに十分高い。

40

【0005】

スタックドダイパッケージにおいてスタックされ得るいくつかのチップに対する主要な実際的な制限は、スタックドダイパッケージの低い最終試験歩留まりである。確かに、いくつかのパッケージにおける多少のチップは不良である。従って、個々のダイ検査歩留まりの製品である最終パッケージ検査歩留まりは、いつも100%よりも著しく少ない。パッケージにおける一つのダイが設計の複雑さや技術のために低い歩留まりであると、最終

50

パッケージ歩留まりは、たった二つのダイが各パッケージにスタックされたとしても、受け入れ難いほど低くなり得る。

【 0 0 0 6 】

特定の装置で使用されるために供給される各種のダイの寸法は著しく変化し、これは、スタックダイパッケージの構造に挑戦する。例えば、従来のスタックダイパッケージにおいて、上部のダイはメモリアダイであり、下部のダイはデジタル信号プロセッサ(DSP: digital signal processor)である。組立作業員に好まれるメモリアダイは、DSPダイよりも大きい。あるいは、パッケージにおいて近接したスタックダイは、下部のダイと同じサイズあるいはそれよりも大きい上部のダイを備えるメモリアダイである。DSPの歩留まりは、一般的に低く、スタックダイパッケージにおける下部のダイがDSPであると、それが基板上に置かれる後までにそれを検査することは実質的に不可能である。そして、DSPがワイヤボンダされると、検査中のハンドリングが露出ワイヤにダメージを与えるため、基板上のダイを検査することは実質的に不可能である。従って、従来のスタックダイパッケージにおいて、上部のダイは、下部のダイが検査され得る前に下部のダイの上にスタックされなければならない、下部のダイが受け入れ難いプロセスにおける時点で判明されると、スタックパッケージは、廃棄されなければならない、スペーサ及び上部のダイと、それらをスタックする処理ステップとが無駄となる。

10

【 0 0 0 7 】

スタックダイパッケージにおける他の制限は、パッケージのパワー損失能力が低いことである。熱は、一つのダイから他のダイに伝達され、パッケージから出る熱損失の著しい経路は、はんだボールを通してマザーボードに至る。パッケージの頂部を通る周囲への熱伝導は、成型コンパウンドが一般的に熱をよく伝導しないので、非常に限られる。

20

【 0 0 0 8 】

図1は、間がスペーサでスタックされる二つのダイを有する従来のスタックダイパッケージの構造を示す断面図の略図である。符号10にて示されるスタックダイパッケージは、少なくとも一つの金属層を有する基板12の上に取り付けられる第1ダイ14と、第1ダイ14の上にスタックされ、スペーサ22によって第1ダイ14と分離される第2ダイ24とを含む。

【 0 0 0 9 】

各種の基板タイプの何れも、例えば、2~6の金属層を備える積層体、あるいは、4~8の金属層を備える組立基板、あるいは1~2の金属層を備える可撓性ポリイミドテープ、あるいはセラミック多層基板を含んで用いられる。図1の例で示される基板12は、誘電体120の向かい合った側に、二つの金属層121, 123を有し、該二つの金属層121, 123は、適切な回路を提供するためにパターンされ、バイアス122によって誘電体を通して接続される。

30

【 0 0 1 0 】

第1ダイ14は、形式的には、図1の符号13で示されるダイ取付エポキシとして参照される接着剤を用いて基板の表面に取り付けられ、図1の構造において、ダイが取り付けられる基板の表面は、「上部」表面として言及され、表面上の金属層は、「上部」金属層として言及されるが、ダイ取付表面は、特定の位置を必要としない。スペーサ22は、接着剤21によって第1ダイ14の上方向(活動)表面に固定され、第2ダイ24は、接着剤23によってスペーサ22の上方向表面に固定される。

40

【 0 0 1 1 】

図1のスタックダイパッケージにおいて、ダイは、電氣的接続を確立するために、基板の上部金属層上のワイヤボンダサイトにワイヤボンダされる。ワイヤボンダ16は、第1ダイ14を基板に接続し、ワイヤボンダ26は、第2ダイ24を基板に接続する。ダイ14, 24及びワイヤボンダ16, 26は、ハンドリング操作を円滑にするために周囲や機械的負荷からの保護を提供し且つ識別のためのマークのための表面を提供する成型コンパウンド17で(標準的な「チップスケールパッケージ」を作製するため、一般的には、配列成型及びソーシングレシジョンによって)カプセル化される。はんだボール18は

50

、コンピュータのような最終製品のマザーボード（図示しない）への相互接続を提供すべく、基板の下部金属層上のボンディングパッド上に環流される。はんだマスク 125, 127 は、例えばワイヤボンダ 16, 26 とはんだボール 18 とをボンディングするためのワイヤボンダサイトとボンディングパッドとの電気的な接続のため、ボンディングサイトで内在する金属を露呈させるべく、金属層 121, 123 の上にパターンされる。

【0012】

よく理解されるように、ワイヤボンダ 16 は、（ループ高さ許容値と共に）ワイヤボンディングプロセスのパラメータである「ループ高さ」特性を有し、第 2 ダイの影響によってワイヤボンダにダメージを与えるのを回避すべく、第 2 及び第 1 ダイ間に十分な空間が提供されなければならない。従って、スペーサ 22 は、第 1 ダイ 14 の上に第 2 ダイ 24 を支持するための基礎として提供される。スペーサは、十分に狭く形成されるので、そのエッジでワイヤボンダに影響を与えず、また、十分に薄いので、ワイヤループの上の第 2 ダイを十分に保持するだけのスペースを提供する。即ち、スペーサは、それ自身、ワイヤに影響を与えず、第 1 及び第 2 ダイ間に十分な距離を提供するので、第 2 ダイの下方向側は、ワイヤボンダ 16 にダメージを与えない。

【0013】

図 1 に示されるスタックドダイパッケージは、産業においてよく確立されている。そのようなパッケージは、それが含む最も大きいダイよりも約 1.7 mm 大きい程度の非常に小さいフットプリントを有し、0.8 mm ~ 1.4 mm よりも小さい厚みで作製され得る。それは、個々にパッケージされるダイと比べてより低いコストを有し得る。

【0014】

そのようなスタックドダイパッケージの各種の部分に関する厚みへの貢献は、以下のテーブルにおける、各種の 2 ダイスタックドダイパッケージ構造における例示によって示される。ダイ厚みのための「CT」といった略語は、参照のために図 1 に示される。

【表 1】

	寸法	全パッケージ高さ			
		1.4mm	1.2mm	1.0mm	0.8mm
モールドキャップ	ダイ厚さ “CT” (Max)	0.150	0.132	0.087	
	スペーサダイ厚さ “SPT” (Max)	0.125	0.125	0.087	
	ループ高さ “LH” (Max)	0.115	0.089	0.075	
	モールド高さ “MH” (Nom)	0.700	0.650	0.500	0.370
基板	基板厚さ “ST” (Nom)	0.260	0.210	0.190	0.170
ボール	ボール径 “BD” (Nom)	0.400	0.350	0.350	0.300
	(オプション) “BD” (Nom)	0.450		0.300	0.350
	崩壊高さ “CH” (Min)	0.250	0.250	0.150	0.150
	(オプション) “CH” (Min)	0.300			0.150

【発明の開示】

【発明が解決しようとする課題】

【0015】

そのような構造の重要な制限は、特に少なくとも一つのダイが低い歩留まりならば、パッケージの最終歩留まりが低いということである。例えば、メモリダイは、プロセッサダイの上にスタックされる。メモリは、通常、「乳児死亡率」を排除するために「通電テスト」を必要とする。プロセッサは、通常、複雑な設計であり、プロセッサダイの歩留まりは、一般的に 99% よりも低い。パッケージの最終検査歩留まりは、個々のダイの歩留まりの製品である。既知の良品ダイ（「KGD」）を得ることによって最終歩留まりを増大することはだいたい可能である。しかし、KGD は、利用可能性が制限され、コストが高く、KGDメモリダイは、特に高い。

【0016】

上述したように、スペーサとしての「ダミー」ダイの使用は、スペーサと、該スペーサが差し込まれるダイとの間に接着剤層を適用するステップを必要とする。ダミーダイが実際的にいかに薄く作製され得るかに限界があり、これは、スペーサダイ厚みに低い制限を強制する。従って、スタックドダイパッケージにおける近接したダイ間の分離を提供するための各種のアプローチが提案されている。いくつかのアプローチにおいて、近接するダイ間の薄い接着剤層が分離を提供する。接着剤は、ある程度スタックプロセス中に潰され、制御するのに困難であり、近接するダイの面が平行でなくなる。いくつかのそのようなアプローチにおいて、スペーサ接着剤は、ダイ間の離隔を提供し且つダイが傾くのを防止するのに適切な寸法の粒子を含有する。各種のスペーサ接着剤は、例えば、米国特許第6,472,758号や米国特許第6,340,846号において示される。

10

【0017】

「Z軸」上の統合への他のアプローチは、マルチパッケージモジュールを形成するために、ダイパッケージをスタックすることである。スタックされたパッケージは、スタックドダイパッケージと比べて多くの利点を提供し得る。

【0018】

例えば、スタックドパッケージモジュールにおける各パッケージは、パッケージがスタックされる前に、電氣的に検査され、十分な能力を示さなければ拒絶され得る。その結果として、最終的なスタックドマルチパッケージモジュール歩留まりが最大となり得る。「ネード」ダイが検査される一方、検査は、パッケージ、特に、ダイのパッドピッチが非常に小さい箇所、において、直ちに実行され得る。

20

【課題を解決するための手段】

【0019】

本発明は、底部（下部）パッケージと、底部パッケージ上のダイの上にスタックされたインバートされた頂部（上部）パッケージとを含むマルチチップモジュール（MCM：multiple chip module）に関する。一般的に、スタックドダイパッケージにおけるように、下部ダイの上にスタックされた上部ダイを有するよりも、上部パッケージ及び下部ダイ間の離間のために必要な供給（スペーサによるといったもの）を備える、下部ダイの上にスタックされた（ランドグリッド配列（land grid array）パッケージといったような）インバーテッド上部パッケージである。供給される離間あるいはスペーサは、下部ダイから上部パッケージを物理的に分離する。その結果として、下部ダイは、下部基板にワイヤボン

30

【0020】

ドされ、Z方向相互接続は、上部パッケージ基板及び下部パッケージ基板（あるいは下部ダイ）間のワイヤボンディングによってなされる。本発明によるMCMは、近接するダイ間の間隔のための供給を備えるダイスタックにおいて採用されるような工業インフラを用いて構築され得る。

40

【0021】

50

本発明の各種の目的において、上部パッケージダイ及び上部パッケージ基板の接続は、フリップチップあるいはワイヤボンダ相互接続によってなされる。インポートされた上部パッケージは、積層あるいは集積された基板ベース L G A やテープベース L G A といった各種のいずれの L G A、及び/又は、「Q F N」パッケージやバンブチップキャリア（「B C C」：bump chip carrier）パッケージといった各種のものを含む。インポートされたパッケージは、一つのダイを含み、あるいは二以上のダイを含み、インポートされたパッケージにおいて二以上のダイが含まれると、ダイは、スタックされるか、インポートされたパッケージ基板に並んで配置される。下部パッケージは、一つあるいは二つ以上のダイを含み、下部パッケージにおいて二以上のダイが含まれると、ダイは、スタックされるか、インポートされたパッケージ基板に並んで配置され、下部パッケージがスタックドダイパッケージであると、インポートされたパッケージは、スタックされたダイの最上位の上に取り付けられる。パッケージスタックは、B G A か L G A の頂部あるいは底部にボンダされるフリップチップダイを有する一以上のパッケージを含む。パッケージスタックは、上部パッケージの上のヒートスプレッダーによって可能となる熱増大特性を含む。そして、スタックは、Z方向相互接続がパッケージの周囲にボンディングされて利用可能なZ方向相互接続を提供する、基板、積層、柔軟性、セラミックの何れをも含む。

10

## 【0022】

本発明の一つの概要的な目的は、スタックされた第1（下部）及び第2（上部）パッケージであって、それぞれ基板に取り付けられたダイを含むパッケージを有するマルチチップパッケージを特徴付ける。下部パッケージのダイ及びワイヤボンダは、上部パッケージが下部ダイの上にスタックされる前にカプセル化されないので、空間は、下部パッケージ基板に下部ダイを接続するワイヤボンダにダメージを与えるのを防止するべく提供される。従って、空間の厚み寸法は、ワイヤボンダのループ高さによって決定される。

20

## 【0023】

本発明は、低いプロフィール及び小さいフットプリントを有するマルチチップパッケージモジュールを作製するのに、良好な工業性、高い設計自由度、低コストを提供する。

## 【0024】

ワイヤボンダZ方向相互接続は、産業界において非常に確立されている。本発明のスタックドマルチチップモジュールにとって、著しい修正を伴うことなく、最も低いコストの相互接続技術であり、直接的に応用可能である。ワイヤ長によってブリッジされる L G A から B G A の相対的なサイズへの設計自由度を提供する。利用可能な技術と装置を用い、ワイヤボンダにおけるワイヤは、0.5 mm あるいは 5 mm と短い。Z方向相互接続パッドの配列は、B G A 及び L G A 基板設計の一方あるいは両方を通じて実施され得る。さらには、本発明によるワイヤボンダを用いて、Z方向相互接続は、産業界においてよく用いられるいわゆる「連続ボンディング脱却」を採用することによって、互いに配列されないパッド間に形成される。ワイヤボンディングピッチは、50 マイクロが産業界において最も利用可能な技術であり、25 マイクロに進めるよう計画される。これは、（200 マイクロ周囲の）フリップチップや（約 500 マイクロの）はんだボールを含むどんなZ方向相互接続よりも良好であり、従って、同じように利用可能な空間におけるパッケージ（Z方向接続）間の相互接続を提供する。

30

40

## 【0025】

ワイヤボンディングマシンを用いるワイヤボンディングは、互いにマッチし且つはんだボールと接続するために固いツール基板に必要なものを回避しつつワイヤボンダにおいて接続がプログラムされるため、相互接続パッドの設計自由度を提供する。B G A 及び L G A パッケージの相対サイズが変化したとすると、ワイヤボンディングは、プログラム変更による違いに適合するために再構成される。頂部パッケージが底部よりも小さいならば、ワイヤボンディングは、少なくとも 9 mm に至るまでサイズの違いに適合する。これは、チップサイズに適合するのに必要な最も小さいパッケージの使用を認め、従って、M C M の総コストを最大とする。

## 【0026】

50

ワイヤボンディングは、「連続脱却」であるパッドと相互接続する。必要に応じ、パッドは、ワイヤボンディングのために十分な近い位置に適切にルートされる。この柔軟性は、パッケージのスタックが、相互接続パッドの「望ましい」状態あるいは位置にないことを許す。ワイヤボンディングによって提供されるボンディング柔軟性は、ユーザーに、同じパッケージサイズとなるよう維持するが、基板デザインが異なることを許す。これは、低いコスト及び市場投入の速さという結果になる。

【0027】

チップスケールパッケージを含むBGA及びLGAは、最も低いコスト及び最も大きな利用可能性を提供して、産業界において標準である。これは、スタックされるべきパッケージの選択において、従って、本発明によるMCMにおいて完全となる機能の種類において、著しい柔軟性を提供する。

10

【0028】

一般的なLGA厚みは0.8mmである。一般的なダイ厚みは約0.09~0.15mmよりも小さい範囲である。そして、一般的なシリコンスペーサ(「ダミー」ダイスペーサ)厚みは、約0.09~0.125mmよりも小さい範囲である。下部ダイ上のスペーサ及びスペーサ上のインバーテッドLGAの本発明によるスタックは、10~50マイクロの完成厚みを有する接着剤を用いて完成される。

【0029】

あるいは、「満たされた」スペーサ接着剤は、下部パッケージダイ及び上部パッケージ間の接着剤や空間を提供すべく採用される。そのような接着剤スペーサは、上部パッケージ及び下部ダイ間の接近空間として提供される。この構造は、低いプロファイルのMCMを提供する。本発明によるMCMのフットプリントは、スタックの最大チップサイズによって決定される。BGAやLGAのための一般的な最小限フットプリントは、ダイサイズよりも大きな1.7mmである。ワイヤボンディングZ方向相互接続は、基板金属エッジにソートすることなくワイヤに適合すべく、頂部LGAが底部BGAよりも約0.1~0.8mm小さいことを必要とする。頂部パッケージは、底部パッケージよりも著しく小さくしなければならず、ワイヤボンディングは、少なくとも9mmに至るまで異なるサイズに適合する。これは、チップサイズに適合するのに必要なパッケージのサイズを最小限化するのを許し、従って、MCMの総コストを最適化するのを許す。本発明によるスタックされたパッケージMCMのフットプリント及び厚みの両方は、応用のための受け入れられる範囲に落ちる。

20

30

【0030】

選択的に、頂部パッケージが下部パッケージダイよりもより小さいので、下部パッケージダイの上方向(活動)側のパッドは、インバートされた上部パッケージ基板の余白部の背後を保護し、上部パッケージ及び下部ダイ間のZ方向相互接続は、上部パッケージ基板の上方向側のZ方向相互接続パッド及びダイのパッドから直接的にワイヤボンディングによってなされる。

【0031】

いくつかの実施形態において、マルチチップパッケージは、インバーテッドLGAパッケージの上に取り付けられた補助パッケージを含み得る。いくつかの実施形態において、補助パッケージはLGAパッケージである。そして、いくつかの実施形態において、補助LGAパッケージは、インバーテッドLGAパッケージにワイヤボンディングされ、及び/又は、下部パッケージ基板にワイヤボンディングされる。いくつかの実施形態において、MCMは、インバーテッドLGAパッケージの上に取り付けられる一以上の補助ダイを含み得る。いくつかの実施形態において、補助ダイは、上部パッケージ基板及び/又は下部パッケージ基板にワイヤボンディングされ得る。

40

【0032】

本発明の一つの目的は、スタックされた第1(「底部」)及び第2(「頂部」)パッケージを有するマルチチップパッケージを特徴とし、第1パッケージは、基板に取り付けられるダイを有するBGAパッケージであり、第2パッケージは、基板に取り付けられるダ

50



イを含むLGAパッケージであり、第2パッケージは、インバートされるので、ダイが取り付けられる基板表面は、下方向を向き、インバートされたパッケージは、第1パッケージダイ及びインバートされた第2パッケージ間の空間を提供して、第1パッケージダイの上に固定される。いくつかの実施形態において、第2パッケージは、LGAパッケージであり、いくつかの実施形態において、第2パッケージは、シーシングュレーテッドパッケージであり、それは、チップスケールパッケージである。いくつかの実施形態において、第2パッケージは、テープベースパッケージ基板である。いくつかの実施形態において、第2パッケージは、バンブチップキャリアパッケージである。

**【0033】**

いくつかの実施形態において、第2パッケージは、ヒートスプレッダーを備えて提供される。そして、ヒートスプレッダーの上方向を向く表面は、MCMの最上位表面で周囲に露出する。いくつかの実施形態において、ヒートスプレッダーは、最上位のLGAパッケージの上方向を向く表面に固定され、あるいは、補助ダイが第2パッケージ上に提供されると、ヒートスプレッダーは、最上位ダイの上方向を向く表面に固定される。そして、インバートされた第2パッケージがモジュールにおける最上位パッケージであると、ヒートスプレッダーは、インバートされた第2パッケージの上方向側に固定される。他の実施形態において、ヒートスプレッダーは、最上位のパッケージあるいはダイに固定されないが、MCMの最上位の表面でモールドされる。そして、これらの実施形態において、ヒートスプレッダーは、MCMの最上位の表面で周囲に露出する。熱損失は、モジュールカプセル体のための電気非伝導性熱伝導性モールドを採用することによって高められる。

**【0034】**

他の目的において、第1パッケージ基板の上方向側に取り付けられる第1ダイを有する第1パッケージを提供し、第1パッケージのダイの上にインバートされた第2パッケージをスタックすること、そして、第2パッケージの下方向側及び第1パッケージ基板への第1ダイの接続を行うワイヤボンド間のダメージを回避するための、第2パッケージ及び第1パッケージダイ間の離間のためにされる提供を含む本発明によるマルチチップパッケージを作製する方法である。

**【0035】**

本発明によれば、インバートされた上部パッケージは、配列モールドされ、ソーシングュレートされたパッケージ、あるいはキャビティーモールドされ、パンチシングュレートされたパッケージである。他方、下部パッケージは、下部パッケージダイの上に上部パッケージをスタックするのに先立ってモールドされない。本発明によるパッケージモジュールは、スタックの次にモールドされ、従って、MCMは、配列モールドされ、ソーシングュレートされ、あるいはキャビティーモールド及びパンチシングュレートされる。

**【0036】**

本発明は、最小限のフットプリントを有する薄いパッケージ内に一以上のチップを有するモジュールを提供する。本発明によるモジュールは、例えば、約1.2mmあるいは1.4mmあるいは標準として受け入れられるプロフィールの厚さを有する。

**【0037】**

標準的なパッケージは、底部及び頂部パッケージの両方のために用いられる。頂部パッケージは、キャビティーモールド及びパンチシングュレートを配列(LGA)パッケージ、あるいは例えば積層基板を有する標準的なソーシングュレーテッドLGAパッケージ、あるいはQFNパッケージ、あるいはテープ基板ベースLGAパッケージ、あるいは「バンブチップキャリア」(BCC)パッケージとして例示される。

**【0038】**

本発明は、「マルチチップパッケージ」(「MCP」)あるいは「システムインパッケージ」(「SiP」)あるいは「マルチパッケージモジュール」(「MPM」)といった既知の各種のマルチダイモジュールを採用する装置において特に有用である。本発明によるマルチチップパッケージモジュールは、コンピュータ、電話通信、消費者及び産業電子工学の構造において用いられる。本発明は、特に携帯用電子デバイスで有用である。

## 【発明を実施するための最良の形態】

## 【0039】

本発明は、本発明の選択的な実施形態を図示する図面を参照してさらに詳細に記述される。図は、本発明の特徴を示す略図であって、他の特徴及び構造との関係を示す略図であり、一定の比例に拡大していない。提示の明確さを良くするため、本発明の実施形態を示す図において、他の図において示される要素に対応する要素は全て番号を付しているわけではないが、全ての図において全て直ちに特定できる。

## 【0040】

図1は、従来のスタックダイパッケージングを参照して上述された。

## 【0041】

図2は、本発明の一つの目的によるチップスケールパッケージ(CSP)モジュール20を示す。モジュール20は、二つのダイ214, 224を含み、事実上、インバーテッドモールドLGAパッケージ202は、下部パッケージ102におけるダイ214の上にスタックされる。下部ダイ214は、例によって図1を参照して上述したように、従来のスタックダイパッケージにおける下部ダイと実質的に同じ方法で基板12に取り付けられ、事実上、下部ダイ及びその基板は、従来のスタックダイパッケージと同じように供給されるが、モールドはされていない。即ち、ここに示される例において、下部ダイ214は、2~4のパターン化された金属層を有するBGA基板12の上方向側でのダイ取付エポキシ13を用いて活動側に取り付けられ、ダイは、BGA基板の上部金属層のワイヤボンダサイトにワイヤボンダされる。はんだボール18は、例えばマザーボード(図示しない)というような内在する回路との第2レベル相互接続を提供すべく、下部基板の下方向側に取り付けられる。このように、取り付けられる下部ダイ及び下部基板は、標準的なBGAパッケージ(非モールド)を構成し得る。

## 【0042】

図2をまだ参照して、この実施形態において、底部パッケージは、少なくとも一つの金属層を有する底部パッケージ基板の上に取り付けられるダイを含む。いろいろな種類の基板タイプが用いられ、例えば、2~6の金属層を備える積層体、あるいは、4~8の金属層を備える組立基板、あるいは1~2の金属層を備える可撓性ポリイミドテープ、あるいはセラミック多層基板を含む。図2における例によって示される底部パッケージ基板は、それぞれ適切な回路を提供し且つバイアス122によって誘電体120を通して接続される二つの金属層121, 123を有する。ダイは、形式的には、ダイ取付エポキシとして参照される接着剤13を用いて基板の表面に取り付けられ、図2の構造において、ダイが取り付けられる基板の表面は、「上部」表面として言及され、表面上の金属層は、「上部」金属層として言及されるが、MCM、そして、その結果としてのダイ取付表面は、特定の位置を必要としない。用語「上部」、「下部」、「上方向」及び「下方向」、そして、これらの用語の文法上の変化は、ここでは、図に表されるMCMの状態で用いられている。

## 【0043】

図2の底部BGAパッケージにおいて、ダイ214は、電気的な接続を確立するために、基板の上部金属層121のワイヤボンダサイトに(ワイヤ216で)ワイヤボンダされる。ダイに対する接続は、基板の頂部金属層のパッドと共にパッケージの周囲で露出され、図3A及び図3Bを参照して以下に詳細に記述されるワイヤボンダと接続するのに利用される。これらパッドの物理的位置及び状態は、LGAの対応するパッドの下に近接するよう配置される。はんだボール18は、コンピュータのような最終製品の例えばマザーボード(図示しない)に内在する回路への相互接続を提供すべく、基板12の下部金属層123上のボンディングパッド上に環流される。はんだマスク125, 127は、例えばワイヤボンダとはんだボールとをボンディングするためのワイヤボンダサイトとボンディングパッドとの電気的な接続のため、ボンディングサイトで内在する金属を露呈させるべく、金属層121, 123の上にパターンされる。

## 【0044】

スペーサ222は、接着剤221によって下部ダイ214の上方向(活動)表面に固定

10

20

30

40

50

される。スペーサは、ここに示されるように、例えばガラスやダミーシリコンチップといった固い部材であり、あるいは、スペーサ接着剤によって提供される間隔である。従来のスタックダイパッケージのように、スペーサは、底部パッケージワイヤボンド216のループ高さに適合させるべく、十分な分離を提供するのに十分な厚みでなければならず、そして、ダミーダイといった固いスペーサが採用されると、スペーサのフットプリントは、ダイパッドあるいはその近傍でワイヤボンドと接触しないような十分な小ささでなければならない。

【0045】

スペーサがダミーダイといった固い部材であると、それは、ダイの回路にダメージを与えないテフロン粒子といった軟らかい充填材を有するタイプのダイ取付接着剤を用いてダイの上方向表面に固定される。

10

【0046】

他のスペーサの構成が本発明によるモジュールにおいて採用され得る。スペーサは図に示されるように固い部材であると、接着剤は、接着フィルムとして提供される。フィルム接着剤を有するスペーサ構成、及びそれらを用いたデバイススタックを構成する方法は、例えば米国特許出願第10/959,713号、10/976,601号、10/959,659号に記述されている。スペーサがスペーサ接着剤であると、例えば米国特許出願第10/966,572号、10/966,574号、10/969,116号、10/969,303号に開示される各種の接着剤スペーサ構成が採用される。

【0047】

20

インバーテッドLGAパッケージ202は、ダイ取付接着剤213を用いて基板212に取り付けられるダイ224を含む。ダイ224は、ワイヤボンド226によって基板212に電氣的に接続され、ダイ、ワイヤボンド及び基板のダイ取付サイドは、成型コンパウンドやカプセル体を用いてカプセル化あるいはモールド217される。インバーテッドパッケージ202は、ワイヤボンド236によって底部パッケージ102に電氣的に相互接続(「Z方向相互接続」)され、頂部パッケージ202、底部ダイ214、スペーサ222、ワイヤ236,216及び基板12のダイ取付表面は、カプセル体27でカプセル化される。

【0048】

図2の実施形態のスタックドパッケージにおいて、それぞれパッケージ基板のZ方向相互接続パッドは、パッケージ基板の余白部近傍の上方向金属層に配置される。Z方向相互接続パッドの位置及び状態は一般的に配置されるので、頂部パッケージ基板上のZ方向相互接続パッドは、パッケージがスタックされると、底部パッケージ上の対応するZ方向相互接続パッドの上に位置する。良いことに、頂部パッケージは、基板の金属層のエッジに電気ショートしないようワイヤボンドのためのクリアランスを許容すべく、底部基板のよりも基板フットプリントが小さい。

30

【0049】

上部及び下部基板上のZ方向相互接続パッドの配列は、図3A及び図3Bの平面図において例示される。

【0050】

40

図3Aは、下部基板312の上方向側のダイ取付接着剤313を用いて固定した下部ダイ314を示す。基板312の周囲に配置されるZ方向相互接続ボンドパッド322は、下部基板及び上部基板間にZ方向相互接続のためのボンドサイトを提供すべく、頂部パッケージのフットプリント302を越えて余白部301に(少なくとも一部323が)露出される。下部基板上のZ方向相互接続ボンドパッド322は、フィンガー328をボンドするためにトレース327によって接続され、フィンガー328は、下部ダイ314及び下部基板上のパターン化された金属層の活動側の露出したボンドパッド336のワイヤボンド316による接続のためのワイヤボンドサイトを提供すべく、少なくとも一部が露出される。下部基板の上方向側のZ方向相互接続ボンドパッドは、基板誘電体を通るバイアスによって一以上の他のパターン化された層(そして、ついには第2レベルはんだボール

50

)に接続される。

【0051】

図2を再び参照して、この図例における上部パッケージは、モールドされたランドグリッド配列(land grid array)パッケージである。上部LGAパッケージは、インバートされるので、通常、パッケージの頂部表面を形成するモールド217の表面は、モジュールにおいて下方を向く。そして、通常、LGAパッケージの底部表面を構成するLGAパッケージ基板の表面は、モジュールにおいて上方を向く。上記したように、上部パッケージは、「良品」であるか検査され、ダイ取付接着剤と類似する接着剤223を用いてスペーサの上部表面に固定される。

【0052】

図2に示す実施形態において、頂部パッケージは、ソーシングュレーテッドLGAパッケージであり且つチップスケールパッケージであるランドグリッド配列(「LGA」)パッケージであるが、ここで、頂部パッケージは、(インバーテッドパッケージにおける上方向の)基板の下部表面のボンディングパッドに取り付けられるハンドボールを有しない。特に、この例において、頂部パッケージは、少なくとも一つの金属層を有する頂部パッケージ基板に取り付けられるダイを含む。どんな種類の基板のタイプも用いられる。図2における例によって示される頂部パッケージ基板212は、二つの金属層を有し、それらは、適切な回路を提供するためにパターンされ、バイアスによって接続される。ダイは、ダイ取付エポキシとして参照される接着剤213を用いて、基板の表面に形式的に取り付けられる。ダイは、パッケージ基板の上部表面に取り付けられるよう参照され、パッケージがどんな特定の位置で使用されるかを必要としないことが理解される。本発明によれば、頂部パッケージは、インバートされ、即ち、上方側が下方に且つ下方側が上方に取り付けられる。上部LGAは、モジュールにおいてインバートされるので、逆さまになって語られ、LGA基板の上部表面あるいは上部側と通例呼ばれる、第1ダイが取り付けられる上部LGAの表面は、ここでは、インバーテッドLGAの下方向表面として参照される。そして、下部表面あるいは下部側と通例呼ばれる、反対側の表面は、ここでは、上方向表面として参照される。

【0053】

図2における構造において、例えば、ダイが底部パッケージに向かって面して取り付けられる頂部パッケージ基板の表面、そして、従って、ダイが固定される頂部パッケージの「上部」表面は、頂部パッケージ基板の「下方向に向く」表面として参照され、モジュールがどんな特定の位置で使用されるかを必要としないことが理解される。即ち、本発明によるモジュールにおいて頂部パッケージがインバートされると、「上部」金属層を有する頂部パッケージ基板の表面が「下方向に向く」と言われ、且つ「下部」金属層を有する頂部パッケージ基板の表面が「上方向に向く」と言われるように記述する。

【0054】

図2の実施形態における頂部LGAパッケージにおいて、ダイ224は、電氣的接続を確立するために、頂部パッケージ基板212の上部金属層上のワイヤボンダサイトに(ワイヤ226で)ワイヤボンダされる。ダイ及びワイヤボンダは、ハンドリング操作を円滑にするために周囲や機械的負荷からの保護を提供し且つ頂部パッケージ上部表面を有する成型コンパウンド217でカプセル化される。頂部パッケージがインバートされるので、モールドの表面は「下方向に向く」ものとなり、下部ダイ上のスペーサ222の上にスタックされ、接着剤223を用いて固定される。はんだマスクは、例えば、ワイヤボンダのボンディングのためのワイヤボンダサイトとの電氣的な接続のためのボンディングサイトで内在する金属を露出させるべく、頂部パッケージ基板212の金属層の上にパターンされる。

【0055】

本発明によるため、上部パッケージ(そして、それゆえ、上部ダイ)は、検査することができ、最大限の歩留まりを目的として、下部パッケージにおける望ましく高い歩留まりを有するダイを置き、頂部パッケージにおける望ましく低い歩留まりを有するダイを取り

10

20

30

40

50

付けることが好ましい。このように、拒絶された上部パッケージは、スタックの組立の前に先立って廃棄されるので、完成したパッケージの全ての歩留まりは、望ましく低い歩留まりダイの歩留まりよりもむしろ望ましく高い歩留まりダイの歩留まりによって主として影響される。しかしながら、組立作業者は、下部パッケージにおける低い歩留まりダイを有することを好む。例えば、組立作業者は、DSP上にメモリダイを有することを望む。このような場合、組立作業者は、下部ダイのための既知の歩留まりリスクを受け入れるが、本発明によれば、スタックの形成に先立って上部ダイがそのパッケージにおいて検査され（且つ廃棄され得るものが拒絶され）得るため、組立作業者は、上部ダイの歩留まりリスクを受け入れる必要がない。

#### 【0056】

図3Bは、インポートされた上部LGA基板342の上方向を向く側を示す。上部LGA基板は、はんだジョイント、あるいは選択的にはんだマスクによって保護されるランドあるいはボールパッド344を介してボードを生成するためにLGAと相互接続する標準的なCSPにおいて用いられるように、ランドあるいはボールパッド344を有する標準的なLGA基板として構成され得る。露出されるところで、これらのランドは、パッケージされたダイを検査するための検査アクセスポイントとしての役目を果たす。基板は、Z方向相互接続を確立するために、下部パッケージ基板へのLGAのワイヤボンディングのために用いられる周囲上に配置されるボンドフィンガー346の補助的な特徴を有する。Z方向相互接続ワイヤボンディングは、全てのパッケージ構造のための厚さ制限によって、前にも後にもボンディングされ得る。図2の例において示される前方ボンディングは、一般的に、100ミクロンよりも大きく、300ミクロンに至るまでループ高さを提供する。後方ボンディングは、一般的に、75～100ミクロンの低いループ高さを提供し、薄いパッケージモジュールに用いられ得る。

#### 【0057】

上部ダイ（上部パッケージ）パッケージと下部ダイ（下部パッケージ）との間のZ方向相互接続は、底部パッケージ基板の上部金属層上にトレースを備える頂部パッケージ基板の上方向を向く金属層（「下部」金属層）上のワイヤボンディング接続トレースによってなされる。一端で、各ワイヤボンドは、インポートされた底部パッケージ基板（図3Aの312）の上部金属層上の上方向を向くパッド（図3Aの323）の表面に電気的に接続され、そして、他端で、各ワイヤボンドは、インポートされた頂部パッケージ基板（図3Bの342）の下方向を向く（「下部」）金属層上のパッド（図3Bの346）の表面に接続される。ワイヤボンドは、例えば、米国特許第5,226,582号において開示されるような公知技術である、どんなワイヤボンディング技術によっても形成される。パッケージからパッケージへのZ方向相互接続ワイヤボンドは、頂部基板の上部金属層上のパッドの上部表面上のビードやバンプを形成し且つ下方に向かってワイヤを引き且つ底部基板の上部金属層上のパッドにそれを融合させることによってなされるような図2における例によって示される。よく理解されるように、ワイヤボンドは、逆方向でなされ、即ち、底部基板の上部金属層上のパッドの上部表面上にビードやバンプを形成し、ワイヤを上方向に向かって引き、それを頂部基板の上部金属層上のパッドに融合させる。パッケージからパッケージへのZ方向相互接続のためのワイヤボンディング方法の選択は、スタックされた基板及びそれらのボンディング表面の余白部の幾何学配列によって決定される。

#### 【0058】

頂部LGAパッケージは、配列モールド、あるいは図2における例として示される、エッジで垂直壁を与えるソーシングユレテッド、あるいはキャビティーモールド及びパンチシングユレテッドの何れでもよい。何れかのタイプにおいて、頂部パッケージは、（基板のダイ取り付け側へバイアスを通して）ダイに接続され、ダイが取り付けられる表面の反対側の基板表面、即ち、上述したように、インポートされた頂部パッケージ基板の「下部」（上方向を向く）側のパッケージの周囲に定められる。

#### 【0059】

本発明による構造は、組立に先立って適合しないパッケージの拒絶を認めるためと、そ

10

20

30

40

50

の結果、高い最終モジュール検査歩留まりを保証するために、モジュールへの組込前に上部 L G A パッケージの事前検査を許す。

【 0 0 6 0 】

Z 方向相互接続が一旦形成されると、Z 方向相互接続を囲い込み且つ保護するためと、完成されたモジュールへの機械的完全性を提供するために、カプセル（図 2 の 2 7）が形成される。従って、モジュールは、モジュールモールド内にモールドされた上部パッケージを含む。図 2 における例によって示されるように、モジュールは、それ自身ソーシングュレートされ、選択的に、ソーシングュレートされるよりはむしろ個々にキャビティモールドされる。

【 0 0 6 1 】

はんだボール 1 8 は、標準的な材料及び方法を用いてモジュールの下側に取り付けられる。はんだボールアタッチメントは、標準的な C S P を作製するために用いられる同種あるいは類似のツールを用い、全てのストリップあるいは配列の上に、モジュールのシングュレーションに先立ってなされ得る。それで、モジュールは、標準的な C S P フォーマットを有するモジュールを形成するために、標準的な技術を用いてストリップあるいはモジュールからシングュレートされる。

【 0 0 6 2 】

気付くように、構造は、標準的な C S P フォーマットにおける他のダイの上に完全にパッケージされ且つ検査されたダイをスタックするのを許す。一以上のダイを含む頂部 L G A は、M C M におけるそれをスタックする前に「良品」であるかが検査され得る。「良品」でないと検査された L G A は、スタック前に廃棄され、従って、「良品」材料の無駄な消費を引き下げ、良好でない材料での無駄な処理ステップを回避する。

【 0 0 6 3 】

モジュールからの改善された熱損失のため、ヒートスプレッダーが頂部パッケージの上に提供される。頂部ヒートスプレッダーは、M C M から離れた十分な熱交換のための周囲に対して M C M の上部表面で露出する上部表面の少なくとも中心領域を有する熱伝導性材料から形成される。頂部ヒートスプレッダーは、例えば、（銅あるいはアルミニウムといった）金属、あるいは窒化アルミニウムといったその他の各種熱伝導性材料のシートである。ヒートスプレッダーは、実質的にモジュールをカバーするサイズ及び形状を有する。ヒートスプレッダーは、金属含有量を増すために頂部パッケージの上の中心領域にて厚く、周囲にて薄いので、Z 方向相互接続ワイヤボンドと干渉しない。中心領域において厚くなると、ヒートスプレッダーは、頂部パッケージの上方向を向く表面に固定される。そのような実施形態において、熱伝導性（非電気伝導性）接着剤が好ましい。あるいは、スペーサがワイヤボンドサイトの内向きのパッケージの上方向を向く表面の上に置かれ、ヒートスプレッダーは、スペーサの上部表面に固定される。選択的に、ヒートスプレッダーは、モールドされ、その結果、類似する構造であるが、接着剤を用いないものとなる。即ち、ヒートスプレッダーは、モールド材料養生処理の間、M C M カプセル内に閉じ込められ、モジュールの上部表面で固定される。熱損失は、熱伝導性（非電気伝導性）モールドの使用によりさらに高められ得る。

【 0 0 6 4 】

例えば、厚い中心領域を有する頂部ヒートスプレッダーは、図 4 の符号 4 0 での断面図にて示される頂部パッケージの上方向を向く表面に固定され得る。ここでのモジュールの構造は、概して図 2 のものと類似し、同様な特徴が同種の参照番号によって認識される。図 4 における例の頂部ヒートスプレッダーは、モジュールから離れた十分な熱交換のための周囲に対して露出する平面上部表面 4 0 1 の少なくとも中心領域を有する熱伝導性材料の平面片である。頂部ヒートスプレッダーは、頂部パッケージ 2 0 2 の上方向を向く表面上のワイヤボンドサイトの内向きの厚肉中心部 4 0 2 を有し、厚肉部は、接着剤 4 0 3 を用いて頂部パッケージの上方向側に固定される。薄肉周囲部 4 0 4 は、モジュールの余白部に延長するので、ヒートスプレッダーの上部表面 4 0 1 は、実質的にモジュールの上部表面全てを構成する。いくつかの実施形態におけるヒートスプレッダーの厚みは、0 . 2

10

20

30

40

50

～ 0.6 mm の範囲で、通常は 0.4 mm である。頂部ヒートスプレッダーは、例えば、（銅やアルミニウムといった）金属で構成される。頂部ヒートスプレッダーが銅で構成されると、下部表面は、取付材料への改善された接着のために、好ましくは黒色酸化物が施される。露出した上部表面は、黒色酸化物を形成するために処理され、あるいは光沢のあるニッケル（プレート）表面が提供される。接着剤 403 は、改善された熱損失を提供すべく、任意的に、熱伝導性エポキシのような熱伝導性接着剤である。そして、上部パッケージ基板が上方向を向く（「下部」）側の露出した電気的特徴を有する実施形態において、接着剤は非電気伝導性である。通常、頂部ヒートスプレッダーは、モールド材料が MCM カプセル（MCM モールド）に注入される前に頂部パッケージに固定される。頂部ヒートスプレッダーの周囲は、MCM モールド材料 427 でカプセル化される。MCM モールド 427 は、任意的に熱伝導性（非電気伝導性）である。

10

#### 【0065】

図 4 の実施形態において、成型コンパウンドからの層間剥離を少なくして構造の機械完全性が良くなるのを許容することと、ヒートスプレッダーの頂部の「モールドフラッシュ」を排除するために、凹み形状のような段差 405 がヒートスプレッダーの周囲に提供される。モールドフラッシュは、通常は、モールド処理の間、モールドキャビティーにおけるヒートスプレッダーの頂部の成型コンパウンドの流れによって引き起こされる。成型コンパウンドの充填材は、ヒートスプレッダーの段差に集められ、ヒートスプレッダーの頂部へのエポキシ流れを防止するダムを形成する。モールドフラッシュは、熱伝導性にとって不利であり、見にくく受け入れ難い。この例において示されるヒートスプレッダーは、LGA 上の厚肉及びワイヤボンド上の薄肉という付随的な特徴を有する。これは、薄い接着剤を用いて上部パッケージの上にヒートスプレッダーを取り付けるのを許す。一般的に、接着剤は金属と比較して熱伝導性が低く、従って、熱損失が増すために、薄い接着剤は有利である。

20

#### 【0066】

ヒートスプレッダーは、例えば、各種の厚み（周囲の部分及び/又は凹み形状）を提供するためにヒートスプレッダー材料のシートを部分的にエッチングすることによって、そして、エッチを生成するために完全にエッチングすることによって、なされる。いくつかのヒートスプレッダーは、ヒートスプレッダー材料のシートあるいはストリップ上の配列でなされ、個々のヒートスプレッダーは、実質的に分離される。

30

#### 【0067】

選択的に、図 2 における MCM は、図 5 の符号 50 で例示されるように、頂部パッケージモールドの上部表面に取り付けられない平面ヒートスプレッダーが提供される。そのような実施形態において、4 の実施形態におけるように、頂部ヒートスプレッダーは、例えば（銅やアルミニウムのような）金属シートといった熱伝導性材料の平面片であり、平面ヒートスプレッダーの上部表面 501 の少なくとも中心領域は、MCM から離れた十分な熱交換のための周囲に露出する。ここに、（図 5 に示す）ヒートスプレッダーは、上部パッケージ 202 上のワイヤボンドサイトの内向きの厚肉中心部 502 を有したり、有しなかったりする。選択的に、単純平面ヒートスプレッダーの下部表面と頂部パッケージの上部表面との間の空間は、MCM モールドの薄い層によって満たされ、そのような単純平面ヒートスプレッダーは、モールド材料養生処理の間、MCM カプセルに固定される。非取付ヒートスプレッダーが厚肉中心部 502 を有すると、薄肉周囲部 504 は、モジュールの余白部に延長するので、ヒートスプレッダーの上部表面 501 は、実質的にモジュールの上部表面の全てを構成する。中心において厚く、単純平面構造を有する非取付頂部ヒートスプレッダーの周囲は、図 4 の取り付けられた平面ヒートスプレッダーのように、MCM モールド材料 527 でカプセル化され得て、成型コンパウンド 527 からの層間剥離を少なくして構造の機械完全性が良くなるのを許容するために、周囲の凹み形状のような段差 505 が提供される。

40

#### 【0068】

ヒートスプレッダーを有する MCM 構造は、著しい熱増大を提供し得ると共に、モジュ

50

ールの上に電気シールドを提供し、例えばRF及びデジタルチップと結合するMCMに対して重大となり得る。

【0069】

本発明によれば、頂部パッケージは、6の符号60で例示されるように、スタックドダイパッケージである。モジュールの構造は、図2のものと同様の特徴が同種の参照番号によって認識される。特に、モジュール60は、三つのダイ214, 614, 624を含み、インバーテッドLGAパッケージ602が、實際上、下部パッケージ102のダイ214にスタックされるスタックドダイ614, 624を有する。下部ダイ214は、図2に示される上記記載と実質的に同じような方法で基板12に取り付けられ、下部ダイ及びその基板は、従来のパッケージとして、しかしモールドはされずに供給される。即ち、ここに示す例において、下部ダイ214は、BGA基板12の上方向側のダイ取付エポキシ13を用いて活動側に取り付けられ、ダイは、BGAパッケージ基板に連結基板の上部金属層のワイヤボンダサイトにワイヤボンダされる。はんだボール18は、例えばマザーボード(図示しない)というような内在する回路との第2レベル相互接続を提供すべく、下部基板の下方向側に取り付けられる。このように、下部ダイ及びそれが取り付けられる下部基板は、標準的なBGAパッケージ基板に連結パッケージを構成し得る。そのようなマルチパッケージは、ストリップあるいは配列においてなされる。

10

【0070】

図2の実施形態におけるように、モジュール60において、スペーサ222は、下部ダイ214の上方向を向く(活動)表面に接着剤221を用いて固定される。スペーサは、ここに示すように、固い片であり、ガラスやダミーシリコンチップからなる。あるいは、間隔は、スペーサ接着剤が供給される。従来のスタックドダイパッケージにおけるように、スペーサは、底部パッケージワイヤボンダ216のループ高さに適合させるべく、十分な分離を提供するのに十分な厚みでなければならず、そして、ダミーダイといった固いスペーサが採用されると、スペーサのフットプリントは、ダイパッドあるいはその近傍でワイヤボンダと接触しないような十分な小ささでなければならない。

20

【0071】

インバーテッドLGAパッケージ602は、スペーサ622によって分離されるスタックド第1及び第2ダイ614, 624を含む。スタックドダイパッケージ602は、図1を参照して説明されるように、従来のスタックドダイパッケージとして提供され得る。図6を参照して、第1ダイ614は、ダイ取付接着剤613を用いて基板612に取り付けられ、ダイ614は、ワイヤボンダ626によって基板612と電氣的に接続される。

30

【0072】

各種の基板タイプの何れも、例えば、2~6の金属層を備える積層体、あるいは、4~8の金属層を備える組立基板、あるいは1~2の金属層を備える可撓性ポリイミドテープ、あるいはセラミック多層基板を含んで用いられる。図6の例で示される基板612は、誘電体120の向かい合った側に、二つの金属層を有し、該二つの金属層は、適切な回路を提供するためにパターンされ、バイアスによって誘電体を通して接続される。

【0073】

第1ダイ614は、形式的には、図6の符号213で示されるダイ取付エポキシとして参照される接着剤を用いて基板の表面に取り付けられ、図6の構造において、ダイが取り付けられる基板の表面は、「上部」表面として言及され、表面上の金属層は、「上部」金属層として言及されるが、ダイ取付表面は、特定の位置を必要とせず、特に、本発明によるモジュールにおいて、スタックドダイパッケージ602はインパートされるので、基板612のダイ取付(「上部」)表面は下方向を向く。スペーサ622は、接着剤621によって第1ダイ614の活動表面に固定され、第2ダイ24は、接着剤623によってスペーサ622の反対表面に固定される。

40

【0074】

図6のスタックドダイパッケージ602において、電氣的接続を確立するために、基板の上部(モジュールにインパートされると、下側を向く)金属層上のワイヤボンダサイト

50



にワイヤボンダされる。ワイヤボンダ626は、基板に第1ダイ614を接続し、ワイヤボンダ646は、基板に第2ダイ624を接続する。ダイ614、624及びワイヤボンダ626、646は、ハンドリング操作を円滑にするために周囲や機械的負荷からの保護を提供し且つ識別のためのマークのための表面を提供する成型コンパウンド617で(標準的な「チップスケールパッケージ」を作製するため、一般的には、配列成型及びソーシングキュレーションによって)モールドされる。

【0075】

よく理解されるように、スタックドダイパッケージ602におけるワイヤボンダ626は、(ループ高さ許容値と共に)ワイヤボンディングプロセスのパラメータである「ループ高さ」特性を有し、第2ダイの影響によってワイヤボンダにダメージを与えるのを回避すべく、第2及び第1ダイ624、614間に十分な空間が提供されなければならない。従って、スペーサ622は、第1ダイ614の上に第2ダイ624を支持するための基礎として提供される。スペーサは、十分に狭く形成されるので、そのエッジでワイヤボンダに影響を与えず、また、十分に薄いので、ワイヤループの上の第2ダイを十分に保持するだけのスペースを提供する。即ち、スペーサは、それ自身、ワイヤに影響を与えず、第1及び第2ダイ間に十分な距離を提供するので、第2ダイの下方向側は、ワイヤボンダ626にダメージを与えない。

【0076】

インバーテッドパッケージ602は、ワイヤボンダ636によって底部基板102に電氣的に相互接続(「Z方向相互接続」)され、頂部パッケージ602、底部ダイ214、スペーサ222、ワイヤ236、216及び基板12のダイ取付表面は、カプセル体627でカプセル化される。

【0077】

スペーサ222、622の一方あるいは両方は、図2を参照して上述されたように、例えばガラスやダミーシリコンチップといった固い部材であり、あるいは、スペーサ接着剤である。

【0078】

はんだボール18は、コンピュータあるいは例えば携帯通信装置のような最終製品のマザーボード(図示しない)への相互接続を提供すべく、完成されたモジュールにおけるモジュール基板を構成する)BGA下部パッケージ基板の下部金属層上のボンディングパッド上に環流される。はんだマスク125、127は、例えばワイヤボンダ636、216とはんだボール18とをボンディングするためのワイヤボンダサイトとボンディングパッドとの電氣的な接続のため、ボンディングサイトで内在する金属を露呈させるべく、金属層121、123の上にパターンされる。

【0079】

本発明のいくつかの実施形態において、図7、8に示すように、第2(上部)インバーテッドパッケージの上に補助ダイがスタックされる。

【0080】

図7は、図2を参照して上述したように、インバーテッドLGAパッケージ202がBGAパッケージ102におけるダイ214の上にスペーサによって分離されてスタックされ、また、補助ダイ724がLGAパッケージ基板212の上方向側に取り付けられると共にワイヤボンダされる、本発明によるマルチチップモジュールを符号70で示す。図7の実施形態のある特徴は、図2における特徴に対応し、同様な特徴が同種の参照番号によって認識される。補助ダイ724は、接着剤713を用いて基板212表面に固定され、基板212の上方向側のトレースに対するワイヤボンダ726によって電氣的に接続される。下部パッケージ基板12の露出した上方向側及びその上に取り付けられたモジュールの部品は、モールド727によってカプセル化される。二つ以上の補助ダイが、それぞれスタックされたダイの寸法に従って要求されるスペーサによって分離される一つの近傍にて、第2(上部)インバーテッドパッケージの上にスタックされる。

【0081】

10

20

30

40

50

図 8 は、図 2 を参照して上述したように、インバーテッド L G A パッケージ 2 0 2 が B G A パッケージ 1 0 2 におけるダイ 2 1 4 の上にスペーサによって分離されてスタックされ、また、補助ダイ 8 2 4 がフリップチップ形状における L G A パッケージ基板 2 1 2 の上方向側に取り付けられる、本発明によるマルチチップモジュールを符号 8 0 で示す。図 8 の実施形態のある特徴は、図 2 ( 及び図 8 ) における特徴に対応し、同様な特徴が同種の参照番号によって認識される。補助ダイ 8 2 4 は、( ゴールドバンプのような ) バンプあるいは( はんだボールのような ) ボール 8 2 6 によって基板 2 1 2 の上方向側上のトレースに相互接続される。アンダーフィル 8 1 3 は、フリップチップアタッチメントを保証し且つダイ、基板表面及びバンプあるいはボールの電気的特徴を保護すべく、ダイ 8 2 4 の下方向( 活動 ) 側及び基板 2 1 2 の上方向側間の空間を満たす。下部パッケージ基板 1 2 の露出した上方向側とその上に取り付けられたモジュールの部品とは、モールド 8 2 7 によってカプセル化される。

10

**【 0 0 8 2 】**

本発明のいくつかの実施形態において、図 9 , 1 0 に示すように、第 2 ( 上部 ) インバーテッドパッケージの上に補助ダイがスタックされる。

**【 0 0 8 3 】**

図 9 は、図 2 を参照して上述したように、インバーテッド L G A パッケージ 2 0 2 が B G A パッケージ 1 0 2 におけるダイ 2 1 4 の上にスペーサによって分離されてスタックされ、また、補助インバーテッド L G A パッケージ 9 0 2 が L G A パッケージ基板 2 1 2 の上方向側にインバートされて取り付けられる、本発明によるマルチチップモジュールを符号 9 0 で示す。図 9 の実施形態のある特徴は、図 2 における特徴に対応し、同様な特徴が同種の参照番号によって認識される。この例における補助パッケージ 9 0 2 は、L G A パッケージである。それは、接着剤を用いて基板 9 1 2 に取り付けられるダイ 9 2 4 を含む。ダイ 9 2 4 は、ワイヤボンドによって基板 9 1 2 に電氣的に接続され、ダイ 9 2 4 、基板 9 1 2 の下方向を向く( 上部 ) 表面、そして、ワイヤボンドは、モールド 9 2 7 によってカプセル化される。補助 L G A パッケージ 9 0 2 は、ワイヤボンド 9 3 6 によって第 2 ( 上部 ) パッケージ 2 0 2 基板 2 1 2 に電氣的に相互接続( Z 方向相互接続 ) され、あるいは、ワイヤボンド 9 4 6 によって第 1 ( 下部 ) パッケージ 1 0 2 基板 1 2 に接続され、あるいは、図における例のように、第 2 パッケージ基板及び第 1 パッケージ基板の両方に電氣的に相互接続される。

20

30

**【 0 0 8 4 】**

図 1 0 は、図 2 を参照して上述したように、インバーテッド L G A パッケージ 2 0 2 が第 1 B G A パッケージ 1 0 2 におけるダイ 2 1 4 の上にスペーサによって分離されてスタックされ、また、補助 B G A パッケージ 1 0 0 2 が L G A パッケージ基板 2 1 2 の上方向側にインバートされて取り付けられる、本発明によるマルチチップモジュールを符号 1 0 0 で示す。図 1 0 の実施形態のある特徴は、図 2 ( 及び図 9 ) における特徴に対応し、同様な特徴が同種の参照番号によって認識される。この例における補助パッケージ 1 0 0 2 は、B G A パッケージである。それは、接着剤を用いて基板 1 0 1 2 に取り付けられるダイ 1 0 1 4 を含む。ダイ 1 0 1 4 は、はんだボール 1 0 1 8 によって基板 1 0 1 2 に電氣的に接続され、基板 1 0 1 2 の下部側上のパターン化された金属層におけるボールパッドに環流され、ダイ 1 0 1 4 及びそれを基板 1 0 1 2 に接続するワイヤボンドは、モールド 1 0 1 7 によってカプセル化される。補助 B G A パッケージ 1 0 0 2 は、ワイヤボンド 1 0 3 6 によって第 1 ( 下部 ) パッケージ 1 0 2 基板 1 2 に電氣的に相互接続( Z 方向相互接続 ) される。

40

**【 0 0 8 5 】**

各種の半導体チップ( ダイ ) が本発明によるマルチチップモジュールにおけるいろんな箇所でのいろんな結合にて採用され得る。例えば、図 2 を参照して、本発明による M C M の一つの実施形態において、下部パッケージは、アプリケーション・スペシフィック・インテグレートド・チップ( A S I C : application-specific integrated chip )、デジタル信号プロセッサ( D S P : digital signal processor )、グラフィックプロセッサ( grap

50

hics processor)、あるいは中央処理ユニット(CPU: central processing unit)のようなプロセッサであるシングルダイ214を有し得る。そのようなモジュールにおいて、上部パッケージは、例えば、FLASHメモリダイ(NORあるいはNANDタイプ)、SRAM、SDRAM、MRAM、DRAM、DDRAMダイといった一以上のダイ224を含むメモリパッケージである。あるいは上部パッケージは、メモリダイ614, 624の一以上のタイプの結合を含む(図6の例において示されるように構成される)スタックダイメモリパッケージである。

【0086】

あるいは、例えば、図2及び図12を参照して、本発明によるMCMの他実施形態において、モジュールは、DRAMダイ、あるいは一以上のメモリタイプを含み得るダイ214, 1214のスタックといったメモリダイであり得るシングルダイ214を下部パッケージが有し得るメモリモジュールであり得る。そのような実施形態において、インバーテッド上部パッケージは、一以上のメモリタイプの一以上のダイ(図2の符号224、図6の符号614, 624)を有し得て、異なるメモリタイプが一般的に異なるベンダーによって供給され且つ異なる検査方法及び異なる基準を用いて検査されるため、一般的に上部パッケージは、FLASHメモリパッケージあるいはFLASH及び他のメモリタイプの結合を有するパッケージである。例えば、下部パッケージダイは、DRAMダイであり、「既知の良品ダイ」として供給され、ダイが基板に取り付けられると、能力パラメータが変化し、そして、そのようなダイを含む下部パッケージは、他のメモリ(あるいは他のタイプの)ダイを備えるDRAMダイを有するマルチチップモジュールで使用される前に好ましくは再検査される。そのような検査は、本発明によって円滑にされる。

【0087】

図8における例に示されるモジュールにおいて、下部パッケージダイ214は、例えば、CPU、DSP、GPUといったプロセッサであり、インバーテッドパッケージダイ224及び補助ダイ824は、メモリダイである。例えば、ダイ224, 824の一つは、(DDRやDRAMダイのような)非常に高速なメモリデバイスであり、他は、(FLASHメモリダイのような)不揮発性メモリデバイスである。

【0088】

図9における例に示すモジュールにおいて、補助パッケージ902は、BCC、GFNあるいはLGAパッケージに基づくテープ基板である。これらは、「LGA」パッケージとして概して参照されるが、従来のLGAパッケージは、(図3Bにおける例として示されるような)相互接続パッドの周囲配列と同様、領域配列を含み、従来のBCCあるいはGFNパッケージは、相互接続のためのたった一つの周囲パッドを有する。

【0089】

図10における例に示すモジュールの優位点は、補助BGAパッケージ基板に連結パッケージ1002が、例えば、在庫のあるBGAメモリパッケージといった従来のBGAパッケージであるということである。これは、本発明によるモジュールに組み込まれる迅速性及び柔軟性である。

【0090】

本発明のいくつかの実施形態において、第2(上部)インバーテッドパッケージの上にスタックされる補助は、図11に示すように、(イメージダイといった)フォトセンサダイである。

【0091】

図11は、図2を参照して上述したように、インバーテッドLGAパッケージ202がBGAパッケージ102におけるダイ214の上にスペーサによって分離されてスタックされ、また、CMOSセンサデバイスによって例示される補助ダイ1184がLGAパッケージ基板212の上方向側に取り付けられる、本発明によるマルチチップモジュールを符号110で示す。図11の実施形態のある特徴は、図2における特徴に対応し、同様な特徴が同種の参照番号によって認識される。この例における補助ダイ1124は、接着剤1113を用いて基板212の上方向側に取り付けられる。ダイ1124は、ワイヤボン

10

20

30

40

50

ド 1 1 2 6 によって基板 2 1 2 に電氣的に接続される。モールド 1 1 2 7 は、ダイ 1 1 2 4 及びワイヤボンド 1 1 2 6 の余白部、インバーテッドパッケージ 2 0 2、ダイ 2 1 4 及びパッケージ 2 0 2 間のダイ 2 1 4 及びスペーサの露出した部分、ダイ 2 1 4 及び基板 1 2 間のワイヤボンド、そして、Z 方向相互接続ワイヤボンド 2 3 6 をカプセル化する。補助ダイ 1 1 2 4 の活動表面のフォトセンサ領域 1 1 2 8 は、モールド 1 1 2 7 によって覆われる。例えば、ガラス、クオーツあるいは透明ポリマーからなる透明窓 1 1 8 0 は、乾燥空気といったガスや混合ガスで満たされている空間であって、ダイのフォトセンサ部分の上の空間 1 1 8 4 を閉じ込める（そして、実質的にシールする）ことによって、ダイ 1 1 2 4 のカバーされていないフォトセンサ部分 1 1 2 8 を補う。窓と、ダイ 1 1 2 4 のフォトセンサ領域 1 1 2 8 上の空間 1 1 8 4 とを通過して光あるいは像を導くための、レンズ（図示しない）といった光学要素が提供される。そのようなパッケージ 1 1 0 において、インバーテッドパッケージ 2 0 2 は、例えばメモリパッケージであり、下部ダイ 2 1 4 は、例えば GPU といったプロセッサである。そのような実施形態において、モジュール 1 1 0 は、カメラのコアを構成し、携帯通信装置といった携帯装置に適切に使用される。

#### 【 0 0 9 2 】

本発明の他の実施形態において、下部パッケージは、例えば、図 1 2 に示すような、他の上にスタックされる二以上のダイを含む。図 1 2 を参照して、ダイ 2 1 4 は、図 2 を参照して上述された基板 1 2 に取り付けられ、ワイヤボンド 2 1 6 によって基板 1 2 上のトレースに相互接続される。第 2 ダイ 1 2 1 4 は、ダイ 2 1 4 の上にスタックされ、ワイヤボンド 1 2 1 6 によって基板 1 2 に相互接続される。図 2 を参照して説明したように、ワイヤ 2 1 6 のループ高さのためのクリアランスを提供すべく、スペーサ 1 2 2 2 がダイ 1 2 1 4、2 1 4 間に介装される。スペーサ 1 2 2 2 は、接着剤 1 2 2 1 によってダイ 2 1 4 の上方向を向く表面に固定され、ダイ 1 2 1 4 は、接着剤 1 2 2 3 によってスペーサ 1 2 2 2 の上方向を向く表面に固定される。インバーテッドパッケージ 2 0 2 は、ダイ 1 2 1 4 の上に取り付けられ、スペーサ 2 2 2 によって離間させられる。スペーサ 2 2 2 は、接着剤 2 2 1 によってダイ 1 2 1 4 の上方向を向く表面に固定され、パッケージ 2 0 2 は、接着剤 2 2 3 によってスペーサ 2 2 2 の上方向を向く表面に固定される。インバーテッドパッケージ 2 0 2 は、ワイヤボンド 1 2 3 6 によって基板 1 2 に相互接続され、モジュールは、モールド 1 2 2 7 によってカプセル化される。

#### 【 0 0 9 3 】

図 1 3 は、図 2 におけるようなモジュールを作製するための本発明による組立処理におけるステップのフロー図である。下部ダイは、ステップ 1 3 0 1、1 3 0 2、1 3 0 3、1 3 0 4 において、下部基板に取り付けられてワイヤボンドされる。スペーサは、ステップ 1 3 0 5、1 3 0 6 において、下部ダイの上に固定される。インバーテッド上部パッケージは、ステップ 1 3 0 7、1 3 0 8 において、スペーサの上に固定される。プラズマ洗浄ステップ 1 3 0 9 が Z 方向相互接続ワイヤボンディング 1 3 1 0 のためのワイヤボンドサイトを用意するために実施され、モールドの良品接着剤のための全ての表面を用意するためにさらなるプラズマ洗浄 1 3 2 1 が続く。ステップ 1 3 2 2、1 3 2 3 において、モールドが導入され且つ養生される。そして、はんだボールが取り付けられ（1 3 2 4）、モジュールがストリップからシングュレートされる（1 3 2 5）。

#### 【 0 0 9 4 】

図 1 4 は、上部パッケージの上方向側に固定されるヒートスプレッダーを有する、図 4 におけるようなモジュールを作製するための本発明による組立処理におけるステップのフロー図である。ステップ 1 3 0 1 ~ 1 3 1 0 までの Z 方向相互接続の完成時点に至るまでの処理は、図 1 3 の処理と類似する。ここで、Z 方向相互接続に続き、接着剤が上部 LGA パッケージの上方向側に配置され、ヒートスプレッダーが接着剤の上に置かれ（ステップ 1 4 1 1）、そして、接着剤が養生される（ステップ 1 4 1 2）。さらに、モールドの良品接着剤のための全ての表面を用意するために、プラズマ洗浄（1 4 2 1）が続く。ステップ 1 4 2 2、1 4 2 3 において、モールドが導入され且つ養生される。そして、はんだボールが取り付けられ（1 4 2 4）、モジュールがストリップからシングュレートされ

10

20

30

40

50

る(1425)。

【0095】

図15は、上部パッケージの上のモールドに埋め込まれるヒートスプレッダーを有する、図5におけるようなモジュールを作製するための本発明による組立処理におけるステップのフロー図である。ステップ1301～1310までのZ方向相互接続の完成時点に至るまでの処理は、図13、14の処理と類似する。ここで、Z方向相互接続に続き、ステップ1511において、ヒートスプレッダーがモールドキャビティー内に導入される。ステップ1522、1523において、スタックがキャビティー内のヒートスプレッダーの上に置かれ、モールドが導入され且つ養生される。そして、はんだボールが取り付けられ(1524)、モジュールがストリップからシングュレートされる(1525)。

10

【0096】

方法は、確立された工業的インフラを採用し、新しい方法及びツールを必要とする選択的なスタックドパッケージ構造と比べて、低い工業コストを提供し得る。

【0097】

本発明により上部ダイが組立前にそれぞれ上部パッケージにおいて検査され、「良品」と検査されたパッケージのみがさらに処理のために選択されるという事実により、本発明によるモジュールは、スタックドダイパッケージ(即ち、類似するダイの組を含むスタックドダイパッケージ)と比較してより低いコストを有し得る。従って、材料及び処理浪費が減少する。

【0098】

また、本発明において採用される上部パッケージに対してスタックドダイパッケージよりも厳格な信頼性検査が行われ、特に、上部パッケージがメモリダイを含むところでメモリ「通電テスト」が行われるため、本発明によるモジュールは、スタックドダイパッケージに比べてより信頼性の高いものとなり得る。

20

【0099】

また、パッケージされたダイは、むき出しのダイよりも異なる供給者から直ちに得られる。既知の良品ダイを得るのは困難であり、著しく高価である。

【0100】

本発明のモジュールにおけるZ方向相互接続のためのワイヤボンディングの使用は、スタックドパッケージ間の他のZ方向相互接続を採用するスタックドパッケージ技術に打ち勝つ追加的な優位点を提供する。ワイヤボンディングは、産業界においてよく確立されており、低いコスト構造を有する。ワイヤボンディング処理が自動運転可能であるため、設計変更に応答する高い柔軟性を提供する。そして、低いコストの基板及び組立ツールを許す。正しくは50ミクロンピッチであるワイヤボンドのファインピッチ特性は、LGA及びCSP基板間の非常に多くのZ方向相互接続を許す。それは、高い能力と設計自由度になる。

30

【0101】

スペーサは、さらなる設計自由度を与える。スペーサ技術は、著しく大きいLGAが小さいダイの頂部で組み立てられることを許容し、これは、下部ダイが通常大きなダイであるメモリである応用例において特に高い価値を持つ。下部ダイが高周波数で運転される大きなI/Oを備えるプロセッサであれば、ダイは、通常は小さくなり、高い電気的能力を許す低いインダクタンスにとって非常に望ましい短いワイヤ長を、底部で保証しなければならない。

40

【0102】

今までに参照された全ての特許及び特許出願がここに組み込まれる。

【0103】

他の実施形態が特許請求の範囲内に含まれる。例えば、マルチチップパッケージの一以上のパッケージは、マルチチップモジュールにおける各種の装置の機能性のための短距離無線相互接続を提供しつつ、一以上の無線周波数チップ及び一以上の受動素子を含む「Bluetooth」パッケージと呼ばれるような、短距離無線パッケージである。

【図面の簡単な説明】

50

【 0 1 0 4 】

【図 1】従来のスタックダイパッケージの部分を示す断面略図である。

【図 2】本発明の実施形態によるマルチチップパッケージであって、ワイヤボンドされたダイの上にスペーサを備える下部 B G A パッケージと、下部パッケージダイ上のスペーサの上にスタックされるインバーテッド L G A パッケージとを有するマルチチップパッケージを示す断面略図である。

【図 3 A】本発明の実施形態によるマルチチップパッケージにおける底部パッケージの上方向側を示す平面略図である。

【図 3 B】本発明の実施形態によるマルチチップパッケージにおける頂部パッケージの下方向側を示す平面略図である。

【図 4】本発明の実施形態によるマルチチップパッケージであって、ワイヤボンドされたダイの上にスペーサを備える下部 B G A パッケージと、下部パッケージダイ上のスペーサの上にスタックされるインバーテッド L G A パッケージと、上部パッケージの上方向側に固定されるヒートスプレッダーとを有するマルチチップパッケージを示す断面略図である。

【図 5】本発明の実施形態によるマルチチップパッケージであって、ワイヤボンドされたダイの上にスペーサを備える下部 B G A パッケージと、下部パッケージダイ上のスペーサの上にスタックされるインバーテッド L G A パッケージと、上部パッケージ上のモジュールにモールドされるヒートスプレッダーとを有するマルチチップパッケージを示す断面略図である。

【図 6】本発明の実施形態によるマルチチップパッケージであって、ワイヤボンドされたダイの上にスペーサを備える下部 B G A パッケージと、下部パッケージダイ上のスペーサの上にスタックされるインバーテッド L G A ・ 2 ダイスタックドダイパッケージとを有するマルチチップパッケージを示す断面略図である。

【図 7】本発明の実施形態によるマルチチップパッケージであって、ワイヤボンドされたダイの上にスペーサを備える下部 B G A パッケージと、下部パッケージダイ上のスペーサの上にスタックされるインバーテッド L G A パッケージと、インバーテッド L G A パッケージの上に取り付けられ、ワイヤボンディングによって L G A パッケージ及び下部 B G A パッケージ基板に連結されるダイとを有するマルチチップパッケージを示す断面略図である。

【図 8】本発明の実施形態によるマルチチップパッケージであって、ワイヤボンドされたダイの上にスペーサを備える下部 B G A パッケージと、下部パッケージダイ上のスペーサの上にスタックされるインバーテッド L G A パッケージと、インバーテッド L G A パッケージの上に取り付けられるフリップチップダイとを有するマルチチップパッケージを示す断面略図である。

【図 9】本発明の実施形態によるマルチチップパッケージであって、ワイヤボンドされたダイの上にスペーサを備える下部 B G A パッケージと、下部ダイ上のスペーサの上にスタックされる第 1 インバーテッド L G A パッケージと、第 1 インバーテッド L G A パッケージの上に取り付けられ、ワイヤボンディングによって第 1 L G A パッケージ及び下部 B G A パッケージ基板に連結される補助インバーテッド L G A パッケージとを有するマルチチップパッケージを示す断面略図である。

【図 1 0】本発明の実施形態によるマルチチップパッケージであって、ワイヤボンドされたダイの上にスペーサを備える下部 B G A パッケージと、下部パッケージダイ上のスペーサの上にスタックされる第 1 インバーテッド L G A パッケージと、第 1 インバーテッド L G A パッケージの上に取り付けられ、ワイヤボンディングによって下部 B G A パッケージ基板に連結される補助 B G A パッケージとを有するマルチチップパッケージを示す断面略図である。

【図 1 1】本発明の実施形態によるマルチチップパッケージであって、ワイヤボンドされたダイの上のスペーサを備える下部 B G A パッケージと、下部パッケージダイ上のスペーサの上にスタックされる第 1 インバーテッド L G A パッケージと、第 1 インバーテッド L

10

20

30

40

50

G A パッケージの上に取り付けられる補助ダイとを有するマルチチップパッケージを示す断面略図である。

【図 1 2】本発明の実施形態によるマルチチップパッケージであって、下部 2 ダイスタックダイ B G A パッケージと、下部パッケージダイの上にスタックされる第 1 インバーテッド L G A パッケージとを有するマルチチップパッケージを示す断面略図である。

【図 1 3】本発明の一実施形態によるマルチチップパッケージを作製するための処理ステップを示すフロー図である。

【図 1 4】本発明の他実施形態によるマルチチップパッケージを作製するための処理ステップを示すフロー図である。

【図 1 5】本発明の他実施形態によるマルチチップパッケージを作製するための処理ステップを示すフロー図である。

【図 1】

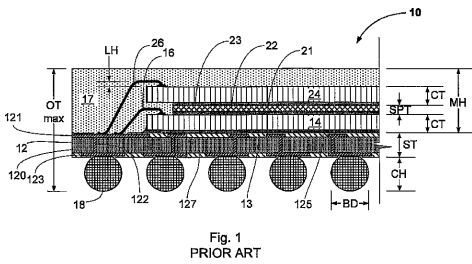


Fig. 1  
PRIOR ART

【図 2】

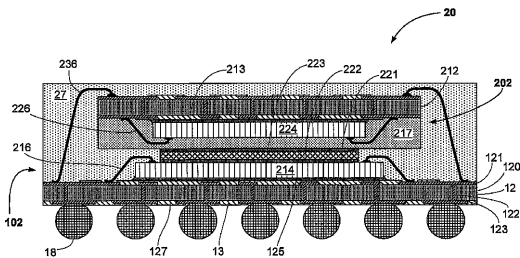


Fig. 2

【図 3 A】

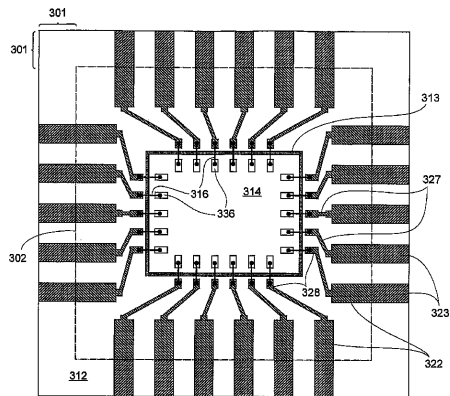


Fig. 3A

【 図 3 B 】

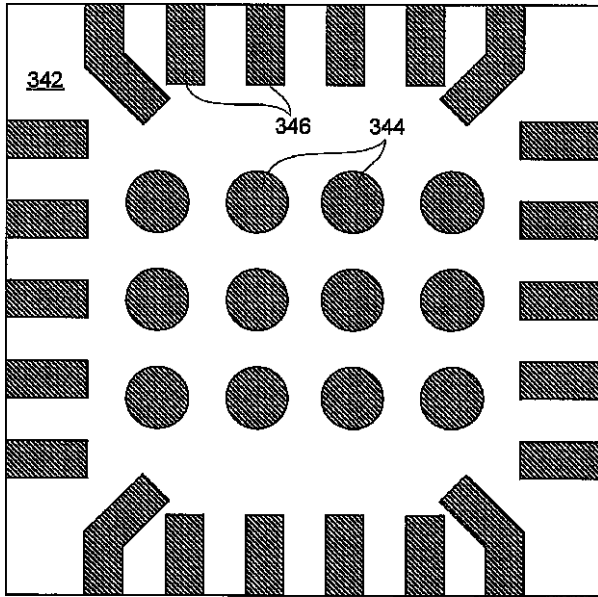


Fig. 3B

【 図 4 】

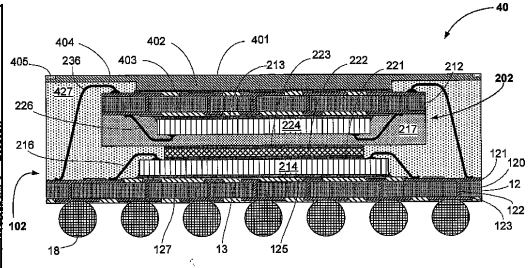


Fig. 4

【 図 5 】

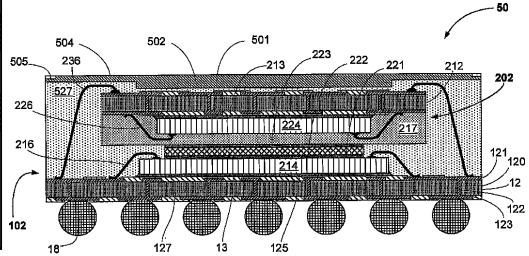


Fig. 5

【 図 6 】

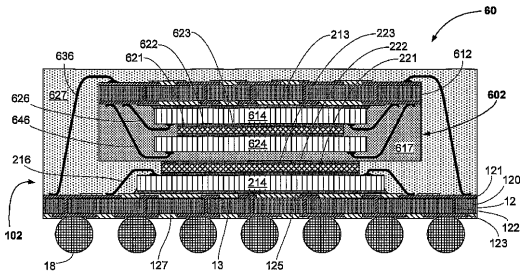


Fig. 6

【 図 8 】

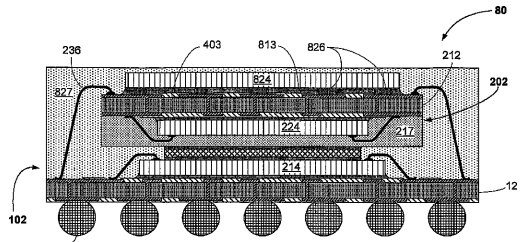


Fig. 8

【 図 7 】

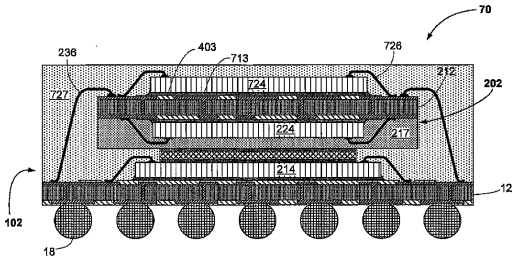


Fig. 7

【 図 9 】

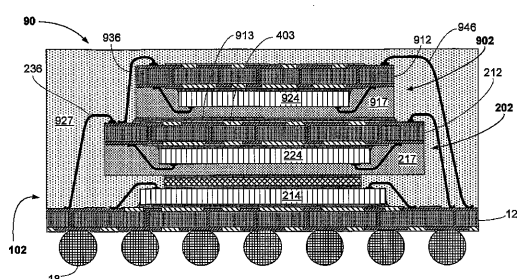


Fig. 9



【図10】

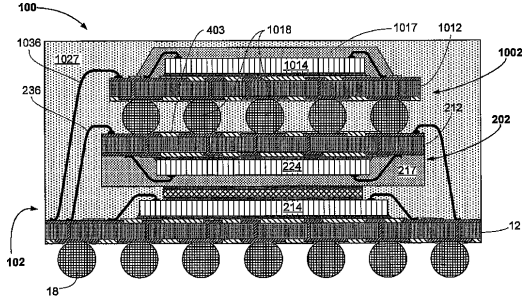


Fig. 10

【図12】

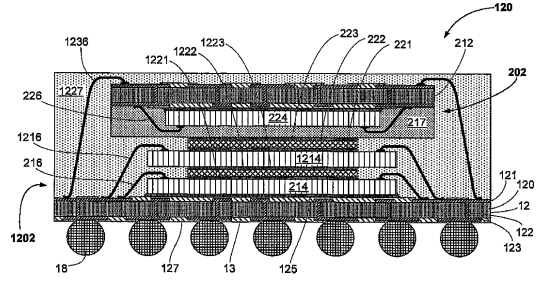


Fig. 12

【図11】

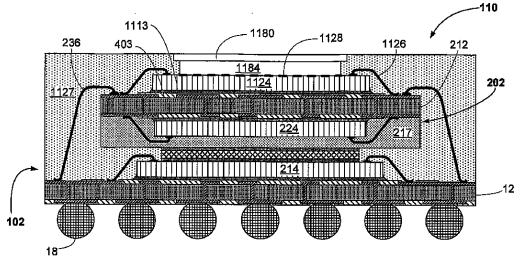


Fig. 11

【図13】

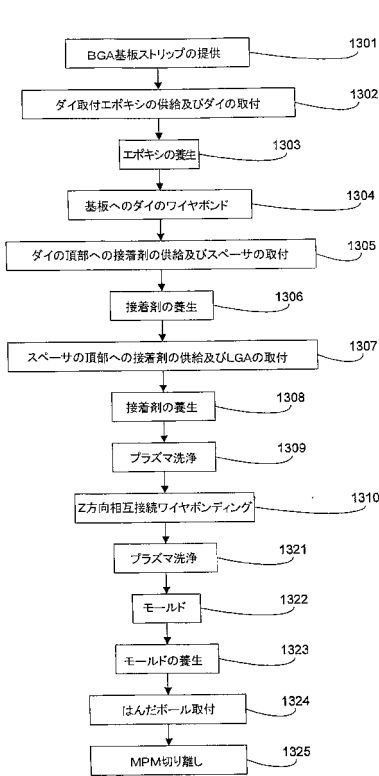


Fig. 13

【図14】

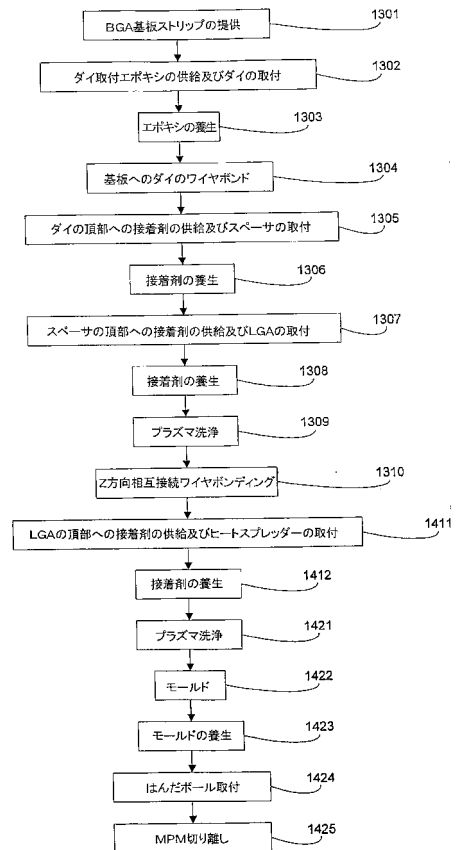


Fig. 14

【 図 15 】

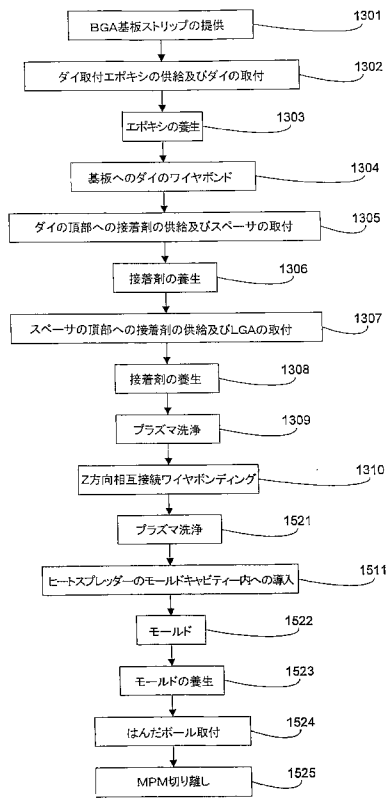


Fig. 15

---

フロントページの続き

- (56)参考文献 特開2000-294723(JP,A)  
特開2003-273317(JP,A)  
特開平2-312265(JP,A)  
特開2002-222903(JP,A)  
特開2000-58743(JP,A)  
国際公開第2004/102653(WO,A1)

(58)調査した分野(Int.Cl., DB名)

H01L 25/065