

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-12007
(P2005-12007A)

(43) 公開日 平成17年1月13日(2005.1.13)

| (51) Int. Cl. ⁷ | F I | テーマコード (参考) |
|----------------------------|--------------|-------------|
| HO 1 L 27/146 | HO 1 L 27/14 | A 4M118 |
| HO 1 L 31/10 | HO 4 N 5/335 | Z 5C024 |
| HO 4 N 5/335 | HO 4 N 9/07 | A 5C065 |
| HO 4 N 9/07 | HO 1 L 31/10 | A 5F049 |

審査請求 未請求 請求項の数 15 O L (全 16 頁)

| | | | |
|-----------|------------------------------|----------|--|
| (21) 出願番号 | 特願2003-174925 (P2003-174925) | (71) 出願人 | 000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号 |
| (22) 出願日 | 平成15年6月19日 (2003.6.19) | (74) 代理人 | 100065385 弁理士 山下 穰平 |
| | | (74) 代理人 | 100122921 弁理士 志村 博 |
| | | (72) 発明者 | 星 淳一 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内 |
| | | Fターム(参考) | 4M118 AA02 AB01 BA14 CA02 CA03 CA04 CA22 CA25 DD09 DD10 FA06 FA33 GB03 GC07 5C024 AX01 CX43 CY47 DX01 GX03 GX16 HX01 |

最終頁に続く

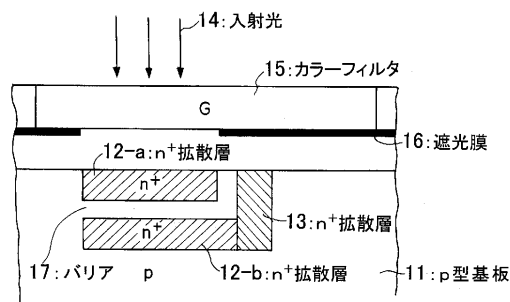
(54) 【発明の名称】 固体撮像素子、固体撮像装置及びカメラ

(57) 【要約】

【課題】 ダイナミックレンジが広く、S/N比の良好な固体撮像装置を提供する。

【解決手段】 複数の画素が配列され、前記画素には各々異なる飽和光量を示す複数の光電変換部が半導体基板の異なる深さ方向に配置されている。前記複数の光電変換部は、p型基板11内で異なる深さ方向に複数のn+型拡散層12-a、12-bが配置され、最も浅い方の光電変換部以外のn+型拡散層には表面に設けられたn+型拡散層13と接続されている。前記複数の光電変換部から出力される複数の電気信号から、後段の電気回路により1つの画素信号を形成する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

複数の画素が配列され、前記各画素には各々異なる飽和光量を示す複数の光電変換部が半導体基板の異なる深さ方向に配置されていることを特徴とする固体撮像素子。

【請求項 2】

請求項 1 に記載の固体撮像素子において、前記各画素はカラー画像における 3 原色の 1 つに対応していることを特徴とする固体撮像素子。

【請求項 3】

請求項 1 又は 2 のいずれかに記載の固体撮像素子において、前記各画素は 2 次元アレイ状に配列していることを特徴とする固体撮像素子。

10

【請求項 4】

請求項 1 ~ 3 のいずれかに記載の固体撮像素子において、前記複数の光電変換部に印加する電圧がそれぞれ異なることを特徴とする固体撮像素子。

【請求項 5】

請求項 1 ~ 4 のいずれかに記載の固体撮像素子において、前記最も深いところに位置する光電変換部は、光成分が到達する最大深さよりも浅いことに位置することを特徴とする固体撮像素子。

【請求項 6】

請求項 1 ~ 5 のいずれかに記載の固体撮像素子において、前記複数の光電変換部は、p 型基板内で異なる深さ方向に複数の n + 型拡散層が配置され、最も浅い方の光電変換部以外の n + 型拡散層には表面に設けられた n + 型拡散層と接続されていることを特徴とする固体撮像素子。

20

【請求項 7】

請求項 6 に記載の固体撮像素子において、最も浅い方の光電変換部である n + 型拡散層の周囲には、過剰電荷を吸収するための n + オーバーフローレインが形成されていることを特徴とする固体撮像素子。

【請求項 8】

請求項 6 に記載の固体撮像素子において、最も浅い方の光電変換部以外の n + 型拡散層に接続され表面に設けられた n + 型拡散層の周囲には、過剰電荷を吸収するための n + オーバーフローレインが形成され、ゲートの電位を制御することにより、深さ方向に異なる複数の n + 型拡散層と前記 n + オーバーフローレインとの間のリーク電流を制御する MOS トランジスタを p 型基板上に設けたことを特徴とする固体撮像素子。

30

【請求項 9】

請求項 6 に記載の固体撮像素子において、前記 p 型基板上に SOI を形成し、最も浅い方の光電変換部である n + 型拡散層は、p 型シリコン内に形成され、深さ方向に異なる他の n + 型拡散層との間に絶縁層が配置されていることを特徴とする固体撮像素子。

【請求項 10】

請求項 1 ~ 9 のいずれかに記載の固体撮像素子を用いて、前記複数の光電変換部から出力される複数の電気信号から、後段の電気回路により 1 つの画素信号を形成することを特徴とする固体撮像装置。

40

【請求項 11】

請求項 10 に記載の固体撮像装置において、前記複数の光電変換部から出力された複数の電気信号の内、飽和している電気信号を除いた一番大きな電気信号を用いて、前記 1 つの画素信号を形成することを特徴とする固体撮像装置。

【請求項 12】

請求項 10 に記載の固体撮像装置において、前記一番大きな電気信号は、予め決められた係数が乗算されて出力されることを特徴とする固体撮像装置。

【請求項 13】

請求項 10 に記載の固体撮像装置において、前記複数の光電変換部がそれぞれ有する光電変換特性同士の整合をとるための補正が行われていることを特徴とする固体撮像装置。

50

【請求項 14】

請求項 10 に記載の固体撮像装置において、前記画素信号は複数集合されてフレーム画像を形成したことを特徴とする固体撮像装置。

【請求項 15】

請求項 1 ~ 14 のいずれかに記載の固体撮像素子又は固体撮像装置を有することを特徴とするカメラ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、幅広い露光ラチチュードに対応した広いダイナミックレンジを有する固体撮像素子及び固体撮像装置、更に、上記固体撮像装置を搭載したカメラに関する。 10

【0002】

【従来技術】

現在、画像を取得する通常の固体撮像装置は、シリコンプロセスの半導体微細加工技術を用いて、単結晶シリコン基板上に作成されている。

【0003】

従来の広ダイナミックレンジ（以下「DR」）を有する固体撮像装置には、例えば下記特許文献 1、下記特許文献 2 に記載の複数枚の画像からダイナミックレンジが拡大された 1 枚の画像を得る方法、下記特許文献 3、下記特許文献 4 に記載の対数圧縮センサ、下記特許文献 5、下記特許文献 6 に記載の複数回、あるいは時間の異なる読み出しをする方法、 20
下記特許文献 7、下記特許文献 8 に記載の画素に複数個の感光領域を設ける方法等が有る。

【0004】

また、下記特許文献 9 において、画素領域に縦方向に 3 つのフォトダイオード（以下「PD」）を形成して、色分離、検出を行った例が知られている。

【0005】

図 16 は、下記特許文献 9 における固体撮像装置の画素領域での縦断面構造を示す図である。

【0006】

n 型半導体基板上的 p 型不純物領域 201 内に、表面から異なる深さに n + 型不純物領域 30
から成る画素領域 202 - a , 202 - b , 202 - c が設けられている。203 , 204 は信号を読み出すために表面に設けられた n + 型不純物領域である。205 は、入射光である。基板表面からの深さによって分光感度特性が異なり、深いほど長波長成分の感度が高い。画素領域 202 - a , 202 - b , 202 - c は、青、緑、赤に対応し、発生した信号電荷はそれぞれ独立して読み出される。

【0007】

【特許文献 1】

特開昭 64 - 89770 号公報

【特許文献 2】

特開平 7 - 203320 号公報 40

【特許文献 3】

特開平 1 - 253960 号公報

【特許文献 4】

特開平 6 - 310700 号公報

【特許文献 5】

特開平 2 - 50584 号公報

【特許文献 6】

特開平 6 - 165026 号公報

【特許文献 7】

特開平 7 - 38087 号公報 50

【特許文献 8】

特開 2000 - 13690 号公報

【特許文献 9】

特開平 7 - 74340 号公報

【0008】

【発明が解決しようとする課題】

しかし前述の複数枚の画像から 1 枚の画像を得る方法では、複数枚のイメージセンサや撮像のタイミングを変えて複数回撮像する必要が生じる。そして前者では固体撮像装置のシステムを複雑高価にし、後者では動画に対応することが困難となる。

【0009】

また前記対数圧縮センサを用いる場合には前記画像の光電変換特性の傾き()が寝てくるため、輝度再現性、色再現性と言った特性が悪化し、鑑賞に耐えない画像となりがちである。そのため前記センサは監視カメラ等の特殊用途でしか使用されることがない。

【0010】

また前記複数回の読み出しを行う方法では、同様な理由で動画に対応することができない。また静止画においてもブレが生じてしまう。

【0011】

その点、同一画素に複数個の感光領域、光電変換部を有するイメージセンサにおいては前述のようなことはなく、他の方法に比べて比較的良好な画像を取得することができる。

【0012】

しかし複数個の光電変換部が同一画素に平面方向に配置されているため、

(1) 面積効率が悪い

(2) 各々の光電変換部の面積が小さくなる

(3) 飽和電荷量が減る

(4) 各々の光電変換部の重心位置が異なるため、空間周波数特性の悪化、モアレが生じる

等の問題が残存している。

【0013】

他のセンサが画素の大部分に光電変換部である PD を形成するのに対して、広 DR センサでは複数個の PD を平面方向に形成する必要があることから、画素面積の有効利用がより困難となっている。

【0014】

また、各々の光電変換部、PD の面積が減少することにより、前記 PD に蓄積可能な電荷の最大値(飽和電荷量)も減少する。

【0015】

これは同一光量の光を当てた場合には、より早く、低い光量で前記 PD が飽和することを意味し、前記 DR を広げるためには例えば ND フィルタを配置する等、新たな工夫も必要となる。

【0016】

また前記飽和電荷量の低下は前記 PD に蓄積される電子数 N の減少を意味し、ランダムノイズ(N/N)が悪化する。そしてこれは画質の低下を生じさせる。

【0017】

また、画素内での各々の光電変換部、PD の位置が異なっているため、前記各々の光電変換部の出力信号から作成した感度の異なる画像同士は、画素ピッチ以下の微小な空間的なずれを有している。そのため何らかの位置補正が必要となるが、場合によってはモアレ縞を生じることが有る。

【0018】

また、画素領域に深さ方向に 3 つの PD を形成して、色分離、検出を行った例は、ダイナミックレンジを向上させることを目的としていないし、信号電荷を独立して読み出すものであり、複数の信号から 1 つの画素信号を形成していない。

10

20

30

40

50

【0019】

【課題を解決するための手段】

本発明の固体撮像素子は、複数の画素が配列され、前記各画素には各々異なる飽和光量を示す複数の光電変換部が半導体基板の異なる深さ方向に配置されている。

【0020】

本発明の固体撮像装置は、複数の画素が配列され、前記各画素には各々異なる飽和光量を示す複数の光電変換部が半導体基板の異なる深さ方向に配置されている固体撮像素子を用いて、前記複数の光電変換部から出力される複数の電気信号から、後段の電気回路により1つの画素信号を形成する。

【0021】

更に、本発明のカメラは、固体撮像素子又は固体撮像装置を有する。

10

【0022】

本発明による構成によれば、ダイナミックレンジが広く、S/N比の良好な固体撮像装置を提供することが可能となる。

【0023】

【発明の実施の形態】

以下、本発明の実施の形態について図面を用いて詳細に説明する。

【0024】

図3、図4、図5、図7、図8において、図1と共通の箇所には同一の符号が付されている。また、図12において、図10と共通の箇所には同一の符号が付されている。

20

【0025】

[実施形態1]

図1は、本発明の実施形態1である、固体撮像素子の1つの緑(G)画素の概略断面図である。

【0026】

前記画素は2次元アレイ状に配列している。前記画素の大きさは10 μ m角であり、その中に2つの光電変換部であるPDが形成されている。11は、半導体基板、例えば前記固体撮像素子が形成されている不純物濃度 $10^{-16} / \text{cm}^{-3}$ のp型単結晶シリコン基板であり、その表面には大きさ5 μ m角、深さ1 μ mのn+拡散層12-aと、深さ2から3 μ mのn+拡散層12-bが形成されている。

30

【0027】

前記両n+拡散層12は前記p型基板11とp-n接合を形成し、光電変換部であるPDを形成している。両者のPDの重心は、平面方向では同じ位置になるように設計されている。

【0028】

前記PDの接合容量は、12-aに相当するものが7fF、12-bのものが14fFである。

【0029】

また、前記n+拡散層12-aの電位は、図示しない表面電極によって引き出されている。また前記n+拡散層12-bは表面に設けられたn+拡散層13と電氣的に接続されており、この電位も同様に図示しない表面電極によって引き出されている。

40

【0030】

14は入射光である撮像光であり、緑(G)のカラーフィルタ15によって波長550nm近傍の光のみが透過され、前記2つのPDに入射するようになっている。

【0031】

また、16はアルミ膜からなる、不要光を遮光する遮光膜であり、17は、バリアである。

【0032】

また、前記G画素の周囲には、赤(R)、青(B)の各画素が、前記カラーフィルタ15の組成のみを代えて配置されている。

50

【 0 0 3 3 】

図 2 は、本実施形態における画素部分の深さ方向のポテンシャル分布図である。

【 0 0 3 4 】

図中の 1 2 - a は前記図 1 の n + 拡散層 1 2 - a に相当する部分であり、光蓄積開始時には p 型基板 1 1 に対して + 1 V の逆バイアスが印加されている。

【 0 0 3 5 】

同様に 1 2 - b は n + 拡散層 1 2 - b に相当する部分であり、同様な + 1 V の逆バイアスが印加されている。

【 0 0 3 6 】

図 1 に示した 2 つの P D に撮像光が入射すると、前記 2 つの P D において光電変換が行われ、その結果、光電荷である電子が前記 2 つの P D に蓄積する。 10

【 0 0 3 7 】

図 9 は、本実施形態における、固体撮像素子の 2 つの P D から成る光電変換部の光電変換特性（出力特性）を示す図である。

【 0 0 3 8 】

横軸は前記固体撮像素子の画素に入射する入射光量であり、縦軸は各 P D の出力電圧である。また 1 2 1 は浅い方の P D 1 2 - a の特性であり、1 2 2 は深い方の P D 1 2 - b のそれである。

【 0 0 3 9 】

シリコン界面から近く浅い方の P D 1 2 - a にはより多くの光が当たるため、こちらの方が早く飽和レベルに達する。次いで深い方の P D 1 2 - b が飽和するため、こちらの方が広い D R を有している。但し低照度側ではシグナルレベルがノイズレベルと近いため、S / N 比が悪い。 20

【 0 0 4 0 】

また前記 P D 1 2 から溢れ出る飽和電荷量を超えた電子は、前記 p 型基板 1 1 によって吸い上げられるか、あるいは存在するホールと再結合し消滅する。

【 0 0 4 1 】

図 1 0 は、本実施形態における固体撮像装置の駆動回路図である。

【 0 0 4 2 】

9 1 は、1 つの画素であり、その中には前述したように深さ方向に 2 つの P D 9 2 (P D - a , P D - b) が形成されている。 30

【 0 0 4 3 】

各々の P D 9 2 は、表面から電極によって引き出され、マトリクストランジスタ 9 9 を介して垂直信号線 1 0 3 に接続されている。

【 0 0 4 4 】

トランジスタ 9 9 はスイッチとして機能する M O S F E T であり、水平線選択レジスタ（以下「 H S R 」） 1 0 2 により水平線 1 0 1 - a , 1 0 1 - b を介してトランジスタ 9 9 が制御される。

【 0 0 4 5 】

前記垂直信号線 1 0 3 には 2 つのトランジスタ 1 0 5 , 1 0 7 を介して、蓄積容量 1 0 8 が接続されている。2 つの蓄積容量 1 0 8 は、それぞれトランジスタ 1 1 0 を介してコンパレータ 1 1 1 とトランジスタ 1 1 4 、一方は乗算器 1 1 3 とトランジスタ 1 1 5 に接続されている。 40

【 0 0 4 6 】

1 0 4 , 1 0 6 , 1 0 9 は端子である。

【 0 0 4 7 】

前記コンパレータ 1 1 1 の出力はトランジスタ 1 1 4 のゲートとインバータ 1 1 2 に入力し、インバータ 1 1 2 の出力はトランジスタ 1 1 5 のゲートに入力している。

【 0 0 4 8 】

また、トランジスタ 1 1 4 , 1 1 5 の主電極は、画素信号出力端子 1 1 6 に接続されてい 50

る。

【0049】

図14は、本実施形態における固体撮像装置の動作フローを示す図である。

【0050】

以下、図14を用いて、本実施形態の固体撮像装置の動作を説明する。図14に示したフローは、1画素分の画素信号を取得するための動作フローである。

【0051】

まず垂直信号線103を用いて、2つのPD92のリセットを行う。これにより、前記2つのPD92は基板に対して+1Vに逆バイアスされる。(画素リセットステップ)

次に撮像光が画素に照射されることによってシリコン基板内部で光電変換が行われ、前記PD92に光電荷の蓄積が行われる。図2で説明したように、蓄積される電荷は $12 - a > 12 - b$ である。(光電荷蓄積ステップ)

次に電荷を読み出す前に、信号処理系のリセットが行われる。

【0052】

トランジスタ99, 110を非導通の状態に垂直信号線103を用いて、蓄積容量108やその他の寄生容量の電位をGND電位に固定する。(処理系リセットステップ)

次いでまず浅い側のPD-aの蓄積電荷を読み出す。

【0053】

一方のトランジスタ99を導通して垂直信号線103、トランジスタ105, 107を介して一方の容量108に容量分割で移動、蓄積される。(PD-a読出ステップ)

次に同様にして深い側のPD-bの読み出しを行う。(PD-b読出ステップ)

各々の蓄積容量中に蓄積されたPD信号は、トランジスタ110を同時に開くことによりPD-aはコンパレータ111とトランジスタ114の主電極に、PD-bは乗算器113を通り予め決められた係数倍の掛け算が行われてトランジスタ115の主電極に印加される。前記係数とは、図9に示されたカーブ121と122のスロープ部分の傾きの比である。(乗算ステップ)

次いで前記コンパレータ111において0Vに近い値のVrefと比較され、それよりも入力電圧であるPD-a蓄積電圧が高い場合(不飽和状態)には正の電圧を、低い場合(飽和状態)には負の電圧を出力する。前記出力された電圧はインバータ112において正負反転され、トランジスタ115のゲートに入力する。(信号比較、選択ステップ)

従って前記PD-aが不飽和な場合には、前記トランジスタ114のみが導通し、前記PD-aの蓄積電圧はそのまま画素信号出力端子116に出力される。それに対して、前記PD-aが飽和した場合には、前記トランジスタ115のみが導通し、代わりに前記PD-bの蓄積電圧が前記端子116に出力される。(画素信号読出ステップ)

以上の動作が画素数分繰り返される。前記動作はHSR102や垂直線駆動回路、前述の各制御端子を駆動することで行われる。これにより各画素信号から1枚のフレーム画像を形成することができる。

【0054】

図11は、実施形態1における固体撮像装置の駆動回路の光電変換特性を示す図である。

【0055】

本実施形態によれば、前記画素から出力される画素信号は、図11に示したようなものになる。ここでIaはPD-aの飽和光量、IbはPD-bの飽和光量である。

【0056】

本実施形態によれば、高照度側では感度が低くDRが広いPDを用い、低照度側では感度が高くS/N比が良いPDを切り替えて用いることにより、幅広いレンジで良好なS/N比を確保している。このようにして得られたフレーム画像は、公知の一般画像と比べるとDRやS/N比が改善されている。

【0057】

また本実施形態の光電変換部の面積効率は $5 \mu\text{m角} / 10 \mu\text{m角} = 25\%$ と、満足できる値である。また前記2つのPDを深さ方向に重ね合わせて配置したため、それによるPD

10

20

30

40

50

面積の減少は生じない。また前記 P D を重ね合わせたことにより生じる飽和電荷量の低下も、無視できる値である。

【 0 0 5 8 】

また P D 重心の空間方向の位置も 2 つのそれで一致しているため、モアレの発生は生じない。

【 0 0 5 9 】

また本実施形態に用いた画素の色配置は R , G , B に限らず公知の任意のそれで良い。

【 0 0 6 0 】

また前記各画素の深さ方向に形成する P D の数は 2 つに限ることは無く、任意の個数で良い。

【 0 0 6 1 】

また前記各 P D の形成する深さは任意であるが、少なくとも前記各色の光が前記 P D に到達しないとその効果は無い。このような到達深さとは、可視光の長波長側では $10 \mu\text{m}$ 、短波長側では $1 \mu\text{m}$ 程度である。従って前記 R や B 画素においては、前記各 P D 深さを G のそれとは変えることもかなり有効である。

【 0 0 6 2 】

また前記各 P D からの読み出し方法は、上述のそれに限らず任意の公知のそれで良い。

【 0 0 6 3 】

前記深い方の P D により沢山の蓄積電荷がたまるように設計すれば、それだけ D R が拡大する。

【 0 0 6 4 】

[実施形態 2]

図 3 は、本発明の実施形態 2 における、固体撮像素子の 1 つの緑 (G) 画素の概略断面図である。

【 0 0 6 5 】

3 2 - a は浅い方の P D を形成する n + 拡散層であり、拡散深さ $0.8 \mu\text{m}$ で形成されている。3 2 - b は深い方のそれであり、拡散深さ $1.8 \mu\text{m}$ から $3.0 \mu\text{m}$ で形成されている。後者は前者に比べて n + 拡散層の厚さが厚く、より大きな容量を有している。そのため多くの光電荷を蓄積可能であり、より高照度の光を照射しても飽和することがない。

【 0 0 6 6 】

3 3 は、n + 拡散層 3 2 - b と接続されている n + 拡散層である。3 7 は、バリアである。

【 0 0 6 7 】

[実施形態 3]

図 4 は、本発明の実施形態 3 における、固体撮像素子の 1 つの緑 (G) 画素の概略断面図である。

【 0 0 6 8 】

4 2 - a は浅い方の P D を形成する n + 拡散層であり、大きさ $4 \mu\text{m}$ 角で形成されている。4 2 - b は深い方のそれであり、大きさ $6 \mu\text{m}$ 角で形成されている。

【 0 0 6 9 】

4 3 は、n + 拡散層 4 2 - b と接続されている n + 拡散層である。4 7 は、バリアである。

【 0 0 7 0 】

本実施形態では浅い方の n + 拡散層 4 2 - a の大きさが平面上小さく、深い方のそれが平面上大きく形成されている。本実施形態でも実施形態 2 と同様により高照度の光で飽和することがない。

【 0 0 7 1 】

これら 2 つの実施形態は、D R の更なる拡大に有効である。

【 0 0 7 2 】

また前記 P D の幾何学的な形状を変える以外に、前記 P D に印加する逆バイアスを変更す

10

20

30

40

50

ることも前記飽和電荷量、飽和光量を変えることができる。即ち、前記 $n +$ 拡散層に印加する逆バイアスをより大きくすればそれだけ多くの光電荷蓄積が可能となり、飽和光量、DRが向上する。

【0073】

[実施形態4]

図5は、本発明の実施形態4における、固体撮像素子の1つの緑(G)画素の概略断面図である。

【0074】

本実施形態では早く飽和する方の浅い方の $n +$ 拡散層52 - aの周囲に、過剰電荷を吸収するための $n +$ オーバーフロードレイン58(以下「OFD」)が形成されている。52 - bは深い方の $n +$ 拡散層である。 10

【0075】

53は、 $n +$ 拡散層52 - bと接続されている $n +$ 拡散層である。57は、バリアである。

【0076】

図6は、本実施形態における画素部分の水平方向のポテンシャル分布図である。

【0077】

前記OFD58の電位は前記浅いPDを形成する $n +$ 拡散層52 - aのリセット電位とほぼ同等な電位に固定されている。従って前記拡散層52 - aに光電荷が蓄積してそのポテンシャルが上昇しても、前記OFDの電位は変化しないため、効率良く前記飽和により周囲に溢れる過剰電荷を吸収することができる。 20

【0078】

これにより未だ飽和していない深い方のPDを形成する $n +$ 拡散層52 - bには前記過剰電荷が混入せず、従って従来問題となっていたブルーミングやスミアと同等の現象は生じない。

【0079】

本実施形態によれば、ノイズの少ないDRの広い光電変換特性を有する固体撮像素子を提供することができる。

【0080】

[実施形態5]

図7は、本発明の実施形態5における、固体撮像素子の1つの緑(G)画素の概略断面図である。 30

【0081】

79はMOSトランジスタのゲートであり、78はOFDである。

【0082】

73は、 $n +$ 拡散層72 - bと接続されている $n +$ 拡散層である。77は、バリアである。

【0083】

本実施形態では前記ゲート79の電位を制御することで、 $n +$ 拡散層72 - a, 72 - bと前記OFD78との間のリーク電流を制御することができる。 40

【0084】

本実施形態によれば、公知の対数圧縮センサに見られるような、特性が寝たDRの広い光電変換特性を前記 $n +$ 拡散層/PDに持たせることが可能となる。これにより更にDRが拡大する。

【0085】

[実施形態6]

図8は、本発明の実施形態6における、固体撮像素子の1つの緑(G)画素の概略断面図である。

【0086】

本実施形態では半導体基板にSOI(シリコンオンインシュレータ)基板を使用している 50

。前記基板は p 型のシリコン半導体基板 1 1 上に、厚さ 1 0 0 の SiO_2 からなる絶縁層 8 7、厚さ 1 μm の単結晶シリコン薄膜 8 9 を有する。

P D を構成する n + 拡散層 8 2 - a , 8 2 - b は、各々加速電圧を変えたイオン注入によって形成を行う。8 8 は p 型シリコンである。

【 0 0 8 7 】

8 3 は深い方の拡散層 8 2 - b から電氣的接続を行うためのプラグである。前記プラグ 8 3 は主に n + 拡散層であるが、前記絶縁層 8 7 部分には電氣的導通を図るために、シリコンイオンが過剰に注入されている。

【 0 0 8 8 】

本実施形態によれば、前記 n + 拡散層の拡散が自動的に前記絶縁層部分で止まるため、前記拡散層の深さを精度良く制御することができる。これにより前記拡散層 / P D の精度が向上する。また前記深い方の P D との電氣的絶縁性も向上し、クロストークが減少するため光電変換特性が改善される。 10

【 0 0 8 9 】

また前記絶縁層 8 7 の厚さや単結晶シリコン薄膜 8 9 の厚さを各色の光で最適化することにより、特定の波長の光のみが共鳴する共鳴箱を形成することが可能である。これにより、前記特定の波長の光がそこに長く滞在するようになり、更に光電変換特性が改善される。これはより高感度な浅い P D を提供する。

【 0 0 9 0 】

次に、光電変換特性を改善した別の固体撮像装置の駆動回路について述べる。 20

【 0 0 9 1 】

図 1 2 は、本実施形態における別の固体撮像装置の駆動回路図である。

【 0 0 9 2 】

本実施形態は実施形態 1 で存在した、2 つの P D 出力に存在するレベル差 (図 1 1) を解消するものであり、複数の光電変換部がそれぞれ有する光電変換特性同士の整合をとるための補正が行われている。

【 0 0 9 3 】

図 1 2 に示したように、乗算器 1 1 3 の後に加算器 1 2 7 が挿入されており、その一方の端子 V には、前記レベル差を解消するための補正電圧を印加できるようになっている。

【 0 0 9 4 】

本実施形態の構成により、図 1 1 に示したレベル差を解消することができる。 30

【 0 0 9 5 】

これにより光電変換特性はなだらかになり、前記固体撮像素子が出力するフレーム画像においても、色飛びのない美しい画像を得ることができる。

【 0 0 9 6 】

前記補正電圧 V の値は、予め設定された固定値でも良いし、各画素、各色における連続性を考慮して、リアルタイムに変更できるような構成で有っても良い。

【 0 0 9 7 】

[実施形態 7]

図 1 3 は、本発明の実施形態 7 における、固体撮像素子の画素構成を示す図である。 40

【 0 0 9 8 】

本構成はアクティブピクセルと呼ばれる、増幅型センサを構成する画素構成である。

【 0 0 9 9 】

1 6 1 は、1 つの画素であり、1 6 2 は、P D - a , P D - b から成る 2 つの P D であり、トランジスタ 1 6 9 は水平線 1 7 1 - a , 1 7 1 - b を介して H S R 1 7 2 からの信号で制御される。1 7 7 は、アンプと呼ばれる増幅用トランジスタである。

【 0 1 0 0 】

P D 1 6 2 からの出力はアンプ 1 7 7 のゲートに接続されており、電源から供給される電流を変調して垂直信号線 1 7 3 に出力する。

【 0 1 0 1 】

トランジスタ 178 は、水平線 175 を介して制御され、トランジスタ 176 は、水平線 174 を介して制御される。

【0102】

本構成によれば、前述の実施形態に見られた容量分割による信号電圧の低下と言った悪影響がなく、その分光信号の S / N 比が向上する。

【0103】

次に、本発明の固体撮像素子又は固体撮像装置をスチルカメラに適用した場合の実施形態について説明する。

【0104】

図 15 は、本発明の固体撮像素子又は固体撮像装置を「スチルビデオカメラ」に適用した場合を示すブロック図である。(以下の説明は、固体撮像素子を適用したとして記載する。)

【0105】

図 15 において、301 はレンズのプロテクトとメインスイッチを兼ねるバリア、302 は被写体の光学像を固体撮像素子 304 に結像させるレンズ、303 はレンズ 302 を通った光量を可変するための絞り、304 はレンズ 302 で結像された被写体を画像信号として取り込むための固体撮像素子、306 は固体撮像素子 304 より出力される画像信号のアナログ-デジタル変換を行う A / D 変換器、307 は A / D 変換器 306 より出力された画像データに各種の補正を行ったりデータを圧縮する信号処理部、308 は固体撮像素子 304、撮像信号処理回路 305、A / D 変換器 306、信号処理部 307 に、各種タイミング信号を出力するタイミング発生部、309 は各種演算とスチルビデオカメラ全体を制御する全体制御・演算部、310 は画像データを一時的に記憶するためのメモリ部、311 は記録媒体に記録又は読み出しを行うためのインターフェース部、312 は画像データの記録又は読み出しを行うための半導体メモリ等の着脱可能な記録媒体、313 は外部コンピュータ等と通信するためのインターフェース部である。

【0106】

次に、前述の構成における撮影時のスチルビデオカメラの動作について説明する。バリア 301 がオープンされるとメイン電源がオンされ、次にコントロール系の電源がオンし、更に A / D 変換器 306 などの撮像系回路の電源がオンされる。

【0107】

それから、露光量を制御するために、全体制御・演算部 309 は絞り 303 を開放にし、固体撮像素子 304 から出力された信号は A / D 変換器 306 で変換された後、信号処理部 307 に入力される。

【0108】

そのデータを基に露出の演算を全体制御・演算部 309 で行う。

【0109】

この測光を行った結果により明るさを判断し、その結果に応じて全体制御・演算部 309 は絞りを制御する。

【0110】

次に、固体撮像素子 304 から出力された信号をもとに、高周波成分を取り出し被写体までの距離の演算を全体制御・演算部 309 で行う。その後、レンズを駆動して合焦か否かを判断し、合焦していないと判断した時は、再びレンズを駆動し測距を行う。

【0111】

そして、合焦が確認された後に本露光が始まる。

【0112】

露光が終了すると、固体撮像素子 304 から出力された画像信号は A / D 変換器 306 で A / D 変換され、信号処理部 307 を通り全体制御・演算部 309 によりメモリ部に書き込まれる。

【0113】

その後、メモリ部 310 に蓄積されたデータは、全体制御・演算部 309 の制御により記

録媒体制御 I / F 部 3 1 1 を通り半導体メモリ等の着脱可能な記録媒体 3 1 2 に記録される。

【 0 1 1 4 】

また、外部 I / F 部 3 1 3 を通り直接コンピュータ等に入力して画像の加工を行っても良い。

【 0 1 1 5 】

【 発明の効果 】

以上説明したように、本発明によれば、S / N 比の良好で D R の広い固体撮像素子がえられ、かつ前記固体撮像素子が出力するフレーム画像において、色飛びのない美しい画像が得られる固体撮像装置及びカメラを提供することができる。

10

【 図面の簡単な説明 】

【 図 1 】 本発明の実施形態 1 における、固体撮像素子の 1 つの緑 (G) 画素の概略断面図

【 図 2 】 本発明の実施形態 1 における、画素部分の深さ方向のポテンシャル分布図

【 図 3 】 本発明の実施形態 2 における、固体撮像素子の 1 つの緑 (G) 画素の概略断面図

【 図 4 】 本発明の実施形態 3 における、固体撮像素子の 1 つの緑 (G) 画素の概略断面図

【 図 5 】 本発明の実施形態 4 における、固体撮像素子の 1 つの緑 (G) 画素の概略断面図

【 図 6 】 本発明の固体撮像素子の実施形態 4 を説明するポテンシャル分布図

【 図 7 】 本発明の実施形態 5 における、固体撮像素子の 1 つの緑 (G) 画素の概略断面図

【 図 8 】 本発明の実施形態 6 における、固体撮像素子の 1 つの緑 (G) 画素の概略断面図

【 図 9 】 本発明の実施形態 1 における、固体撮像素子の 2 つの P D から成る光電変換部の光電変換特性 (出力特性) を示す図

20

【 図 1 0 】 本発明の実施形態 1 における、固体撮像装置の駆動回路図

【 図 1 1 】 本発明の実施形態 1 における、固体撮像装置の駆動回路の光電変換特性を示す図

【 図 1 2 】 本発明の実施形態 6 における、別の固体撮像装置の駆動回路図

【 図 1 3 】 本発明の実施形態 7 における、固体撮像素子の画素構成を示す図

【 図 1 4 】 本発明の実施形態 1 における、固体撮像装置の動作フローを示す図

【 図 1 5 】 本発明の固体撮像素子又は固体撮像装置を「スチルビデオカメラ」に適用した場合を示すブロック図

【 図 1 6 】 従来技術の説明図

30

【 符号の説明 】

1 1 p 型基板

1 2 , 3 2 , 4 2 , 5 2 , 7 2 , 8 2 n + 拡散層

1 3 , 3 3 , 4 3 , 5 3 , 7 3 , 8 3 n + 拡散層

1 4 入射光

1 5 カラーフィルタ

1 6 遮光膜

1 7 , 3 7 , 4 7 , 5 7 , 7 7 , 8 7 バリア

5 8 , 7 8 O F D

7 9 ゲート

8 8 p 型シリコン

8 9 単結晶シリコン薄膜

9 1 , 1 6 1 画素

9 2 , 1 6 2 P D

1 0 2 , 1 7 2 H S R

1 0 3 , 1 7 3 垂直信号線

1 0 8 容量

1 1 1 コンパレータ

1 1 2 インバータ

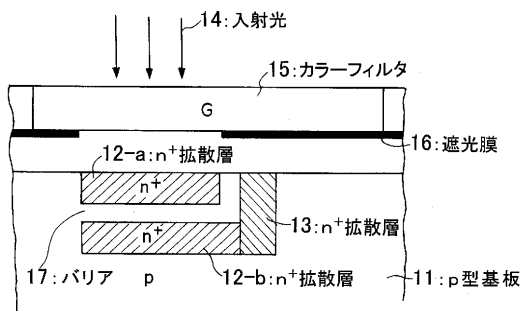
1 1 3 乗算器

40

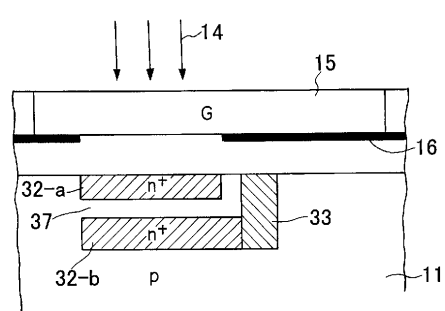
50

1 2 7 加算器
1 7 7 アンプ

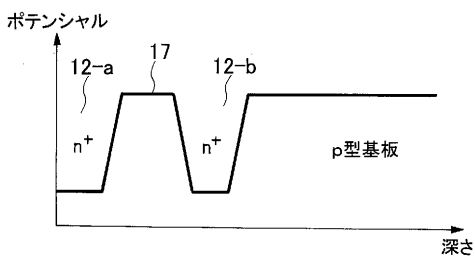
【 図 1 】



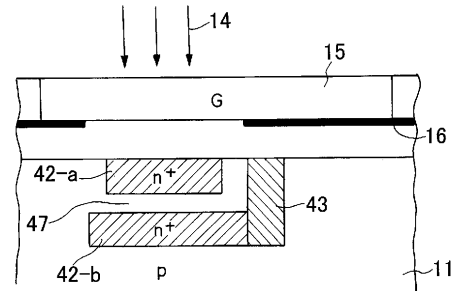
【 図 3 】



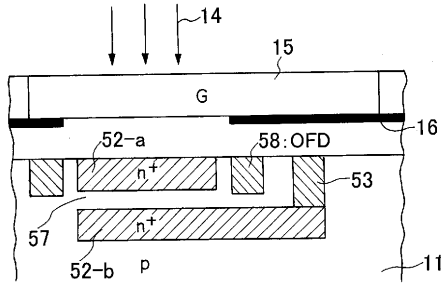
【 図 2 】



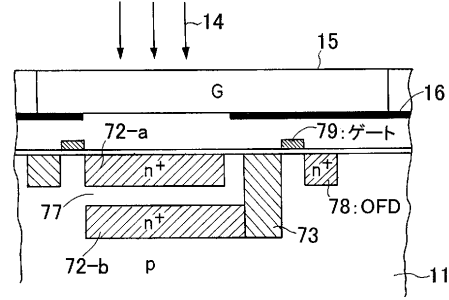
【 図 4 】



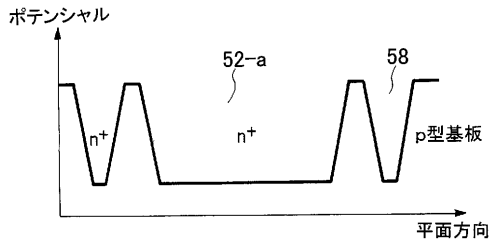
【図5】



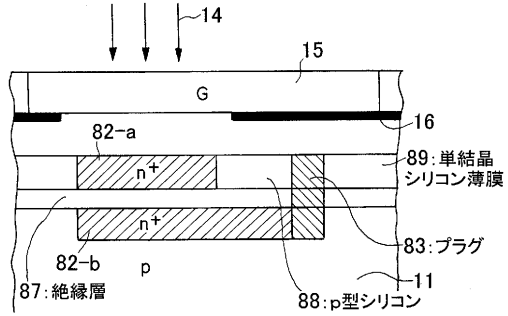
【図7】



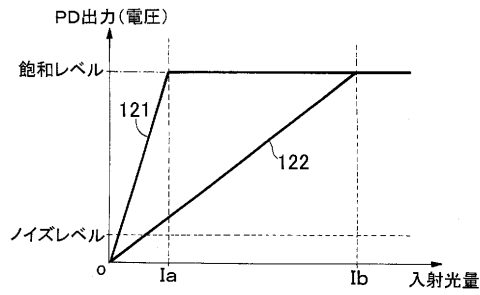
【図6】



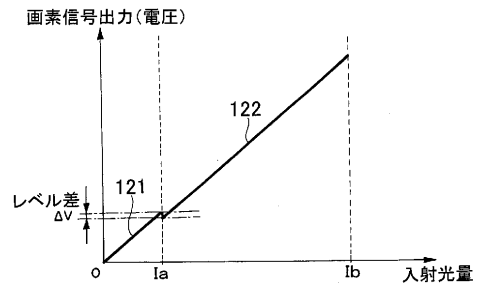
【図8】



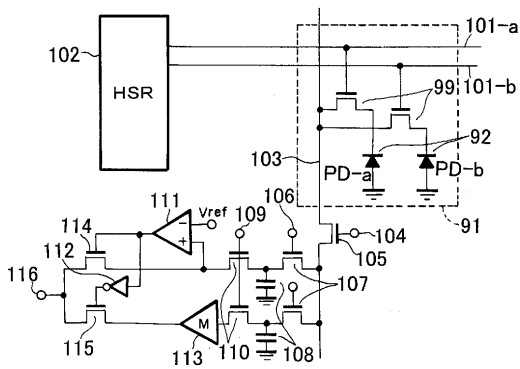
【図9】



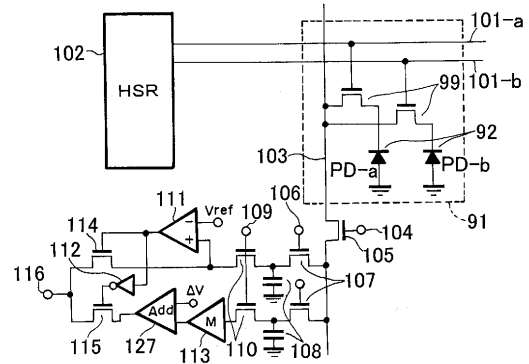
【図11】



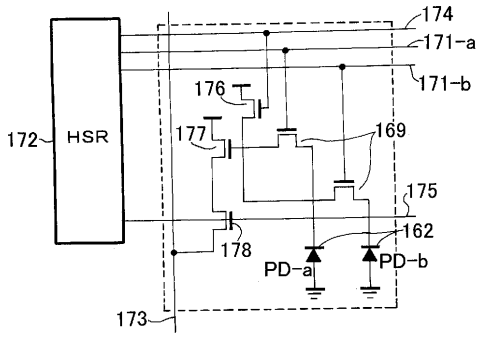
【図10】



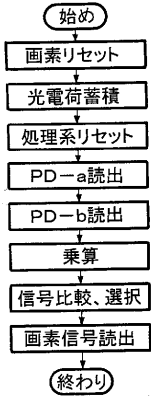
【図12】



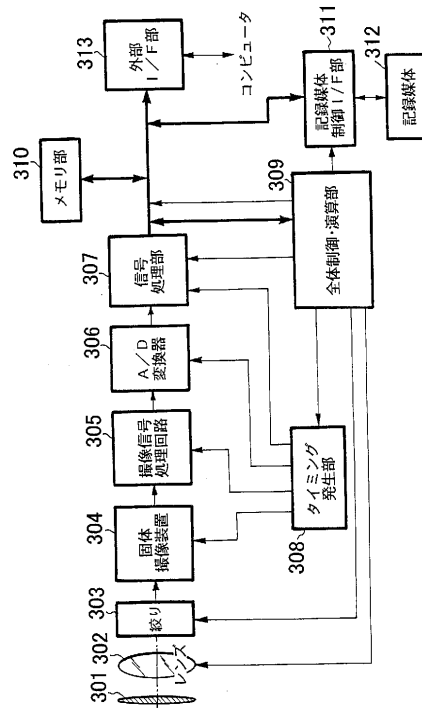
【 図 1 3 】



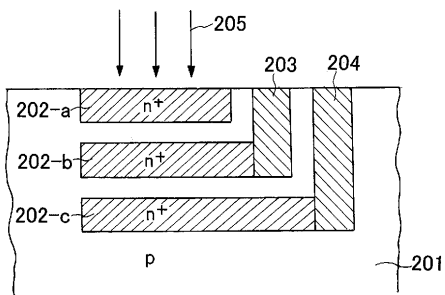
【 図 1 4 】



【 図 1 5 】



【 図 1 6 】



フロントページの続き

Fターム(参考) 5C065 BB13 BB42 CC01 DD02 DD17 EE06
5F049 MA02 MB03 NA01 NA04 NB05 PA09 QA03 QA20 RA02 TA13
UA01