



(10) **DE 10 2019 108 757 B4** 2023.10.12

(12) **Patentschrift**

(21) Aktenzeichen: **10 2019 108 757.0**
(22) Anmeldetag: **03.04.2019**
(43) Offenlegungstag: **10.10.2019**
(45) Veröffentlichungstag
der Patenterteilung: **12.10.2023**

(51) Int Cl.: **H01L 31/107 (2006.01)**
G01S 7/48 (2006.01)
G01J 1/42 (2006.01)
G01S 17/00 (2020.01)
H01L 27/146 (2006.01)

Innerhalb von neun Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 1 Patentkostengesetz).

(30) Unionspriorität:
15/945,490 04.04.2018 US

(62) Teilung in:
10 2019 009 419.0

(73) Patentinhaber:
**Avago Technologies International Sales Pte.
Limited, Singapore, SG**

(74) Vertreter:
**Dilg, Haeusler, Schindelmann
Patentanwalts-gesellschaft mbH, 80636 München,
DE**

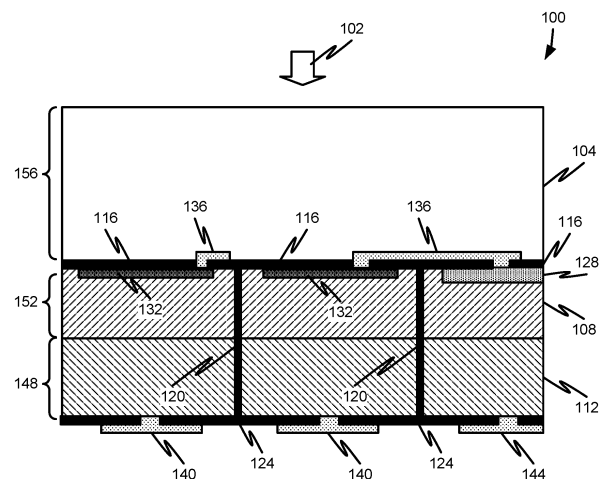
(72) Erfinder:
Piemonte, Claudio, 93049 Regensburg, DE

(56) Ermittelte Stand der Technik:
US 2015 / 0 200 222 A1
US 2016 / 0 254 310 A1

(54) Bezeichnung: **Halbleitervorrichtung und Sensor, enthaltend eine Einzel-Photon Avalanche-Dioden (SPAD)-Struktur**

(57) Hauptanspruch: Eine Halbleitervorrichtung (100; 500), aufweisend:
ein Siliziumsubstrat (108, 112), das eine erste Seite und eine entgegengesetzte zweite Seite aufweist,
eine erste SPAD (Einzel-Photon Avalanche, Diode, Single Photon Avalanche Diode), die in dem Siliziumsubstrat (108, 112) bereitgestellt ist,
eine zweite SPAD, die in dem Siliziumsubstrat (108, 112) bereitgestellt ist und auch benachbart zu der ersten SPAD angeordnet ist,
mindestens einen Graben (120; 508, 512), der die erste SPAD von der zweiten SPAD elektrisch isoliert, indem er sich von der ersten Seite des Siliziumsubstrats (108, 112) zu der zweiten Seite des Siliziumsubstrats (108, 112) erstreckt, und
mindestens einen Rückseitenkontakt (140), der in der Nähe der zweiten Seite (112) des Siliziumsubstrats (108, 112) angeordnet ist, wobei der mindestens eine Rückseitenkontakt (140) ein elektrisches Signal empfängt, das darauf reagierend ist, dass entweder die erste SPAD oder die zweite SPAD ein Photon empfängt, ferner aufweisend:
einen zusätzlichen Kontakt (144), der in der Nähe der zweiten Seite des Siliziumsubstrats (108, 112) angeordnet ist, wobei der zusätzliche Kontakt (144) mit der ersten Seite des Siliziumsubstrats (108, 112) mittels einer Silizium-Durchkontaktierung (TSV, Through Silicon Via) elektrisch verbunden ist, und wobei die Silizium-Durchkontaktierung von der ersten SPAD und der zweiten SPAD mittels des mindestens einen Grabens (120) isoliert ist.

zium-Durchkontaktierung (TSV, Through Silicon Via) elektrisch verbunden ist, und wobei die Silizium-Durchkontaktierung von der ersten SPAD und der zweiten SPAD mittels des mindestens einen Grabens (120) isoliert ist.



Beschreibung

TECHNISCHES GEBIET DER OFFENBARUNG

[0001] Die vorliegende Offenbarung ist allgemein gerichtet auf eine Halbleitervorrichtung, und insbesondere gerichtet auf Silizium-Photomultiplier (SiPM) und/oder Einzel-Photon Avalanche-Dioden (SPAD)-Strukturen.

HINTERGRUND

[0002] Einzel-Photon Avalanche-Fotodioden (SPADs, Single-Photon Avalanche Photodiodes) kommen in vielen Bereichen, wie etwa Nuklearmedizin, Strahlungserfassung in der Betriebssicherheit und Gefährlosigkeit (oder zusammengefasst Sicherheit), Biologie und Lidar, in weite Verbreitung. Die SPADs können in kundenspezifischen Mikro-Fabrikationstechnologien ebenso wie in Standard-CMOS hergestellt werden. Der erste Ansatz erlaubt eine Technologieentwicklung, die darauf gerichtet ist, die Leistungsfähigkeit des Sensors im Hinblick auf Effizienz und Rauschen zu optimieren. Der zweite Ansatz erlaubt die Integration von Intelligenz direkt auf den Fotosensor (oder Lichtsensor).

[0003] Eine sehr interessante Lösung, welche die Vorteile der beiden oben genannten Technologien zusammenführt, bietet sich durch die hochdichte, drei-dimensionale (3D) Verbindung an, die in Bildsensoren weit verbreitet ist. Jede SPAD einer Anordnung kann mit einer Verbindung, die entgegengesetzt zu der Lichteingangsseite angeordnet ist, unabhängig ausgelesen werden. Ein herausfordernder Aspekt des 3D-Ansatzes ist, einen unabhängigen SPAD-Kontaktzugang entgegengesetzt zu der Beleuchtungsseite bereitzustellen. Gegenwärtig gibt es hauptsächlich zwei Ansätze: Silizium-Durchgangslöcher (TSVs, Through Silicon Vias) und rückseitige Ausleuchtung (BSI, back side illumination). Im ersten Fall (TSV) werden leitfähige Säulen, die von einer Seite zu der anderen Seite verlaufen, in der Nähe von jedem Element angeordnet, wodurch die unabhängige vorderseitige Elektrode zur Rückseite gebracht wird. Die Säulen sind von dem sie umgebenden Silizium isoliert. Im zweiten Fall (BSI) wird das Eingangsfenster entgegengesetzt zu der strukturierten Seite angeordnet.

[0004] Der TSV-Ansatz erfordert viele technologische Schritte, und er bewirkt üblicherweise einen Verlust von empfindlicher Fläche, insbesondere für kleine SPADs. BSI erfordert einen vollständigen Neuentwurf der derzeitigen SPAD-Technologien, und führt zu einigen Nachteilen, wie etwa optisches Übersprechen und einen Verlust von Detektionseffizienz.

[0005] Der vorliegenden Erfindung liegt die Aufgabe zugrunde, eine einfache und effiziente Lösung bereit-

zustellen, um die vorderseitigen, beleuchteten SPADs oder kleine Gruppen von SPADs (z.B. mini-SiPMs) einer Anordnung (oder eines Arrays) von der Rückseite her unabhängig zu verbinden, und insbesondere darauf basiert eine 3D-Verbindung zu einem anwendungsspezifischen integrierten Schaltkreis (ASIC, Application-Specific Integrated Circuit) in CMOS zu ermöglichen, der dieselbe elektro-optische Leistungsfähigkeit von derzeitigen Vorrichtungen beibehält.

[0006] Zum Lösen der Aufgabe schafft die Erfindung eine Halbleitervorrichtung gemäß dem beigefügten unabhängigen Patentanspruch 1, einen Sensor gemäß dem beigefügten unabhängigen Patentanspruch 11, und eine Anordnung von Einzel-Photon Avalanche-Dioden (SPAD)-Kuben gemäß dem beigefügten unabhängigen Patentanspruch 18. [0004c] US 2016 / 0 254 310 A1 offenbart einen Fotodetektor, ein Verfahren zum Herstellen eines Fotodetektors, einen Strahlungsdetektor und ein Strahlungsdetektionsgerät. US 2015 / 0 200 222 A1 offenbart einen Einzelphoton-Avalanche-Diode-Abbildungssensor für gestapelte CMOS Chip-Anwendungen.

KURZE BESCHREIBUNG DER ZEICHNUNGEN

[0007] Die vorliegende Offenbarung wird im Zusammenhang mit den beigefügten Figuren beschrieben, die nicht notwendigerweise maßstabsgetreu sind:

Fig. 1 ist eine Querschnittsansicht einer Halbleitervorrichtung gemäß zumindest einiger Ausführungsformen der vorliegenden Offenbarung.

Fig. 2A ist eine Querschnittsansicht eines ersten Zwischenprodukts, das zum Aufbauen eines ersten beispielhaften Sensors gemäß mindestens einiger Ausführungsformen der vorliegenden Offenbarung verwendet wird.

Fig. 2B ist eine Querschnittsansicht eines zweiten Zwischenprodukts, das zum Aufbauen des ersten beispielhaften Sensors verwendet wird.

Fig. 2C ist eine Querschnittsansicht eines dritten Zwischenprodukts, das zum Aufbauen des ersten beispielhaften Sensors verwendet wird.

Fig. 2D ist eine Querschnittsansicht des ersten beispielhaften Sensors.

Fig. 3A ist eine Querschnittsansicht eines ersten Zwischenprodukts, das zum Aufbauen eines zweiten beispielhaften Sensors gemäß zumindest einiger Ausführungsformen der vorliegenden Offenbarung verwendet wird.

Fig. 3B ist eine Querschnittsansicht eines zweiten Zwischenprodukts, das zum Aufbauen des zweiten beispielhaften Sensors verwendet wird.

Fig. 3C ist eine Querschnittsansicht eines dritten Zwischenprodukts, das zum Aufbauen des zweiten beispielhaften Sensors verwendet wird.

Fig. 3D ist eine Querschnittsansicht des zweiten beispielhaften Sensors.

Fig. 4A ist eine Querschnittsansicht eines ersten Zwischenprodukts, das zum Aufbauen eines dritten beispielhaften Sensors gemäß zumindest einiger Ausführungsformen der vorliegenden Offenbarung verwendet wird.

Fig. 4B ist eine Querschnittsansicht eines zweiten Zwischenprodukts, das zum Aufbauen des dritten beispielhaften Sensors verwendet wird.

Fig. 4C ist eine Querschnittsansicht eines dritten Zwischenprodukts, das zum Aufbauen des dritten beispielhaften Sensors verwendet wird.

Fig. 4D ist eine Querschnittsansicht des dritten beispielhaften Sensors.

Fig. 5 ist eine Querschnittsansicht einer alternativen Halbleitervorrichtung gemäß zumindest einiger Ausführungsformen der vorliegenden Offenbarung.

AUSFÜHRLICHE BESCHREIBUNG

[0008] Vielfältige Aspekte der vorliegenden Offenbarung werden hierin mit Verweis auf Zeichnungen beschrieben, welche schematische Darstellungen von idealisierten Konfigurationen sind. Als solche sind Variationen von den Formen der Darstellungen zu erwarten als Ergebnis von, beispielsweise, Herstellungstechniken und/oder Toleranzen. Somit sollten die vielfältigen Aspekte der vorliegenden Offenbarung, die in diesem gesamten Dokument dargelegt sind, nicht dahingehend ausgelegt werden, dass sie auf bestimmte Formen von Elementen (z.B. Bereiche, Schichten, Abschnitte, Substrate usw.), die hierin dargestellt und beschrieben sind, beschränkt sind, sondern Abweichungen hinsichtlich der Form enthalten sollen, die beispielsweise von der Herstellung herrühren. Als Beispiel mag ein Element, das als ein Rechteck dargestellt oder beschrieben ist, abgerundete oder gekrümmte Merkmale und/oder eine Gradientenkonzentration an seinen Rändern anstelle einer diskreten Änderung von einem Element zu einem anderen aufweisen. Somit sind die in den Zeichnungen veranschaulichten Elemente ihrer Natur gemäß schematisch, und ihre Formen sind nicht dazu gedacht, die genaue Form eines Elements darzustellen, und sind nicht dazu gedacht, den Umfang der vorliegenden Offenbarung zu beschränken.

[0009] Es wird verstanden werden, dass, wenn ein Element, wie etwa ein Bereich, eine Schicht, ein Abschnitt, ein Substrat oder dergleichen, als „auf“ einem Element bezeichnet ist, es direkt auf dem

anderen Element sein kann oder dass auch intervenierende Elemente vorhanden sein können. Im Gegensatz dazu, wenn ein Element als „direkt auf“ einem anderen Element bezeichnet ist, dann sind keine intervenierenden Elemente vorhanden. Es wird ferner verstanden werden, dass, wenn ein Element als „ausgebildet“ oder „ingerichtet“ auf einem anderen Element beschrieben ist, es dann auf dem anderen Element oder einem intervenierenden Element aufgewachsen, abgeschieden, geätzt, befestigt, verbunden, gekoppelt oder in anderer Weise vorbereitet oder hergestellt sein kann.

[0010] Des Weiteren können relative Ausdrücke, wie etwa „unterer“ oder „unten“ und „oberer“ oder „oben“ hierin verwendet werden, um die Beziehung eines Elements zu einem anderen Element zu beschreiben, so wie das in den Zeichnungen veranschaulicht ist. Es wird verstanden werden, dass relative Ausdrücke dazu gedacht sind, verschiedene Orientierungen einer Vorrichtung zusätzlich zu der in den Zeichnungen gezeigten Orientierung zu umfassen. Als Beispiel, wenn eine Vorrichtung in den Zeichnungen umgedreht wird, dann würden Elemente, die auf der „unteren“ Seite eines anderen Elements beschrieben sind, dann auf der „oberen“ Seite des anderen Elements sein. Der Ausdruck „unter“ kann deshalb sowohl eine Orientierung von „unter“ als auch von „über“ umfassen, abhängig von der bestimmten Orientierung der Vorrichtung. In ähnlicher Weise, wenn eine Vorrichtung in der Zeichnung umgedreht wird, dann würden Elemente, die als „unter“ oder „unterhalb“ von anderen Elementen beschrieben sind, dann „oberhalb“ der anderen Elemente orientiert sein. Die Ausdrücke „unter“ oder „unterhalb“ können daher sowohl eine Orientierung von oberhalb als auch von unterhalb umfassen.

[0011] Außer wenn dies anderweitig definiert ist, haben alle Ausdrücke (einschließlich technischer und wissenschaftlicher Ausdrücke), die hierin verwendet werden, dieselbe Bedeutung, so wie diese gemeinhin von einem Fachmann in dem technischen Gebiet, zu dem diese Offenbarung gehört, verstanden wird. Es wird ferner verstanden werden, dass Ausdrücke, wie etwa solche, die in allgemein verwendeten Wörterbüchern definiert sind, so interpretiert werden sollten, dass sie eine Bedeutung haben, die konsistent mit deren Bedeutung im Zusammenhang des relevanten Fachgebiets und dieser Offenbarung sind.

[0012] So wie diese hierin verwendet werden, sind die Einzahlformen „ein“, „eine“ und „der/die/das“ dazu gedacht, ebenso die Mehrzahlformen einzuschließen, außer wo der Zusammenhang dies klar und deutlich anderweitig angibt. Es wird ferner verstanden werden, dass die Ausdrücke „umfassen“, „umfassend“ und/oder „aufweisend“, wenn sie in dieser Patentschrift verwendet werden, das Vorhanden-

sein der genannten Merkmale, Zahlen, Schritte, Betriebsarten, Elemente und/oder Komponenten spezifizieren, jedoch nicht die Anwesenheit oder Hinzufügung von einem/r oder mehreren anderen Merkmalen, Ganzzahlen, Schritten, Betriebsarten, Elementen, Komponenten und/oder Gruppen derselben ausschließen. Der Ausdruck „und/oder“ enthält jegliche und alle Kombinationen von einem oder mehreren der zugeordneten, aufgelisteten Gegenstände.

[0013] Mit Verweis nun auf die **Fig. 1-5** werden verschiedenartige Konfigurationen von Halbleitervorrichtungen, Siliziumphotomultipliern, Siliziumphotomultiplierschaltkreisen, Lichtsensoren und dergleichen dargestellt und beschrieben. Obwohl einige der in den Figuren dargestellten Vorrichtungen Zwischenprodukten oder Teilen von Vorrichtungen entsprechen, wird ein Fachmann in dem technischen Gebiet wertschätzen, dass jede der Vorrichtungen oder Systeme als eine Halbleitervorrichtung, ein Sensor oder ein Siliziumphotomultiplier/SPAD angesehen werden kann, ohne vom Umfang der vorliegenden Offenbarung abzuweichen.

[0014] Ein Aspekt der vorliegenden Offenbarung ist, eine einfache und effiziente Lösung bereitzustellen, um die vorderseitigen, beleuchteten SPADs oder kleine Gruppen von SPADs (z.B. mini-SiPMs) einer Anordnung (oder eines Arrays) von der Rückseite her unabhängig zu verbinden, was eine 3D-Verbindung zu einem anwendungsspezifischen integrierten Schaltkreis (ASIC, Application-Specific Integrated Circuit) in CMOS ermöglicht, der dieselbe elektro-optische Leistungsfähigkeit von derzeitigen Vorrichtungen beibehält.

[0015] In einigen Ausführungsformen wird ein Siliziumphotomultiplier (SiPM) offenbart. Der SiPM ist eine kompakte Anordnung von parallel verbundenen SPADs. Nur zwei Verbindungen pro einigen Quadratmillimetern sind erforderlich. Ein derartiges einfaches Schema erlaubt die Maximierung der empfindlichen Fläche: die neuesten Vorrichtungen haben einen Füllfaktor von größer als 70%.

[0016] In einem Beispiel ist das Ausgangsmaterial ein Silizium-Wafer, der mit einem hoch dotierten Substrat und einer leicht dotierten Schicht auf dessen Oberseite aufgebaut ist. Ein solcher Wafer kann als ein epitaxialer (epi) Wafer bezeichnet werden, weil er die praktischste Methode der Realisierung ist. Eine epi Schicht kann auf den niedrig dotierten Teil des epi Wafers verweisen. Die epi Schicht ist die aktive Fläche des Siliziums und sie ist völlig ladungsträgerverarmt dank einer innerhalb der epi Schicht erzeugten Sperrschicht. In einigen Ausführungsformen sind die SPADs durch Gräben getrennt, die eine elektrische Isolierung der oberseitigen Schichten (Sperrschichten) ebenso wie eine optische Isolierung

(Abschwächung von optischem Übersprechen) bereitstellt. Jeder SPAD kann auch einen seriellen Löschwiderstand (quenching resistor), der auf der oberseitigen Oberfläche integriert ist, aufweisen. Die Widerstände sind miteinander verbunden durch eine Metallschicht, die elektrisch zugänglich ist, um die Dioden unter Vorspannung zu setzen. An der unteren Seite erzeugt das Substrat die zweite gemeinsame Elektrode für alle SPADs. Eine Metallelektrode wird auf der unteren Oberfläche angeordnet.

[0017] Die hierin offenbarte SiPM-Architektur ist einfach, ist jedoch dazu vorgesehen und entwickelt, die elektro-optische Leistungsfähigkeit zu maximieren. Aus diesem Grunde ist es wichtig, die Hauptmerkmale beizubehalten, wenn eine Struktur mit einer hochdichten Verbindung mit unabhängiger SPAD-Zugänglichkeit entworfen wird. Insbesondere enthalten die von Interesse seienden Merkmale: die vorderseitige Beleuchtung, die Gräben und das hoch dotierte Siliziumsubstrat.

[0018] In einem Aspekt der vorliegenden Offenbarung wird die elektrische Isolierung zwischen den SPADs dadurch erzielt, dass das Substrat physikalisch segmentiert wird, um sogenannte SPAD-„Kuben“ auszubilden. Dieselben Gräben, die für die vorderseitige Isolation verwendet werden, können diesem Zweck dienen. Als ein nicht beschränkendes Beispiel können die Gräben die rückseitige Oberfläche erreichen, wodurch die Siliziumschicht zwischen den SPADs von oben bis unten unterbrochen ist. Die Gräben können mit einem isolierenden Material, und möglicherweise auch mit einem reflektierenden/absorbierenden Material, gefüllt werden.

[0019] Die elektrische Verbindung der SPADs kann wie folgt erzielt werden. Weil das Substrat hoch dotiert ist, erzeugt es einen guten leitfähigen Kanal von der unteren Seite der aktiven Fläche zu der rückseitigen Oberfläche, auf welcher für jeden SPAD eine Metallelektrode angeordnet ist. Die vorderseitige (z.B. lichteingangsseitige) Verbindung zwischen den SPADs kann in derselben Weise ausgeführt werden wie für die normalen SiPM (z.B. durch Kurzschließen der SPADs alle miteinander). In Abhängigkeit von der Architektur der auf der Rückseite angebondeten Elektronik kann der Löschwiderstand auf der Vorderseite vorhanden oder nicht vorhanden sein.

[0020] Dieses Schema einer Isolation mit durch das Silizium hindurchgehenden Gräben ermöglicht eine andere interessante Möglichkeit in Bezug auf den Anschluss (oder die Verbindung) der vorderseitigen Schicht. Insbesondere können einer (oder mehrere) SPADs in einen leitfähigen Kanal, der von der Vorderseite zur Rückseite verläuft, umgewandelt werden. In einer möglichen Implementierung kann dies einfach dadurch erreicht werden, dass die oberflä-

chennahe Sperrschicht durch einen ohmschen Kontakt ersetzt wird. Die Metallleitungen auf der Vorderseite, die von jedem SPAD kommen, können in diesem „Kontaktwürfel“, der von der Rückseite zugänglich ist, zusammenlaufen. Die epi Schicht kann einen ungewünschten Reihenwiderstand hinzufügen, der verringert werden kann, beispielsweise durch geeignete Diffusion/Implantationsschichten, welche die Dotierstoffkonzentration lokal vergrößern kann.

[0021] In einer anderen möglichen Implementierung werden während des Herstellungsprozesses der SPAD-Anordnung die Gräben zur optischen Isolation bis zu einer Tiefe von etwa 10-30 µm geätzt und mit dielektrischen Schichten gefüllt. Der Graben kann eine leichte V-Form aufweisen, um ein vollständiges Füllen zu erleichtern. Am Ende der SPAD-Herstellung wird der Siliziumwafer von der Vorderseite an einen Glaswafer permanent angebondet. Der Glaswafer dient als ein mechanischer Träger für die folgenden Schritte ebenso wie als das Lichteintrittsfenster. An diesem Punkt wird der Siliziumwafer verdünnt, um den Boden der Gräben zu erreichen. Dies ermöglicht die Erzeugung der Kuben. Abschließende Prozessschritte auf der Rückseite sind darauf gerichtet, die Kontaktstellen zu erzeugen, wie beispielsweise: dielektrische Ablagerung, Kontaktöffnung (contact opening), Metallablagerung und Musterbildung (patterning).

[0022] Als eine Alternative zu dem Glaswafer kann man einen Siliziumwafer verwenden, der jedoch durch temporäres Bonden befestigt ist. Ein derartiger Siliziumwafer wird dann nach dem Hybrid-Bonding der Rückseite mit einem CMOS-Wafer entfernt. Der CMOS-Wafer wird auch als ein mechanischer Träger für die SPAD-Anordnung wirken.

[0023] Als eine mögliche Alternative zu dem epitaxialen Siliziumwafer kann man einen Silizium-auf-Isolator (SOI, Silicon-on-Insulator)-Wafer verwenden. Die obere Siliziumschicht des SOI-Wafers wird dieselben Merkmale aufweisen wie die vorgenannte epi-Schicht, jedoch ferner einen hoch dotierten Bereich nahe bei dem eingegrabenen Siliziumdioxid enthalten. Die Gräben zur Isolation der SPADs werden an oder nahe der inneren Oxidschicht landen. Das Silizium unter der eingegrabenen Oxidschicht hat keine vorbestimmte elektrische Charakteristik, weil es während des Verdünnens des Wafers vollständig entfernt werden wird. Der Hauptvorteil des Verwendens eines SOI-Materials ist, dass die Kuben eine vordefinierte und gesteuerte (oder kontrollierte) Dicke aufweisen. Des Weiteren besteht bei der Vollendung des Verdünnungsprozesses eine flache und durchgängige Oxidschicht, was die Struktur von einem mechanischen Gesichtspunkt her stabiler macht.

[0024] Ein anderer Aspekt der vorliegenden Offenbarung ist, eine Halbleitervorrichtung bereitzustellen, die eines oder mehrere leitfähige Durchgangslöcher aufweist, die sich in die SPAD- oder mini-SiPM-Struktur hinein erstrecken. In einigen Ausführungsformen können sich die leitfähigen Säulen von einer Rückseite der Vorrichtung bis in einen dotierten Bereich des Wafers hinein erstrecken. Die leitfähigen Säulen können durch Gräben, die sich teilweise durch den Wafer hindurch erstrecken, voneinander getrennt sein. Die leitfähigen Säulen können mit einem elektrisch leitfähigen Material gefüllt sein, und können an ihren Seiten von einem dielektrischen Material umgeben sein, um das leitfähige Material von anderen dotierten Bereichen in dem Wafer zu isolieren.

[0025] Ein anderer Aspekt der vorliegenden Offenbarung ist, Anordnungen (oder Arrays) von mini-SiPMs (zueinander parallele SPADs) zu erzeugen, die einen Abstand aufweisen, der von etwa 0,1 bis 1 mm reicht. In einer möglichen Implementierung werden zweckbestimmte (oder dedizierte) Gräben im Silizium verwendet, um die mini-SiPMs zu trennen. Der Graben für die optische Isolation innerhalb der mini-SiPM hat dieselbe Tiefe und Konfiguration wie in einem normalen SiPM. Der Graben, der für die Kubentrennung verwendet wird und der jeden mini-SiPM umgibt, wird für diesen Zweck unabhängig optimiert. Die Prozesstechnologie kann den gleichen Schritten folgen wie bei irgendeiner anderen der hierin gezeigten und beschriebenen Implementierungen von SPADs.

[0026] Mit Verweis nun auf **Fig. 1** wird eine erste veranschaulichende Halbleitervorrichtung 100 gemäß zumindest einiger Ausführungsformen der vorliegenden Offenbarung beschrieben werden. Die Vorrichtung 100 ist so gezeigt, dass sie einen Wafer 104 enthält, der transparent für elektromagnetische Strahlung ist, und der ein epitaxiales Silizium inmitten anderer Schichten (oder unter anderen Schichten) trägt. In einigen Ausführungsformen ist das epi Silizium unterteilt in einen ersten Teilbereich eines Siliziumsubstrats 108 (z.B. „epi Schicht“) und einen zweiten Teilbereich des Siliziumsubstrats 112. In der gezeigten Ausführungsform weist der Wafer 104 eine erste Seite und eine entgegengesetzte zweite Seite auf. Die erste Seite ist der Richtung auftreffenden Lichts 102 zugewendet und kann daher als eine Lichteintrittsseite der Halbleitervorrichtung 100 bezeichnet werden. Die zweite Seite des Wafers 104 ist an die epi Schicht angrenzend und kann in einigen Ausführungsformen eine strukturelle Abstützung der Teilbereiche 108, 112 des Siliziumsubstrats bereitstellen.

[0027] Zwischen dem zweiten Teilbereich des Siliziumsubstrats 108 und dem Wafer 104 ist eine Mehrzahl von Sperrschichten (junctions) 132 bereitge-

stellt. Jede Sperrschicht 132 ist so gezeigt, dass sie sich auf der Oberseite des Teilbereichs 108 befindet, jedoch ist eine derartige Konfiguration nicht erforderlich. Vielmehr kann eine Sperrschicht 132 sich irgendwo innerhalb des Teilbereichs 108 befinden. Beispielsweise kann eine Sperrschicht 132 in der Mitte des Teilbereichs 108 oder an der Unterseite des Teilbereichs 108, was näher zu dem Teilbereich 112 als zu dem Wafer 104 ist, angeordnet sein. Jede Sperrschicht 132 kann als ein Elektronenmultiplikationsbereich oder dergleichen wirken. Mit anderen Worten, die Anordnung der Sperrschicht 132 kann irgendwo innerhalb des Teilbereichs 108 sein, die auch als der aktive Bereich des epitaxialen Silizium bezeichnet werden kann. So wie das hierin in näherer Einzelheit beschrieben werden wird, kann in jedem SPAD eine Sperrschicht 132 bereitgestellt sein, wobei die SPADs durch Gräben 120 voneinander getrennt sind. In einigen Ausführungsformen kann jede SPAD in elektrischer Kommunikation mit einem oberseitigen Kontakt 136 sein, der sich durch Unterbrechungen in einer dielektrischen Schicht 116 erstreckt. Einer der oberseitigen Kontakte 136 kann auch in elektrischer Kommunikation mit einer gemeinsamen, oberseitigen Elektrode 128 sein. Der Aufbau der Elektrode 128 kann ähnlich wie die Sperrschichten 132 sein, mit dem Unterschied, dass die Elektrode 128 in einem Volumen des Siliziums bereitgestellt ist, welches nicht als eine SPAD funktioniert.

[0028] Die Sperrschichten 132 können elektrisch und optisch voneinander isoliert sein durch einen oder mehrere Gräben 120, die sich vollständig durch den ersten Teilbereich des Siliziumsubstrats 108 und den zweiten Teilbereich des Siliziumsubstrats 112 erstrecken. Somit kann jede SPAD elektrisch und optisch ebenso auch von angrenzenden SPADs isoliert sein. Die Gräben 120 können sich von der dielektrischen Schicht 116 bis zu einem rückseitigen Dielektrikum 124 erstrecken. In einigen Ausführungsformen stellen die Gräben 120 zusätzlich zum Begrenzen einer SPAD einen elektrischen und optischen Isolationsmechanismus bereit. Genauer gesagt kann ein Paar von Gräben 120 ein dazwischen begrenztes drei-dimensionales Volumen von Silizium aufweisen. Das Volumen des Siliziums, das zwischen Gräben 120 eingegrenzt ist, kann einen ersten Teilbereich 108 und einen zweiten Teilbereich 112 aufweisen und erstreckt sich zwischen einer einzelnen Sperrschicht 132 und einem einzelnen (entsprechenden) Kontakt 140. Wenn folglich ein Photon eine SPAD triggert, wird an dem entsprechenden Kontakt 140, welcher unter derjenigen SPAD liegt, die das Photon empfangen hat, ein elektrischer Strom erzeugt. Weil die Gräben 120 sich ganz durch das Volumen der SPAD bis hinunter zu dem rückseitigen Dielektrikum 124 erstrecken, ist die Möglichkeit von optischem Übersprechen zwischen einer SPAD und einer anderen SPAD minimiert.

[0029] Die Form und Natur der Gräben 120 kann eine Anzahl von verschiedenen Eigenschaften aufweisen. Beispielsweise kann das 3D-Volumen einer SPAD durch vier (4) diskrete Gräben 120 definiert sein, die sich untereinander orthogonal schneiden. In anderer Weise ausgedrückt, wenn sie von der Oberseite der Vorrichtung 100 betrachtet werden, können die Gräben 120 so erscheinen, dass sie eine Anordnung von quadratischen SPAD-Kubus-Strukturen erzeugen. In anderen Ausführungsformen können die Gräben 120 nicht notwendigerweise gerade Wände sein, die sich durch die epi Schicht erstrecken. Beispielsweise können die Gräben 120 kreisförmig oder elliptisch geformt sein, wenn sie von oben betrachtet werden, was bedeutet, dass ein einzelner Graben 120 ein 3D-SPAD-Volumen umzirkeln (oder einkreisen) kann, welches dann eine Form verschieden von einer Kubusform aufweisen könnte. Beispielsweise können die Gräben 120 irgendeine Art einer polygonalen Struktur oder Form aufweisen, ohne vom Umfang der vorliegenden Offenbarung abzuweichen. Es sollte gewertschätzt werden, dass Kubusformen zum Maximieren des Füllfaktors der Vorrichtung 100 vermutlich am besten geeignet sind.

[0030] In einigen Ausführungsformen kann eine SPAD-Kubus-Struktur eine Breite und eine Länge von zwischen 5 und 100 μm aufweisen. Diese Breite und Länge kann dem linearen Abstand zwischen benachbarten Gräben 120 entsprechen und kann als ein SPAD-Abstand (pitch) bezeichnet werden. Die kombinierte Abmessung der ersten Dicke 152 und der zweiten Dicke 148 kann zwischen 5 und 100 μm sein.

[0031] Die einzelnen Sperrschichten 132 sind auch unabhängig in der Lage, Elektronen zu erzeugen, die zu ihrem entsprechenden Kontakt 140 laufen, welcher dann einen elektrischen Strom zu einem externen Schaltkreiselement, wie etwa einem anwendungsspezifischen integrierten Schaltkreis (ASIC, Application Specific Integrated Circuit), tragen kann. Das rückseitige Dielektrikum 124 kann verwendet werden, um die Unterseite der SPAD zu umschließen, und das unterseitige Dielektrikum kann darin bereitgestellte Durchgangslöcher (vias) oder Löcher (holes) aufweisen, die jede unabhängige SPAD zu ihrem entsprechenden Kontakt 140 freilegen. In einigen Ausführungsformen ist die Mehrzahl der SPADs über oberseitige Kontakte 136 miteinander verbunden. Jede SPAD kann mit den oberseitigen Kontakten 136 über einen zweckbestimmten Löschwiderstand (quenching resistor) oder dergleichen (nicht gezeigt) verbunden sein. Die gemeinsame oberseitige Elektrode 136 ist über einen Pfad mit niedrigem Widerstand durch das Silizium mit der Elektrode 144 verbunden. Dieser Pfad mit niedrigem Widerstand wird zusammen mit den SPADs erzeugt, wobei jedoch die Sperrschicht 132 durch einen ohmschen

Kontakt 128 ersetzt wird. Es sollte auch angemerkt werden, dass im Fall von Nahinfrarotlicht (welches eine lange Absorptionslänge in Si aufweist) die für den Kontakt 140 verwendete Metallschicht als ein Reflektor dienen kann, um die Absorptionswahrscheinlichkeit in der epi Schicht 108 zu erhöhen. Zu einem derartigen Zweck kann das Metall zu mehr als 50% von der Rückseitenoberfläche der Vorrichtung 100 konfiguriert sein. Es sollte auch gewertschätzt werden, dass mehrere SPADs durch die Metallschicht 140 miteinander verbunden sein können, um mini-SiPMs auszubilden.

[0032] Der Wafer 104 kann einer Struktur entsprechen, welche die anderen Komponenten der Halbleitervorrichtung 100 vor Umweltgefahren schützt, welche es jedoch erlaubt, dass Licht (z.B. Photonen) oder dergleichen dort hindurchlaufen und durch die fotosensitiven Bereichen der SPADs (z.B. Teilbereich 108) detektiert werden. So wie das hierin in näherer Einzelheit besprochen werden wird, kann der Wafer 104 einem Glas oder einer anderen Art von Material entsprechen, das der Herstellung der Vorrichtung 100 hilft, das jedoch auch ermöglicht, dass die Sperrschichten 132 an der Oberseite des Siliziums (z.B. irgendwo innerhalb des ersten Teilbereichs des Siliziumsubstrats 108) angeordnet sind, was dem auftreffenden Licht 102 am nächsten ist. Dies wird als eine bessere Alternative angesehen als das Vergraben der Sperrschichten 132 an der Rückseite des Siliziums, ganz wie bei dem BSI-Ansatz. In vorteilhafter Weise wird die Halbleitervorrichtung 100 jedoch so hergestellt, dass auf jede SPAD durch einen externen Schaltkreis mittels der Kontakte 140, die an der Rückseite des zweiten Teilbereichs des Siliziums 112 angeordnet sind, zugegriffen werden kann. Dies ermöglicht effektiv eine Lotperlen-Anschlussfähigkeit zwischen der Vorrichtung 100 und einer externen Schaltkreisvorrichtung, wie etwa einem ASIC. Des Weiteren wird diese rückseitige Anschlussfähigkeit erzielt, ohne dass sich leitfähige TSVs durch die Gesamtheit des Substrats 108, 112 erstrecken müssten, was signifikant mehr Raum verbrauchen würde und die Gesamttemperatur der Vorrichtung 100 für Licht 102 verringern würde. Die Dicke 156 des Trägerwafers 104 kann größer sein als die Kombination von der ersten und der zweiten Dicke 148, 152. Beispielsweise kann die Dicke 156 des Trägerwafers 104 mindestens 50 μm sein, und kann so groß wie 300 μm sein, ohne vom Umfang der vorliegenden Offenbarung abzuweichen.

[0033] Gemäß zumindest einiger Ausführungsformen kann der Siliziumwafer einem Halbleitermaterial entsprechen, das eine erste Dotierung (z.B. eine n- oder p-leitende Dotierung) aufweist. Der erste Teilbereich 108 kann einem niedrig dotierten Bereich der ersten Dotierung (z.B. einer n- oder p-leitenden Dotierung) entsprechen, und der zweite Teilbereich 112 kann einem hoch dotierten Bereich der ersten

Dotierung (z.B. einer n- oder p-leitenden Dotierung) entsprechen. Als ein nicht beschränkendes Beispiel können einer oder beide Teilbereiche 108, 112 aus einer bekannten Art eines Halbleitermaterials ausgebildet werden (z.B. GaAs, GAP oder irgendeinem anderen Gruppe-IV- oder Gruppe-V-Halbleiter), und in einigen Ausführungsformen kann dieselbe Schicht des Materials zwischen dem ersten Teilbereich 108 und dem zweiten Teilbereich 112 verschieden dotiert sein. Irgendeine geeignete Art eines bekannten Dotierprozesses oder eine Abfolge von Schritten können verwendet werden, um die Teilbereiche 108, 112 zu erzeugen.

[0034] Die Sperrschicht 132 kann irgendeinem Material oder einer Kombination von Materialien entsprechen, in einem mehrlagenweisen (oder geschichteten) oder ungeschichteten Format, das die Erzeugung einer Mehrzahl von Ladungsträgern in Antwort auf das Empfangen von einem oder mehreren Photonen in dem fotosensitiven Bereich (z.B. der erste Teilbereich 108) ermöglicht. Geeignete Beispiele von Materialien, die für die Sperrschichten 132 verwendet werden können, können, ohne Beschränkung, Si, Ge, InGaAs, PbS, MCT oder dergleichen enthalten.

[0035] Wenn ein Photon durch Silizium läuft, kann innerhalb des ersten Teilbereichs 108 das Photon absorbiert werden und Energie auf ein gebundenes Elektron übertragen. Diese absorbierte Energie bewirkt, dass das Elektron sich aus dem Valenzband in das Leitungsband bewegt, wodurch ein Elektron-Loch-Paar erzeugt wird. Silizium kann einen breiten Bereich von Wellenlängen des Lichts innerhalb einer Tiefe von einigen wenigen zehn Mikrometern absorbieren, und ist somit gut geeignet als ein Fotodetektor-Material.

[0036] Das Beaufschlagen einer umgekehrten Vorspannung auf eine Fotodiode bildet ein elektrisches Feld über dem Verarmungsbereich (z.B. Teilbereich 108), welches bewirkt wird, dass diese Ladungsträger in Richtung zu der Anode (Löcher) oder der Kathode (Elektronen) beschleunigt werden. Dadurch wird in einer umgekehrt vorgespannten Fotodiode ein absorbiertes Photon zu einem Netto-Stromfluss führen.

[0037] Wenn innerhalb der Sperrschicht 132 ein ausreichend hohes elektrisches Feld ($> 3 \times 10^5$ V/cm) erzeugt wird, wird ein Ladungsträger bis zu einem Punkt beschleunigt, wo er ausreichend kinetische Energie trägt, um sekundäre Ladungspaare durch einen Prozess, der Stoßionisierung genannt wird, zu erzeugen. Wenn die Multiplikation divergiert, kann ein einzelnes absorbiertes Photon in dem Verarmungsbereich (z.B. Teilbereich 108) eine Ionisierungskaskade auslösen, die innerhalb des SPAD (z.B. das Volumen von Silizium, das durch die Grä-

ben 120, das rückseitige Dielektrikum 124 und das Dielektrikum 116 umgeben ist) begrenzt ist. Das Silizium wird versagen und leitfähig werden, wodurch das ursprüngliche Elektron-Loch-Paar effektiv zu einem makroskopischen Stromfluss verstärkt wird. Der in der Sperrschicht 132 erzeugte Stromfluss wird abwärts durch die SPAD (z.B. Siliziumteilbereiche 108, 112) laufen, und dann wird der Kontakt 140 den Strom durch ein Durchgangsloch (via), das in dem rückseitigen Dielektrikum 124 errichtet ist, empfangen.

[0038] Obwohl dies in der Querschnittsansicht nicht sichtbar ist, wird ein Fachmann in dem technischen Gebiet wertschätzen, dass die Kontakte 136 ein Teil von einem größeren Metallgitter sein können, das alle der verschiedenen SPADs in einem Schaltkreis zusammen verbindet. Insbesondere kann die Halbleitervorrichtung 100 eine Mehrzahl von SPADs, die in einer Anordnung (oder Feldanordnung, array) oder einem gitterartigen Muster angelegt sind, enthalten, und ein entsprechendes Gitter von Metallleitungen oder Spuren 136 kann durch die ganze Anordnung hindurch bereitgestellt werden.

[0039] Mit Verweis nun auf die **Fig. 2A-D** wird ein mögliches, jedoch nicht beschränkendes, Verfahren beschrieben werden zum Herstellen einer Halbleitervorrichtung 100 und dann einem Sensor, der die Halbleitereinrichtung 100 enthält, gemäß zumindest einiger Ausführungsformen der vorliegenden Offenbarung. So wie das in **Fig. 2A** gezeigt ist, weist ein erstes Zwischenprodukt 200 eine Anzahl von Komponenten, die in **Fig. 1** gezeigt sind, auf. Insbesondere weist das erste Zwischenprodukt 200 die oberseitigen Kontakte 136 auf, die in einem gitterartigen Muster über den Halbleiterschichten (z.B. den Teilbereichen 108, 112) angeordnet sind. Die Kontakte 136 sind auf der oberseitigen dielektrischen Schicht 116 angeordnet. Eine Anzahl von innerhalb der oberseitigen dielektrischen Schicht 116 bereitgestellten Durchgangslöchern stellen einen Zugang zwischen einzelnen SPADs und den oberseitigen Kontakten 136 bereit. Eine Mehrzahl von Gräben erstreckt sich durch den ersten Teilbereich 108 und den zweiten Teilbereich 112. Die Gräben 120 können Hohlräumen in dem Material des Siliziums entsprechen und können mit einem nicht leitfähigen und/oder optisch undurchsichtigen Material gefüllt sein. Als ein Beispiel können die Gräben 120 aus demselben oder einem ähnlichen Material wie die dielektrische Schicht 116 aufgebaut sein.

[0040] Ein Fachmann in dem technischen Gebiet mag wertschätzen, dass das erste Zwischenprodukt 200 einem „standardmäßigen“ SiPM ähnelt, in dem Gräben 120 sich nicht ganz durch die Teilbereiche 108, 112 bis zur Unterseite des zweiten Teilbereichs 112 erstrecken. Vielmehr kann der erste Teilbereich 108 seine erste Dicke 152 aufweisen, jedoch kann

der zweite Teilbereich 112 eine ursprüngliche Dicke 204 aufweisen, die größer als seine endgültige Dicke 148 in der Halbleitervorrichtung 100 ist. In einigen Ausführungsformen kann die Kombination der Dicken 152, 204 zwischen 500 und 800 μm sein.

[0041] So wie das in **Fig. 2B** gezeigt ist, kann der Teilbereich 108 den Wafer 104 daran befestigt haben, und dann wird der Teilbereich 112 bis auf seine zweite Dicke 148 verdünnt (oder dünner gemacht) (z.B. mittels Ätzen, Schleifen oder irgendeinen anderen chemischen/mechanischen Prozess), um ein zweites Zwischenprodukt 208 zu erzeugen. Der zweite Teilbereich 112 wird verdünnt, bis die Gräben 120 erreicht werden. In einigen Ausführungsformen ist der Trägerwafer 104 vor dem Verdünnen des zweiten Teilbereichs 112 mit der Oberseite der epi Schicht verbunden als eine Trägerstruktur für die epi Schicht, die nun viel dünner als ursprünglich sein kann. Die freiliegende Oberfläche des Trägerwafers 104 kann einer Lichteintrittsseite 216 entsprechen, wohingegen die verdünnte Oberfläche des zweiten Teilbereichs 112 der Rückseite 212 entsprechen kann.

[0042] So wie das in **Fig. 2C** gezeigt ist, wird der Herstellungsprozess fortgesetzt, indem auf der Rückseite 212 des zweiten Zwischenprodukts 208 ein Dielektrikum erzeugt wird, um ein drittes Zwischenprodukt 220 zu erzeugen. Das dritte Zwischenprodukt 220 kann der Halbleitervorrichtung 100 entsprechen. Der Prozess kann ferner ein Herstellen (oder Eröffnen) von Durchgangslöchern (vias) in dem rückseitigen Dielektrikum 124 und dann ein Erzeugen der rückseitigen Metallkontakte 140, 144 über diesen Durchgangslöchern aufweisen. Die während dieses Schrittes der Herstellung erzeugten Komponenten können bekannte CMOS Prozesse oder irgendwelche anderen Arten von bekannten Prozessen verwenden.

[0043] **Fig. 2D** zeigt einen veranschaulichenden Sensor 220, der die Halbleitervorrichtung 100 enthält. Insbesondere werden die rückseitigen Metallkontakte 140, 144 in elektrische Kommunikation miteinander und/oder mit einer externen Schaltkreisvorrichtung 236 versetzt. Weil die Kontakte 140, 144 an der Rückseite 212 der Vorrichtung 100 angeordnet sind, kann die elektrische Verbindung zwischen der Vorrichtung 100 und der externen Schaltkreisvorrichtung 236 mit Lotperlen 228 (z.B. Lötstoffkugeln oder diskreten Ablagerungen von elektrisch leitfähigem Material) oder Hybrid-Bonding erzielt werden. Die externe Schaltkreisvorrichtung 236 kann eine Mehrzahl von Kontaktstellen 232 aufweisen, die als Schnittstellen mit einigen oder allen der rückseitigen Metallkontakte 140, 144 verbinden. Die externe Schaltkreisvorrichtung 236 kann einem ASIC oder einer anderen Art einer integrierten Schaltkreisvorrichtung entsprechen. In einem Ent-

wurf, wo eine oder mehrere SPADs vorgesehen sind, die mittels rückseitiger Kontakte 140 parallel miteinander verbunden sind, wodurch einer oder mehrere mini-SiPMs ausgebildet werden, wird die Verbindung mit der externen Schaltkreisvorrichtung 236 eine niedrigere Kugeldichte aufweisen, was bedeutet, dass die externe Schaltkreisvorrichtung 236 über die Lotperlen 228 nur mit einer Teilmenge der rückseitigen Kontakte 140, 144 verbinden kann.

[0044] Mit Verweis nun auf die **Fig. 3A-D** wird ein anderes mögliches, jedoch nicht beschränkendes, Verfahren beschrieben werden zum Herstellen einer Halbleitervorrichtung 100 und dann einem Sensor, der die Halbleitervorrichtung 100 enthält, gemäß zumindest einiger Ausführungsformen der vorliegenden Offenbarung. So wie das in **Fig. 3A** gezeigt ist, wird ein erstes Zwischenprodukt 300 mit einer Anzahl von ähnlichen Merkmalen wie das erste Zwischenprodukt 200 bereitgestellt. Ein Unterschied zwischen den Zwischenprodukten 200, 300 ist, dass das erste Zwischenprodukt 300 eine Siliziumoxidschicht 308 aufweist, die auf der Oberseite eines Siliziumopferteilbereichs 302 aufgebaut ist. In dieser Ausführungsform weist das Silizium, das auf der Oberseite der Oxidschicht 308 (z.B. Teilbereiche 108 und 112) aufgebaut ist, eine sich verändernde Dotierung von hoch nach niedrig auf. Somit stellt der zweite Teilbereich 112 den hoch dotierten Teilbereich des Siliziums dar, wohingegen der erste Teilbereich 108 den niedrig dotierten Teilbereich des Siliziums darstellt. Der Siliziumopferteilbereich 302 kann eine Dicke 304 aufweisen, die zwischen 600 und 800 μm ist. Dieser besondere Aufbau kann einem SOI Waferansatz entsprechen, wobei die Siliziumoxidschicht 308 innerhalb des Siliziums vorpositioniert sein kann, anstatt nach dem Ätzen des Siliziums erzeugt zu werden.

[0045] So wie das in **Fig. 3B** gezeigt ist, kann der Wafer 104 an dem Silizium befestigt werden, und dann kann der Opferteilbereich 302 verdünnt oder entfernt werden (z.B. mittels Ätzen, Schleifen oder irgendeinen anderen chemischen/mechanischen Prozess), um ein zweites Zwischenprodukt 312 zu erzeugen. Der Opferteilbereich 302 wird verdünnt, bis das Siliziumoxid 308 erreicht wird. Somit kann das Siliziumoxid 308 einen Endpunkt für den Ätzvorgang darstellen, und die endgültige Dicke 324 des zweiten Teilbereichs 112 kann ähnlich wie (z.B. innerhalb einiger Paar Mikrometer) oder identisch zu der zweiten Dicke 148 sein. Das Siliziumoxid 308 kann die Siliziumstruktur auch strukturell verstärken. Die freiliegende Oberfläche des Wafers 104 kann einer Lichteintrittsseite 320 entsprechen, wohingegen das Siliziumoxid 308 an der Rückseite 316 angeordnet sein kann.

[0046] So wie das in **Fig. 3C** gezeigt ist, wird der Prozess fortgesetzt, indem ein drittes Zwischenpro-

dukt 328 erzeugt wird. Das dritte Zwischenprodukt 328 kann der Halbleitervorrichtung 100 entsprechen. Der Prozess kann ferner ein Herstellen (oder Eröffnen) von Durchgangslöchern in der rückseitigen Siliziumoxidschicht 308, und dann ein Erzeugen der rückseitigen Metallkontakte 140, 144 über diesen Durchgangslöchern aufweisen. Es sollte gewertschätzt werden, dass das Siliziumoxid 308 effektiv als das rückseitige Dielektrikum 124 wirkt. Die während dieses Schrittes der Herstellung erzeugten Komponenten können bekannte CMOS Prozesse oder irgendwelche andere Arten von bekannten Prozessen verwenden.

[0047] **Fig. 3D** zeigt einen veranschaulichenden Sensor 332, der die Halbleitervorrichtung 100 enthalten kann. Insbesondere werden die rückseitigen Metallkontakte 140, 144 in elektrische Kommunikation mit einer externen Schaltkreisvorrichtung 236 versetzt. Wiederum erleichtert die Positionierung der Kontakte 140, 144 eine Flip-Chip-Art der Verbindung mit der externen Schaltkreisvorrichtung 236, anstatt dass leitfähige Drähte oder dergleichen erforderlich sind. Auch können, so wie für andere hierin gezeigte und beschriebene Sensor-Designs, eine oder mehrere der SPADs über die rückseitigen Kontakte parallel miteinander verbunden sein, und dann können andere der Kontakte 104, 144 mit der externen Schaltkreisvorrichtung 236 verbunden werden.

[0048] Mit Verweis nun auf die **Fig. 4A-D** wird ein anderes mögliches, jedoch nicht beschränkendes, Verfahren beschrieben werden zum Herstellen einer Halbleitervorrichtung und dann einem Sensor, der die Halbleitervorrichtung enthält, gemäß zumindest einiger Ausführungsformen der vorliegenden Offenbarung. So wie das in **Fig. 4A** gezeigt ist, wird ein erstes Zwischenprodukt 400 mit einer Anzahl von ähnlich Merkmalen wie das erste Zwischenprodukt 200 bereitgestellt. Ein Unterschied zwischen den Zwischenprodukten 200, 400 ist, dass das erste Zwischenprodukt 400 einen ersten dotierten Teilbereich 404, einen zweiten dotierten Teilbereich 408 und einen dritten dotierten Teilbereich 412 aufweist. Diese verschiedenen dotierten Teilbereiche können jeweils ursprüngliche Dicken 416, 420, 424, respektive, aufweisen. Die Gräben 120 sind so gezeigt, dass sie sich vollständig durch den ersten und den zweiten dotierten Teilbereich 404, 408 erstrecken, und dann teilweise in den dritten dotierten Teilbereich 412 hinein erstrecken. Die kombinierte Dicke von 416, 420 und 424 kann in der Größenordnung von 500 bis 800 μm sein. Die Anfangsdicke 424 des dritten dotierten Teilbereichs 412 ist größer als die letztendliche finale Dicke des dritten dotierten Teilbereichs 412.

[0049] In einigen Ausführungsformen entspricht der erste dotierte Teilbereich 404 einem Bereich des Siliziums, der eine erste Art der Dotierung (z.B. eine n-

leitende Dotierung) aufweist. Der zweite dotierte Teilbereich 408 kann einem Bereich entsprechen, der eine stärkere (oder schwerere) Dotierung derselben Art wie der erste dotierte Teilbereich 404 (z.B. eine (n+)-leitende Dotierung) aufweist. Der dritte dotierte Teilbereich 412 kann einem Bereich entsprechen, der eine entgegengesetzte Dotierung zu dem ersten und dem zweiten Teilbereich 404, 408 aufweist (z.B. eine p-leitende Dotierung oder eine (p+)-leitende Dotierung).

[0050] So wie das in **Fig. 4B** gezeigt ist, kann der Trägerwafer 104 mit dem Silizium verbunden sein und dann kann der dritte Teilbereich 412 verdünnt werden (z.B. mittels Ätzen, Schleifen oder irgendeinen anderen chemischen/mechanischen Prozess) bis zu seiner fertigen Dicke 432, um ein zweites Zwischenprodukt 428 zu erzeugen. Der dritte Teilbereich 412 wird verdünnt, bis die Kombination der Dicken 416, 420, 432 in der Größenordnung von 10 bis 50 μm ist. Die freiliegende Oberfläche des Wafers 104 kann einer Lichteintrittsseite 440 entsprechen, wohingegen die verdünnte Oberfläche des dritten Teilbereichs 412 der epi Schicht der Rückseite 436 entsprechen kann.

[0051] So wie das in **Fig. 4C** gezeigt ist, wird der Prozess fortgesetzt, indem ein drittes Zwischenprodukt 444 erzeugt wird. Das dritte Zwischenprodukt 444 kann einer anderen Variation einer Halbleitervorrichtung entsprechen. Der Prozess kann ferner das Herstellen (oder Eröffnen) von Durchgangslöchern in der rückseitigen Siliziumoxidschicht 452, und dann ein Erzeugen der rückseitigen Metallkontakte 140, 144 über diesen Durchgangslöchern aufweisen. In dieser besonderen Ausführungsform können sich die in der rückseitigen Siliziumoxidschicht 452 erzeugten Durchgangslöcher bis zu leitfähigen Säulen 448 erstrecken, um den Teilbereich 408 zu erreichen. Die leitfähigen Säulen 448 können mit einem elektrisch leitfähigen Material gefüllt sein, und können an ihren Seiten von einem dielektrischen Material 452 umgeben sein, um sie von dem Teilbereich 412 zu isolieren. Es sollte gewertschätzt werden, dass das Siliziumoxid 452 effektiv als das rückseitige Dielektrikum 124 wirkt. Die leitfähigen Säulen 448 können sich vollständig durch den dritten dotierten Teilbereich 412 hindurch erstrecken und in dem zweiten dotierten Teilbereich 408 freiliegend sein. In einigen Ausführungsformen sind die leitfähigen Enden der Säulen 448 innerhalb des zweiten dotierten Teilbereichs 408 freiliegend. In diesem Herstellungsverfahren wird die elektrische Isolation zwischen der Rückseiten der SPADs durch die Sperrschicht (junction) bereitgestellt, die durch die Schichten 408 und 412 ausgebildet ist. Dies ist [der Grund], warum eine Isolation zwischen dem Metall des Kontakts und der Schicht 412 wünschenswert ist. Eine andere Art, den Kontakt von der Schicht 412, die zwei SPADs gemeinsam ist, zu isolieren, ist durch Erzeugen

eines Grabens um jede kontakterreichende Schicht 408 herum.

[0052] Die während dieses Herstellungsschritts erzeugten Komponenten können bekannte CMOS Prozesse oder irgendwelche andere Arten von bekannten Prozessen verwenden.

[0053] **Fig. 4D** zeigt einen veranschaulichenden Sensor, der die Halbleitervorrichtung aufweist, die als das dritte Zwischenprodukt 444 hergestellt wurde. Insbesondere werden die rückseitigen Metallkontakte 140, 144 in elektrische Kommunikation mit einer externen Schaltkreisvorrichtung 236 versetzt. Wiederum erleichtert die Positionierung der Kontakte 140, 144 eine Flip-Chip-Art der Verbindung mit der externen Schaltkreisvorrichtung 236, anstatt dass leitfähige Drähte oder dergleichen erforderlich sind. Des Weiteren können einer oder mehrere der SPADs der Vorrichtung 444 parallel miteinander verbunden werden. Somit kann nur eine Teilmenge der Kontakte 140, 144 für die Verbindung mit der externen Schaltkreisvorrichtung 236 verwendet werden.

[0054] **Fig. 5** zeigt eine veranschaulichende Halbleitervorrichtung 500, die gemäß zumindest einiger Ausführungsformen der vorliegenden Offenbarung hergestellt werden kann. Die Halbleitervorrichtung 500 kann als ein Teil eines Sensors verwendet werden, anstatt dass eine Vorrichtung 100 in irgendeinem der hierin gezeigten und beschriebenen Sensoren verwendet wird. Beispielsweise können die Sensoren 224 und/oder 332 die Halbleitervorrichtung 500 anstelle der Vorrichtung 100 verwenden.

[0055] Die Halbleitervorrichtung 500 enthält eine Mehrzahl von mini-SiPMs 516a, 516b. Obwohl nur zwei mini-SiPMs gezeigt sind, sollte gewertschätzt werden, dass eine Halbleitervorrichtung 500 eine größere Anzahl (z.B. 20 oder mehr) mini-SiPMs aufweisen kann, ohne vom Umfang der vorliegenden Offenbarung abzuweichen. Diese Anwendung ist eine, in der es wünschenswert ist, auf mehrere SPADs mit einer oder mehreren rückseitigen Kontakten 140 zuzugreifen. Die SPADs, die zu einem mini-SiPM 516 gehören, sind parallel verbunden, und zwar auf der Vorderseite durch einen Widerstand und ein Metall 136, wohingegen auf der Rückseite durch die Schicht 112. In einigen Ausführungsformen sind auch die Oberseiten der verschiedenen mini-SiPMs 516a, 516b durch die Schicht 136 alle miteinander verbunden.

[0056] Ein Aspekt dieser besonderen Ausführungsform ist, die standardmäßige Verarbeitung mit un tiefen Gräben 512 zu verwenden, und dann zusätzlich jeden mini-SiPM mit tieferen Isolationsgräben 508, die sich ganz durch den Halbleiter (z.B. die Gesamtheit des ersten Teilbereichs 108 und des zweiten Teilbereichs 112) hindurch erstrecken, abzugrenzen.

Der Aufbau des Isolationsgrabens 508 und der tiefen Gräben 512 kann ähnlich sein, jedoch ist die Tiefe des Isolationsgrabens 508 größer als die Tiefe der Isolationsgräben 512. In einigen Ausführungsformen kann der Isolationsgraben 508 jeweils nach 200, 500 μm oder sogar größeren Abständen wiederholt werden, wohingegen der Abstand zwischen den tiefen Gräben 512 in der Größenordnung von 5 bis 100 μm ist. Dies erzeugt effektiv mehrere SPADs innerhalb eines einzelnen Pixels. Jeder mini-SiPM 516a, 516b stellt effektiv einen anderen Pixel für die Vorrichtung 500 oder einen Sensor, der die Vorrichtung 500 enthält, dar. In einigen Ausführungsformen kann es möglich sein, einen einzigen Kontakt für jeden mini-SiPM zu verwenden. In diesem Beispiel kann der tiefere Isolationsgraben 512 für die optische Isolation zwischen SPADs verwendet werden, wohingegen der tiefere Isolationsgraben 508 für die Isolation der Vorrichtung verwendet wird (z.B. um aneinandergrenzende Pixel voneinander elektrisch zu isolieren). In einer anderen Weise ausgedrückt kann der tiefere Isolationsgraben 512 für eine einseitige elektrische und optische Isolation zwischen mindestens zwei SPADs, die zu einem gemeinsamen mini-SiPM gehören, verwendet werden, wohingegen der tiefere Graben 508 verwendet werden kann, um SPADs, die zu verschiedenen mini-SiPMs gehören, elektrisch und optisch zu isolieren.

[0057] So wie das gewertschätzt werden kann, kann jede hierin gezeigte und beschriebene Halbleitervorrichtung als eine On-Chip-Lösung (z.B. als ein einzelner Siliziumwafer) implementiert sein. In einigen Ausführungsformen kann der Siliziumphotomultiplier als ein integrierter Schaltkreis (IC)-Chip, der darin andere Schaltelemente bereitgestellt aufweist, implementiert sein.

Patentansprüche

1. Eine Halbleitervorrichtung (100; 500), aufweisend:
ein Siliziumsubstrat (108, 112), das eine erste Seite und eine entgegengesetzte zweite Seite aufweist, eine erste SPAD (Einzel-Photon Avalanche, Diode, Single Photon Avalanche Diode), die in dem Siliziumsubstrat (108, 112) bereitgestellt ist, eine zweite SPAD, die in dem Siliziumsubstrat (108, 112) bereitgestellt ist und auch benachbart zu der ersten SPAD angeordnet ist, mindestens einen Graben (120; 508, 512), der die erste SPAD von der zweiten SPAD elektrisch isoliert, indem er sich von der ersten Seite des Siliziumsubstrats (108, 112) zu der zweiten Seite des Siliziumsubstrats (108, 112) erstreckt, und mindestens einen Rückseitenkontakt (140), der in der Nähe der zweiten Seite (112) des Siliziumsubstrats (108, 112) angeordnet ist, wobei der mindestens eine Rückseitenkontakt (140) ein elektrisches

Signal empfängt, das darauf reagierend ist, dass entweder die erste SPAD oder die zweite SPAD ein Photon empfängt, ferner aufweisend:
einen zusätzlichen Kontakt (144), der in der Nähe der zweiten Seite des Siliziumsubstrats (108, 112) angeordnet ist, wobei der zusätzliche Kontakt (144) mit der ersten Seite des Siliziumsubstrats (108, 112) mittels einer Silizium-Durchkontaktierung (TSV, Through Silicon Via) elektrisch verbunden ist, und wobei die Silizium-Durchkontaktierung von der ersten SPAD und der zweiten SPAD mittels des mindestens einen Grabens (120) isoliert ist.

2. Die Halbleitervorrichtung (100; 500) gemäß Anspruch 1, wobei das Siliziumsubstrat (108, 112) ein hoch dotiertes Siliziummaterial aufweist.

3. Die Halbleitervorrichtung (100; 500) gemäß Anspruch 1 oder 2, wobei ein Abstand zwischen der ersten Seite (108) und der zweiten Seite nicht größer als näherungsweise 50 Mikrometer ist.

4. Die Halbleitervorrichtung (100; 500) gemäß einem der Ansprüche 1 bis 3, wobei der mindestens eine Graben (120; 508, 512) an der ersten Seite des Siliziumsubstrats (108, 112) beginnt und sich sowohl durch einen n-dotierten Abschnitt des Siliziumsubstrats (108, 112) als auch einen p-dotierten Abschnitt des Siliziumsubstrats (108, 112) ganz durch das Siliziumsubstrat (108, 112) hindurch erstreckt.

5. Die Halbleitervorrichtung (100; 500) gemäß Anspruch 4, ferner aufweisend:
eine dielektrische Schicht (124), die benachbart zu der zweiten Seite des Siliziumsubstrats (108, 112) angeordnet ist, wobei der mindestens eine Graben (120; 508, 512) sich bis zu der dielektrischen Schicht (116) erstreckt und diese kontaktiert.

6. Die Halbleitervorrichtung (100; 500) gemäß Anspruch 5, wobei der mindestens eine Rückseitenkontakt (140, 144) direkt auf der dielektrischen Schicht (124) ausgebildet ist.

7. Die Halbleitervorrichtung (100; 500) gemäß einem der Ansprüche 1 bis 6, wobei der mindestens eine Rückseitenkontakt (140, 144) einen ersten Kontakt (140) und einen zweiten Kontakt (144) aufweist, wobei der erste Kontakt (140) ein erstes elektrisches Signal von der ersten SPAD empfängt, wobei der zweite Kontakt (144) ein zweites elektrisches Signal von der zweiten SPAD empfängt, und wobei der erste Kontakt (140) von dem zweiten Kontakt (144) elektrisch isoliert ist.

8. Die Halbleitervorrichtung (100; 500) gemäß einem der Ansprüche 1 bis 7, wobei die erste SPAD zu einem ersten mini-Silizium-Photomultiplier (516a) gehört, wobei die zweite SPAD zu einem zweiten mini-Silizium-Photomultiplier (516b) gehört,

und wobei der erste mini-Silizium-Photomultiplier (516a) mittels des mindestens einen Grabens (120; 508, 512) von dem zweiten mini-Silizium-Photomultiplier (516b) elektrisch isoliert ist.

9. Die Halbleitervorrichtung (100; 500) gemäß Anspruch 8, wobei der mindestens eine Graben (120; 508, 512) einen ersten Graben aufweist, der eine elektrische und optische Isolation zwischen dem ersten mini-Silizium-Photomultiplier und dem zweiten mini-Silizium-Photomultiplier bereitstellt, und wobei der mindestens eine Graben (120; 508, 512) ferner einen zweiten Graben aufweist, der eine einseitige elektrische und optische Isolation zwischen mindestens zwei SPADs, die zu dem ersten mini-Silizium-Photomultiplier gehören, bereitstellt.

10. Die Halbleitervorrichtung (100; 500) gemäß Anspruch 9, wobei der erste Graben (508) länger als der zweite Graben (512) ist.

11. Ein Sensor (224; 332) aufweisend: mindestens einen Einzel-SPAD (Single Photon Avalanche Diode)-Kubus, der in einem Substrat (108, 112) hergestellt ist, wobei der mindestens eine Einzel-SPAD-Kubus Folgendes aufweist: eine fotosensitive Fläche, die dazu ausgebildet ist, ein elektrisches Signal zu erzeugen in Antwort auf Licht, das auf der fotosensitiven Fläche auftrifft, wobei die fotosensitive Fläche an einer ersten Seite des mindestens einen Einzel-SPAD-Kubus angeordnet ist; einen Kontakt, der ein elektrisches Signal empfängt, wobei der Kontakt an einer zweiten Seite des mindestens einen Einzel-SPAD-Kubus, die der ersten Seite des mindestens einen Einzel-SPAD-Kubus entgegengesetzt ist, angeordnet ist, und mindestens einen Graben (120; 508, 512), der sich durch eine gesamte Dicke des Substrats (108, 112) erstreckt, wodurch der mindestens eine Einzel-SPAD-Kubus von benachbarten Einzel-SPAD-Kuben elektrisch und optisch isoliert ist ferner aufweisend: einen zusätzlichen Kontakt (144), der in der Nähe einer zweiten Seite des Substrats (108, 112) angeordnet ist, wobei der zusätzliche Kontakt mit einer ersten Seite des Substrats (108, 112) mittels einer Silizium-Durchkontaktierung (TSV, Through Silicon Via) elektrisch verbunden ist, und wobei die Silizium-Durchkontaktierung von einem ersten Einzel-SPAD-Kubus und einem zweiten Einzel-SPAD-Kubus mittels des mindestens einen Grabens (120; 508, 512) isoliert ist.

12. Der Sensor (224; 332) gemäß Anspruch 11, ferner aufweisend: einen externen Schaltkreis (236), der mit dem mindestens einen Einzel-SPAD-Kubus mittels des Kontakts verbunden ist.

13. Der Sensor (224; 332) gemäß Anspruch 12, wobei der externe Schaltkreis (236) eine Kontaktstelle (232) aufweist, die elektrisch und physikalisch mit dem Kontakt des mindestens einen Einzel-SPAD-Kubus verbunden ist.

14. Der Sensor (224; 332) gemäß einem der Ansprüche 11 bis 13, wobei das elektrische Signal durch das Substrat (108, 112) läuft und wobei das Substrat (108, 112) dotiertes Silizium aufweist.

15. Der Sensor (224; 332) gemäß Anspruch 14, wobei ein Abstand von der ersten Seite des mindestens einen Einzel-SPAD-Kubus zu der zweiten Seite des mindestens einen Einzel-SPAD-Kubus nicht mehr als 50 Mikrometer ist.

16. Der Sensor (224; 332) gemäß einem der Ansprüche 11 bis 15, wobei der mindestens eine Graben (120) eine Länge aufweist, die im Wesentlichen gleich einer Dicke des Substrats (108, 112) ist.

17. Der Sensor (224; 332) gemäß einem der Ansprüche 11 bis 16, wobei der mindestens eine Graben (120; 508, 512) sich um alle vier Seiten des mindestens einen Einzel-SPAD-Kubus herum erstreckt, welcher die erste Seite des mindestens einen Einzel-SPAD-Kubus mit der zweiten Seite des mindestens einen Einzel-SPAD-Kubus verbindet.

18. Eine Anordnung von Einzel-SPAD (Single Photon Avalanche-Dioden)-Kuben, aufweisend: ein Siliziumsubstrat (108, 112), eine Anordnung von fotosensitiven Flächen, die über einer ersten Seite des Siliziumsubstrats (108, 112) verteilt sind, wobei jede fotosensitive Fläche in der Anordnung der fotosensitiven Flächen fähig ist, ein elektrisches Signal in Antwort auf das Empfangen von Licht zu erzeugen, eine Mehrzahl von Kontakten (140, 144), die über der zweiten Seite des Siliziumsubstrats (108, 112) verteilt sind, wobei zumindest einige von der Mehrzahl der Kontakte (140, 144) dazu ausgebildet sind, elektrische Signale von einigen der fotosensitiven Flächen und nicht anderen von den fotosensitiven Flächen zu empfangen, und mindestens einen Graben (120; 508, 512), der sich von der ersten Seite des Siliziumsubstrats (108, 112) ganz durch bis zu der zweiten Seite des Siliziumsubstrats (108, 112) erstreckt, der eine optische Isolation zwischen benachbarten fotosensitiven Flächen in der Anordnung der fotosensitiven Flächen bereitstellt, und der eine elektrische Isolation zwischen benachbarten Kontakten (140, 144) in der Mehrzahl von Kontakten (140, 144) bereitstellt, ferner aufweisend: einen zusätzlichen Kontakt (144), der in der Nähe der zweiten Seite des Siliziumsubstrats (108, 112)

angeordnet ist, wobei der zusätzliche Kontakt (144) mit der ersten Seite des Siliziumsubstrats (108, 112) mittels einer Silizium-Durchkontaktierung (TSV, Through Silicon Via) elektrisch verbunden ist, und wobei die Silizium-Durchkontaktierung von einem ersten Einzel-SPAD-Kubus und einem zweiten Einzel-SPAD-Kubus mittels des mindestens einen Grabens (120; 508, 512) isoliert ist.

19. Die Anordnung von Einzel-SPAD-Kuben gemäß Anspruch 18, wobei eine Länge des mindestens einen Grabens (120; 508, 512) im Wesentlichen gleich einer Dicke des Siliziumsubstrats (108, 112) ist, und wobei die Dicke des Siliziumsubstrats (108, 112) nicht größer als näherungsweise 50 Mikrometer ist.

Es folgen 8 Seiten Zeichnungen

Anhängende Zeichnungen

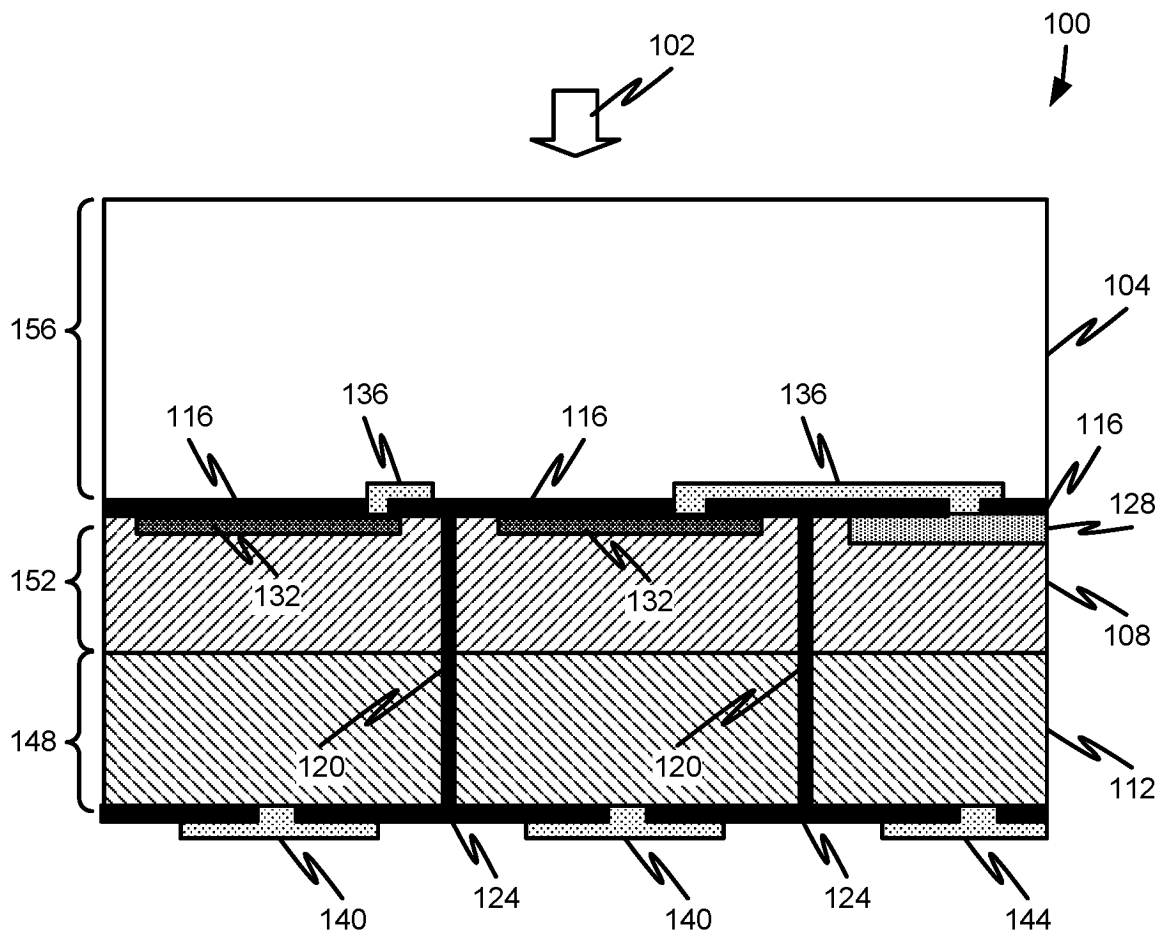


FIG. 1

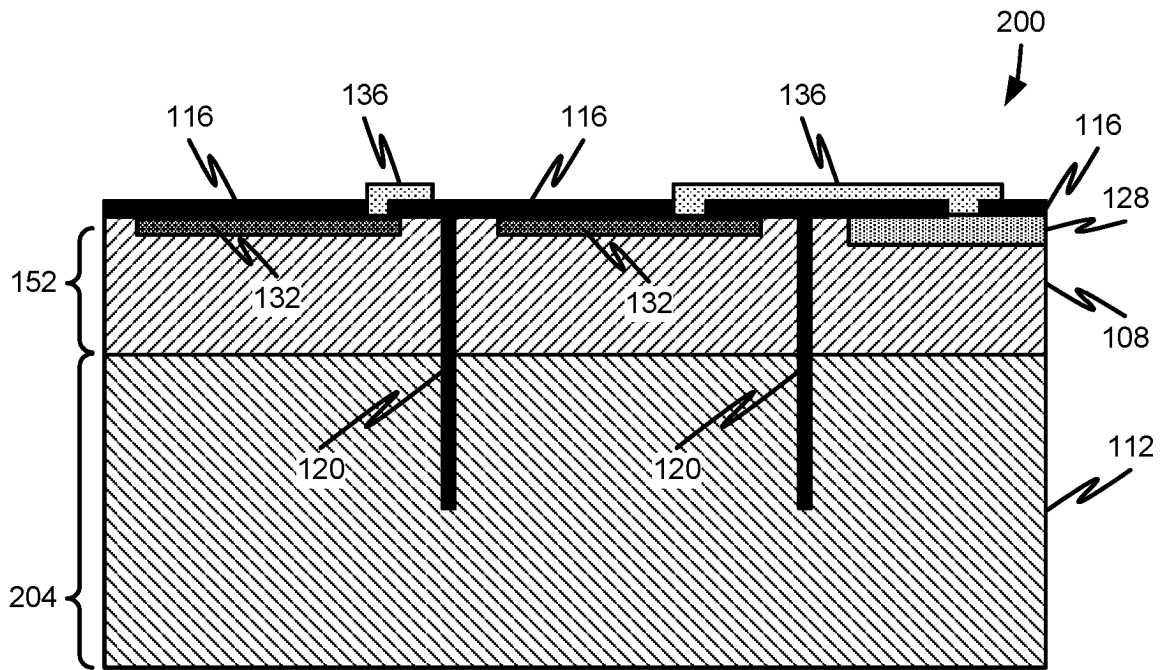


FIG. 2A

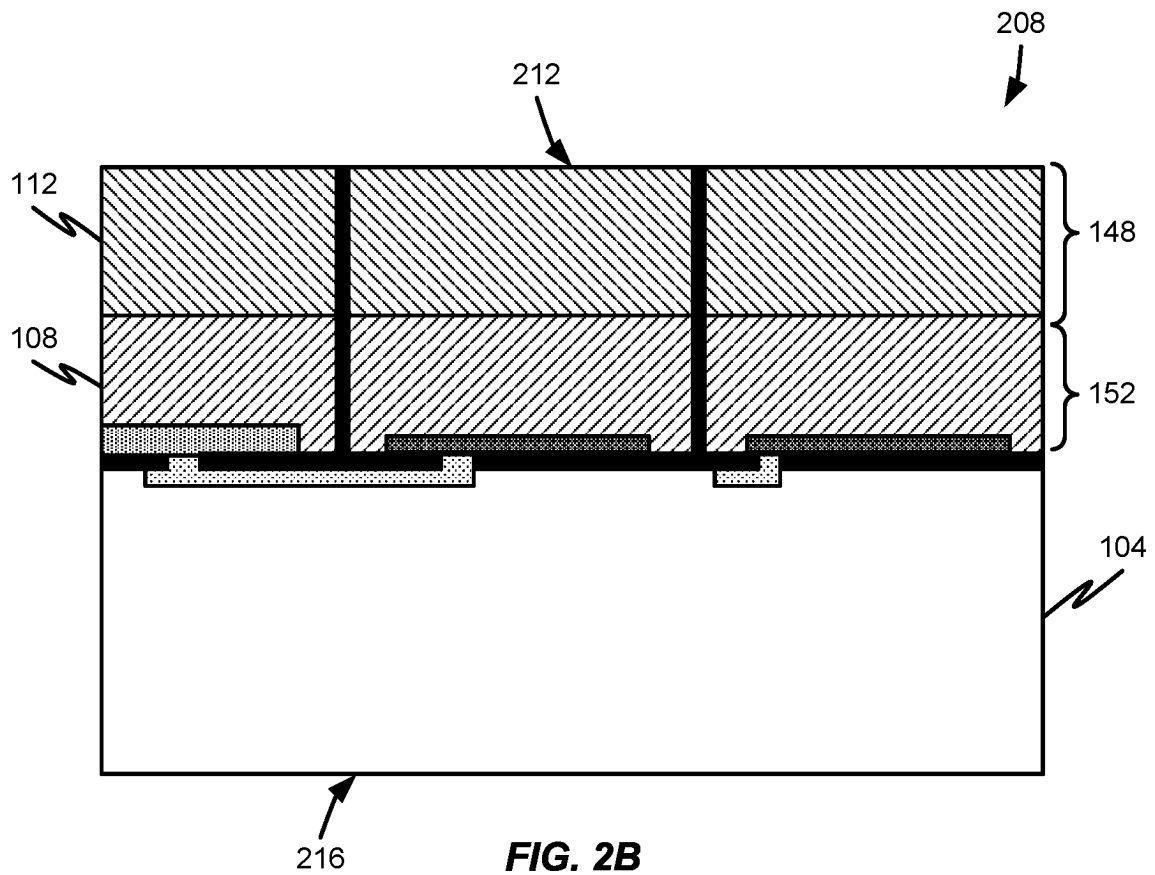


FIG. 2B

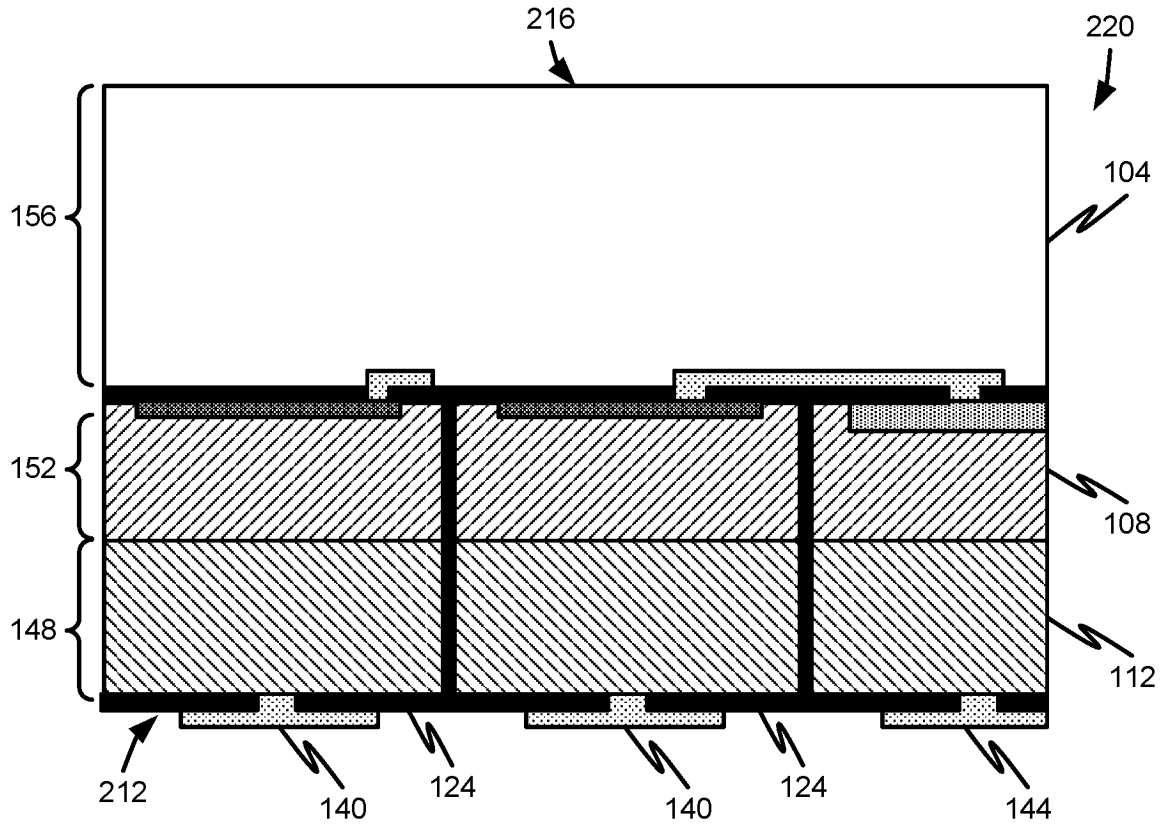


FIG. 2C

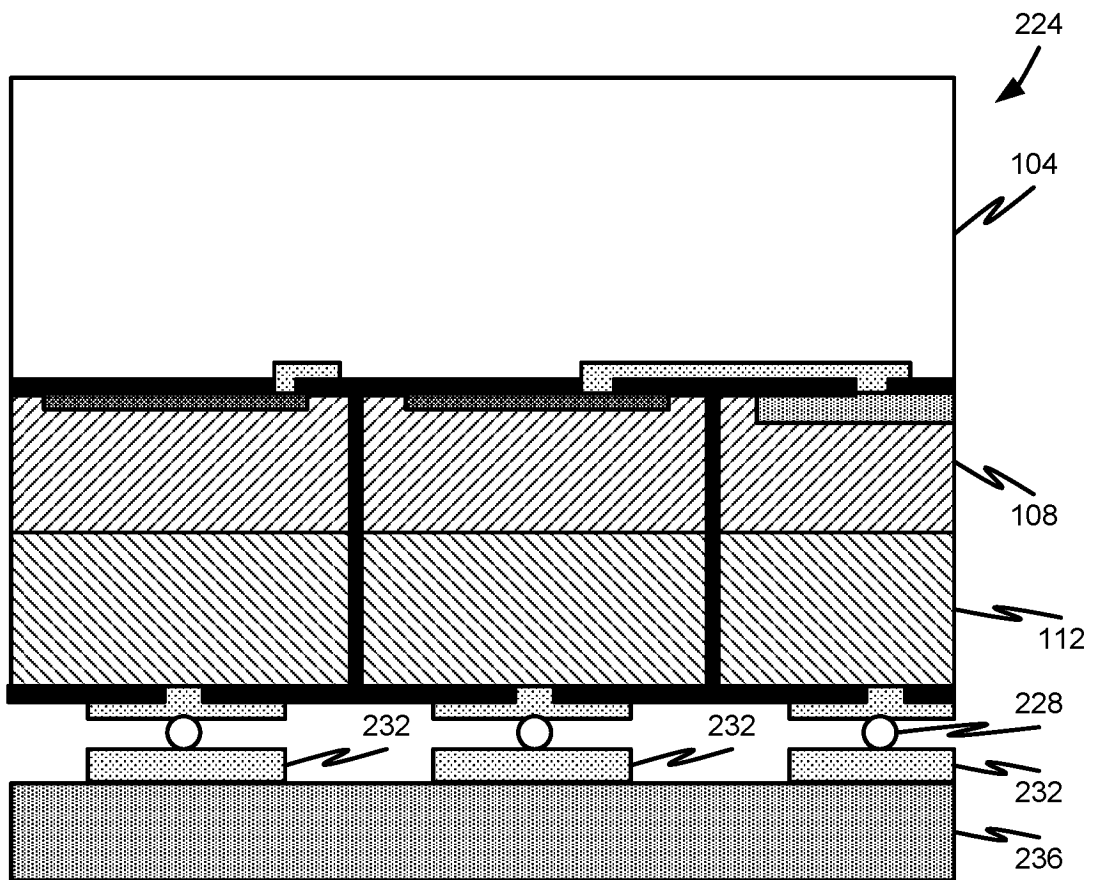


FIG. 2D

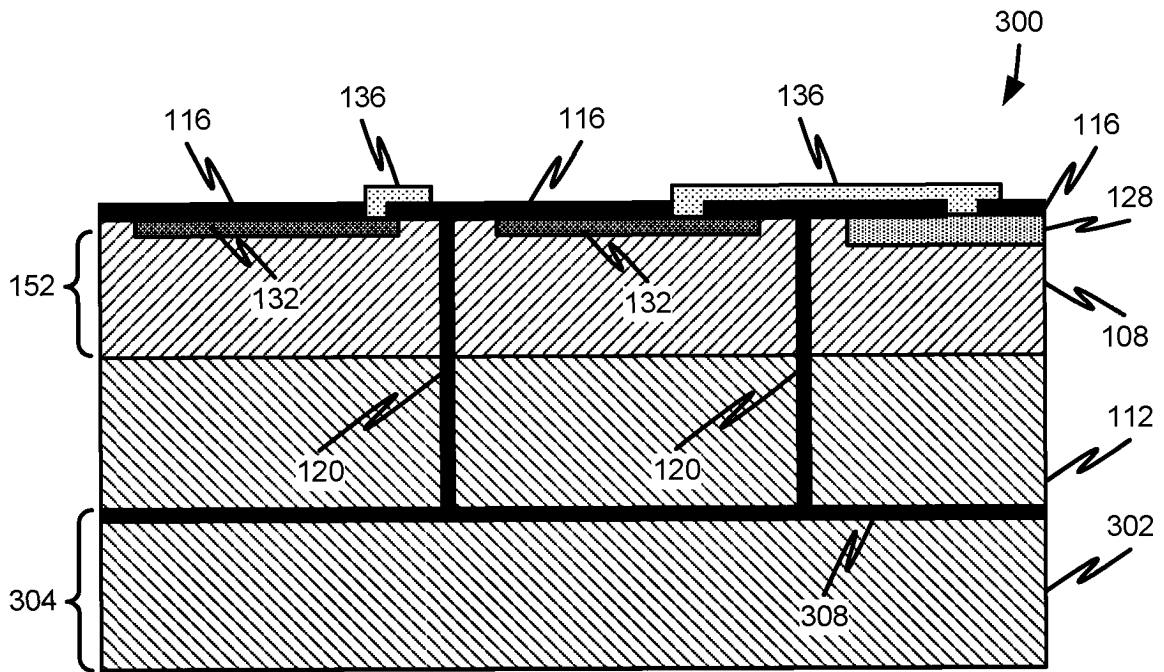


FIG. 3A

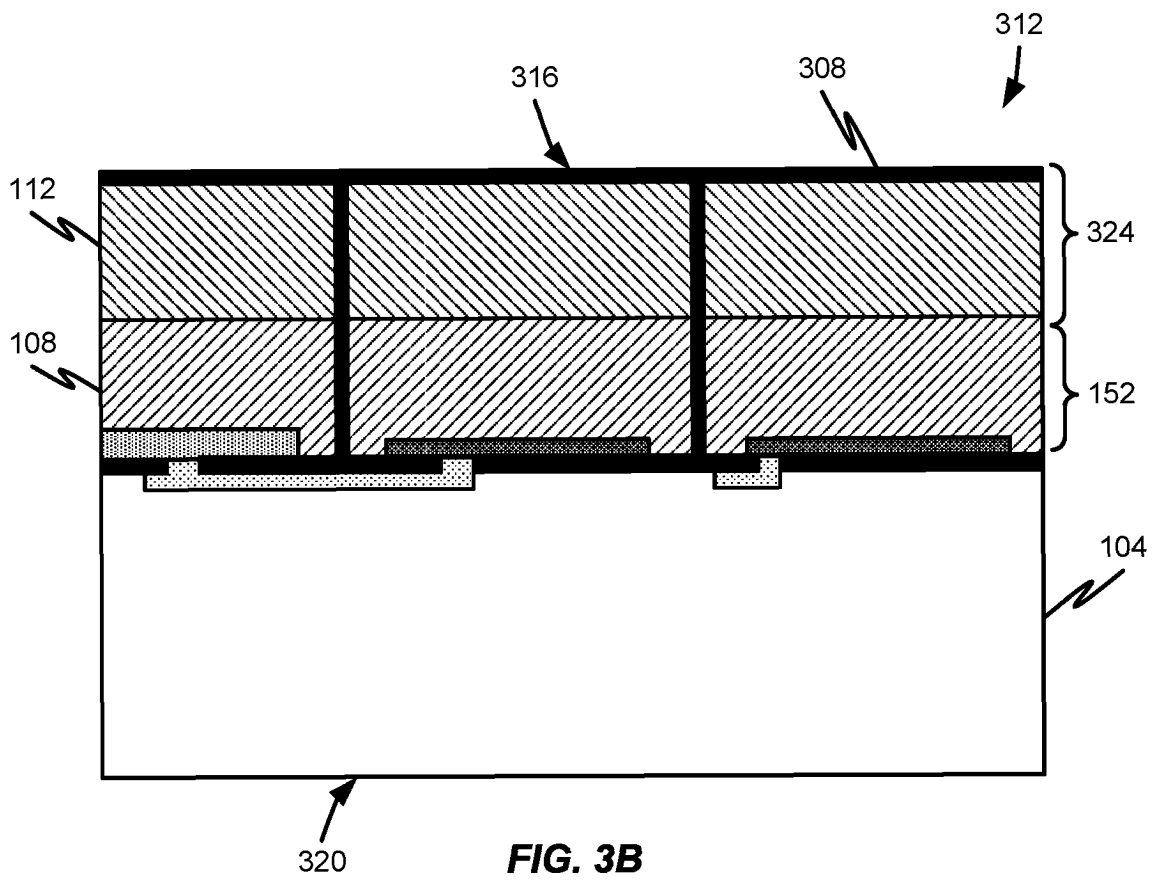


FIG. 3B

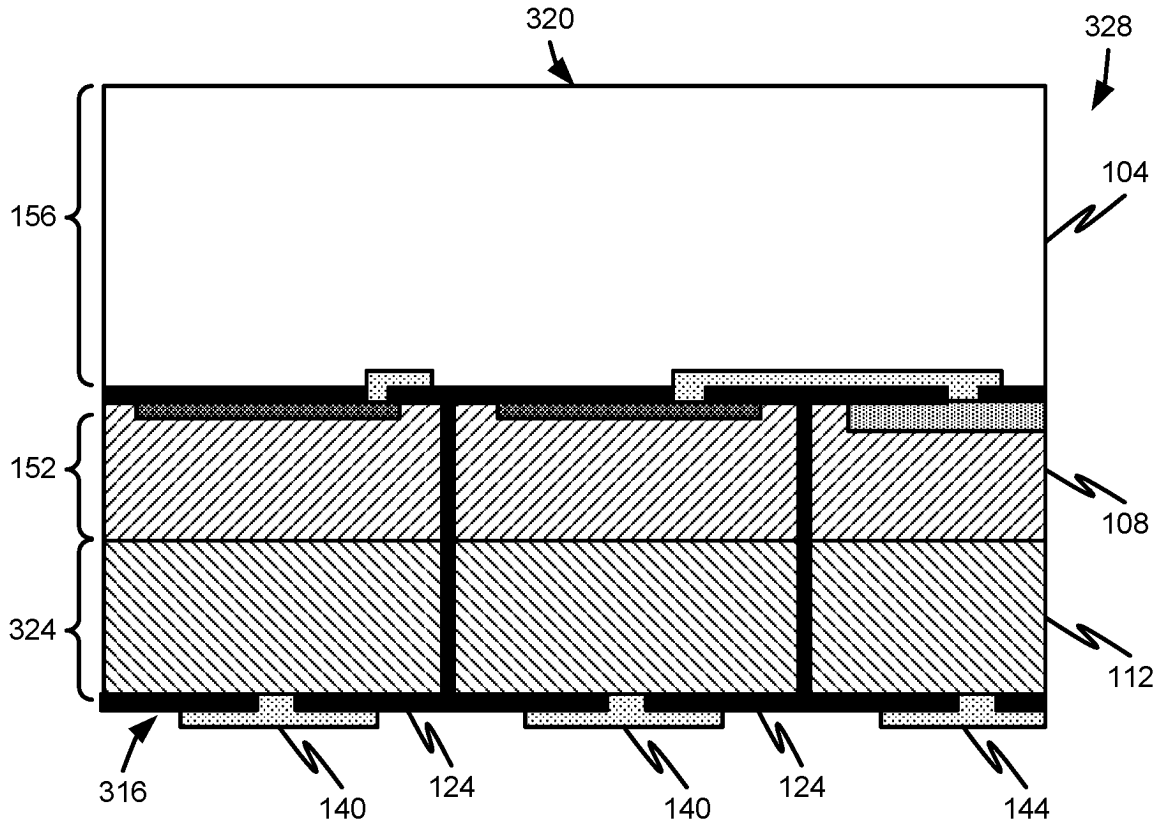


FIG. 3C

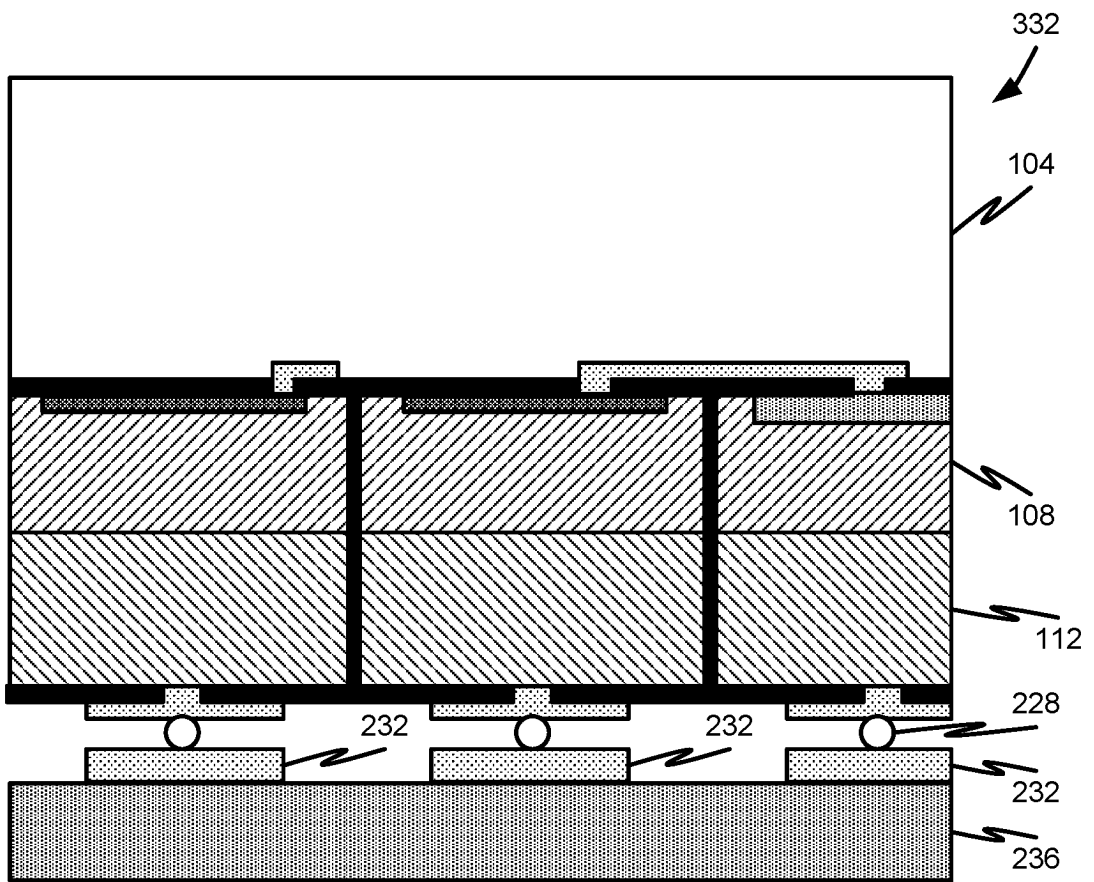


FIG. 3D

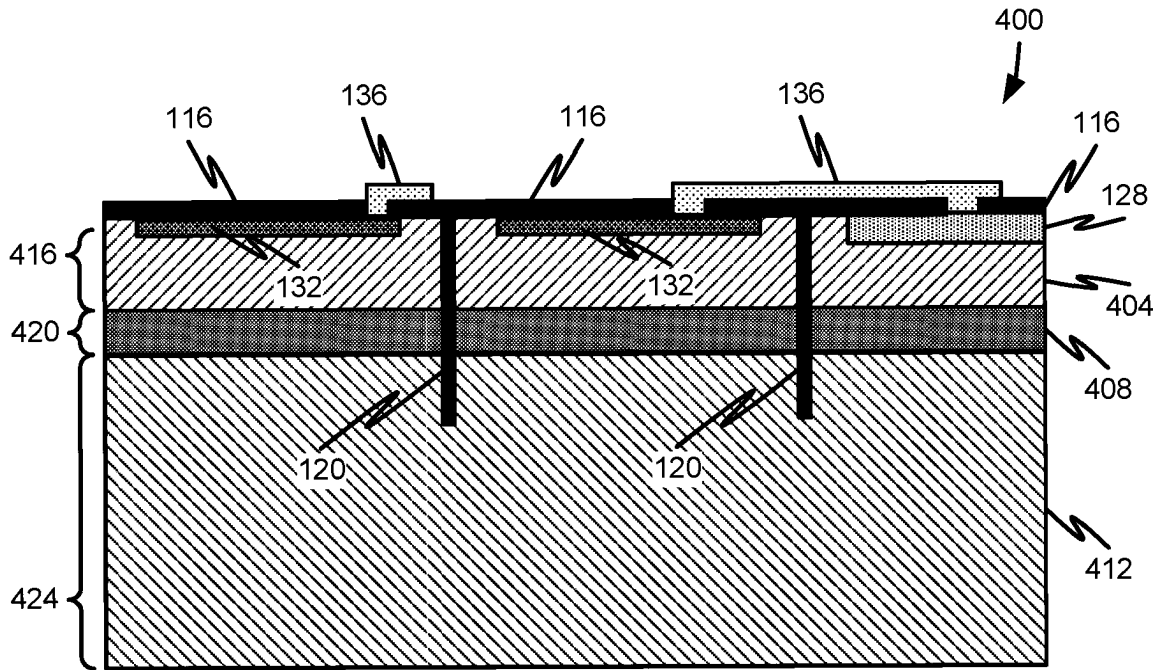


FIG. 4A

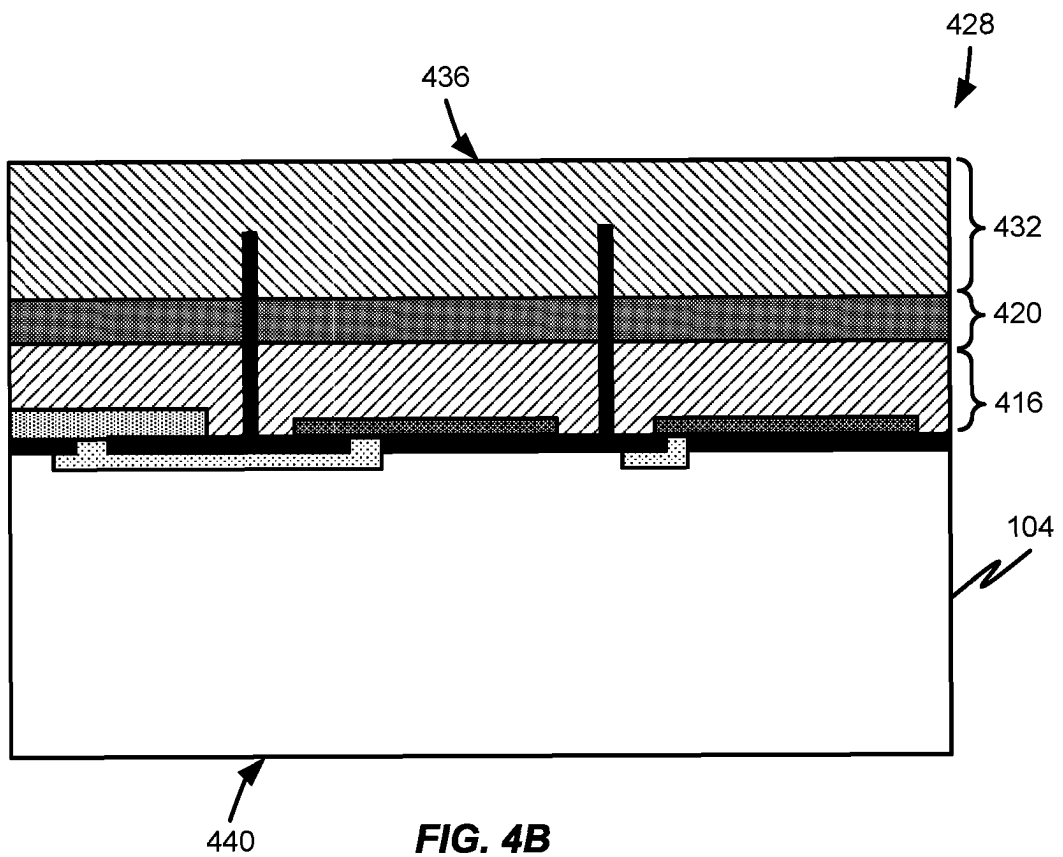


FIG. 4B

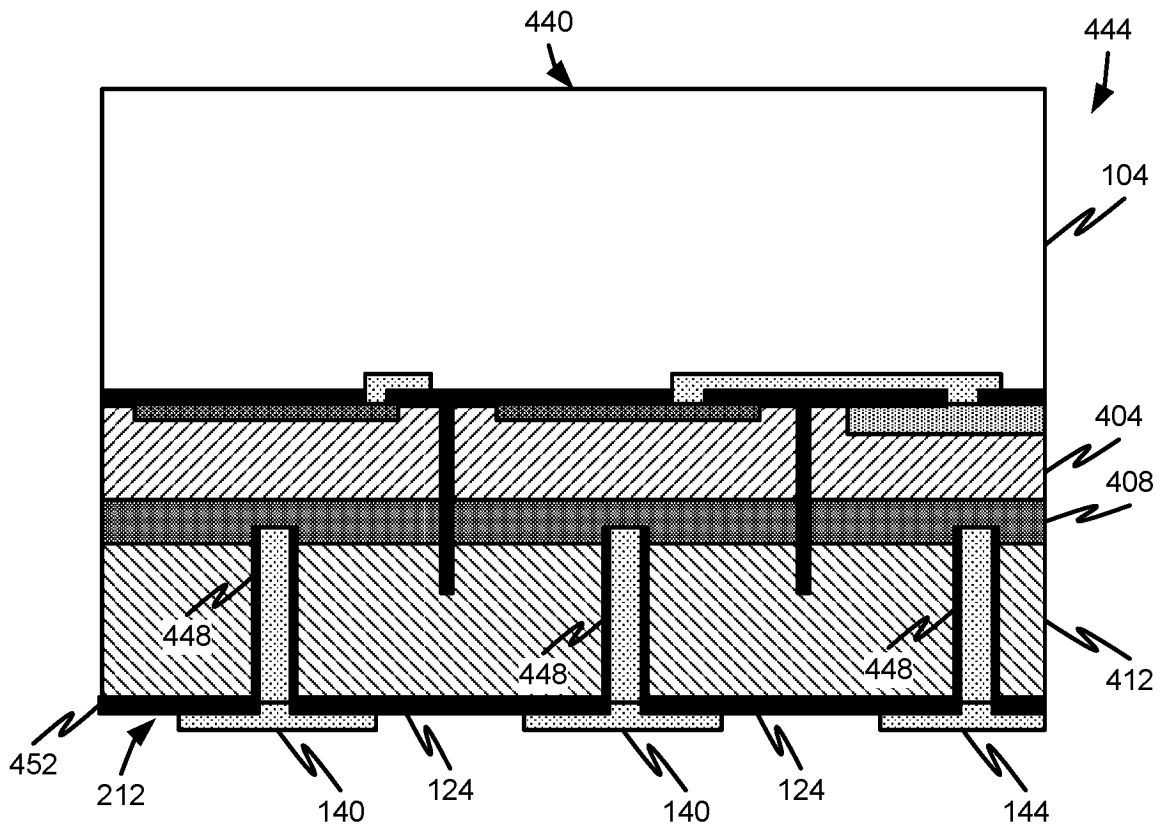


FIG. 4C

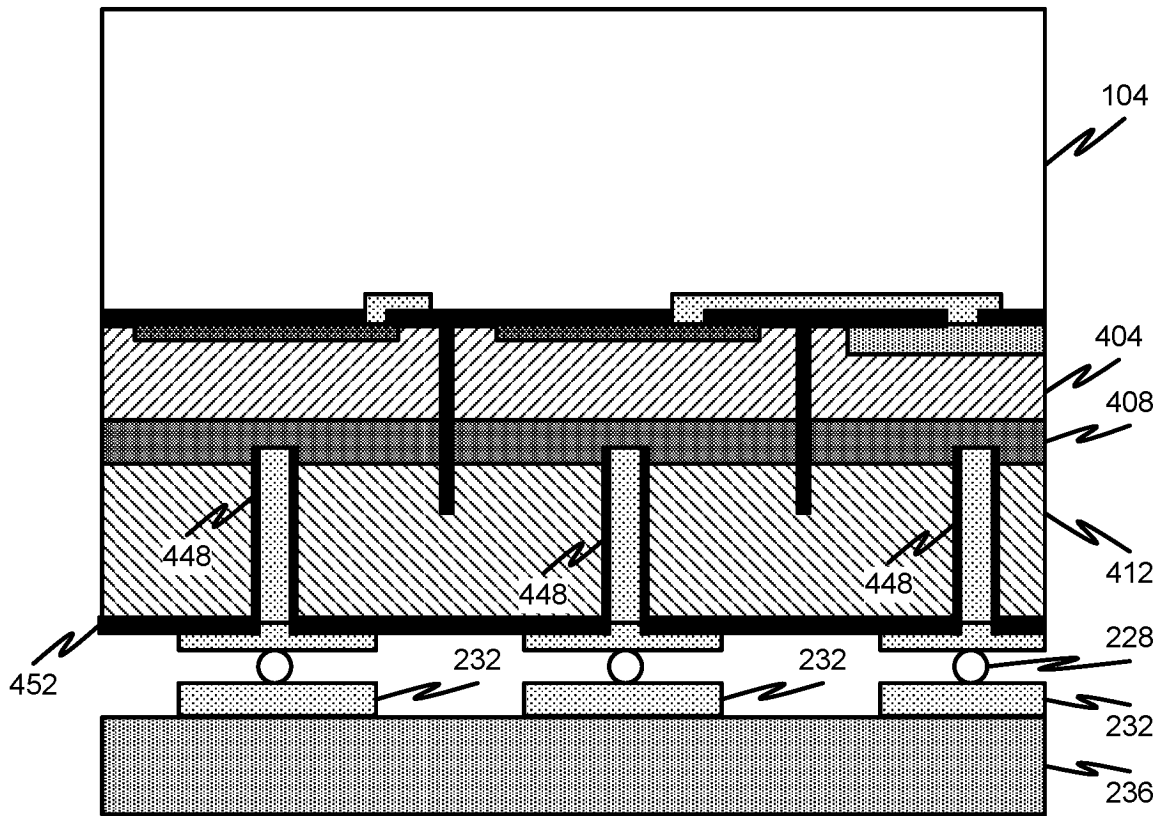


FIG. 4D

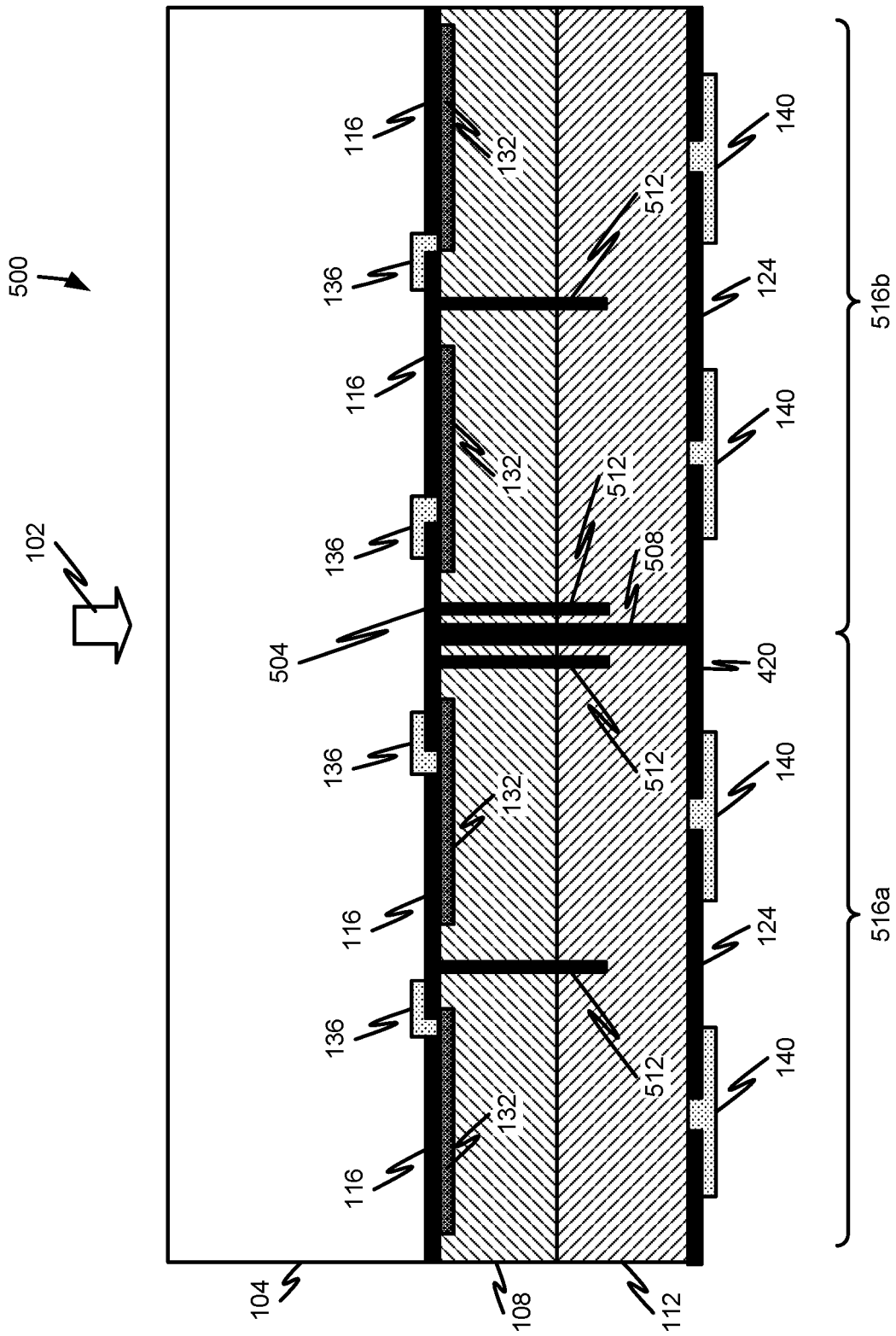


FIG. 5