



(12)发明专利申请

(10)申请公布号 CN 111343069 A

(43)申请公布日 2020.06.26

(21)申请号 202010293929.3

(22)申请日 2020.04.15

(71)申请人 联合华芯电子有限公司

地址 518133 广东省深圳市宝安区新安街  
道兴东社区流仙三路1号润恒工业区  
厂房1栋201

(72)发明人 不公告发明人

(51) Int. Cl.

H04L 12/40(2006.01)

H04L 5/00(2006.01)

B25J 9/00(2006.01)

B25J 9/16(2006.01)

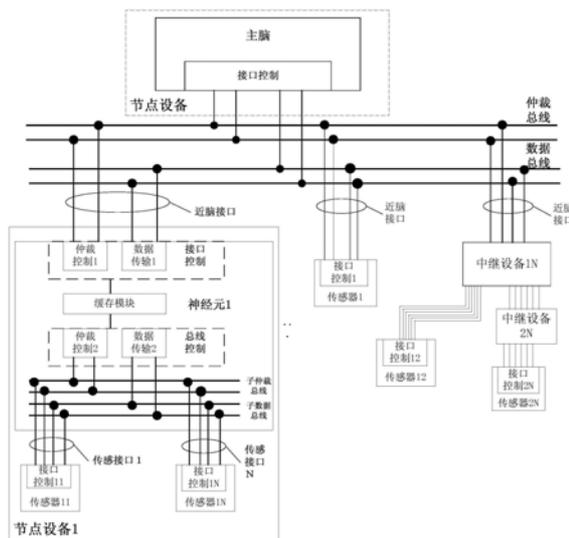
权利要求书3页 说明书12页 附图4页

(54)发明名称

基于机器人感知系统的分布式控制通信总线及机器人

(57)摘要

本发明公开了一种基于机器人感知及控制系统的神经网络总线系统及机器人,总线系统包括:多组数据总线,多组仲裁总线,包含接口控制的传感器和神经元;传感器通过神经元与总线相连,并在受到外界刺激产生相应数据时,通过预设的唯一的、具有优先级的标识符向直连的神经元竞争数据总线的使用权;在竞争优先权获得优胜后,所述获得数据总线的传感器在下个数据帧中将自身数据发送至所述直连的神经元;获得数据的神经元,同样向其直连的系统仲裁总线发送标识符,并在获得优胜后发送数据,直到完成数据传输,或标识符竞争失败为止。通过多级神经元中继,减少系统的布线,降低总线的冲突概率,提高总线的仲裁效率,提高总线的数据传输速率。



1. 一种基于移动机器人感知与控制系统的通信神经网络系统,其特征在于,包括:

至少两组数据总线,通过数据帧在时间片内传输节点设备的待发数据,所述时间片为数据总线传输一个数据帧所需的持续时间;

仲裁总线,通过仲裁帧在所述时间片内的仲裁时隙中传输节点设备的多进制符号串,一个时间片内包含的所述仲裁时隙数量不少于所述数据总线的数量,所述多进制符号串的多进制符号由多电平表示,所述多电平包括由多个门限分隔的不同电压幅值状态;

所述节点设备包括起中枢神经作用的主脑、起中继作用的神经元和处于网络终端的传感器,所述神经元包括接口控制模块,所述接口控制模块与所述仲裁总线 and 所述数据总线相连,所述节点设备用于输出所述节点设备的仲裁帧和数据帧,所述传感器能感知机器人在外界受到的刺激并采集相关数据,还可以在接收到控制指令时做出响应动作,所述神经元还包括总线控制模块、缓存模块和内部总线,可以管理一定数量的传感器,扩展所述总线系统的覆盖范围;

当所述节点设备有数据需要上传时,所述节点设备中的所述接口控制模块在一个时间片内的每个仲裁时隙中反复向仲裁总线发送多进制符号串,所述接口控制模块中的仲裁控制模块将所述多进制符号串的多进制符号与仲裁总线上的电压逐个进行比较,若所述多进制符号的优先级高于所述仲裁总线上的电压优先级则发送成功,所述多进制符号被输出至所述仲裁总线,若所述多进制符号的优先级低于所述仲裁总线上的电压优先级则停止发送,所述仲裁模块在本时隙内停止剩余多进制符号的竞争,在第一个仲裁时隙成功发送完整仲裁帧的节点设备,在下一个时间片的开始将待发数据发送至其中一组数据总线,并停止发送后续的多进制符号串,在第二个仲裁时隙成功发送完整仲裁帧的节点设备,在下一个时间片的开始将待发数据发送至另一组数据总线。

2. 如权利要求1所述的基于移动机器人感知与控制系统的通信神经网络系统,其特征在于,所述仲裁帧的多进制符号串包括数据量标识符,所述数据量标识符用于表示待发数据的数据量,所述待发数据较多的多进制符号电压幅值高于待发数据较少的多进制符号电压幅值,在所有节点设备中,主脑所发出的多进制符号具有最高优先级,当所述节点设备没有成功发送多进制符号串,则将所述待发数据进行缓存。

3. 如权利要求1所述的基于移动机器人感知与控制系统的通信神经网络系统,其特征在于,所述神经元还包括若干传感接口,所述传感接口用于将节点设备与所述神经元的所述内部总线连接,所述内部总线包括与仲裁总线 and 数据总线功能结构相同的子仲裁总线 and 子数据总线,所述神经元还包括总线控制模块,所述总线控制模块分别与所述神经元内部的缓存模块 and 所述内部总线相连;

当所述节点设备有数据需要上传时,所述节点设备中的所述接口控制模块在一个时间片内的每个仲裁时隙中反复向所述神经元的子仲裁总线发送多进制符号串,所述接口控制模块中的仲裁控制模块将所述多进制符号串的多进制符号与所述子仲裁总线上的电压进行比较,若所述多进制符号的优先级高于所述子仲裁总线上的电压优先级则发送成功,所述多进制符号被输出至所述子仲裁总线,若所述多进制符号的优先级低于所述仲裁总线上的电压优先级则停止发送,所述仲裁模块在本时隙内停止剩余多进制符号的竞争,在第一个仲裁时隙成功发送完整仲裁帧的节点设备,在下一个时间片的开始将待发数据发送至其中一组子数据总线,并停止发送后续的多进制符号串,在第二个仲裁时隙成功发送完整仲

裁帧的节点设备,在下一个时间片的开始将待发数据发送至另一组子数据总线;

所述总线控制模块从所述子数据总线接收到的数据帧被暂存于缓存模块,然后由所述神经元的接口控制模块作为待传数据上传。

4.如权利要求1或者权利要求3所述的基于移动机器人感知与控制系统的通信神经网络系统,其特征在于所述缓存模块存在对数据帧进行重新组装的功能,保证单个待发送数据帧利用率达到最大。

5.如权利要求3所述的基于移动机器人感知与控制系统的通信神经网络系统,其特征在于,当神经元从近脑接口收到所述主脑的控制指令需要传递给传感器时,从接口控制模块收到的控制指令数据帧作为待发数据先暂存于缓存模块中,然后所述神经元的总线控制模块在一个时间片内的每个仲裁时隙中反复向所述神经元的子仲裁总线发送多进制符号串,所述接口控制模块中的仲裁控制模块将所述多进制符号串的多进制符号逐个与所述子仲裁总线上的电压进行比较,若所述多进制符号的优先级高于所述子仲裁总线上的电压优先级则发送成功,所述多进制符号被输出至所述子仲裁总线,若所述多进制符号的优先级低于所述仲裁总线上的电压优先级则停止发送,所述仲裁模块在本时隙内停止剩余多进制符号的竞争,在第一个仲裁时隙成功发送完整仲裁帧的节点设备,在下一个时间片的开始将所述待发数据发送至其中一组子数据总线,并停止发送后续的多进制符号串,在第二个仲裁时隙成功发送完整仲裁帧的节点设备,在下一个时间片的开始将所述待发数据发送至另一组子数据总线。

6.如权利要求3所述的基于移动机器人感知与控制系统的通信神经网络系统,所述多进制符号串还包括级别标识符,所述级别标识符用于记录所述待发数据帧所经过的神经元的次数信息,待发数据经过的神经元越多优先级越低。

7.如权利要求1所述的基于移动机器人感知与控制系统的通信神经网络系统,其特征在于,所述接口控制模块包括仲裁电路,所述仲裁电路包括逻辑线或电路,所述逻辑线或电路包括场效应管和第一比较器,所述场效应管漏极作为逻辑线或电路输入端,所述场效应管栅极与第一比较器输出端连接,所述场效应管源极作为逻辑线或电路输出端,所述第一比较器的反相输入端与场效应管源极连接,所述第一比较器同相输入端与场效应管漏极连接,若所述场效应管漏极电压高于所述场效应管源极电压,则所述第一比较器输出高电平驱动场效应管导通,所述场效应管则将输入的多进制符号进行输出,反之所述第一比较器输出低电平,所述场效应管截止。

8.如权利要求3所述的基于移动机器人感知与控制系统的通信神经网络系统,其特征在于,所述总线控制模块包括仲裁电路,所述仲裁电路包括逻辑线或电路,所述逻辑线或电路包括场效应管和第一比较器,所述场效应管漏极作为逻辑线或电路输入端,所述场效应管栅极与第一比较器输出端连接,所述场效应管源极作为逻辑线或电路输出端,所述第一比较器的反相输入端与场效应管源极连接,所述第一比较器同相输入端与场效应管漏极连接,若所述场效应管漏极电压高于所述场效应管源极电压,则所述第一比较器输出高电平驱动场效应管导通,所述场效应管则将输入的多进制符号进行输出,反之所述第一比较器输出低电平,所述场效应管截止。

9.如权利要求7所述的基于移动机器人感知与控制系统的通信神经网络系统,其特征在于,所述仲裁电路还包括误差消除电路,误差消除电路输入端与逻辑线或电路输出端连

接,误差消除电路输出端与逻辑线或电路输入端的设备连接,所述误差消除电路包括:

门限电路,用于提供与多进制符号对应的若干门限电压,所述门限电压用于区分所述不同电压幅值状态;

再生电路,所述再生电路包括与门限电压对应的若干第二比较器和若干分压电阻,每一个第二比较器的同相输入端与逻辑线或输出端连接,每一个第二比较器的反相输入端用于不同门限电压输入,每一个第二比较器输出端串联一个分压电阻,分压电阻之间并联连接,所述第二比较器将多进制符号与门限电压比较后,生成逻辑电平,全部的逻辑电平经过分压电阻分压后生成多进制符号对应的标准电压;

所述设备将误差消除电路输出的标准电压与其输出多进制符号进行比较,若两者一致,则所述设备成功发送多进制符号;

所述逻辑线或电路还包括清除电路,所述清除电路包括下拉电阻和开关管,所述下拉电阻一端与逻辑线或输出端连接,所述下拉电阻另一端与开关管输入端连接,所述开关管输出端接地,所述开关管的控制端与逻辑线或输入端的设备连接,所述设备在时隙结束时控制开关管导通。

10. 一种机器人,其特征在于,包括本体,所述本体设有如权利要求1-9任意一项所述的通信神经网络系统。

## 基于机器人感知系统的分布式控制通信总线及机器人

### 技术领域

[0001] 本发明涉及数据传输技术领域,具体地说,涉及一种基于机器人感知及控制系统的神经网络总线系统及机器人。

### 背景技术

[0002] 从1920年机器人这个概念在科幻小说中提出到目前为止,机器人领域经历了从无到有,到飞速发展,尤其在近年成了热门研究项目。且人类在各个行业对机器人的依赖和需求不断攀升,其智能程度越来越高。

[0003] 以仿人机器人为例,仿人机器人是要达到外观和功能均能与人类似的智能机器人。而人类作为一种具有高智慧的生物,其神经网络不仅纷繁复杂,其相关的神经元数量更是高达数亿。对此,若要成就与人类似的性能优异的仿人机器人,其体内要实现的神经网络复杂度可见一般。以人类双足行走为例,双足有66个关节、38条肌肉、214韧带,错综复杂地连接并协调运作才使得人类的双足行走这个行为动作。而仿人机器人在实现双足行走时不仅要保证下半躯干的移动,既要维持上半躯干在运动时的平稳状态,同时还要根据体躯干上传感器对周围环境监测结果做出相应地躯体变化。

[0004] 由机器人系统功能可知,传感器的数量直接影响机器人系统的精度,增加其数量,虽然会提升系统精度,但会加重系统结构的复杂程度。从机器人连线角度出发,增加传感器数量,系统会添加数倍于增加传感器的连线数量。除此之外,连接各个关节、机械骨骼、传感器等之间的连线和设备到控制器的连线,增加产生大量的连线数量。而躯干内部的众多布线,导致躯体笨重、系统自由度降低。增加传感器数量同样增加传输带宽,传感器会产生大量的数据,则会导致带宽和实时性的取舍问题。增加传输数据帧长度,其传输时间也随之增大,排队传送数据的数量增大,系统有可能无法实时传送。减少传输数据帧长度,传输时间虽然减少了,但每次传送数据量也会减少,数据处理效率降低。

[0005] 目前应用在机器人领域的总线技术主要以CAN、FlexRay为主。专利CN101106504A一种基于CAN总线的智能自主机器人分布式通信系统中,使用CAN总线来连接机器人内部模块。由于CAN总线只有一条通信线路,其冲突概率高,导致通信线路的效率很低。同时由于仲裁信号的传输存在往返延时,所以仲裁信号的传输速率不能太高,而数据传输和仲裁信号传输在同一条通信线路上,导致了通信线路的数据传输速率很低。并且仲裁信号是通过二进制符号进行传输的,即通过符号“0”和“1”进行传输的,采用二进制符号进行优先权仲裁,其仲裁效率太低,设备的排队时间长。

### 发明内容

[0006] 本发明的目的在于提供一种基于移动感知与控制的通信神经网络系统及机器人,该系统可减少系统的布线,降低总线的冲突概率,提高总线的仲裁效率,提高总线的数据传输速率。

[0007] 本发明公开的基于移动感知与控制的通信神经网络系统及机器人所采用的技术

方案是：

[0008] 一种基于移动机器人感知与控制的通信神经网络系统包括：

[0009] 至少两组数据总线，通过数据帧在时间片内传输节点设备的待发数据，所述时间片为数据总线传输一个数据帧所需的持续时间；

[0010] 仲裁总线，通过仲裁帧在所述时间片内的仲裁时隙中传输节点设备的多进制符号串，一个时间片内包含的所述仲裁时隙数量不少于所述数据总线的数量，所述多进制符号串的多进制符号由多电平表示，所述多电平包括由多个门限分隔的不同电压幅值状态；

[0011] 所述节点设备包括起中枢神经作用的主脑、起中继作用的神经元和处于网络终端的传感器，所述神经元包括接口控制模块，所述接口控制模块与所述仲裁总线 and 所述数据总线相连，所述节点设备用于输出所述节点设备的仲裁帧和数据帧，所述传感器能感知机器人在外界受到的刺激并采集相关数据，还可以在接收到控制指令时做出响应动作，所述神经元还包括总线控制模块、缓存模块和内部总线，可以管理一定数量的传感器，扩展所述总线系统的覆盖范围；

[0012] 当所述节点设备有数据需要上传时，所述节点设备中的所述接口控制模块在一个时间片内的每个仲裁时隙中反复向仲裁总线发送多进制符号串，所述接口控制模块中的仲裁控制模块将所述多进制符号串的多进制符号与仲裁总线上的电压逐个进行比较，若所述多进制符号的优先级高于所述仲裁总线上的电压优先级则发送成功，所述多进制符号被输出至所述仲裁总线，若所述多进制符号的优先级低于所述仲裁总线上的电压优先级则停止发送，所述仲裁模块在本时隙内停止剩余多进制符号的竞争，在第一个仲裁时隙成功发送完整仲裁帧的节点设备，在下一个时间片的开始将待发数据发送至其中一组数据总线，并停止发送后续的多进制符号串，在第二个仲裁时隙成功发送完整仲裁帧的节点设备，在下一个时间片的开始将待发数据发送至另一组数据总线。

[0013] 作为优选方案，所述仲裁帧的多进制符号串包括数据量标识符，所述数据量标识符用于表示待发数据的数据量，所述待发数据较多的多进制符号电压幅值高于待发数据较少的多进制符号电压幅值，在所有节点设备中，主脑所发出的多进制符号具有最高优先级，当所述节点设备没有成功发送多进制符号串，则将所述待发数据进行缓存。

[0014] 作为优选方案，所述神经元还包括若干传感接口，所述传感接口用于将节点设备与所述神经元的所述内部总线连接，所述内部总线包括与仲裁总线和数据总线功能结构相同的子仲裁总线和子数据总线，所述神经元还包括总线控制模块，所述总线控制模块分别与所述神经元内部的缓存模块和所述内部总线相连；

[0015] 当所述节点设备有数据需要上传时，所述节点设备中的所述接口控制模块在一个时间片内的每个仲裁时隙中反复向所述神经元的子仲裁总线发送多进制符号串，所述接口控制模块中的仲裁控制模块将所述多进制符号串的多进制符号与所述子仲裁总线上的电压进行比较，若所述多进制符号的优先级高于所述子仲裁总线上的电压优先级则发送成功，所述多进制符号被输出至所述子仲裁总线，若所述多进制符号的优先级低于所述仲裁总线上的电压优先级则停止发送，所述仲裁模块在本时隙内停止剩余多进制符号的竞争，在第一个仲裁时隙成功发送完整仲裁帧的节点设备，在下一个时间片的开始将待发数据发送至其中一组子数据总线，并停止发送后续的多进制符号串，在第二个仲裁时隙成功发送完整仲裁帧的节点设备，在下一个时间片的开始将待发数据发送至另一组子数据总线；

[0016] 所述总线控制模块从所述子数据总线接收到的数据帧被暂存于缓存模块,然后由所述神经元的接口控制模块作为待传数据上传。

[0017] 作为优选方案,所述缓存模块存在对数据帧进行重新组装的功能,保证单个待发送数据帧利用率达到最大。由于传感器发送的数据均会到达主脑进行处理,因此神经元的缓存模块可以将待发数据进行整合使得单个数据帧的利用率达到最大。若神经元对应的多进制符号串在仲裁总线上没有成功发送,将待发数据在神经元内进行缓存,该神经元直连的传感器或者二级神经元在子总线上继续竞争数据发送优先权,通过子总线将优先权高的传感器或者二级神经元的待发送数据缓存至上述神经元的缓存模块中,所述缓存模块具有数据帧重新组装功能,保证每个待发送的数据帧长度达到最大,实现数据的高效传输。上述二级神经元的缓存模块也具备上述对数据帧进行重新组装的功能,即一种基于移动机器人感知与控制系统的通信神经网络系统内所有神经元均具备该功能。

[0018] 作为优选方案,当神经元从近脑接口收到所述主脑的控制指令需要传递给传感器时,从接口控制模块收到的控制指令数据帧作为待发数据先暂存于缓存模块中,然后所述神经元的总线控制模块在一个时间片内的每个仲裁时隙中反复向所述神经元的子仲裁总线发送多进制符号串,所述接口控制模块中的仲裁控制模块将所述多进制符号串的多进制符号与所述子仲裁总线上的电压进行比较,若所述多进制符号的优先级高于所述子仲裁总线上的电压优先级则发送成功,所述多进制符号被输出至所述子仲裁总线,若所述多进制符号的优先级低于所述仲裁总线上的电压优先级则停止发送,所述仲裁模块在本时隙内停止剩余多进制符号的竞争,在第一个仲裁时隙成功发送完整仲裁帧的节点设备,在下一个时间片的开始将所述待发数据发送至其中一组子数据总线,并停止发送后续的多进制符号串,在第二个仲裁时隙成功发送完整仲裁帧的节点设备,在下一个时间片的开始将所述待发数据发送至另一组子数据总线。

[0019] 作为优选方案,所述多进制符号串还包括级别标识符,所述级别标识符用于记录所述待发数据帧所经过的神经元的次数信息,待发数据经过的神经元越多优先级越低。

[0020] 作为优选方案,所述接口控制模块和总线控制模块包括仲裁电路,所述仲裁电路包括逻辑线或电路,所述逻辑线或电路包括场效应管和第一比较器,所述场效应管漏极作为逻辑线或电路输入端,所述场效应管栅极与第一比较器输出端连接,所述场效应管源极作为逻辑线或电路输出端,所述第一比较器的反相输入端与场效应管源极连接,所述第一比较器同相输入端与场效应管漏极连接,若所述场效应管漏极电压高于所述场效应管源极电压,则所述第一比较器输出高电平驱动场效应管导通,所述场效应管则将输入的多进制符号进行输出,反之所述第一比较器输出低电平,所述场效应管截止。

[0021] 作为优选方案,所述仲裁电路还包括误差消除电路,误差消除电路输入端与逻辑线或电路输出端连接,误差消除电路输出端与逻辑线或电路输入端的设备连接,所述误差消除电路包括:

[0022] 门限电路,用于提供与多进制符号对应的若干门限电压,所述门限电压用于区分所述不同电压幅值状态;

[0023] 再生电路,所述再生电路包括与门限电压对应的若干第二比较器和若干分压电阻,每一个第二比较器的同相输入端与逻辑线或输出端连接,每一个第二比较器的反相输入端用于不同门限电压输入,每一个第二比较器输出端串联一个分压电阻,分压电阻之间

并联连接,所述第二比较器将多进制符号与门限电压比较后,生成逻辑电平,全部的逻辑电平经过分压电阻分压后生成多进制符号对应的标准电压;

[0024] 所述设备将误差消除电路输出的标准电压与其输出多进制符号进行比较,若两者一致,则所述设备成功发送多进制符号。

[0025] 作为优选方案,所述逻辑线或电路还包括清除电路,所述清除电路包括下拉电阻和开关管,所述下拉电阻一端与逻辑线或输出端连接,所述下拉电阻另一端与开关管输入端连接,所述开关管输出端接地,所述开关管的控制端与逻辑线或输入端的设备连接,所述设备在时隙结束时控制开关管导通。

[0026] 作为优选方案,仲裁时间片等于数据时间片,所述时间片为数据总线传输一个数据帧所需的持续时间。节点设备在仲裁时间片内连续发送多进制符号串,发送次数不少于数据总线的数量。当节点设备有数据需要上传时,所述节点设备中的所述接口控制模块在一个时间片内连续向仲裁总线发送多进制符号串,所述接口控制模块中的仲裁控制模块将所述多进制符号与仲裁总线上的电压进行比较,若所述多进制符号的优先级高于所述仲裁总线上的电压优先级则发送成功,所述多进制符号被输出至所述仲裁总线,若所述多进制符号的优先级低于所述仲裁总线上的电压的优先级发送失败,所述仲裁模块在本时间片内停止剩余多进制符号的竞争,第一个多进制符号串发送成功的节点设备,在下一个时间片的开始将待发数据发送至其中一组数据总线,并停止发送后续的多进制符号串,第二个多进制符号串发送成功的节点设备,在下一个时间片的开始将待发数据发送至另一组数据总线,以此类推直至所有数据总线用完。

[0027] 一种机器人,包括本体,所述本体设有上述的通信神经网络系统。

[0028] 本发明公开的基于机器人感知与控制系统的通信神经网络系统及机器人的有益效果是:节点设备的仲裁信号由仲裁总线进行传输,节点设备的待发数据由数据总线进行传输。将总线系统分为仲裁总线 and 数据总线,这样仲裁总线 and 数据总线可采用不同的速率进行数据的传输,使仲裁总线 and 数据总线分别能达到其最大的传输速率,提高整体数据传输速率。节点设备在二级神经元内进行第一次竞争,竞争成功的节点设备通过一级神经元再在仲裁总线上进行第二次竞争,通过增加神经元,将仲裁信号分为两次进行竞争,减少单次参与竞争的节点设备数量,减少节点设备的冲突概率,同时减少一部分的布线。通过划分时间片形成多个仲裁时隙,在一个时间片内,在仲裁时隙内发送成功的节点设备依次选择一组数据线进行传输,直至所有数据总线被使用完,保证每个时间片内每根数据总线上均存在数据传输,大大提升了数据的传输效率且有效避免了数据碰撞。同时通过将数据帧在缓存器中重新组装增加待发送数据帧的长度,提升传输效率。而使用多进制符号串传输仲裁信号可以增加接入节点设备的数量,提升仲裁效率,满足机器人对细节的感知需求。

## 附图说明

[0029] 图1是本发明实施例一中基于移动机器人感知与控制系统的通信神经网络系统的结构图,此时节点设备直接挂接在系统总线上且神经元内部只有1根内部总线。

[0030] 图2是本发明基于移动机器人感知与控制系统的通信神经网络系统的逻辑线或的电路示意图。

[0031] 图3是本发明基于移动机器人感知与控制系统的通信神经网络系统的仲裁电路的

电路示意图。

[0032] 图4是本发明实施例二中基于移动机器人感知与控制系统的通信神经网络系统的结构图,此时节点设备直接挂接在系统总线上且神经元内部存在子仲裁总线和子数据总线。

[0033] 图5是本发明实施例三中基于移动机器人感知与控制系统的通信神经网络系统的结构图,此时存在多级神经元且神经元内部均存在子仲裁总线和子数据总线。

### 具体实施方式

[0034] 下面结合具体实施例和说明书附图对本发明做进一步阐述和说明:

[0035] 实施例一

[0036] 请参考图1,基于移动机器人感知与控制系统的通信神经网络系统包括:

[0037] 至少两组数据总线,通过数据帧在时间片内传输节点设备的待发数据,所述时间片为数据总线传输一个数据帧所需的持续时间。

[0038] 仲裁总线,通过仲裁帧在所述时间片内的仲裁时隙中传输节点设备的多进制符号串,所述多进制符号由多电平表示,所述多电平包括由多个门限分隔的不同电压幅值状态。

[0039] 当传感器中有数据需要传输时,传感器中的接口模块将该设备的多进制符号串逐个符号和神经元内部总线的电压进行比较,若所述传感器的多进制符号的优先权高于内部总线电压的优先级,则所述多进制符号被输出到内部总线,在第一个时间片成功发送完整仲裁帧的传感器,在下一个时间片的开始将待发数据发送至内部总线,并停止发送后续的多进制符号串,在第二个时间片成功发送完整仲裁帧的传感器,在第二个时间片的下一个时间片的开始将待发数据发送至内部总线,即单个是时间片内部总线内仅有仲裁帧或者数据帧进行传输,传输效率较低,神经元中的缓存设备通过总线控制模块将所述传感器的在内部总线上的数据进行缓存。

[0040] 节点设备的神经元进行二次竞争,当所述节点设备有数据需要上传时,所述节点设备中的接口控制模块在一个时间片内的每个仲裁时隙中反复向仲裁总线发送多进制符号串,所述接口控制模块中的仲裁控制模块将所述多进制符号串逐个字符与仲裁总线上的电压进行比较,若所述多进制符号的优先级高于所述仲裁总线上的电压优先级则发送成功,所述多进制符号被输出至所述仲裁总线,在第一个仲裁时隙成功发送完整仲裁帧的节点设备,在下一个时间片的开始将待发数据发送至其中一组数据总线,并停止发送后续的多进制符号串,在第二个仲裁时隙成功发送完整仲裁帧的节点设备,在下一个时间片的开始将待发数据发送至另一组数据总线。如果存在多组数据线,重复上述过程直至单个时间片内所有数据总线被使用完,开始第二轮的竞争。如果节点设备在仲裁时隙中没有竞争成功,节点设备的待发数据一直缓存在缓存模块中。

[0041] 上述节点设备将传感器分为两次竞争,第一次是在节点设备的内部总线进行竞争,通过内部总线及总线控制器将传感器的待发数据缓存至节点设备;第二次是节点设备在总线进行竞争,同时划分将总线划分成数据总线和仲裁总线。一方面在满足多个传感器接入需求同时大大降低了系统总线的长度;另一方面,将数据总线和仲裁总线分开,通过划分仲裁时隙的概念提升了整体数据传输的效率而且有效的避免数据堵塞。

[0042] 进一步的,所述仲裁帧中的多进制符号串包括数据量标识符,所述数据量标识符

用于表示待发数据的数据量。所述待发数据较多的多进制符号对应的电压幅值高于待发数据较少的多进制符号对应的电压幅值,在所有节点设备中,主脑所发出的多进制符号具有最高优先级,当所述节点设备没有成功发送多进制符号串,则将所述待发数据进行缓存。

[0043] 进一步的,待发数据包括目的地址,所述目的地址用于表示待发数据传输的目标节点设备。总线系统的各个节点依据待发数据的目的地址将待发数据进行上行传输或下行传输。当神经元从近脑接口收到主脑的控制指令需要向传感器传递时,神经元对控制指令进行分析,如果目的地址属于神经元则将从接口控制模块收到的控制指令数据帧作为待发数据先暂存于缓存模块中,如果目的地址不属于所述神经元则直接丢弃。然后所述神经元的总线控制模块在一个时间片内的每个时间片反复向所述神经元的内部总线发送多进制符号串,所述接口控制模块中的仲裁控制模块将所述多进制符号与所述内部总线上的电压进行比较,若所述多进制符号的优先级高于所述内部总线上的电压优先级则发送成功,所述多进制符号被输出至所述内部总线,在第一个时间片成功发送完整仲裁帧的节点设备,在下一个时间片的开始将所述待发数据发送至内部总线,并停止发送后续的多进制符号串,在第二个时间片成功发送完整仲裁帧的节点设备,在下一个时间片的开始将所述待发数据发送至内部数据总线。如果节点设备在时间片中没有竞争成功,节点设备的待发数据一直缓存在缓存模块中。传感器根据内部数据总线接收的待发数据进行地址分析,若地址相同则接收数据,若地址不同则直接丢弃。

[0044] 进一步的,请参考图2,神经元的接口控制模块、总线控制模块和传感器的接口控制模块包括仲裁电路,仲裁电路包括逻辑线或电路,逻辑线或电路包括场效应管和第一比较器,场效应管漏极作为逻辑线或电路输入端,场效应管栅极与第一比较器输出端连接,场效应管源极作为逻辑线或电路输出端,第一比较器的反相输入端与场效应管源极连接,所述第一比较器同相输入端与场效应管漏极连接。

[0045] 若逻辑线或电路的输入端电压高于其输出端电压,即第一比较器同相输入端电压高于其反相输入端电压,第一比较器输出高电平驱动场效应管导通,由于场效应管作为开关使用,其导通压降低,其输出端电压被钳制在略小于其输入端电压,相当于场效应管则将输入的多进制符号进行输出,反之第一比较器输出低电平,场效应管截止。

[0046] 逻辑线或电路还包括输入缓冲器,输入缓冲器输出端与场效应管输入端连接。

[0047] 逻辑线或电路还包括清除电路,所述清除电路包括下拉电阻和开关管,所述下拉电阻一端与逻辑线或输出端连接,所述下拉电阻另一端与开关管输入端连接,所述开关管输出端接地,所述开关管的控制端与逻辑线或电路输入端的设备连接,所述设备在时隙结束时控制开关管导通。导线在高频状态下存在寄生电容,会影响到逻辑线或电路后续输出的多进制符号,而在时隙结束时到导通开关管,将寄生电容引入接地消除,这样在下一个时隙开始,也就是下一个多进制符号输出,就不会受到寄生电容的影响。通常情况下选择场效应管作为开关管。

[0048] 进一步的,仲裁电路还包括误差消除电路,误差消除电路输入端与逻辑线或电路输出端连接,误差消除电路输出端与逻辑线或电路输入端的设备连接,误差消除电路包括:

[0049] 门限电路,用于提供与多进制符号对应的若干门限电压,所述门限电压用于区分所述不同电压幅值的状态;

[0050] 再生电路,所述再生电路包括与门限电压对应的若干第二比较器和若干分压电

阻,每一个第二比较器的同相输入端与仲裁总线连接,每一个第二比较器的反相输入端用于不同门限电压输入,每一个第二比较器输出端串联一个分压电阻,分压电阻之间并联连接,第二比较器将多进制符号与门限电压比较后,生成逻辑电平,全部的逻辑电平经过分压电阻分压后生成多进制符号对应的标准电压,逻辑线或电路输入端的设备将误差消除电路输出的标准电压与其输出多进制符号进行比较,若两者一致,则所述设备成功发送多进制符号;

[0051] 以及,零增益运算放大器,标准电压经过零增益运算放大器缓冲后输出。

[0052] 数据总线与仲裁总线具有不同的数据符号调制方式和调制速率。考虑到数据总线需要达到较高数据传输速率,因此数据总线具有较高的符号调制速率,而仲裁总线需要考虑到仲裁的准确性和往返延迟,因此仲裁总线具有较低的符号调制速率。数据总线上的数据可采用任何方式的调制方式进行调制,而仲裁总线上的数据则采用电平调制。其中,数据总线可采用任何形式的数据线进行数据传输,例如双绞线和光纤,每一组数据总线之间是相互独立的,且支持全双工通信。

[0053] 数据总线和仲裁总线采用结构化数据块方式进行数据传输,基本传输单位为数据帧。数据总线和仲裁总线在时域上进行时隙划分,每一个时隙的长度都可传输一个数据帧。规定只能在时隙开始时传输数据帧,也就是占用总线,并在时隙结束之前停止传输,也就是释放总线,总线释放后属于空闲状态。数据总线和仲裁总线的数据传输速率不同,但是时隙长度是相同的,两者具有相对固定的相位差,通常相位差为0。

[0054] 仲裁控制模块将多进制符号与仲裁总线上的电压进行比较,如果多进制符号的电压值高于仲裁总线上的电压,则具有优先级,并将多进制符号输出至仲裁总线;仲裁控制模块将输入的多进制符号串与其它第1输入接口的电压进行比较,若多进制符号串高于其它第1输入接口的电压,则具有优先级,并将多进制符号串输出至仲裁总线。这个特性称为“线或”功能,即相当于逻辑“或”运算,输出端自动选择电压值大的多进制符号进行输出,不需要进行冲突检测。本实施例中,节点设备输出多进制符号串来参与优先权仲裁,多进制符号由多电平来表示。参与仲裁的节点设备输出多进制符号串,多进制符号串之间进行逐位比较,具有优先级的多进制符号输出至仲裁总线。能够在仲裁时隙内将多进制符号串完整发送的节点设备获得仲裁优先权,数据控制模块将待发数据发送至数据总线上完成数据传输。

[0055] 请参考图3,本发明中,采用多电平表示多进制符号来进行仲裁信号的传输,相比二进制符号来进行仲裁信号的传输,相同时间内可以传输更多的信息,大大的提高了仲裁效率。具体的实现过程如下:

[0056] 设定有三个节点设备参与优先级仲裁。

[0057] 对应的,总线控制模块有3个传感器接入,对应的有三个逻辑线或电路100和三个误差消除电路200。逻辑线或电路100输出端与误差消除电路200输入端连接,误差消除电路200输出端与逻辑线或电路100输入端的设备连接。

[0058] 由于三个误差消除电路其结构相同,为了方便说明,图3中只包括三个逻辑线或电路和一个误差消除电路。

[0059] 现以一个5V逻辑系统来对本电路进行说明,多进制符号包括五种状态,定义低于1V为电平0,其标准电压为0.5V;1.1V-1.9V之间为电平1,其标准电压为1.5V;2.1V-2.9V之

间为电平2,其标准电压为2.5V;3.1V-3.9V之间为电平3,其标准电压为3.5V;4.1V以上为电平4,其标准电压为4.5V。其它电压值为电平过渡电压,需要就近舍入最近的电平。当所有输入端口均未接入而呈现高阻状态时,默认输出电平0。

[0060] 那么本实施例的电路可用于五进制符号的仲裁信号传输。电平0表示符号“0”,电平1表示符号“1”,以此类推。

[0061] 由上述可知,多进制符号包括四个门限电压,分别为1V、2V、3V和4V。相对应的,门限电路包括5个串联的电阻,每个电阻分得1V电压,对应的门限电压分别为4V、3V、2V和1V,分别对应图3中的节点10-13。

[0062] 对应的,再生电路包括4个比较器和4个分压电阻,每一个比较器的同相输入端与同一多进制符号输入连接,每一个比较器的反相输入端与不同门限电压连接,每个比较器的输出端串联一个分压电阻,分压电阻之间并联连接。当比较器的同相输入端电压高于反相输入端电压时,比较器输出逻辑高电平,反之则输出逻辑低电平。全部比较器输出的逻辑高电平或逻辑低电平经过分压电阻分压后生成多进制符号对应的标准电压。

[0063] 由本实施例的电路可知,若推导其它多进制符号的仲裁信号传输电路时,只需改变门限电压的数量,而比较器和分压电阻进行对应的数量改变即可。

[0064] 比较器输出的高电平和低电平的电压幅值由比较器的驱动电压所控制,本实施例中,为方便理解,比较器输出的高电平为4.5V,低电平为0.5V,与比较器输出端串联的分压电阻阻值都相等,令其阻值为R。但是需要说明的是,实际上,比较器输出的高电平幅值、低电平幅值和分压电阻的阻值,都是可以通过所需结果进行计算得到。

[0065] 假设节点1输入电平3,标准电压为3.5V,节点2输入电平2,标准电压为2.5V,节点3输入电平1,标准电压为1.5V。

[0066] 由上述分析可知,节点4为高电平输出,节点5输出电压略小于3.5V。即输出电平3。

[0067] 由于3.5V只小于4V的门限电压,所以节点6输出低电平0.5V,节点7、8和9均输出高电平4.5V。此时输出out的电压为:

$$[0068] \quad (4.5-0.5) * \frac{R}{\frac{1}{3}R+R} + 0.5 = 3.5V$$

[0069] 正好是电平3对应的标准电压。接口控模块将误差消除电路输出的标准电压与输入的电平进行比较,最后判断与节点1输入的电平一致,而与节点1连接的节点设备获得仲裁优先权。

[0070] 假设输入第一位电平时,节点1输入电平2,标准电压为2.5V,节点2输入电平2,标准电压为2.5V,节点3输入电平1,标准电压为1.5V。假设电平在传输过程中受到干扰,变为节点1输入2.7V,节点2输入2.2V,节点1输入1.3V。

[0071] 由上述分析可知,节点4为高电平输出,节点5输出电压略低于2.7V。由于2.7V高于2V而小于3V的门限电压,所以节点9和8输出高电平4.5V,节点6和7均输出低电平0.5V。此时输出out的电压为:

$$[0072] \quad (4.5-0.5) * \frac{\frac{1}{2}R}{\frac{1}{2}R+\frac{1}{2}R} + 0.5 = 2.5V$$

[0073] 正好是电平2对应的标准电压。

[0074] 假设输入第二位电平时,节点1输入电平4,标准电压为4.5V,节点2输入电平2,标准电压为2.5V,节点3输入电平3,标准电压为3.5V。由上述分析可知,节点4为高电平输出,节点5输出电压略小于4.5V。假设在传输过程中受到干扰,4.5V变为4.8V。

[0075] 由于4.8V高于所有的门限电压,所以节点9、8、7和6均输出高电平4.5V。此时输出out的电压为4.5V,正好是电平4对应的标准电压。逻辑线或输入端的设备将误差消除电路输出的标准电压与其输入的电平进行比较,在进行第一位电平比较时,节点1和节点2与输入的电平一致,继续第二位电平的比较,只有节点1与输入的电平一致,最后判断与节点1输入的电平一致,而与节点1连接的设备获得仲裁优先权。

[0076] 由上述可知,逻辑线或电路能够选择输出电压值最高的多进制符号,多进制符号经过再生电路后产生若干逻辑电平,而若干逻辑电平通过分压电阻生成多进制符号对应的标准电压,即多进制符号,保证了数字电路逻辑判断的准确性,同时逻辑线或电路的导通压降低,在相同的电压幅值下可以划分更多不同状态的电平。多进制符号与门限电压进行比较,生成逻辑电平,先消除了多进制符号的传输噪声和误差。进一步的,由于多进制符号串是和门限电压进行比较,因此生成的逻辑电平带有多进制符号的信息和特征,而根据这些信息和特征将逻辑电平转换为多进制符号对应的标准电压。由常识可知,同一电压幅值内划分越多的电平,则相邻状态的电平之间的电压差值越小,这样容易导致数字电路的逻辑判断错位。而本电路使用多电平表示多进制符号的同时,通过误差再生电路消除了多进制符号的传输误差,提高了多进制符号状态判断的准确性。

[0077] 实施例二

[0078] 请参考图4,实施例二与实施例一的区别在于:

[0079] 节点设备的神经元还包括若干传感接口,所述传感接口用于将传感器与所述神经元的所述内部总线连接,神经元的内部总线包括与仲裁总线 and 数据总线功能结构相同的子仲裁总线和子数据总线。

[0080] 传感器中接口模块将该设备的多进制符号串逐个符号和子仲裁总线的电压进行比较,若所述传感器的多进制符号的优先权高于子仲裁总线电压的优先级,则所述多进制符号被输出到子仲裁总线,在第一个仲裁时隙内成功发送完整仲裁帧的传感器,在下一个时间片的开始将待发数据发送一组子数据总线,并停止发送后续的多进制符号串,在第二个仲裁时隙内成功发送完整仲裁帧的传感器,在下一个时间片的开始将待发数据发送至另一组子数据总线。如果存在多组子数据总线,重复上述过程直至单个时间片内所有子数据总线被使用完,开始第二轮的竞争。神经元中的缓存设备通过总线控制模块将所述传感器的发送至子数据总线上的数据进行缓存。

[0081] 节点设备的第二次竞争机制和上述实施例一完全相同,在此就不进行赘述。

[0082] 上述节点设备将传感器分为两次竞争,第一次是在节点设备的子总线进行竞争,通过子数据总线及总线控制器将传感器的待发数据缓存至节点设备;第二次是节点设备在总线进行竞争,同时划分将总线划分成数据总线和仲裁总线。一方面在满足多个传感器接入需求同时大大降低了系统总线的长度;另一方面,将数据总线和仲裁总线分开,通过划分仲裁时隙的概念大大提升了整体数据传输的效率而且有效的避免数据堵塞。

[0083] 进一步的,所述仲裁帧中的多进制符号串包括数据量标识符,所述数据量标识符

用于表示待发数据的数据量。所述待发数据较多的多进制符号对应的电压值于待发数据较少的多进制符号对应的电压值,在所有节点设备中,主脑所发出的多进制符号具有最高优先级,当所述节点设备没有成功发送多进制符号串,则将所述待发数据进行缓存。

[0084] 进一步的,待发数据包括目的地址,所述目的地址用于表示待发数据传输的目标节点设备。总线系统的各个节点依据待发数据的目的地址将待发数据进行上行传输或下行传输。当神经元从近脑接口收到主脑的控制指令需要向传感器传递时,神经元对控制指令进行分析,如果目的地址属于神经元则将从接口控制模块收到的控制指令数据帧作为待发数据先暂存于缓存模块中,如果目的地址不属于所述神经元则直接丢弃。从接口控制模块收到的控制指令数据帧作为待发数据先暂存于缓存模块中,然后所述神经元的总线控制模块在一个仲裁时隙内反复向所述神经元的子仲裁总线发送多进制符号串,所述接口控制模块中的仲裁控制模块将所述多进制符号与所述子仲裁总线上的电压进行比较,若所述多进制符号的优先级高于所述内部总线上的电压优先级则发送成功,所述多进制符号被输出至子数据总线,在第一个仲裁时隙内成功发送完整仲裁帧的节点设备,在下一个时间片的开始将所述待发数据发送至子数据总线,并停止发送后续的多进制符号串,在第二个仲裁时隙成功发送完整仲裁帧的节点设备,在下一个时间片的开始将所述待发数据发送至子数据总线。如果节点设备在仲裁时隙没有竞争成功,节点设备的待发数据一直缓存在缓存模块中。传感器根据子数据总线接收的待发数据进行地址分析,若地址相同则接收数据,若地址不同则直接丢弃。

[0085] 进一步的,请参考图2,神经元的接口控制模块、总线控制模块和传感器的接口控制模块包括仲裁电路,仲裁电路与实施一中相同。

[0086] 实施例三

[0087] 请参考图5,实施例三与实施例二的区别在于:

[0088] 神经元利用传感接口将实施例二中的节点设备与所述神经元的所述内部总线连接,即存在神经元级联神经元的结构。此时系统内连接到总线的设备存在三种情况,第一种传感器直接挂在总线上,这种传感器传输的数据对实时性要求较高,第二种类似实施例一和二中的节点设备,第三种存在多级神经元中继的节点设备。为描述方便,这边统一称作节点设备。本实施例中重点介绍二级神经元中继的结构,最末层的传感器数据传输到二级神经元的工作原理和实施例2完全一样。包含二级神经元中继的节点设备第二次竞争:当节点设备有数据需要上传时,所述节点设备中的所述接口控制模块在一个时间片内的每个仲裁时隙中反复向所述一级神经元的子仲裁总线发送多进制符号串,所述接口控制模块中的仲裁控制模块将所述多进制符号串逐个符号与所述一级神经元的子仲裁总线上的电压进行比较,若所述多进制符号的优先级高于所述一级神经元的子仲裁总线上的电压优先级则发送成功,所述多进制符号被输出至所述一级神经元的子仲裁总线,在第一个仲裁时隙成功发送完整仲裁帧的节点设备,在下一个时间片的开始将待发数据发送至一级神经元的其中一组子数据总线,并停止发送后续的多进制符号串,在第二个仲裁时隙成功发送完整仲裁帧的节点设备,在下一个时间片的开始将待发数据发送至一级神经元的另一组子数据总线。包含二级神经元中继的节点设备第三次竞争:当所述节点设备有数据需要上传时,所述节点设备中的所述接口控制模块在一个时间片内的每个仲裁时隙中反复向仲裁总线发送多进制符号串,所述接口控制模块中的仲裁控制模块将所述多进制符号串逐个符号与仲裁

总线上的电压进行比较,若所述多进制符号的优先级高于所述仲裁总线上的电压优先级则发送成功,所述多进制符号被输出至所述仲裁总线,在第一个仲裁时隙成功发送完整仲裁帧的节点设备,在下一个时间片的开始将待发数据发送至其中一组数据总线,并停止发送后续的多进制符号串,在第二个仲裁时隙成功发送完整仲裁帧的节点设备,在下一个时间片的开始将待发数据发送至另一组数据总线。如果存在多组数据线,重复上述过程直至单个时间片内所有数据总线被使用完,开始第二轮的竞争。如果节点设备在仲裁时隙中没有竞争成功,节点设备的待发数据一直缓存在缓存模块中。

[0089] 上述节点设备将传感器分为三次竞争,第一次是在传感器在节点设备的二级神经元的子总线进行竞争,通过子数据总线及总线控制器将传感器的待发数据缓存至节点设备的二级神经元;第二次是节点设备的二级神经元在一级神经元的子总线上进行竞争,第三次是节点设备的一级神经元在系统总线上进行竞争。通过神经元中继的方式满足多个传感器接入需求同时大大降低了系统总线的长度;另一方面,将数据总线和仲裁总线分开,通过划分仲裁时隙的概念大大提升了整体数据传输的效率而且有效的避免数据堵塞。

[0090] 进一步的,所述仲裁帧中的多进制符号串包括数据量标识符,所述数据量标识符用于表示待发数据的数据量。所述待发数据较多的多进制符号对应的电压值高于待发数据较少的多进制符号对应的电压值,当所述节点设备没有成功发送多进制符号串,则将所述待发数据进行缓存。

[0091] 进一步的,待发数据包括目的地址,所述目的地址用于表示待发数据传输的目标节点设备。总线系统的各个节点依据待发数据的目的地址将待发数据进行上行传输或下行传输。当一级神经元从近脑接口收到主脑的控制指令需要传感器传递时,一级神经元对控制指令进行分析,如果目的地址属于神经元则将从接口控制模块收到的控制指令数据帧作为待发数据先暂存于缓存模块中,如果目的地址不属于所述神经元则直接丢弃。从接口控制模块收到的控制指令数据帧作为待发数据先暂存于缓存模块中,然后所述神经元的总线控制模块在一个仲裁时隙内反复向一级神经元的子仲裁总线发送多进制符号串,所述接口控制模块中的仲裁控制模块将所述多进制符号与所述子仲裁总线上的电压进行比较,若所述多进制符号的优先级高于所述内部总线上的电压优先级则发送成功,所述多进制符号被输出至子数据总线,在第一个仲裁时隙内成功发送完整仲裁帧的节点设备,在下一个时间片的开始将所述待发数据发送至子数据总线,并停止发送后续的多进制符号串,在第二个仲裁时隙成功发送完整仲裁帧的节点设备,在下一个时间片的开始将所述待发数据发送至子数据总线。二级神经元从接口控制模块收到控制指令需要向传感器传递时,二级神经元对控制指令进行分析,如果目的地址属于神经元则将从接口控制模块收到的控制指令数据帧作为待发数据先暂存于缓存模块中,如果目的地址不属于所述神经元则直接丢弃。从接口控制模块收到的控制指令数据帧作为待发数据先暂存于缓存模块中,然后所述二级神经元的总线控制模块在一个仲裁时隙内反复向一级神经元的子仲裁总线发送多进制串,所述接口控制模块中的仲裁控制模块将所述多进制符号与所述子仲裁总线上的电压进行比较,若所述多进制符号的优先级高于所述内部总线上的电压优先级则发送成功,所述多进制符号被输出至子数据总线,在第一个仲裁时隙内成功发送完整仲裁帧的节点设备,在下一个时间片的开始将所述待发数据发送至子数据总线,并停止发送后续的多进制符号串,在第二个仲裁时隙成功发送完整仲裁帧的节点设备,在下一个时间片的开始将所述待发数据发

送至子数据总线。如果节点设备在仲裁时隙没有竞争成功,节点设备的待发数据一直缓存在缓存模块中。传感器根据二级神经元的子数据总线接收的待发数据进行地址分析,若地址相同则接收数据,若地址不同则直接丢弃。

[0092] 所述多进制符号串还包括级别标识符,所述级别标识符用于记录所述待发数据帧所经过的神经元的次数信息,待发数据经过的神经元越多优先级越低。

[0093] 进一步的,请参考图2,神经元的接口控制模块、总线控制模块和传感器的接口控制模块包括仲裁电路,仲裁电路与实施一中相同。

[0094] 进一步的,本实施例中仅仅说明神经元二级中继的情况,按照上述设计思想可以推广至N级神经元中继的情况,满足接入数量巨多的传感器需求同时大大减少了总线的长度、提升了数据传输的效率。

[0095] 进一步的,上述3个实施例中,由于机器人传感器传输数据比较少,只有部分数据较多,因此在绝大数的时间片内在数据传输总线上存在较多空闲时刻。由于传感器的数据是上传到大脑同一个目的地址,因此将神经元内的数据可以重新组装形成一个新的数据帧,保证在一个时间片内将空闲时刻降大大降低。

[0096] 进一步的,上述3个实施例中,通过划分仲裁时隙的概念提升单个时间片内数据传输的效率,也可通过在仲裁时间片内控制发送多进制符号串的个数来提升效率,所述仲裁时间片等同上述数据总线上的时间片概念,即发送多进制符号串的次数不少于数据总线的根数。当节点设备有数据需要上传时,所述节点设备中的所述接口控制模块在一个时间片内连续向仲裁总线发送多进制符号串,所述接口控制模块中的仲裁控制模块将所述多进制符号与仲裁总线上的电压进行比较,若所述多进制符号的优先级高于所述仲裁总线上的电压优先级则发送成功,所述多进制符号被输出至所述仲裁总线,若所述多进制符号的优先级低于所述仲裁总线上的电压的优先级发送失败,所述仲裁模块在本时间片内停止剩余多进制符号的竞争,第一个多进制符号串发送成功的节点设备,在下一个时间片的开始将待发数据发送至其中一组数据总线,并停止发送后续的多进制符号串,在第二个多进制符号串发送成功的节点设备,在下一个时间片的开始将待发数据发送至另一组数据总线,以此类推直至所有数据总线用完。

[0097] 进一步的,上述3个实施例中仅存在一组仲裁总线,可以通过分成多组仲裁总线的方式进行。

[0098] 一种机器人,包括本体,所述本体设有上述的通信神经网络系统。

[0099] 最后应当说明的是,以上实施例仅用以说明本发明的技术方案,而非对本发明保护范围的限制,尽管参照较佳实施例对本发明作了详细地说明,本领域的普通技术人员应当理解,可以对本发明的技术方案进行修改或者等同替换,而不脱离本发明技术方案的实质和范围。

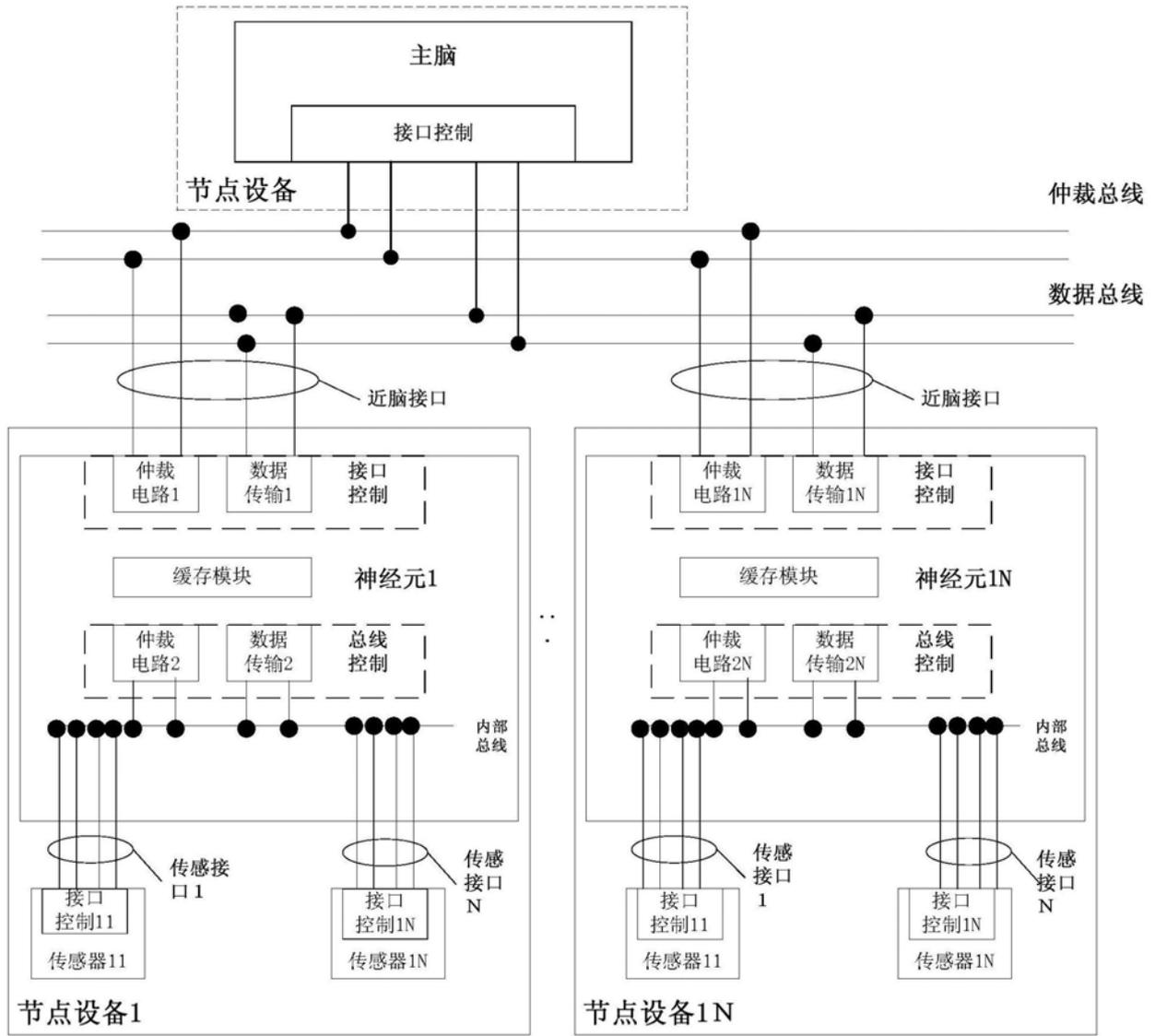


图1

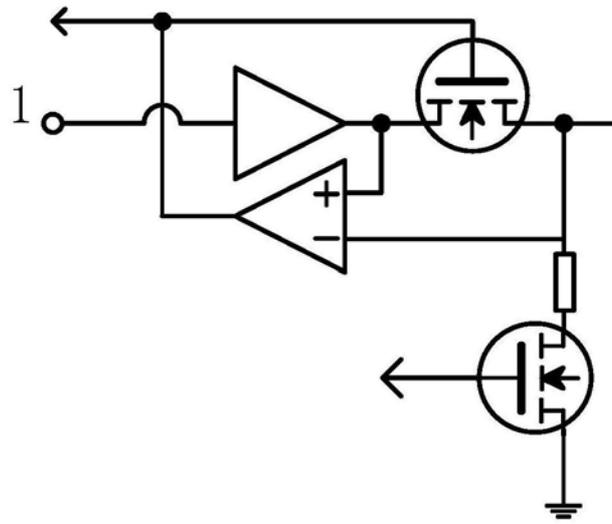


图2

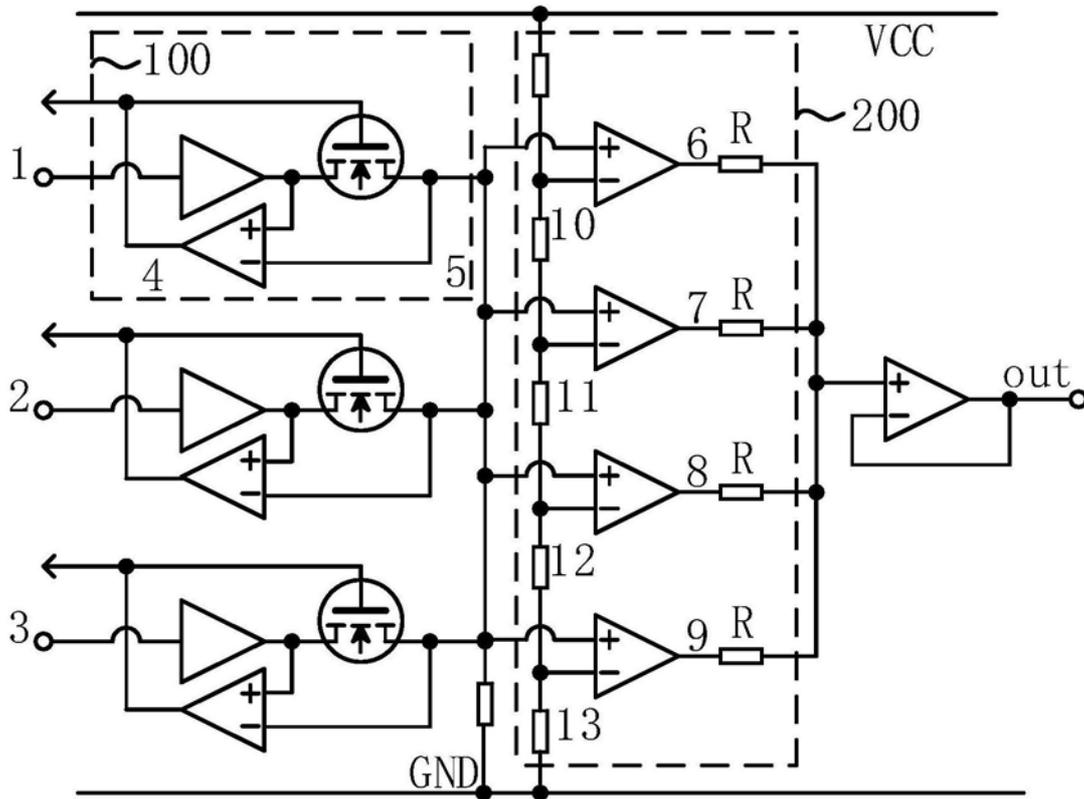


图3

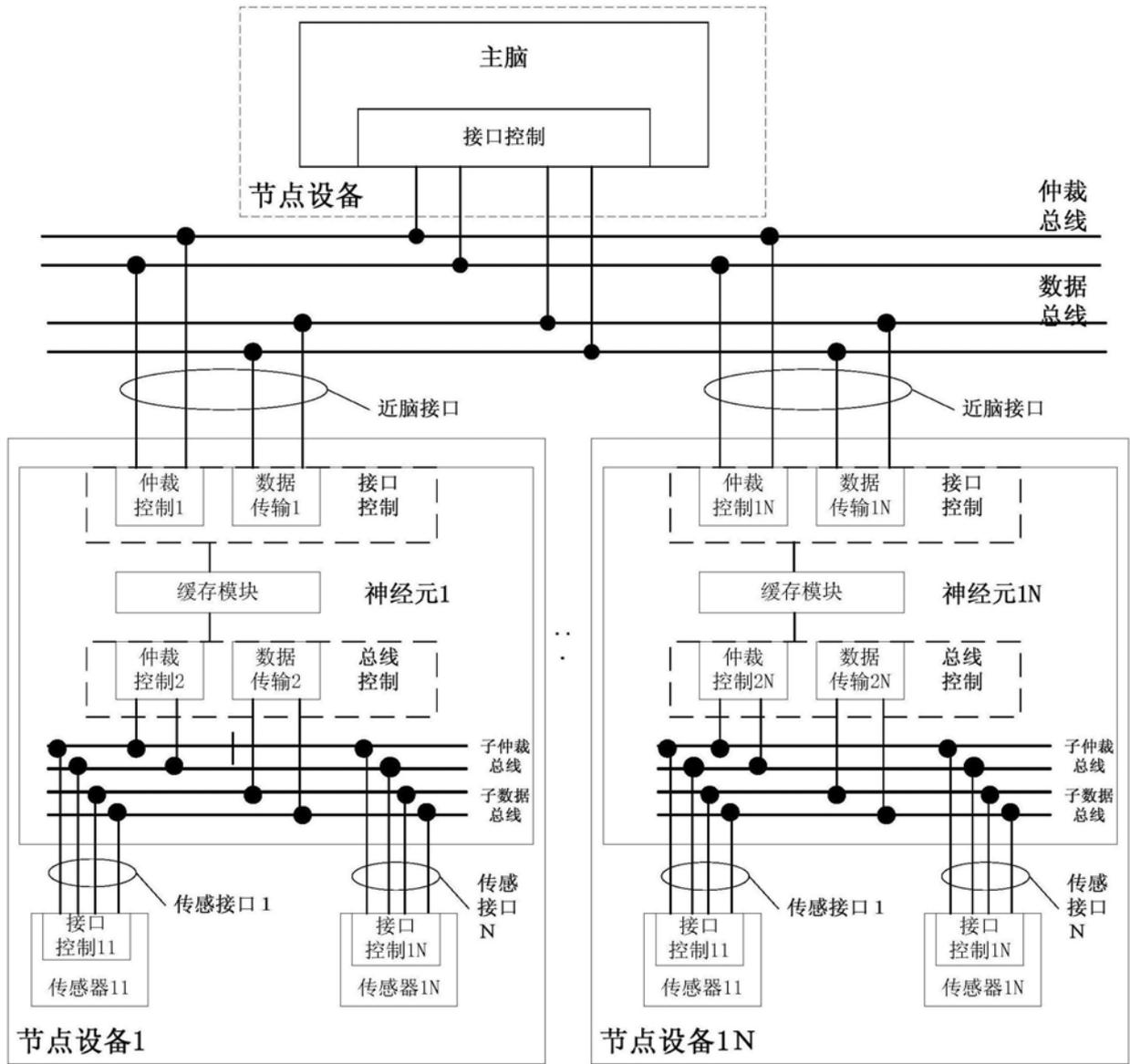


图4

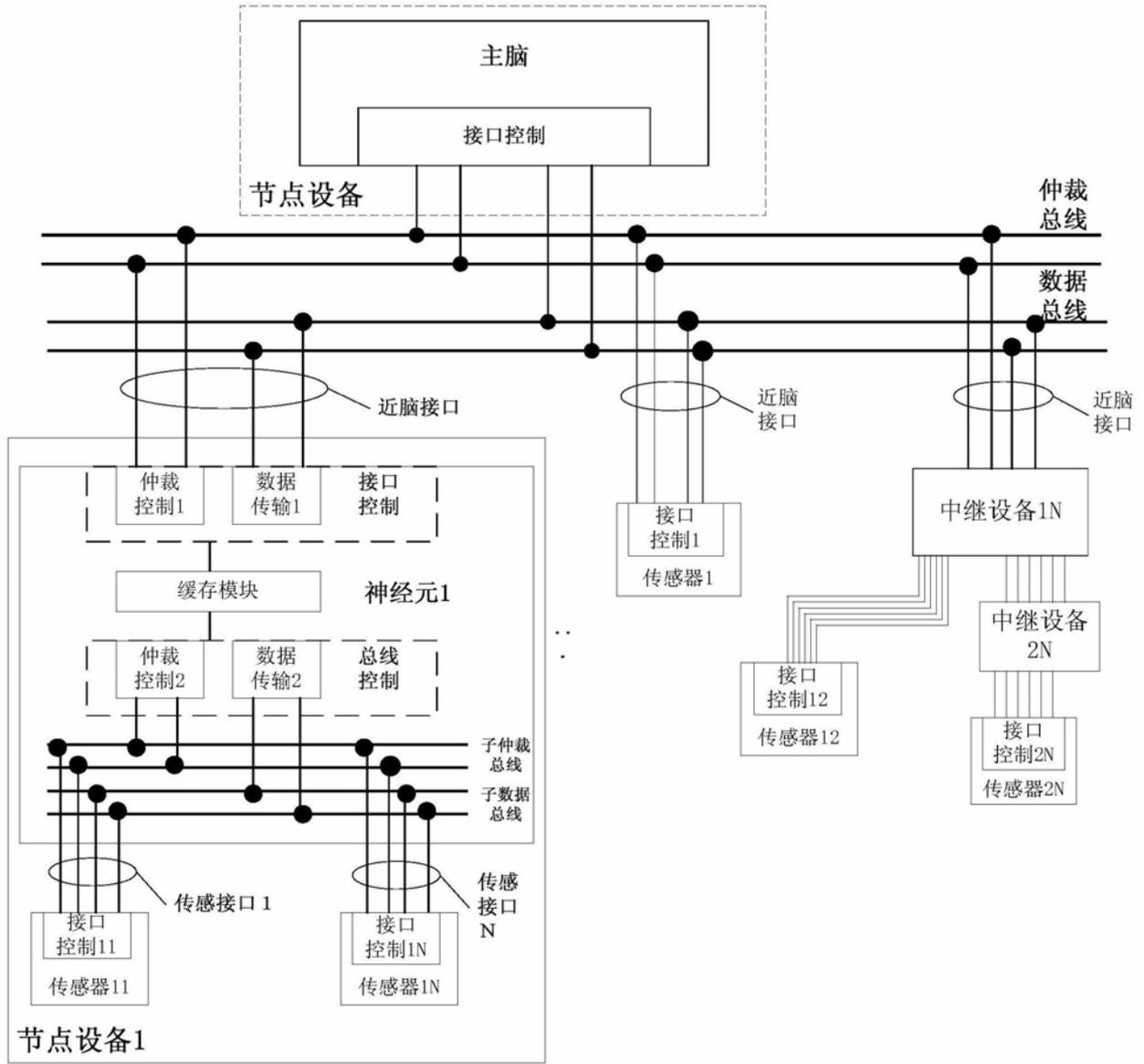


图5