

12

DEMANDE DE BREVET D'INVENTION

A1

22 Date de dépôt : 22.12.98.

30 Priorité :

43 Date de mise à la disposition du public de la  
demande : 23.06.00 Bulletin 00/25.

56 Liste des documents cités dans le rapport de  
recherche préliminaire : *Se reporter à la fin du  
présent fascicule*

60 Références à d'autres documents nationaux  
apparentés :

71 Demandeur(s) : GEMPLUS Société en commandite  
par actions — FR.

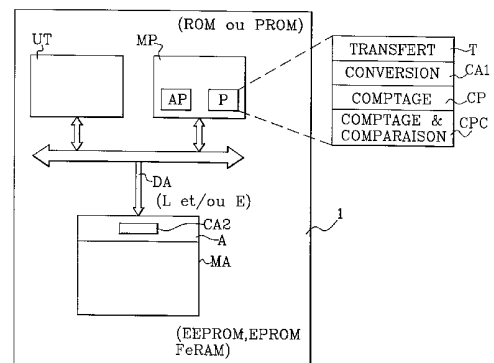
72 Inventeur(s) : GUTERMAN PASCAL.

73 Titulaire(s) :

74 Mandataire(s) : CABINET BALLOT SCHMIT.

54 SYSTEME DE MEMORISATION COMPRENANT DES MOYENS DE GESTION D'UNE MEMOIRE AVEC ANTI-  
USURE ET PROCEDE DE GESTION ANTI-USURE D'UNE MEMOIRE.

57 L'invention concerne un système de mémorisation  
comprenant au moins une mémoire non volatile (MA) con-  
tenant des informations susceptibles d'être mises à jour et  
tout particulièrement des supports de mémorisation tels que  
les cartes à puce (1). L'invention concerne également un  
procédé de gestion de ladite mémoire. Selon l'invention le  
système comporte des moyens de gestion (UT, MP) de cete  
mémoire aptes à déplacer sur toute ou partie de la mé-  
moire respectivement tout ou partie du contenu de ladite  
mémoire afin de limiter l'usure des cellules mémoires, liée à  
des mises à jour fréquentes de certaines données.  
Application aux cartes à puce.



**SYSTEME DE MÉMORISATION COMPRENANT DES MOYENS DE  
GESTION D'UNE MÉMOIRE AVEC ANTI-USURE ET PROCÉDÉ DE  
GESTION ANTI-USURE D'UNE MÉMOIRE.**

L'invention concerne un système de mémorisation comprenant au moins une mémoire et des moyens de gestion de ladite mémoire avec anti-usure de manière à augmenter la durée de vie de ladite mémoire.

5 L'invention concerne également un procédé de gestion anti-usure d'une telle mémoire.

L'invention s'applique à toute mémoire non volatile ou dont le contenu est sauvegardé, susceptible d'avoir des mises à jour fréquentes de certaines données.

10 L'invention s'applique notamment à des supports de mémorisation tels que les cartes à puce.

Les fabricants de mémoires de type EPROM, EEPROM, FeRAM savent que quelle que soit la technologie des mémoires non volatiles, il existe un nombre maximal N  
15 d'écritures-lectures possibles pour chaque cellule constituant une mémoire.

On considère en effet qu'une mémoire est usée dès que le nombre d'écritures et/ou de lectures a atteint ce nombre maximal N. C'est-à-dire qu'au delà de ce  
20 nombre il y a un risque d'altération des informations, voire de perte des données que l'on pourrait écrire dans la mémoire.

On cherche, selon l'invention à diminuer l'usure des cellules mémoires non volatiles dans lesquelles on  
25 est amené à effectuer de nombreux accès en écriture (cas des mémoires EPROM ou EEPROM) ou en lecture (cas des mémoires FeRAM), pour certaines données.

On a cherché traditionnellement à résoudre ce problème, en isolant les données considérées comme  
30 sensibles, c'est-à-dire les données qui sont mises à

jour souvent, dans une partie réservée à cette fin dans la mémoire.

Malheureusement il y a une fatigue des zones concernées qui se produit du fait de ces mises à jour effectuées toujours pour les mêmes données et donc toujours pour les mêmes cellules mémoires.

On a cherché à résoudre ce problème en divisant la partie réservée en deux ou plusieurs zones, de manière à mettre en oeuvre un dispositif de répartition d'usure des informations lors des écritures successives des nouvelles données. Ceci permet d'éviter la perte d'information due à une usure des cellules mémoire dédiées aux informations. En pratique, la ou les données précédentes à la nouvelle donnée sont conservées dans la ou les zones dédiées.

Cependant aucune solution proposée à ce jour n'est suffisamment satisfaisante. En d'autres termes, aucune solution ne rallonge de manière significative la durée de vie d'une telle mémoire.

Un but de la présente invention est de résoudre ce problème.

Un autre but de l'invention est d'apporter une solution à l'usure des mémoires y compris dans les cas où l'on ne sait pas a priori quelles seront les cellules mémoires qui seront stressées. Ceci sera de plus en plus le cas avec la possibilité qui est offerte de charger dans les cartes des programmes interprétables (le programme est constitué de données en langage interprétable). Les chargements de programmes interprétables pourront être des télé-chargements effectués par les utilisateurs eux-mêmes.

Un autre but de l'invention est d'apporter une solution à l'espionnage des données sensibles, puisque

comme on va le voir de manière détaillée, ces données vont être déplacées dans la mémoire.

5 L'invention a pour premier objet un système de mémorisation comprenant au moins une mémoire non volatile contenant des informations susceptibles d'être mises à jour, principalement caractérisé en ce qu'il comporte des moyens de gestion de cette mémoire aptes à déplacer sur toute ou partie de la mémoire respectivement tout ou partie du contenu de ladite  
10 mémoire.

En pratique tout le contenu de la mémoire sera déplacé avec comme exception des données qui seraient dans cette mémoire et pour lesquelles il est impératif de maintenir l'adresse physique. C'est par exemple le  
15 cas des données de gestion (et/ou instructions) du mécanisme mis en oeuvre par les moyens de gestion selon l'invention. Si ces données sont stockées dans cette mémoire, alors la partie mémoire contenant toutes ces données (et/ou instructions) ne sera pas déplacée.

20 Dans l'exemple des cartes à puce cela peut aussi être le cas des données telles que le numéro de série de la carte, ou des verrous logiques.

Dans le cas où toutes ces données seraient dans une autre mémoire de la carte, alors tout le contenu de la  
25 mémoire gérée sera déplacé.

Les moyens de gestion de la mémoire sont aptes à réaliser des déplacements de manière itérative.

Les déplacements réalisés de manière itérative sont cycliques.

30 Les moyens pour déplacer comportent :

- des moyens de transfert d'une première région vers une deuxième région,

- des moyens de conversion d'adresse de manière à ce que toutes les demandes d'accès à la première région

soient converties en demande d'accès à la deuxième région dans laquelle le contenu de la première région à été transféré.

5 Les moyens pour déplacer opèrent par décalage progressif le contenu d'une première région vers une deuxième région.

10 Selon un mode préféré de réalisation, la mémoire est organisée en régions comprenant une ou plusieurs cellules, l'une au moins des régions est vide et les moyens de gestion opèrent des décalages progressifs du contenu d'une première région vers une deuxième région ladite deuxième région étant la région vide ou vidée lors d'un décalage précédent.

15 Les moyens pour déplacer par décalage progressif le contenu d'une première région vers une deuxième région vide ou vidée comportent en outre des moyens de commande du décalage.

20 Les moyens de commande du décalage sont réalisés par un signal d'horloge.

20 Les moyens de commande du décalage sont réalisés par un signal de commande à caractère aléatoire.

25 Les moyens de commande du décalage comportent des moyens de comptage de comparaison du nombre d'accès à la mémoire par rapport à un seuil prédéterminé .

25 Les moyens de transfert comportent un programme de lecture de toute la première région concernée et d'écriture dans la deuxième région concernée.

30 Les moyens de conversion d'adresse comportent une unité logique réalisée par un programme.

30 Les moyens de conversion d'adresse comportent une unité physique réalisée par un circuit logique dans le circuit d'adressage de la mémoire.

Dans une application particulière de l'invention, le système de mémorisation est constitué d'une carte à puce.

5 Un autre objet de l'invention est un procédé de gestion d'une mémoire non volatile contenant des informations susceptibles d'être mises à jour, principalement caractérisé en ce qu'il comporte une étape de déplacement sur toute ou partie de la mémoire respectivement de tout ou partie du contenu de ladite  
10 mémoire.

Selon un mode préféré de réalisation, la mémoire est organisée en régions, et l'étape de déplacement comprend des étapes de transfert du contenu des régions.

15 Avantageusement, le procédé comporte l'étape de :

- prévoir au moins une région libre dans ladite mémoire, les informations destinées à être enregistrées dans ladite mémoire étant enregistrées dans les régions de la mémoire autres que cette région vide.

20 Selon ce mode de réalisation, l'étape de déplacement est réalisée par décalage progressif du contenu d'une première région vers une deuxième région, ladite deuxième région étant la région vide ou vidée lors d'un décalage précédent.

25 Le décalage progressif comporte une étape de :

- repérage de la nouvelle région libre.

L'étape de déplacement comporte en outre une étape de conversion d'adresses de manière à ce que toutes les demandes d'accès à la première région soient converties  
30 en demandes d'accès à la deuxième région, dans laquelle le contenu de la première région a été transféré.

L'étape de décalage progressif comporte une étape de commande du décalage.

La commande du décalage peut être réalisée par un signal d'horloge.

La commande du décalage peut être réalisée par un signal à caractère aléatoire.

5            Selon un autre mode de réalisation l'étape de commande de décalage comporte un comptage du nombre d'accès à ladite mémoire et une comparaison de ce nombre d'accès à un seuil (S) prédéterminé pour ledit nombre.

10           L'étape de transfert est réalisée au moyen d'un programme de lecture de toute la première région concernée et d'écriture dans la deuxième région concernée.

15           D'autres avantages et particularités de l'invention apparaîtront à la lecture de la description ci-jointe qui est faite à titre d'exemple non limitatif et en regard des dessins sur lesquels :

20           - la figure 1, représente le schéma d'un système de mémorisation selon un premier mode de réalisation,

- la figure 2, représente le schéma d'un système de mémorisation selon un deuxième mode de réalisation,

25           - la figure 3, représente de façon schématique un plan mémoire illustrant le mécanisme mis en oeuvre par les moyens de gestion conformes à l'invention,

- la figure 4, illustre ce mécanisme à l'issue d'un cycle complet, et

30           - la figure 5, illustre de manière schématique un moyen de repérage de la région vide conformément à l'invention.

On va décrire maintenant l'invention dans le cadre d'une application particulière où la mémoire non

volatile (ou mémoire sauvegardée) contient des données à mettre à jour, et se trouve dans une carte à puce 1.

Les schémas des figures 1 et 2 illustrent les deux configurations possibles pour une carte à puce.

5            Dans la figure 1, la carte à puce 1 comporte seulement une mémoire MA de données (et/ou de programmes interprétables) dont certaines sont susceptibles d'être mises à jour. Les moyens de gestion 2 de ladite mémoire MA sont déportés dans ce  
10 cas dans le lecteur de carte à puce.

Dans la figure 2, la carte à puce comporte à la fois les moyens de gestion 2 de la mémoire et la mémoire MA elle même.

Ces deux représentations sont classiques. Il existe  
15 dans le commerce des cartes à puce qui ne comportent que de la mémoire et des cartes à puce qui comportent un microprocesseur avec sa mémoire de programme et la mémoire servant à la ou aux applications prévues.

L'invention s'applique donc à tout système de  
20 mémorisation comprenant des moyens de gestion, que ces moyens de gestion de la mémoire soient sur le même support que la mémoire elle-même, où qu'ils soient déportés par exemple dans un lecteur de cartes à puce.

La figure 1 représente plus particulièrement des  
25 moyens de gestion formés par une unité de traitement UT qui sera par exemple un microprocesseur, une mémoire de programme MP (ROM ou PROM) associée à ce microprocesseur MP. Cette mémoire de programme MP comporte généralement un programme d'application AP.  
30 Selon l'invention, la mémoire de programme comportera également un programme P permettant de mettre en oeuvre le mécanisme de gestion qui va être décrit dans la suite.



Les moyens de gestion 2 de la mémoire MA de données d'application sont par conséquent constitués par l'unité de traitement UT et au moins une mémoire de programme MP, qui contient le programme P apte à mettre  
5 en oeuvre le mécanisme de gestion de cette mémoire MA.

A cette fin, ce programme P contient un sous-programme T de transfert de données, un programme de comptage CPC du nombre  $N_{AD}$  d'accès à la mémoire MA et de comparaison dudit nombre d'accès  $N_{AD}$  à un seuil  
10 prédéterminé S.

Ce programme P peut contenir également un programme de conversion CA1 qui va permettre de faire des conversions d'adresses physiques pour une adresse  
logique demandée par le programme d'application AP.

15 Ces moyens de conversion peuvent en fait, également être réalisés directement au niveau de la mémoire MA par un circuit logique câblé CA2 contenu par exemple dans le circuit d'adressage A de la mémoire MA.

En effet, on pourra choisir dans le cas de systèmes  
20 existants, de mettre en oeuvre le mécanisme de conversion d'adresses physiques dans un sous-programme CA1 de la mémoire de programme comme on vient de le dire.

Mais on pourra également pour des nouveaux systèmes  
25 et des nouvelles mémoires, prévoir au stade de la fabrication, un circuit logique CA2 apte à effectuer ces conversions d'adresses physiques.

On va illustrer les mécanismes de gestion mis en  
oeuvre par les moyens de gestion conformes à  
30 l'invention, au moyen des figures 3, 4 et 5.

La représentation qui est faite du plan mémoire sous forme de couronne est fictive, elle permet simplement de bien illustrer le mécanisme mis en jeu et qui s'apparente à un jeu de taquin. On va retenir

5 simplement que la mémoire est découpée ou organisée physiquement en régions A, B, C, ... n et, que ces régions peuvent être formées d'une seule cellule mémoire par exemple ou d'un ensemble de cellules selon la technologie de la mémoire utilisée.

A titre d'exemple, dans une mémoire EEPROM, la mémoire est organisée en régions appelées pages, chaque page ayant une taille de plusieurs octets.

10 Le schéma de la figure 3, illustre deux plans mémoire, un premier plan pris à l'instant  $T_0$ , instant pour lequel le nombre d'accès mémoire  $N_{AD}$  est zéro par exemple et, un deuxième plan à l'instant  $T_1$ , instant pour lequel ce nombre d'accès  $N_{AD}$  a atteint le seuil prédéterminé S.

15 A l'instant  $T_0$ , on peut repérer les régions A, B, C, ... n et une région vide  $P_0$ . A l'instant  $T_1$ , on constate que le contenu de la région A est passé dans la région vide  $P_0$ , la région vide  $P_0$  étant maintenant celle qui se trouve à l'adresse physique de la région A à l'instant  $T_0$ .

Le mécanisme a permis par conséquent d'effectuer un décalage du contenu de la région A dans la région vide  $P_0$ . La nouvelle région  $P_0$  se trouve dans l'ancien emplacement de la région A.

25 Le mécanisme a permis par conséquent d'opérer un transfert de données de la région A dans la région vide  $P_0$ .

30 Ce mécanisme permet en outre vis-à-vis du programme d'application AP faisant des demandes d'accès DA (lectures ou écritures) à des adresses logiques pour des données se trouvant dans la région A, d'opérer une conversion de l'adresse physique (correspondant à l'adresse logique demandée), à l'adresse physique qui

est celle qui correspond au nouvel emplacement desdites données dans la région A.

L'ordre d'effectuer un transfert d'une région A à la région vide ou vidée  $P_0$  est passé par les moyens de gestion, c'est-à-dire par le programme P lorsque le sous-programme de comptage du nombre d'accès  $N_{AD}$  a atteint le seuil prédéterminé S.

La figure 4 illustre le mécanisme selon l'invention lorsque l'on a opéré à tous les décalages nécessaires pour obtenir un décalage de toutes les régions de la mémoire. Si le nombre de régions est n le nombre de décalages opérés par les moyens de gestion de la mémoire sera égal à ce nombre n, de manière à ce que tout le contenu de la mémoire ait été transféré d'une région à une autre région en utilisant la région du départ puis la région qui a été vidée à chaque décalage.

Toutes les régions seront ainsi décalées cycliquement.

A titre d'exemple, si l'on a  $n=100$  régions (ou pages) le mécanisme de gestion procédera à  $100 \times 100$  décalages pour se retrouver au point de départ qui correspond à l'adresse physique origine  $A_{D0}$  de la page  $P_0$ .

La figure 5 illustre un moyen pour repérer l'emplacement de la région vide  $P_0$ . Pour réaliser ce repérage, on prévoit une zone  $Z_0$  qui peut se situer dans une zone fixe de cette mémoire MA réservée à cet effet ou dans une zone mémoire électriquement programmable du système de gestion.

Cette zone a une longueur au moins égale à n bits, n correspondant au nombre de décalages pour opérer un cycle de décalage complet (décalage de toutes les régions).

Le mécanisme selon l'invention permet de mettre un bit à 1 à chaque fois que la région vide  $P_0$  est déplacée. Cette région  $Z_0$  permet ainsi de repérer l'emplacement physique de la région vide. Un autre  
5 compteur va permettre de compter le nombre de cycles complets de décalages. Ce compteur CP peut être réalisé par le programme P par exemple.

Ainsi, pour toute mémoire ayant un nombre d'accès limité (dû au phénomène de vieillissement), le  
10 programme d'application utilisant ladite mémoire pourra faire tous les accès désirés, sans risques grâce aux moyens de gestion qui mettent en oeuvre le mécanisme qui vient d'être décrit.

Ce mécanisme permet de faire en sorte que les  
15 données des régions de la mémoire qui sont les plus souvent modifiées (ou lues) ne soient pas toujours situées dans les mêmes régions, mais qu'elles soient déplacées d'une région à l'autre et ce, pour toutes les régions sans que ces régions aient besoin d'être  
20 identifiées.

A un instant donné, les données d'une région sont par exemple au début de la mémoire et progressivement vont glisser vers la fin et recommencer à venir au  
début.

25 Le programme d'application fait ses accès en lecture-écriture sans se rendre compte que le lieu physique des données auquel il désire accéder a été changé.

A titre d'exemple, sans le mécanisme de  
30 l'invention, si un programme d'application fait des demandes d'accès à une seule cellule mémoire et s'il y accède  $N=1.000.000$  de fois par exemple, il aura détruit la cellule au bout de  $N$  fois, la mémoire ne pourra plus être utilisée.

Grâce au mécanisme, le programme va accéder par exemple 1.000.000 de fois à une information, mais cette information aura été déplacée successivement sur 100 cellules par exemple, chaque cellule aura donc été  
5 stressée 10.000 fois.

Les régions (les cellules) dans lesquelles sont stockées des données pour lesquelles il y a des mises à jour régulières à faire au cours de la durée de vie de la carte sont plus stressées que les autres par le  
10 programme d'application.

L'invention permet donc à un tel programme de ne pas stresser toujours, pour une donnée à mettre à jour, les mêmes cellules ou les mêmes régions. Ledit programme stressera pour cette donnée un autre ensemble  
15 de cellules de la mémoire, puis encore un autre ensemble de cellules, etc. L'usure occasionnés par les mises à jour de cette donnée sera par conséquent réparti sur plusieurs ensembles de cellules ou régions.

Les moyens de gestion qui sont mis en oeuvre pour  
20 obtenir cette répartition de stress permettent d'avoir une entière transparence vis-à-vis du programme d'application.

Le programme d'application passe ses ordres d'accès (commandes de lecture ou d'écriture) à une adresse  
25 logique, les moyens de gestion reçoivent ces commandes et effectuent classiquement la correspondance entre l'adresse physique et l'adresse logique demandée, tant que la donnée n'a pas été transférée à une autre adresse physique.

30 Les moyens de gestion effectuent une conversion d'adresse physique pour ladite donnée chaque fois qu'aura eu lieu un décalage, c'est-à-dire le transfert du contenu de la région dans laquelle se trouve cette donnée dans une autre région.

**REVENDEICATIONS**

1. Système de mémorisation comprenant au moins une mémoire non volatile (MA) contenant des informations susceptibles d'être mises à jour, caractérisé en ce qu'il comporte des moyens de gestion (UT,MP) de cette  
5 mémoire aptes à déplacer sur toute ou partie de la mémoire respectivement tout ou partie du contenu de ladite mémoire.

2. Système de mémorisation selon la revendication  
10 1, caractérisé en ce que les moyens de gestion (UT, MP) de la mémoire sont aptes à réaliser des déplacements de manière itérative.

3. Système de mémorisation selon la revendication  
15 2, caractérisé en ce que les déplacements réalisés de manière itérative sont cycliques.

4. Système de mémorisation selon l' une quelconque des revendications précédentes, caractérisé en ce que  
20 les moyens pour déplacer (P) comportent :

- des moyens de transfert (T) d'une première région vers une deuxième région,
- des moyens de conversion d'adresse (T en A) de manière à ce que toutes les demandes d'accès (DA) à la  
25 première région (A) soient converties en demande d'accès à la deuxième région dans laquelle le contenu de la première région à été transféré.

5. Système de mémorisation selon la revendication  
30 4, caractérisé en ce que les moyens pour déplacer

opèrent par décalage progressif le contenu d'une première région (A) vers une deuxième région (Po).

5           6. Système de mémorisation selon la revendication  
5, dans lequel la mémoire est organisée en régions  
(A, B ... n) comprenant une ou plusieurs cellules, et  
dont l'une au moins des régions est vide, caractérisé  
en ce que les moyens de gestion opèrent des décalages  
progressifs du contenu d'une première région vers une  
10 deuxième région ladite deuxième région étant la région  
vide ou vidée lors d'un décalage précédent.

          7. Système de mémorisation selon la revendication  
6, caractérisé en ce que les moyens pour déplacer (P)  
15 par décalage progressif le contenu d'une première  
région vers une deuxième région vide ou vidée  
comportent en outre des moyens de commande du  
décalage (CP).

20           8. Système de mémorisation selon la revendication  
7, caractérisé en ce que les moyens de commande du  
décalage sont réalisés par un signal d'horloge.

          9. Système de mémorisation selon la revendication  
25 7, caractérisé en ce que les moyens de commande du  
décalage sont réalisés par un signal de commande à  
caractère aléatoire.

          10. Système de mémorisation selon la revendication  
30 7, caractérisé en ce que les moyens de commande du  
décalage comportent des moyens de comptage et de  
comparaison (CPC) du nombre d'accès (DA) à la mémoire  
par rapport à un seuil (S) prédéterminé .

11. Système de mémorisation selon la revendication 4, caractérisé en ce que les moyens de transfert (T) comportent un programme de lecture de toute la première région concernée et d'écriture dans la deuxième région concernée.

12. Système de mémorisation selon la revendication 4, caractérisé en ce que l'unité de conversion est une unité logique réalisée par un programme (CA1).

13. Système de mémorisation selon la revendication 4, caractérisé en ce que l'unité de conversion est une unité physique (CA2) réalisée par un circuit logique dans le circuit d'adressage de la mémoire.

14. Système de mémorisation selon l'une quelconque des revendications précédentes, caractérisé en ce qu'il est constitué d'une carte à puce (1).

15. Procédé de gestion d'une mémoire non volatile contenant des informations susceptibles d'être mises à jour, caractérisé en ce qu'il comporte une étape de déplacement sur toute ou partie de la mémoire respectivement de tout ou partie du contenu de ladite mémoire.

16. Procédé de gestion d'une mémoire selon la revendication 15, selon lequel la mémoire est organisée en régions (A, B, ... n), caractérisé en ce que l'étape de déplacement comprend des étapes de transfert du contenu des régions.



17. Procédé de gestion d'une mémoire selon la revendication 15 ou 16, caractérisé en ce qu'il comporte l'étape de :

5 - prévoir au moins une région libre (Po) dans ladite mémoire, les informations destinées à être enregistrées dans ladite mémoire étant enregistrées dans les régions de la mémoire autres que cette région vide.

10 18. Procédé de gestion d'une mémoire selon les revendications 16 et 17, caractérisé en ce que l'étape de déplacement est réalisée par décalage progressif du contenu d'une première région vers une deuxième région, ladite deuxième région étant la région vide ou vidée  
15 lors d'un décalage précédent.

19. Procédé de gestion d'une mémoire selon la revendication 18, caractérisé en ce de décalage progressif comporte une étape de:

20 - repérage de la nouvelle région libre.

20. Procédé de gestion d'une mémoire selon l'une quelconque des revendications 16 à 20, caractérisé en ce que l'étape de déplacement comporte en outre une  
25 étape de conversion d'adresses de manière à ce que toutes les demandes d'accès à la première région soient converties en demandes d'accès à la deuxième région, dans laquelle le contenu de la première région a été transféré.

30

21. Procédé de gestion d'une mémoire selon la revendication 20, caractérisé en ce que l'étape de décalage progressif comporte une étape de commande du décalage.

22. Procédé de gestion selon la revendication 21, caractérisé en ce que l'étape de commande du décalage est réalisée par un signal d'horloge.

5

23. Procédé de gestion selon la revendication 21, caractérisé en ce que signal de commande a un caractère aléatoire.

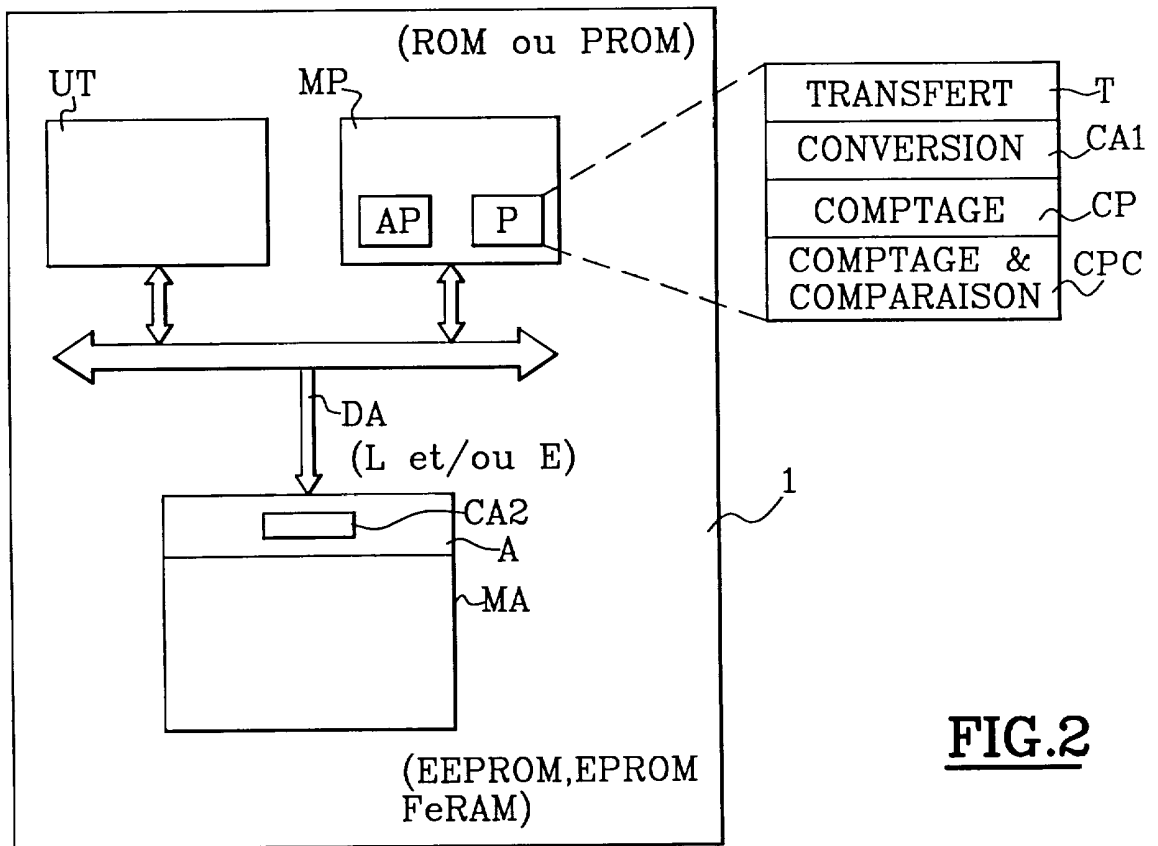
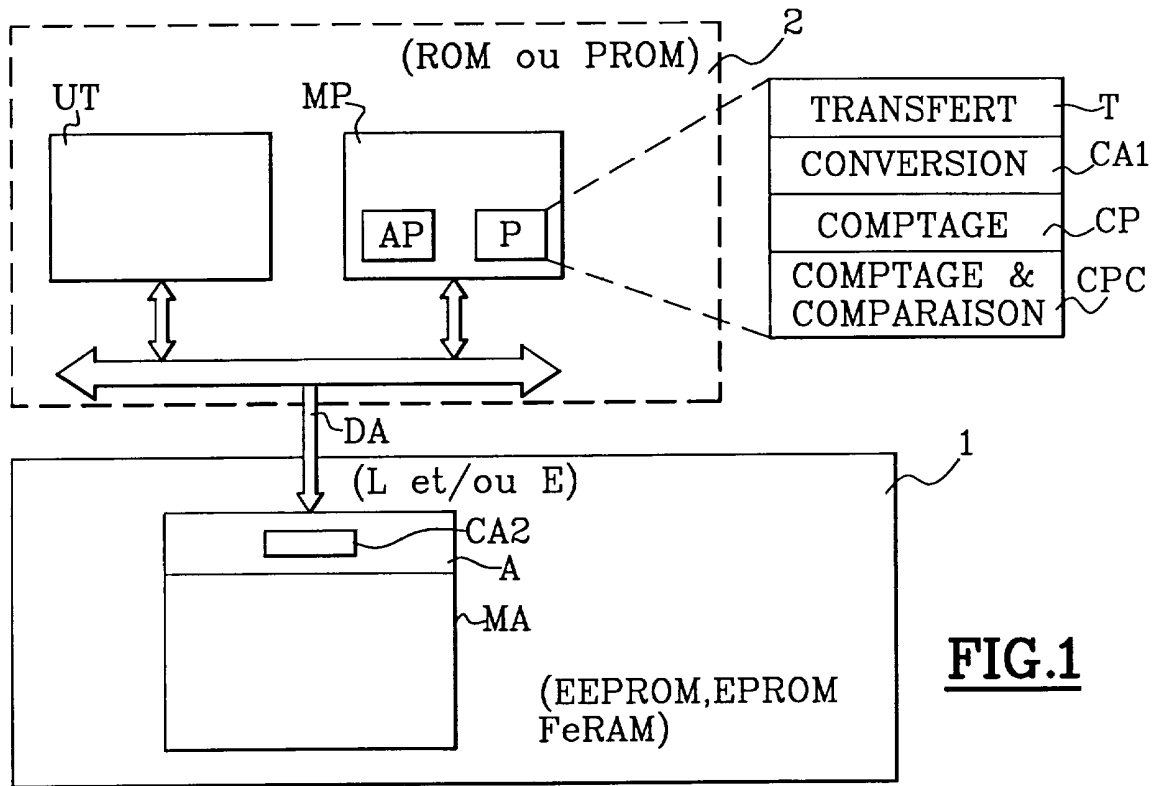
10

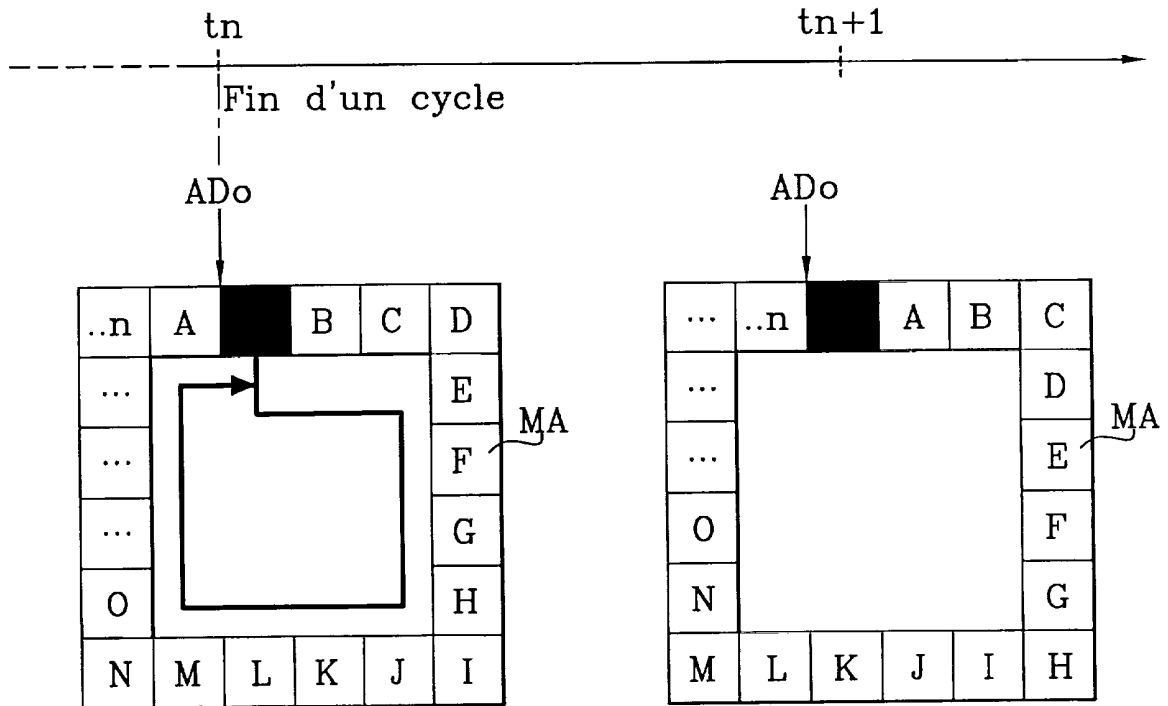
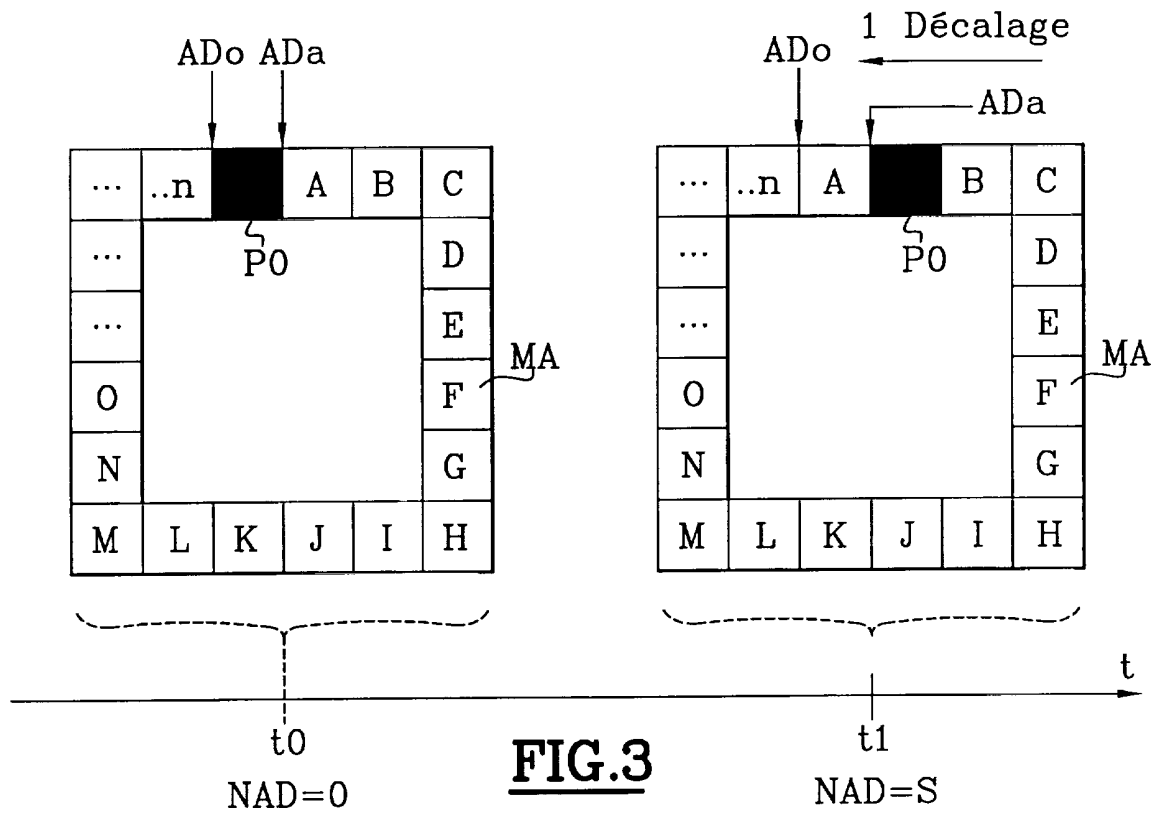
24. Procédé de gestion d'une mémoire selon la revendication 21, caractérisé en ce que l'étape de commande de décalage comporte un comptage du nombre d'accès à ladite mémoire et une comparaison de ce nombre d'accès à un seuil (S) prédéterminé pour ledit nombre.

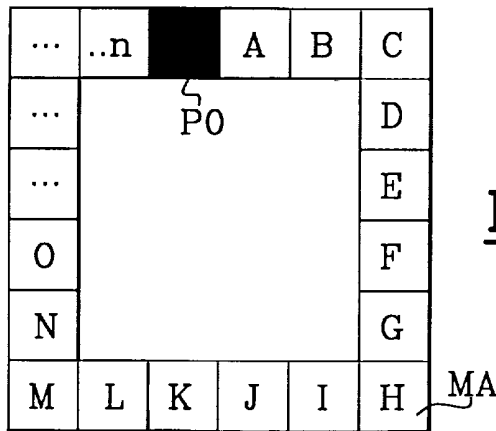
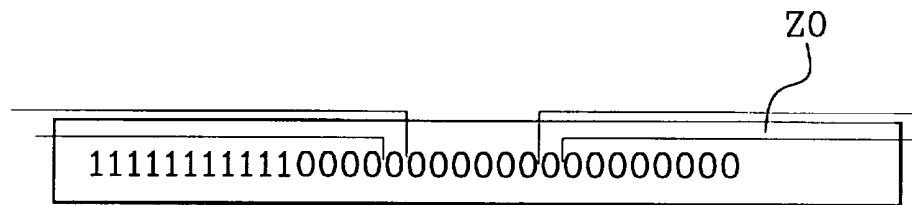
15

25. Procédé de gestion d'une mémoire selon la revendication 16, caractérisé en ce que l'étape de transfert est réalisée au moyen d'un programme de lecture de toute la première région concernée et d'écriture dans la deuxième région concernée.

20







**FIG.5**

INSTITUT NATIONAL  
de la  
PROPRIETE INDUSTRIELLE

RAPPORT DE RECHERCHE  
PRELIMINAIRE

établi sur la base des dernières revendications  
déposées avant le commencement de la recherche

N° d'enregistrement  
national

FA 569260  
FR 9816216

DOCUMENTS CONSIDERES COMME PERTINENTS		Revendications concernées de la demande examinée
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes	
X	GB 2 291 991 A (MEMORY CORP PLC) 7 février 1996 (1996-02-07)	1-7,11, 15-21,25
Y	* page 7, ligne 22 - page 8, ligne 29; figures 3A,3B *	10
Y	FR 2 712 412 A (CITROEN SA;PEUGEOT) 19 mai 1995 (1995-05-19) * revendications 1,3; figure 3 *	10
		DOMAINES TECHNIQUES RECHERCHES (Int.CL.6)
		G06F G11C G07F
Date d'achèvement de la recherche		Examineur
9 juillet 1999		Ledrut, P
CATEGORIE DES DOCUMENTS CITES		
X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : pertinent à l'encontre d'au moins une revendication ou arrière-plan technologique général O : divulgation non-écrite P : document intercalaire T : théorie ou principe à la base de l'invention E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure. D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant		

1

EPO FORM 1503 03.82 (P04C.13)