

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2006-510028

(P2006-510028A)

(43) 公表日 平成18年3月23日(2006.3.23)

(51) Int. Cl.		F I			テーマコード (参考)
GO 1 R 1/073 (2006.01)		GO 1 R 1/073		E	2 G 0 0 3
GO 1 R 31/26 (2006.01)		GO 1 R 31/26		J	2 G 0 1 1
HO 1 L 21/66 (2006.01)		HO 1 L 21/66		B	4 M 1 0 6

審査請求 未請求 予備審査請求 未請求 (全 23 頁)

(21) 出願番号 特願2004-563736 (P2004-563736)
 (86) (22) 出願日 平成15年12月15日 (2003.12.15)
 (85) 翻訳文提出日 平成17年8月15日 (2005.8.15)
 (86) 国際出願番号 PCT/US2003/040316
 (87) 国際公開番号 W02004/059331
 (87) 国際公開日 平成16年7月15日 (2004.7.15)
 (31) 優先権主張番号 10/321,743
 (32) 優先日 平成14年12月16日 (2002.12.16)
 (33) 優先権主張国 米国 (US)

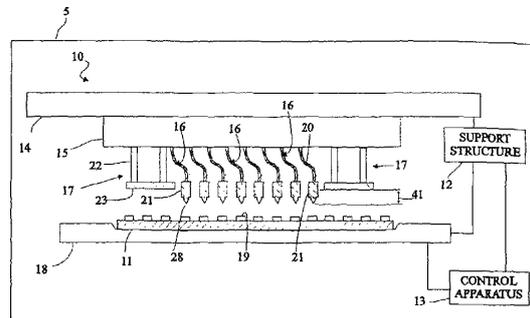
(71) 出願人 598114804
 フォームファクター, インコーポレイテッド
 アメリカ合衆国カリフォルニア州94551,
 リヴモア, サウスフロント・ロード・7005
 (74) 代理人 100087642
 弁理士 古谷 聡
 (74) 代理人 100076680
 弁理士 溝部 孝彦
 (74) 代理人 100121061
 弁理士 西山 清春

最終頁に続く

(54) 【発明の名称】 プローブカードアセンブリにおいてオーバートラベルを制限する装置及び方法

(57) 【要約】

本発明は半導体装置を試験する方法及び装置に関する。オーバートラベルストップが、プローブカードアセンブリのプローブに対して被試験装置のオーバートラベルを制限する。フィードバック制御技術が、半導体装置とプローブカードアセンブリの相対的な運動を制御するのに使用される。プローブカードアセンブリは、プローブカードアセンブリに対して被試験半導体装置の過度のオーバートラベルを緩和する可撓性の基部を含む。



【特許請求の範囲】

【請求項 1】

基板の表面に取り付けられている複数のプローブと、

前記基板の前記表面に取り付けられているストップ構造体からなるプローブカードアセンブリ。

【請求項 2】

前記ストップ構造体がセンサーを含む請求項 1 に記載のプローブカードアセンブリ。

【請求項 3】

前記プローブがアレイの状態に配置され、さらに前記装置が前記ストップ構造体を複数含む請求項 2 に記載のプローブカードアセンブリ。

10

【請求項 4】

前記複数のストップ構造体の少なくとも 2 つが、前記アレイの対向する側に配置されている請求項 3 に記載のプローブカードアセンブリ。

【請求項 5】

試験される装置と前記ストップ構造体との間の接触を判定する検出手段をさらに含む請求項 1 に記載のプローブカードアセンブリ。

【請求項 6】

前記プローブの 1 つに対する力の程度を判定する検出手段をさらに含む請求項 1 に記載のプローブカードアセンブリ。

【請求項 7】

前記プローブのそれぞれが、前記基板の前記表面から第 1 の距離に配置されている接触先端を含み、

20

前記ストップ構造体が、前記基板の前記表面から第 2 の距離に配置されているストップ構造体を含む請求項 1 に記載のプローブカードアセンブリ。

【請求項 8】

前記第 2 の距離が前記第 1 の距離よりも小さい請求項 7 に記載のプローブカードアセンブリ。

【請求項 9】

前記プローブが圧縮可能であり、前記ストップ構造体が前記プローブの圧縮を制限する請求項 1 に記載のプローブカードアセンブリ。

30

【請求項 10】

前記プローブが弾力性を有する請求項 9 に記載のプローブカードアセンブリ。

【請求項 11】

前記ストップ構造体が圧縮可能である請求項 1 に記載のプローブカードアセンブリ。

【請求項 12】

前記ストップ構造体が弾力性を有する請求項 11 に記載のプローブカードアセンブリ。

【請求項 13】

可撓性材料からなり、前記ストップ構造体に適用される力にตอบสนองして屈曲するように構成されている第 2 の基板をさらに含む請求項 1 に記載のプローブカードアセンブリ。

【請求項 14】

前記ストップ構造体をさらに複数含む請求項 1 に記載のプローブカードアセンブリ。

40

【請求項 15】

プローブカードアセンブリを製造する方法であって、

基板の表面に複数のプローブを形成するステップと、

前記基板の前記表面にストップ構造体を形成するステップからなる方法。

【請求項 16】

複数のプローブを形成する前記ステップ及びストップ構造体を形成する前記ステップが、犠牲基板上に複数の先端構造及びストッププレートをリソグラフィにより形成するステップと、

前記基板の前記表面に取り付けられている複数のプローブ本体に前記先端構造を移動す

50

るステップと、

前記基板の前記表面に取り付けられているストップ支持体に前記ストッププレートを移動するステップからなる請求項 15 に記載の方法。

【請求項 17】

前記基板の前記表面に取り付けられている複数のプローブ本体に前記先端構造を移動する前記ステップ、及び前記基板の前記表面に取り付けられているストップ支持体に前記ストッププレートを移動する前記ステップが、

前記プローブ本体に前記先端構造を取り付けるステップと、

前記ストップ支持体に前記ストッププレートを取り付けるステップと、

前記犠牲基板から前記先端構造及び前記ストッププレートを解放するステップからなる請求項 16 に記載の方法。 10

【請求項 18】

犠牲基板上に複数の先端構造及びストッププレートをリソグラフィにより形成する前記ステップが、

複数のマスク層をパターン形成するステップと、

前記パターン形成されたマスク層に材料を付着し、前記先端構造及び前記ストッププレートを形成するステップからなる請求項 16 に記載の方法。

【請求項 19】

前記パターン形成されたマスク層が、前記先端構造及び前記ストッププレートの形状を画定する請求項 18 に記載の方法。 20

【請求項 20】

前記パターン形成されたマスク層が、前記先端構造及び前記ストッププレートの相対的な位置を画定する請求項 18 に記載の方法。

【請求項 21】

前記先端構造の接触部分が第 1 の面に配置され、前記接触構造の接触部分が第 2 の面に配置され、前記第 1 の面が前記第 2 の面から所定の距離にある請求項 20 に記載の方法。

【請求項 22】

前記プローブが圧縮可能であり、前記ストップ構造体が前記プローブの圧縮を制限する請求項 15 に記載の方法。

【請求項 23】

前記プローブが弾力性を有する請求項 22 に記載の方法。 30

【請求項 24】

前記基板を第 2 の基板に固定するステップをさらに含み、前記第 2 の基板が可撓性である請求項 15 に記載の方法。

【請求項 25】

前記ストップ構造体を他の装置との接触を検出するように構成するステップをさらに含む請求項 15 に記載の方法。

【請求項 26】

前記基板の前記表面にストップ構造体を形成する前記ステップが、前記基板の前記表面に前記ストップ構造体を複数形成するステップからなる請求項 15 に記載の方法。 40

【請求項 27】

前記基板の前記表面に複数のプローブを形成する前記ステップが、前記複数のプローブをアレイの状態に形成するステップからなり、さらに前記複数のストップ構造体の少なくとも 2 つを他の装置との接触を検出するように構成するステップを含む請求項 26 に記載の方法。

【請求項 28】

前記アレイの対向する側に前記ストップ構造体の 2 つを形成するステップをさらに含む請求項 27 に記載の方法。

【請求項 29】

試験される電子装置とプローブカードアセンブリの間の相対的な移動を制御する方法であ 50

って、

前記装置と前記プローブカードアセンブリとの相対的な移動を生じさせるステップと、
前記ウエハと前記プローブカードアセンブリの間のオーバートラベルの所望量を検出するステップと、

前記オーバートラベルの所望量を検出されることにより、前記装置と前記プローブカードアセンブリの前記相対的な移動を停止するステップからなる方法。

【請求項 30】

前記オーバートラベルの所望量を検出する前記ステップが、前記プローブカードアセンブリ上のストップ構造体と前記装置との間の接触を検出するステップを含む請求項 29 に記載の方法。

10

【請求項 31】

前記オーバートラベルの所望量を検出する前記ステップが、前記プローブカードアセンブリ上の複数のストップ構造体と前記装置との間の接触を検出するステップを含む請求項 29 に記載の方法。

【請求項 32】

試験される装置とプローブカードアセンブリの相対的な移動を制御する方法をコントローラに実施させるための機械実行命令を格納するための媒体であって、当該方法が、

制御信号を生成し、前記装置と前記プローブアセンブリとの相対的な移動を生じさせるステップと、

前記ウエハと前記プローブカードアセンブリの間のオーバートラベルの所望量の達成を表す入力信号を受容するステップと、

20

前記入力信号に応答して、前記装置と前記プローブカードアセンブリの相対的な移動を停止させる制御信号を生成するステップとからなる媒体。

【請求項 33】

試験される電子装置とプローブカードアセンブリの間の相対的な移動を制御する方法であって、

前記装置と前記プローブカードアセンブリとの相対的な移動を生じさせるステップと、

前記プローブカードアセンブリに対する前記装置の力を判定するステップと、

前記力が最大の力を超えた際に、前記移動を停止するステップからなる方法。

【請求項 34】

前記力にしたがって前記移動の速度を調節するステップをさらに含む請求項 33 に記載の方法。

30

【請求項 35】

前記力にしたがって前記移動の速度を調節する前記ステップが、前記力からの増大に伴い前記速度を減じるステップを含む請求項 34 に記載の方法。

【請求項 36】

試験される装置とプローブカードアセンブリの相対的な移動を制御する方法をコントローラに実施させるための機械実行命令を格納するための媒体であって、当該方法が、

制御信号を生成し、前記装置と前記プローブアセンブリとの相対的な移動を生じさせるステップと、

40

前記プローブカードアセンブリに対する前記装置の力に対応する入力信号を受容するステップと、

前記力が最大の力を超えた際に、前記移動を停止させる制御信号を生成するステップとからなる媒体。

【請求項 37】

前記方法がさらに、前記力にしたがって前記移動の速度を調節する制御信号を生成するステップを含む請求項 36 に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

50

本発明は半導体装置を試験することに関する。

【背景技術】

【0002】

一般的に、単一の半導体（集積回路）装置（ダイ）は、ホトリソグラフィ、付着、拡散などの公知の技術を利用して半導体ウエハ上にいくつかの同一の装置を作り出すことにより製造される。これらの工程は、単一のダイが半導体ウエハから単一化（分離）された後、複数の完全に機能する集積回路装置を作り出すように意図されている。実際には、ウエハそれ自体の物理的な欠陥及び/又はウエハ処理における欠陥が、いくつかのダイを「良」（完全に機能する）に、またいくつかのダイを「不良」（不完全に機能する）にしばしば導く。通常、それらがパッケージング（後に回路へと統合するために、トランスファー成形プラスチック、セラミック、金属パッケージ内への封入）される前に、好ましくはウエハからそれらを単一化する前に、ウエハ上の複数のダイのどれが機能するダイであるかを特定できることが好ましい。このために、ウエハテスト又は「プローバ」が利用され、ダイ上の同様な複数の別個の接続ピン（又はボンドパッド）に複数の別個の押圧接続が形成される。このように、半導体ダイは、ウエハからダイに単一化される前に試験され、機能させられる。ウエハテストの従来の構成要素は、プローブカードアセンブリである。使用に際して、試験されるウエハ又は装置（DUT）及びプローブカードアセンブリはともに、複数のプローブ要素の外側の先端がウエハ上の対応するダイパッドと電気的に係合するような状態にされる。

10

【発明の開示】

20

【発明が解決しようとする課題】

【0003】

概して本発明は、半導体装置を試験することに関する。

【課題を解決するための手段】

【0004】

一態様において、本発明は、プローブカードアセンブリのプローブに対して、試験される装置のオーバートラベルを制限するオーバートラベルストップに関する。本発明の他の態様は、半導体装置とプローブカードアセンブリの相対的な運動のフィードバック制御、及びプローブカードアセンブリに対する半導体装置の過度のオーバートラベルを緩和する可撓性の基部を備えるプローブカードアセンブリを含む。

30

【発明を実施するための最良の形態】

【0005】

本発明の原理の理解を進める目的で、さらに図面に図解する実施形態を参照し、それを説明するのに特定の語を利用する。それにも関わらず、それによって本発明の範囲を限定することを意図していないこと、及び示した装置に対する何らかの変更、修正、ここに示すような本発明の原理の何らかのさらなる応用が本発明に係る当業者によって通常なされるであろうことが予想されることを理解されなければならない。

【0006】

図1を参照すると、この図は半導体装置を試験する半導体テスト5を示している。概してテスト5は、プローブカードアセンブリ10、支持構造12、制御装置13、半導体装置ホルダ18を含む。プローブカードアセンブリ10は、本発明により、半導体装置11と係合するように配置され、半導体装置11（あるいは被試験装置又は「DUT」として知られている）と示されている。

40

【0007】

図1に示す例示的なプローブカードアセンブリ10は、概して基部アセンブリ14、間隔変換器15、複数のプローブ16（多数のうちの8つを示す）、複数のオーバートラベルストップアセンブリ17を含む。支持構造12は、プローブカードアセンブリ10を支持し、DUT 11の方へプローブカードアセンブリ10を機能的に移動させ、あるいはDUT 11がプローブカードアセンブリ10の方へ移動する際に、プローブカードアセンブリ10を静止した状態で機能的に保持する。プローブカードアセンブリ10がDUT 11の方へ移動され、又はプローブカード

50

アセンブリ10の方へDUT 11が移動されて、試験が進行する際、ホルダ18は、支持構造12と接続され、DUT 11を静止した状態で保持するように構成されている。半導体装置ホルダ18は、試験の最中、半導体装置11を確実に保持する任意の構成とすることができる。またホルダ18は、インデックスユニットにより、半導体装置11を把持し、試験位置に半導体装置を移動し、試験の最中、半導体装置を保持し及び/又は移動し、さらにテスト5の外へ取り出し位置に半導体装置を移動するように構成されている。一実施形態において、ホルダ18は、制御装置13と半導体装置11を電氣的に接続し、又はそのような接続を容易にする電氣的な接続装置を含む。制御装置13は、支持構造12及びDUTホルダ18と接続され、プローブカードアセンブリ10及び/又はDUT 11の移動を制御するコンピュータハードウェア及びソフトウェアのような構成要素を含む。代替的な実施形態においては、制御装置13は、プローブカードアセンブリ10及び/又はDUT 11の移動を制御するのにコンピュータ構成要素に依存せず、制限するのではなく、レバー、リンク機構、ラックアンドピニオン機構、ケーブル、プリー及び/又はプローブカードアセンブリ10とDUT 11を移動するための同様の装置を含む任意の形式の手動動作装置を設けることを意図されている。また制御装置13は、プローブカードアセンブリ10と電氣的に接続され、DUT 10と電氣的に接続可能であり、(ホルダ18と独立に又はホルダ18を介して)データ試験信号がDUTに対して送受信される。

10

20

30

40

50

【0008】

図1においてプローブカードアセンブリ10は基部14及び間隔変換器15を含むものとして図解されているが、プローブカードアセンブリを如何なる形式のプローブカードアセンブリとすることもできる。例えばプローブカードアセンブリ10を、プローブ16とオーバートラベルストップ17が直接取り付けられている基部14だけの単純なものとしてすることができる。他の例として、プローブカードアセンブリ10は、米国特許第5,974,662号に示されているプローブカードアセンブリのようなより複雑な部品の組立体を含むことが可能であり、この米国特許は参照することにより、その内容を全て本発明に取り入れることとする。プローブ16を、制限することなく、針状プローブ、座屈ビームプローブ(例えば「コブラ」プローブ)、バンプ、ポスト、ばねプローブを含む任意の形式のプローブとすることができる。ばねプローブの包括的な例示には、米国特許出願公開第2002/0055282A1号、米国特許出願第09/032,473号(1998年2月26日出願)、米国特許出願第10/262,712号(2002年7月24日出願)、米国特許第6,268,015号、米国特許第5,917,707号に開示のばね接触子が含まれ、これらの特許、特許出願は参照することにより、その内容を全て本発明に取り入れることとする。

【0009】

DUT 11は半導体ウエハであり、その上に複数の集積回路チップ又は「ダイ」(図示せず)が形成されている。各独立したダイは、電力、接地、データやアドレスや制御のような信号、などをダイにもたらすための多くのピン又はボンドパッド19を有する。DUT 11には、互いに近接して配置されている(例えば中心間距離0.127mm(5ミル))何百ものボンドパッド19が含まれ、ボンドパッドはダイの縁部付近で単一の列以外の配列で配置されている。多数のボンドパッドアレイが近接しているため、プローブ16の先端は、基部アセンブリ14に対する接続よりも、他のものに対して(相対的にファインピッチで)より接近して隔置される必要がある。したがって「間隔変換」(時に「ピッチ拡張」と称される)は、参照番号15に典型的に示されている間隔変換器により本発明に組み立てられている(5,974,662号の構成要素506と類似)。間隔変換器15は、基部アセンブリ14から、例えば図1に示すようにボンドパッド19の一致するアレイと整列するプローブ16の明確に組織化されたアレイへと、空間的に乱雑な入力接続子(図示せず)の方向を変えることにより、複数のプローブ16とDUT 11の対応するボンドパッド19の間の確実な試験接続の形成を容易にする。基部アセンブリ14から間隔変換器15への入力接続(図示せず)は、任意の好適な仕方により形成される。

【0010】

例示的な複数のプローブ16のそれぞれは可撓性の相互接続ワイヤ要素20及びプローブ先

端21を含む。各例示的なオーバートラベルストップアセンブリ17は、一対の実質上剛直な支柱22及びストッププレート23を含む。各支柱22は、一端において間隔変換器15に対して任意の好適な仕方で固定的に取り付けられ、その対向する端部において、ストッププレート23に取り付けられている。DUT 11とプローブカードアセンブリ10が接合されると、プローブ先端21は対応するボンドパッド19と係合し、可撓性のばね様のワイヤ要素20が変形する(図2に示すように)。隣接するオーバートラベルストップアセンブリ17は、所定の距離(接近限界)でDUT 11と係合して、DUT 11とプローブカードアセンブリ10がどのくらい接近可能であるかを物理的に制限し、その結果としてプローブ先端21とボンドパッド19の間の適切な圧力係合が確実となる。

【0011】

図3a~3g及び図4a~4cを参照すると、それらには、本発明の一実施形態によるプローブカードアセンブリ10の部分形成するための例示的な方法が示されている。図3aに示すように、複数のピット26が、マスキングのような公知の方法を利用して、半導体ウエハのような犠牲基板にエッチングされる。ピットの数及び配列は、試験される対応するDUTのボンドパッドの数及び配列に対応する。これらのピット26はプローブ先端21の端部28を形成する。図3bを参照すると、随意的な第1のマスキング層(マスク31)が、公知の方法を利用して、犠牲基板27上に、ピット26に隣接して、特定の寸法及び形状を持って形成される。マスク31はSU8のようなホトレジスト材料であることが好ましい。

【0012】

図3cを参照すると、解放材料(及び/又はシード材料)32が基板及びマスク31上に形成されている。解放材料32は、犠牲基板27及びマスク31と、それにしたがってその上に形成されるプローブ先端21及びストッププレート23との分離を容易にするために適用される。またプローブ先端21及びストッププレート23が電気メッキにより形成されるのであれば、解放材料32は電気メッキに必要とされる導電層をもたらす。一実施形態では、解放層32はアルミニウムを含む。他の適切な材料として、限定するのではなく、銅、チタン、タングステン、これらの材料の合金及び/又は上記のように機能するそのような材料の2つ又はそれ以上の層を形成する材料を含む他の材料の合金を含む解放材料32が使用される。例示を目的として、図中に示すある構成要素の寸法は誇張され、又は比例していない。

【0013】

図3dを参照すると、第2のマスキング層(マスク33)が、示すように、犠牲基板27、マスク31及び解放材料32上に特定のパターンをもって形成されている。マスク33は、それぞれプローブ先端21及びストッププレート23を形成するように寸法決めされ、形状決めされた複数の凹所35及び36を画定する。さらに適切な導電性材料が、図3eに示すように、プローブ先端21及びストッププレート23を形成するよう凹所35及び36内に付着される。先端21及びプレート23を形成するのに利用される材料は、導電性であり、酸化することなく、化学的に反応しないことが概して望まれている。適切な材料の例示として、限定するのではないが、パラジウム、金、ロジウム、ニッケル、コバルト、銀、白金、導電性窒化物、導電性炭化物、タングステン、チタン、モリブデン、レニウム、インジウム、オスミウム、ロジウム、銅、耐火性材料、これらの合金、これらの材料及び/又はこれら以外の材料の合金が含まれる。限定するのではないが、化学気相成長、物理的気相成長、スパッタリング、無電解メッキ、電子ビーム付着、熱蒸着のような任意の適切な方法を利用してこのような材料が凹所35及び36内に付着される。代替的には、酸化アルミニウム、窒化アルミニウム等のような非導電性材料が、プローブ先端21及びストッププレート23のどちらか、又は両方に利用される。非導電性材料がプローブ先端21に対して使用される場合、先端21の少なくとも端部28が導電性をもたらさなければならず、ワイヤ要素20に電氣的に接続されなければならない。これは、制限するのではないが、プローブ先端21の外部表面を導電性材料で被覆することによるような任意の好適な仕方で実施される。プローブ先端21及びストッププレート23を形成した後、マスク33が、図3fに示すように、プローブ先端21及びストッププレート23を露出するように除去される。先端21及びストッププレート23がリソグラフィにより形成されるので、これらは互いに対して比較的正確な空間的な関係をもって

10

20

30

40

50

形成される。

【0014】

図4cを参照すると、図3fのプローブ先端21及びストッププレート23のアセンブリ36が間隔変換器15に対して接続されていることが示されている。より詳細には、相互接続ワイヤ要素20がプローブ先端21を間隔変換器15に接続して複数のプローブ16を形成し、ストッププレート23が、支柱22により間隔変換器15に一定の距離をもって接続され、オーバートラベルストップアセンブリ17が形成される。一実施形態では、このようなワイヤ要素が、ワイヤボンディング技術を利用して、形成され、間隔変換器15に接続され、各ワイヤは、比較的柔らかく、展性のある材料から形成され、公知の仕方で、所望の場所に、間隔変換器15(図4a)に対してボンディングされる。支柱22は、同様の仕方で形成されるが、剛直であるようにより厚く、及び/又はより剛直な材料から形成される。さらにワイヤは、より硬く、弾力性を有する材料で表面を被覆される。この技術の例示的な開示は、米国特許第5,476,211号、同5,917,707号、同6,336,269号に示され、これらの特許を参照することにより、その内容を全て本発明に取り入れることとする。

10

【0015】

代替的には、構成要素20はワイヤではない。概して上記図3b及び3eに示すように、例えば構成要素20を、間隔変換器15に対してマスク層を適用してパターン形成し、さらにマスク層(単数又は複数)の開口部に材料を付着することによってリソグラフにより形成される弾力性を有するばね様の構造とすることができ、実際に構成要素20は、所望の形状と凹凸が逆になったマスク層(単数又は複数)を鑄造することにより(この技術の例示は、米国特許出願公開第2002/0055282A1号に開示されている通りであり、この特許出願は参照することにより、その内容を全て本発明に取り入れることとする)、又は異なるようにパターン形成された開口部を有する複数のマスク層を利用して所望の形状の構成要素20の凹凸が逆になった形状を画定することによって(この技術の例示は、米国特許出願台09/032,473号(1998年2月26日出願)及び米国特許第6,268,015号に開示され、これらの開示を参照することにより、その内容を全て本発明に取り入れることとする)種々の形状に形作られる。代替的には、このようなリソグラフ技術は、図3eに示すステップに続いて、先端21上に構成要素20を、またストッププレート23上に支柱22を形成することに対して利用される。また以上の技術は全て、支柱22を形成するのに利用することができる。

20

【0016】

以上から明らかであるように、本発明は何らかの特定の形式のプローブに限定されない。むしろ本発明は、制限するのではなく、上記例示した、針状プローブ、座屈ビームプローブ(例えば「コブラ」プローブ)、パンプ、ポスト、ばねプローブを含む任意の適切なプローブの利用を意図している。さらにプローブは、任意の仕方で、形成されてアレイ内に組み立てられる。例えばプローブは、リソグラフにより、機械加工により、スタンピングにより、鑄造により、微小電子機械システム(MEMS)工程により、等により形成され、さらにアレイに組み立てられる例は、米国特許出願第10/262,712号(2002年7月24日出願)において議論され、この特許出願は参照することにより、その内容を全て本発明に取り入れることとする。

30

40

【0017】

またストップ構造体を以上のようなやり方で製造し、組み立てることができる。典型的には、支柱22は、オーバートラベルストップアセンブリ17がDUT 11と係合した場合に、支柱22が著しく変形することなく、DUT 11のプローブカードアセンブリ10の方へのさらなる移動を物理的に阻止するのに十分な硬さをもって製造されている。

【0018】

図3a~4bに示されている例を再度参照すると、図4bに示すように、間隔変換器15から延伸するワイヤ要素20及び支柱22のアセンブリ38(図4a)はさらに、犠牲基板27上に形成されているプローブ先端21及びストッププレート23のアセンブリ36(図3f)と接合される。示すように、各プローブ先端21は対応するワイヤ要素20と位置合わせされ、各

50

ストッププレート23は対応する支柱22の対と位置合わせされるように、プローブ先端21及びストッププレート23は全て、犠牲基板27上で寸法決めされ、配置され、ワイヤ要素20及び支柱22は全て間隔変換器15上で寸法決めされ、配置されている。さらにプローブ先端21は、ワイヤ要素20に対して恒久的にボンディングされ、ストッププレート23は支柱に対して恒久的にボンディングされている。このようなボンディングは、制限するのではないが、ハンダ付け又は鐳付けのような任意の適切な仕方を実施される。このような接続方法は、特許第5,974,662号において図8D及び8Eを参照して開示されている。

【0019】

それぞれプローブ先端21及びストッププレート23をワイヤ要素20及び支柱22に接続した後、犠牲基板27が、制限するのではないが、エッチング又は溶解のような任意の適切な方法により除去される。結果生じる間隔変換器アセンブリ40は他の構成部品と接続され、特許第5,974,662号の図5に示されているプローブカードアセンブリのようなプローブカードアセンブリ10が形成される。

10

【0020】

利用に際して、DUT 11及びプローブカードアセンブリ10が接合されると、プローブ先端21が対応するボンドパッド19と係合し、弾性力を有するばね様のワイヤ要素が押圧され、変形する(図2に示すように)。プローブ16の全てが変形して十分なばね抵抗力を達成し、したがって対応するボンドパッド19と確実な圧力接触が可能となるように、DUT 11がプローブカードアセンブリ10に対して移動して十分に接近することを確実とするために、隣接するオーバラベルストップアセンブリ17は所定の行程距離でDUT 11と係合し、さらなるオーバラベルを物理的に妨げる。図1に開示し、示すように構成されているプローブカードアセンブリ10において、ピット26の深さ及びマスク31の厚みの組み合わせは、本発明によって容認されるオーバラベルの距離41(図1)に対応する。

20

【0021】

図1のプローブカードアセンブリ10は、ちょうど8つのプローブ16及び一対の隣接するストップアセンブリ17を示す。図5に示す他の構成では、プローブカードアセンブリ42(底面図)が2つのアレイ43及び44を有し、それぞれのアレイが間隔変換器15から下方へ延伸する48個のプローブ16を含み、2つのアレイ43及び44の外側を隔置して取り囲む6つのオーバラベルストップアセンブリ17が設けられている。プローブカードアセンブリ42又は同様のプローブカードアセンブリが、プローブの対応するアレイ(単数又は複数)に含まれているよりも少数のボンドパッド19を有するDUT 11を試験するのに利用できるように意図されている。対応するボンドパッド(又は動作しないボンドパッド)と接触しないこのような過度のプローブ16を、ソフトウェアによって除外することができる。

30

【0022】

本発明のプローブカードアセンブリを組み込まれている試験システムは、静止状態のプローブカードアセンブリ10の方へDUT 11を移動するように、又は静止状態のDUT 11の方へプローブカードアセンブリ10を移動するように、又は互いの方へDUT 11及びプローブカードアセンブリ10の双方を移動するように動作する。さらにこのような試験システムは、DUT 11及び/又はプローブカードアセンブリ10によるこのような移動を手動又は自動で生じさせることができるように構成されている。このような試験システムは、任意の適切な機械的な構造、コンピュータハードウェア及びソフトウェアを組み込み、そのような手動又は自動の移動を生じさせ、そのような移動の限界点、経路、速度の調節をもたらす、そのような移動の最中及びDUT及びプローブカードアセンブリの間の係合から、生成された出力データを受容し、処理し、表示するように意図されている。

40

【0023】

代替的な実施形態は、各ストッププレート23と接続し、各ストッププレート23を保持する2つよりも多い又は少ない支柱22を含むことを意図している。代替的な実施形態は、プレート23が示す比較的平坦な矩形の形状とは異なる形状であることを意図している。代替的な実施形態は、支柱22が剛直ではなく、代わりにDUT 11がオーバラベルストップアセンブリ17と係合した場合に、ある程度の「撓み」又は「コンプライアンス」をもたらす

50

ようにいくらか弾力性を有することを意図している。例えば図6に示すように、プローブカードアセンブリ45は本発明の他の実施形態で示され、オーバートラベルストップアセンブリ48及び49のストッププレート46及び47が弾力性を有する支柱50によって保持されている。(図1のプローブカードアセンブリ10と同様、プローブカードアセンブリ45は、ちょうど8個のプローブ16とちょうど2つのオーバートラベルストップアセンブリ48及び49を示す。本発明は、試験されるDUT 11のボンドパッドと適切に係合するような任意の数のプローブ及びストップアセンブリを意図している。)支柱50は、ワイヤ要素20を形成し、接続するための先に議論した技術を含む任意の適切な方法を利用して、間隔変換器15に形成され、接続される。

【0024】

支柱50を弾力性をもって形成することの1つの利点は、DUT 11が全てにおいて平坦ではない場合、いくつかのストッププレート46及び47が平坦ではない場合又は平坦でなくなる場合、オーバートラベルストップアセンブリ48及び49のストッププレート46及び47が互いに平坦でない場合又は互いに平坦でなくなる場合、DUT 11がストッププレートと係合する瞬間にストッププレート46及び47の面と平行ではない場合に実現される。したがって図7を参照すると、誇張したやり方で、DUT 11は初期の係合の瞬間に平坦ではないように示され、弾力性を有する支柱50によって第1のストッププレート46の係合が可能となり、その弾力性を有する支柱は、他のストッププレート47が同様に係合するまで変形する。支柱50の弾力性は、必要とされる場合に、一つ又はいくつかの支柱によるそのような変形が許容されるが、それにも関わらず、全てのオーバートラベルストップアセンブリ48が係合した際に、物理的なオーバートラベルを制限するように選択されている。代替的な実施形態は、支柱50が剛直でありかつ弾力性を有するように形成されていることを意図する。すなわち各支柱50の部分は、制限された程度に撓む(図7に示すように)ことができるように弾力性をもって形成され、各支柱の他の部分は、撓みの最大限度を画定し、したがってオーバートラベルを画定するように剛直に形成されている。また代替的な実施形態は、プレート23が剛直ではなく、代わりにDUT 11がオーバートラベルストップアセンブリ17と係合した場合に、ある程度の「撓み」又は「コンプライアンス」をもたらすようにいくらか弾力性を有することを意図している。

【0025】

代替的な実施形態は、1つ又はそれ以上のオーバートラベルストップアセンブリが、係合されている対応するDUT 11に信号をもたらすように配線されていることを意図している。そのような信号は、単純に係合を表し、又は係合の程度を信号で伝える(例えばオーバートラベルストップ又はプローブ上のウエハによって加えられる力の程度を信号によって伝えることにより)。例えばそのような信号は二値出力 x 、非接触($x=0$)、接触($x=1$)をもたらす。代替的に応答が、より詳細に、出力値 x 、非接触($x=0$)、接触($0 < x < 1$)によってもたらされ、ここで零よりも大きな任意の値を取る x は接触を表し、零よりも大きく1以下の x の値は接触の初期から行程の限界及び行程の限界を示すDUTの行程の範囲を表す。このような出力信号は、プローブカードアセンブリに接続されているコンピュータ構成要素に入力として受容され、任意の適切な形態で表示され、及び/又は全てのプローブ試験動作を更に制御するのに利用されることを意図されている。通常は、このような出力信号は、テスト又はプローバに送信され、さらに所望のオーバートラベル制限に達した際に、半導体ウエハの方へのプローブカードアセンブリの移動を停止する。

【0026】

そのようなアセンブリの例を図8に示し、そのプローブカードアセンブリ56は、オーバートラベル位置出力信号をもたらすように配線されているオーバートラベルストップアセンブリ57を含む。図6のプローブカードアセンブリと同様、かつ特許第5,974,662号の図5のプローブカードアセンブリ500と類似し、プローブカードアセンブリ56は、間隔変換器61に取り付けられているオーバートラベルストップアセンブリ57及びプローブ59のレイ58を含み、間隔変換器は、種々の相互接続ワイヤ要素62及び介在体63によってプローブカードアセンブリ65に電氣的に接続されている。オーバートラベル制御ユニット66は、オ

10

20

30

40

50

ーバートラベルストップアセンブリに対して配線され、それによってオーバートラベル出力信号が、テスト/プローバ（図示せず）に対して対応する信号を伝達する制御ユニット66に伝えられる。許容されるオーバートラベルが参照番号67で示されている。図9は、プローブ59のレイ58に対するオーバートラベルストップアセンブリ57の例示的な1つの配置を線図により示すプローブカードアセンブリ56の平面図である。

【0027】

図10及び11は、プローブ59に対するウエハ71のボンドパッド又はピン73、74のオーバートラベルの所望量が達成されたことを検出する例示的な配列の一つを図解する。図10を参照すると、オーバートラベルストップアセンブリ57は隣接する対として配置されている。したがってこの実施形態（図9）のプローブカードアセンブリ56の4つの場所のそれぞれにおいて、プローブカードアセンブリ56は一对のオーバートラベルストップアセンブリ69及び70を含む。試験されるウエハ71上の各ダイにおいて、ボンドパッド又はピン73、74は機能するピン73及びダミーのピン74からなる。（図10のピン73、74は、もともと不正確に製造されるために、わずかに異なる高さを有するものとして示されている。）機能するピン73は、所望の電力、接地、信号に対応するダイ76（又は77）にもたらすように機能し、一方ダミーのピン72は接地に短絡されている。

10

【0028】

利用に際して、ウエハ71とプローブカードアセンブリ56が接合されると、プローブ先端59がDUT 11（試験下の装置78）上の対応するピンと係合する。各プローブ59のワイヤ要素80が弾力性を有することにより、各プローブ59は必要とされるように変形し、その対応するピン73及び74のそれぞれと係合する。特定のダミーのピン74に対応するプローブ59が存在する場合も、存在しない場合もあることに注意されたい。またオーバートラベルアセンブリ69及び70の接触プレートがウエハ71上のダミーのピン74の公知の位置に対応するように形成されていることが好ましいことに注意されたい。回路が完成し、対応する信号が発生されて、制御ユニット66を介してプローバ/テスト（図示せず）に伝達され、プローブカードアセンブリ56のウエハ71の方への移動が停止する。本発明は、システムソフトウェアが任意の所望の接触の組み合わせに应答して、試験動作を制御するように構成されていることを意図している。すなわち一実施形態においては、任意の2つの隣接するオーバートラベルストップアセンブリ（すなわち69及び70）がダミーのピンと接触することによって、プローブカードアセンブリ56の移動が停止される。代替的には図8及び9を参照すると、レイ58の一方の側81における任意の1つのオーバートラベルストップアセンブリ（すなわち69）及び他の側83（又は84又は85）における任意の1つのオーバートラベルストップアセンブリ（すなわち82）がプローブカードアセンブリ56の移動を停止するようにプログラムされている。代替的には正に1つのオーバートラベルストップアセンブリ（すなわち69）がプローブカードアセンブリ56の移動を停止するようにプログラムされている。

20

30

【0029】

代替的な実施形態は、2つ又はそれ以上のオーバートラベルストップアセンブリが上記のように配線され、したがって出力が、オーバートラベルストップアセンブリがDUT 11とどの程度係合しているかを表すことを意図している。正に1つの又は複数のオーバートラベルストップアセンブリからのそのような出力は、人又は機械により認識され、又は表示可能であるように意図されている。したがってそのような出力は、信号LEDの点滅により又はブザーにより単純に表される。代替的に又は付加的に、表示スクリーンが、全てのプローブカードアセンブリの配列を線図として表示し、オーバートラベルストップアセンブリがどの程度係合しているかを任意の適切な表示によって示す。代替的に又は付加的に、出力信号は、コンピュータ又は他の機械により受容され、作用される。例えばオーバートラベルストップアセンブリがボンドパッド又はピンと係合したことを示す信号によって、システムはプローブカードアセンブリのDUT 11の方への移動を中止し、又は反対に、又は単に他の予めプログラムされた距離だけの移動を生じさせる。出力信号が係合の程度を示す場合、そのような情報は人又は機械によって利用され、プローブカードアセンブリに対するDUTの移動の限界を調節し、そのような移動の速度を調節することが可能となる。

40

50

【0030】

図13及び14は、プローブカードアセンブリと接触させて試験されるウエハの移動を自動的に制御する例示的な方法を図解し、図12は、図13及び14の工程のいくつかを実施するフィードバックコントローラ530を図解する。図12に図解する例示的なフィードバックコントローラ530は、マイクロプロセッサに基づくコントローラであり、例えば制御装置13の部分とすることができる。示すようにコントローラは、デジタルメモリ532、マイクロプロセッサ534、入力/出力ポート536を含む。入力データ538及び出力データ540は、入力/出力ポート536を介して受容及び出力される。デジタルメモリ532は、電子メモリ、光メモリ、磁気メモリ、それらのいくつかの組み合わせを含む任意の形式のメモリである。正に2つの例として、デジタルメモリ532を読み出し専用メモリとし、又はデジタルメモリ532を磁気もしくは光メモリの組み合わせとし、ランダムアクセスメモリとすることができる。マイクロプロセッサ534は、デジタルメモリ532内に格納されている（ソフトウェア又はマイクロコードの形態の）命令を実行する。

10

【0031】

図12に図解するようなソフトウェアで実施され、マイクロプロセッサに基づくシステムで実行される図13及び14で図解される例示的な方法は、図1に図解されるのと同様のテスト5において、図8～11に図解されるようなプローブカードアセンブリ56を参照して説明される。議論のみを目的として、例示的なウエハ71のようなウエハを移動し、プローブカードアセンブリ56を静止状態に保つものと仮定する。もちろん代替的には、ウエハが静止状態に保たれ、プローブカードアセンブリが移動され、又はウエハ及びプローブカードアセンブリの双方が移動される。ウエハ71は、図1に図解するウエハホルダ18のような任意の適切な手段により支持され、この手段は電気モータ（図示せず）のような任意の適切な手段によってそれ自身移動される。出力データ540（図12）はウエハ71の移動を制御する（例えばウエハホルダ18を移動することによって）信号を含み、入力データ538はオーバートラベル制御ユニット66又は他のセンサからの信号を含む（例えばオーバートラベル制御ユニット66の出力は入力データ538としてフィードバックコントローラ530に導かれる）。

20

【0032】

図13に図解する例示的な方法は、ウエハ71がプローブ71と接触するまで移動され、さらに第1の接触を超えたオーバートラベルの所望量だけ移動される場合を検出する1つ又はそれ以上のセンサを利用する。図解を目的として、センサ（単数又は複数）は、図10及び11に図解するように直接接触するように配線されたオーバートラベルストップアセンブリ69、70からなる。しかしながらウエハ71が所望のオーバートラベル距離移動したことを検出し、又は見積もる任意のセンサを利用可能であることが理解されなければならない。そのようなセンサには、一例として、音響センサ、光センサなどが含まれ、これらは例えばオーバートラベルストップが正確な位置に達したことを検出するのに利用される。またそのようなセンサを1つから複数個利用することができ、複数のセンサを利用する場合には、センサはプローブカードアセンブリ56上で任意のパターンをもって配列される。図9に図解する4つのセンサ81、83、84、85のパターンは、しかし例示的なパターンの1つである。

30

40

【0033】

さらに図13に図解する例示的な方法に戻ると、この例示的な方法は、ウエハ（例えば図10及び11に示すウエハ71）が可動式のホルダ上に配置された後に開始され、ウエハのパッド又はピン73、74が、図10に図解するようにプローブ59と位置合わせされている。図13に示すように、第1ステップ110において、ウエハ71をプローブカードアセンブリ56の方へ移動する。ステップ112において、ウエハ71上のピン73、74がプローブ59と接触するまで移動し、所望の距離オーバートラベルしたか判定する。オーバートラベルしていない場合には、ウエハ71のプローブカードアセンブリ56の方への移動を継続する（ステップ110）。オーバートラベルしている場合には、ウエハの移動をステップ114において停止する。

【0034】

50

ピン73、74が所望のオーバートラベルに達しているか否かを判定することを、任意の方法により検出し、見積もることができる。正に1つの例として、図10及び11に図解するようなストップ構造体69、70を、オーバートラベルストップ69、70がピン73、74に接した際に、オーバートラベルセンサ66が信号を生成するように構成することができる。信号は、入力信号538としてコントローラ530に入力される。上記のように、他の形式のセンサを使用することができる。また任意の数のセンサを使用することができ、複数のセンサを使用する場合には、それらのセンサは任意の適するパターンに配置される。複数のセンサが使用される場合には、オーバートラベルの所望量に達したことを表す信号は、任意の所望のパターン又は連続して配置されている1つ又はそれ以上のセンサによって引き起こされる。例えば図9に示す例示的なパターンセンサ81、83、84、85を参照すると、オーバートラベルに達した状態は、センサ81、83、84、85のうちの何れか1つが作動された際に、ステップ112において肯定されることにより見出される。他の非排他的な例として、オーバートラベルに達した状態は、4つのセンサ81、83、84、85の全てが作動された後のみ、ステップ112において肯定されることにより見出される。他の例として、オーバートラベルに達した状態は、一对のセンサ（例えば対向する対81、83又は84、85）が作動された後、ステップ112において見出される。他の多くの組み合わせが可能である。

10

【0035】

さらに図14に図解する例示的な方法に戻ると、また例示的な方法は、ウエハ（例えば図10及び11に示すウエハ71）が可動式のホルダ（例えば図1に図解するウエハホルダ18）上に配置された後に開始され、ウエハ71のパッド又はピン73、74は、図10に図解されているようにプローブ59と位置合わせされる。図14に示すように、第1ステップ202において、初期速度において、ウエハ71をプローブカードアセンブリ56の方へ移動する。この移動の最中、ウエハパッド又はピン73、74がプローブ59に対して及ぼす力はステップ204において判定され、この力が所定の最大の力を超えるか否か、ステップ206において判定される。（もちろんパッド又はピン73、74とプローブ59との間が最初に接触する前には、力は零である。）超えているのであれば、ウエハ71のプローブカードアセンブリ56の方への移動はステップ210において停止する（例えばコントローラ530は移動を停止させる制御信号540を発する）。しかしながら判定された力が最大の力よりも小さければ（ステップ206）、ステップ206において、ウエハ71のプローブカードアセンブリ56の方への移動速度は、ステップ204において判定された力にしたがい調節される（例えば、再度コントローラ530は、速度を調節する制御信号（単数又は複数）540を発する）。速度は力の増大とともに減少することが好ましい。ウエハ71をプローブカードアセンブリ56の方へ移動させるステップ（ステップ202）、力を判定するステップ204、ウエハ71の速度を調節するステップ（ステップ208）は、プローブ56上の力が最大の力を超えるまで繰り返される（ステップ206）。ステップ208が随意的であることに注意されたい。すなわち図15の工程は、速度を調節することなく、ステップ206における否定的な判定に続いて実施され得る。

20

30

【0036】

再度プローブ上の力を検出する又は見積もるために使用される多くの種々の形式のセンサが存在する。例えばオーバートラベルストップ69、70を力測定センサ（例えばピエゾ材料）に取り付けることができる。代替的には力測定センサ（単数又は複数）を1つ又はそれ以上のプローブ59に直接接続することができる。また1つ又はそれ以上のそのようなセンサを利用することができる。1より多くのセンサを利用する場合には、力を判定するステップ204は、センサ全てによって検出された力を平均するステップを含む。

40

【0037】

図15a～15cは、基部414が可撓性材料から形成されているプローブカードアセンブリ446を図解する。理解されるように、基部414が可撓性であるので、過度のオーバートラベルが吸収される。図15aに示すように、ウエハホルダ18は、ウエハ11をプローブ16と最初に接触させる。図15bに示すように、ウエハホルダ18は、オーバートラベル距離41だけ第1の接触点を超えてウエハ11を移動する。図15cに示すように、何らかの理由により、ウエハホルダ18が、付加的なオーバートラベル距離441だけ所望のオーバートラベル距離41

50

を超えてウエハ11を移動する。通常、付加的なオーバートラベル距離441は、オーバートラベルアセンブリ17及び、場合によってはプローブ16に過度の力を作用させる。また図16cに示すように、しかしながら基部が屈曲し、それによって付加的なオーバートラベル441の全て又は少なくとも一部が吸収され、付加的なオーバートラベル441によって生じる過度の力が排除又は少なくとも減じられる。基部414は、支持プローブ16に対して十分に剛直であるが、オーバートラベル441の全て又は一部を吸収することに対して十分な弾力性を有する任意の材料から形成されている。このような材料の例示として、制限するのではないが、印刷回路基板材料、マイラー、有機材料、ゴム、プラスチックを挙げることができる。

【0038】

10

本発明を図面及び上記説明において詳細に図解し開示したが、それは特徴を説明し、制限しないことを意図しており、好適な実施形態のみを示し、開示したことが理解され、本発明の範囲内にある全ての変更及び改変の保護が望まれていることを理解されなければならない。

【図面の簡単な説明】

【0039】

【図1】本発明の例示的な実施形態による半導体装置11(「DUT」)と係合するように配置されているプローブカードアセンブリ10を備えた半導体テスト5の側面の部分的な断面、部分的な線図である。

【図2】DUT 11と係合して示されている図1のプローブカードアセンブリ10の側面の部分的な断面図である。

20

【図3a】プローブ先端21及びストッププレート23を製造する段階を示す側面の断面図である。

【図3b】プローブ先端21及びストッププレート23を製造する段階を示す側面の断面図である。

【図3c】プローブ先端21及びストッププレート23を製造する段階を示す側面の断面図である。

【図3d】プローブ先端21及びストッププレート23を製造する段階を示す側面の断面図である。

【図3e】プローブ先端21及びストッププレート23を製造する段階を示す側面の断面図である。

30

【図3f】プローブ先端21及びストッププレート23を製造する段階を示す側面の断面図である。

【図4a】間隔変換アセンブリ40を製造し組み立てる段階を示す側面の断面図である。

【図4b】間隔変換アセンブリ40を製造し組み立てる段階を示す側面の断面図である。

【図4c】間隔変換アセンブリ40を製造し組み立てる段階を示す側面の断面図である。

【図5】図1のプローブカードアセンブリ10の底面図である。

【図6】本発明の代替的な実施形態による半導体装置11(「DUT」)と係合するように配置されているプローブカードアセンブリ45の側面の部分的な断面図である。

【図7】DUT 11と係合して示されている図6のプローブカードアセンブリ45の側面の部分的な断面図である。

40

【図8】本発明の他の実施形態によるプローブカードアセンブリ56の側面の断面、部分的な線図である。

【図9】図8のプローブカードアセンブリ56の平面の線図である。

【図10】ウエハ71と係合するように配置されている図8のプローブカードアセンブリ56の部分の側面の断面図である。

【図11】ウエハ71と係合するように配置されている図10のプローブカードアセンブリ56の側面の断面図である。

【図12】例示的なマイクロプロセッサに基づくコントローラを示す図である。

【図13】プローブカードアセンブリと接触するまでのウエハの制御動作の例示的な処理

50

過程を示す図である。

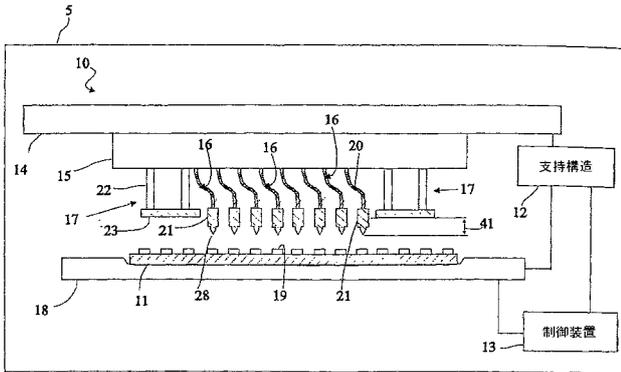
【図14】プローブカードアセンブリと接触するまでのウエハの制御動作の例示的な処理過程を示す図である。

【図15a】可撓性の基部を備えているプローブカードアセンブリを示す図である。

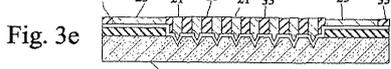
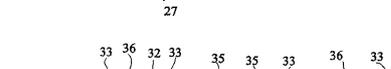
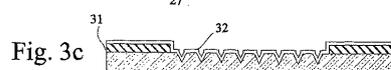
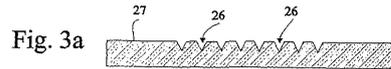
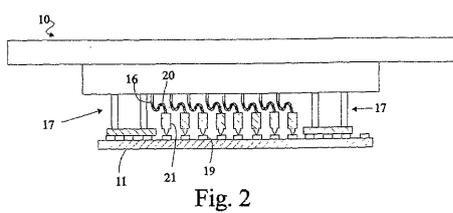
【図15b】可撓性の基部を備えているプローブカードアセンブリを示す図である。

【図15c】可撓性の基部を備えているプローブカードアセンブリを示す図である。

【図1】



【図2】



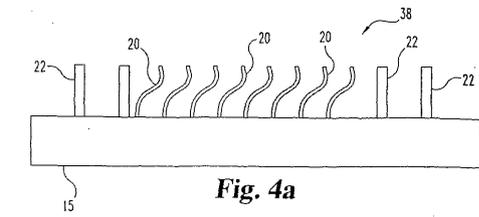


Fig. 4a

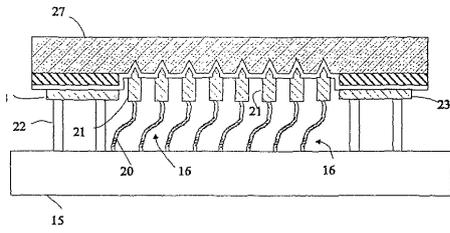


Fig. 4b

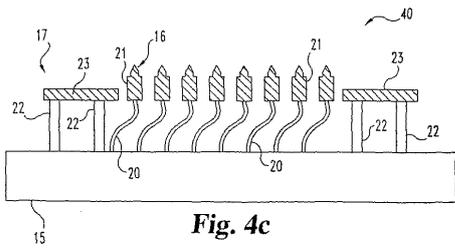


Fig. 4c

【 図 5 】

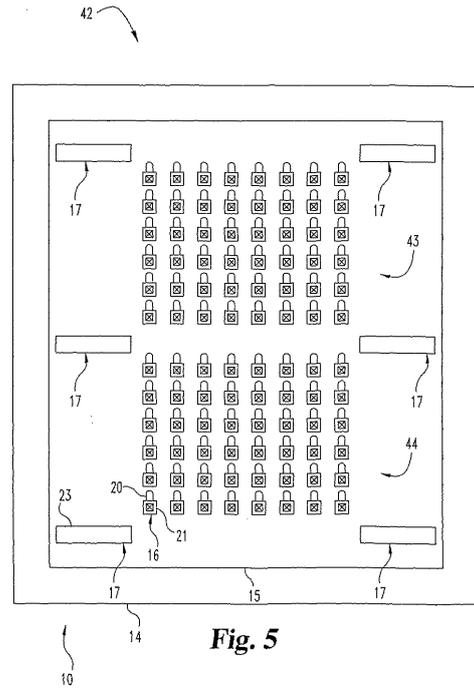


Fig. 5

【 図 6 】

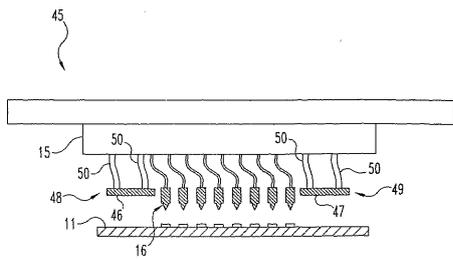


Fig. 6

【 図 7 】

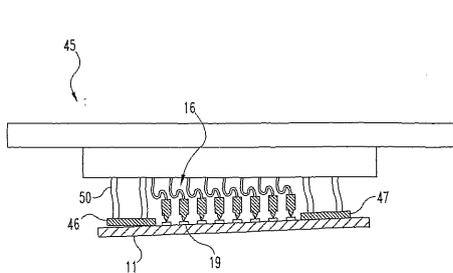
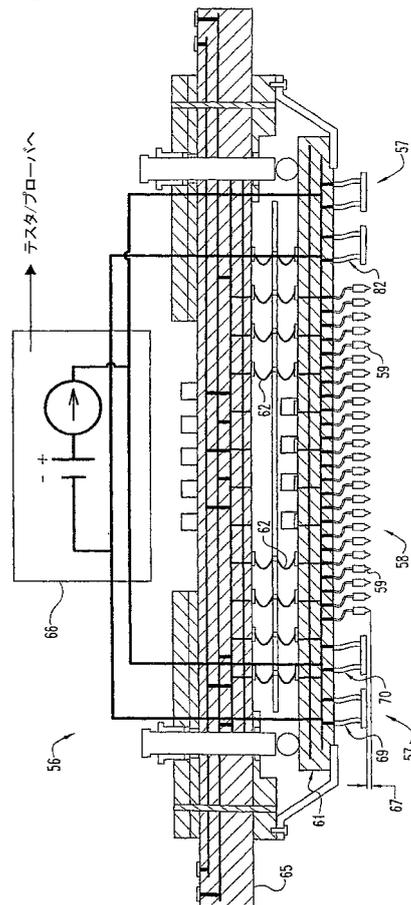
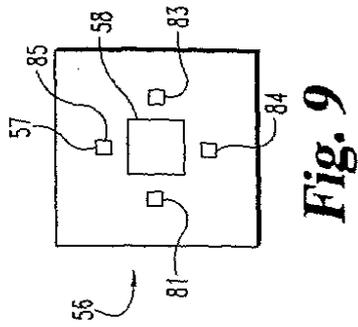


Fig. 7

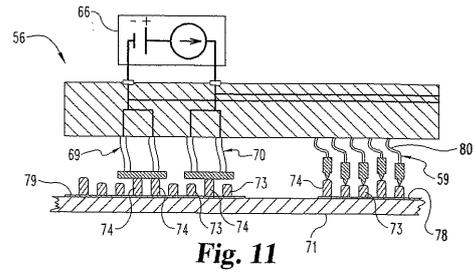
【 図 8 】



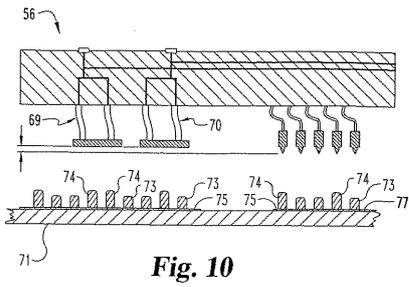
【図 9】



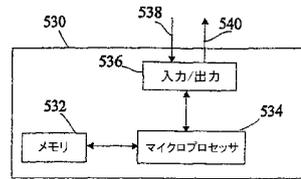
【図 11】



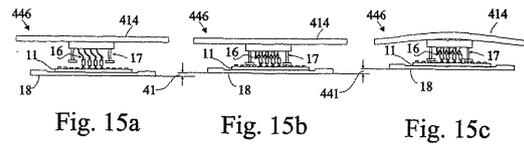
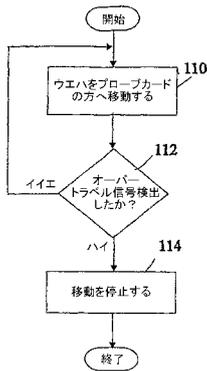
【図 10】



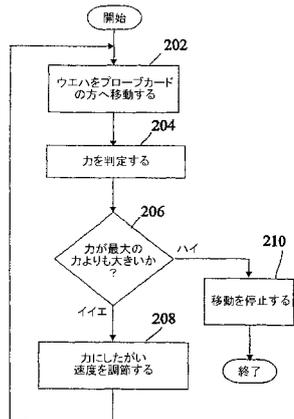
【図 12】



【図 13】



【図 14】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International Application No
PCT/US 03/40316

A. CLASSIFICATION OF SUBJECT MATTER IPC 7 G01R1/073 G01R31/316 G01R3/00		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) IPC 7 G01R		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, PAJ, WPI Data, IBM-TDB, INSPEC		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2001/012704 A1 (ELDRIDGE BENJAMIN N) 9 August 2001 (2001-08-09)	1,7-15, 22,23, 25-27
A	paragraphs '0054!, '0070! paragraphs '0072!, '0072!	2-4, 16-21, 28,29
X	US 6 469 537 B1 (AKRAM SALMAN ET AL) 22 October 2002 (2002-10-22) column 4, line 57 - line 66 column 5, line 36 - line 47 column 6, line 29 - line 38 figures 2,3	1,5,6
----- -/--		
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C.		
<input checked="" type="checkbox"/> Patent family members are listed in annex.		
* Special categories of cited documents:		
A document defining the general state of the art which is not considered to be of particular relevance		
E earlier document but published on or after the international filing date		
L document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)		
O document referring to an oral disclosure, use, exhibition or other means		
P document published prior to the international filing date but later than the priority date claimed		
T later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention		
X document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone		
Y document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.		
& document member of the same patent family		
Date of the actual completion of the international search	Date of mailing of the international search report	
18 May 2004	0. 10. 2004	
Name and mailing address of the ISA European Patent Office, P.B. 5816 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016	Authorized officer Lopez-Carrasco, A	

INTERNATIONAL SEARCH REPORT

national application No.
PCT/US 03/40316

Box I Observations where certain claims were found unsearchable (Continuation of item 1 of first sheet)

This International Search Report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. Claims Nos.:
because they relate to parts of the International Application that do not comply with the prescribed requirements to such an extent that no meaningful International Search can be carried out, specifically:

3. Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box II Observations where unity of invention is lacking (Continuation of item 2 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

see additional sheet

1. As all required additional search fees were timely paid by the applicant, this International Search Report covers all searchable claims.

2. As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee.

3. As only some of the required additional search fees were timely paid by the applicant, this International Search Report covers only those claims for which fees were paid, specifically claims Nos.:

4. No required additional search fees were timely paid by the applicant. Consequently, this International Search Report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

see annex

Remark on Protest

- The additional search fees were accompanied by the applicant's protest.
- No protest accompanied the payment of additional search fees.

International Application No. PCT/ US 03 /40316

FURTHER INFORMATION CONTINUED FROM PCT/ISA/ 210

This International Searching Authority found multiple (groups of) inventions in this international application, as follows:

1. claims: 1-29

Probe card assembly with stoppers manufactured on the card assembly serving as force sensors.

2. claims: 30-38

Method of controlling relative movement of a device to be tested and a probe card assembly.

INTERNATIONAL SEARCH REPORT

International Application No
PCT/US 03/40316

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	PATENT ABSTRACTS OF JAPAN vol. 018, no. 442 (E-1593), 17 August 1994 (1994-08-17) & JP 06 140479 A (MITSUBISHI DENKI ENG KK;OTHERS: 01), 20 May 1994 (1994-05-20) abstract	1,15
A	US 2002/132501 A1 (ELDRIDGE BENJAMIN N ET AL) 19 September 2002 (2002-09-19) abstract figure 11	1,15

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/US 03/40316

Patent document cited in search report	Publication date	Patent family member(s)	Publication date	
US 2001012704	A1	09-08-2001	AU 2107299 A	01-02-2000
			CN 1317224 T	10-10-2001
			EP 1097617 A1	09-05-2001
			JP 2002520864 T	09-07-2002
			JP 2004251910 A	09-09-2004
			TW 404033 B	01-09-2000
			WO 0003569 A1	20-01-2000
			US 2004127074 A1	01-07-2004
US 6469537	B1	22-10-2002	US 6261854 B1	17-07-2001
			US 5894161 A	13-04-1999
JP 06140479	A	20-05-1994	NONE	
US 2002132501	A1	19-09-2002	EP 1371095 A2	17-12-2003
			TW 557526 B	11-10-2003
			WO 02075783 A2	26-09-2002

 フロントページの続き

(81) 指定国 AP(BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, UZ, VC, VN, YU, ZA, ZM, ZW

(72) 発明者 クーパー, ティモシー, イー
 アメリカ合衆国カリフォルニア州 9 4 5 1 4, ディスカバリーベイ, ニューポート・コート・2 2
 6 5

(72) 発明者 エルドリッジ, ベンジャミン, エヌ
 アメリカ合衆国カリフォルニア州 9 4 5 2 6, ダンヴィル, シェリ・レーン・6 5 1

(72) 発明者 レイノルズ, カール, ブイ
 アメリカ合衆国カリフォルニア州 9 4 5 6 6, プレザントン, コッティンガー・ドライブ・9 6 9

(72) 発明者 シェノイ, ラヴィンドラ, ブイ
 アメリカ合衆国カリフォルニア州 9 4 5 6 8, ダブリン, ウィンターブルック・アベニュー・5 0
 2 9

F ターム(参考) 2G003 AA07 AA10 AD09 AG04 AG12 AH07
 2G011 AA09 AA15 AA16 AB05 AC06 AE03
 4M106 AA01 BA01 DD06 DD10 DD12