

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4482044号
(P4482044)

(45) 発行日 平成22年6月16日(2010.6.16)

(24) 登録日 平成22年3月26日(2010.3.26)

(51) Int.Cl. F 1
G06F 13/10 (2006.01) G06F 13/10 330B

請求項の数 5 (全 11 頁)

<p>(21) 出願番号 特願2008-70049 (P2008-70049) (22) 出願日 平成20年3月18日 (2008.3.18) (65) 公開番号 特開2009-223805 (P2009-223805A) (43) 公開日 平成21年10月1日 (2009.10.1) 審査請求日 平成21年3月11日 (2009.3.11) 審判番号 不服2009-24612 (P2009-24612/J1) 審判請求日 平成21年12月11日 (2009.12.11)</p> <p>早期審査対象出願</p>	<p>(73) 特許権者 000003078 株式会社東芝 東京都港区芝浦一丁目1番1号 (74) 代理人 100109900 弁理士 堀口 浩 (72) 発明者 原 輝信 東京都青梅市新町3丁目3番地の5 東芝 デジタルメディアエンジニアリング株式会 社内 (72) 発明者 波多野 健 東京都港区芝浦一丁目1番1号 株式会社 東芝内</p>
--	---

最終頁に続く

(54) 【発明の名称】 情報処理装置およびデバイスコントローラの駆動制御方法

(57) 【特許請求の範囲】

【請求項1】

システムメモリと、

前記システムメモリ上のアドレスが設定されるレジスタを備え、前記システムメモリ上に構成される通信制御用のデータ構造体を前記レジスタに設定されたアドレスを基に参照しながら外部接続される各種デバイスとの通信を実行するデバイスコントローラと、

前記通信制御用のデータ構造体を前記システムメモリ上に構成し、このデータ構造体を参照するためのアドレスを前記デバイスコントローラの前記レジスタに設定して、前記外部接続される各種デバイスとの通信を前記デバイスコントローラに実行させる基本入出力システムと、

前記通信制御用のデータ構造体を前記基本入出力システムとは別に前記システムメモリ上に独自に構成し、前記外部接続される各種デバイスとの通信を前記デバイスコントローラに実行させる場合、前記デバイスコントローラの前記レジスタに設定されているアドレスを退避し、独自に構成したデータ構造体を参照するためのアドレスを前記デバイスコントローラの前記レジスタに設定して、前記外部接続される各種デバイスとの通信を前記デバイスコントローラに実行させ、その終了後、前記退避したアドレスを前記デバイスコントローラの前記レジスタに再設定するデバイスドライバと、

を具備することを特徴とする情報処理装置。

【請求項2】

前記デバイスドライバは、前記デバイスコントローラの前記レジスタにアドレスを設定

する場合、前記デバイスコントローラを停止させ、その設定後、再稼働させることを特徴とする請求項 1 記載の情報処理装置。

【請求項 3】

前記デバイスドライバは、独自に構成したデータ構造体によって指示した少なくとも 1 回以上の前記外部接続される各種デバイスとの通信が 1 回終了する毎に、前記デバイスコントローラを前記基本入出力システム配下に復帰させるべく、前記退避したアドレスを前記デバイスコントローラの前記レジスタに再設定することを特徴とする請求項 1 記載の情報処理装置。

【請求項 4】

前記デバイスコントローラは、U S B (Universal Serial Bus) 規格に準拠した通信手順で前記外部接続される各種デバイスとの通信を実行することを特徴とする請求項 1 記載の情報処理装置。

【請求項 5】

システムメモリと、前記システムメモリ上のアドレスが設定されるレジスタを備え、前記システムメモリ上に構成される通信制御用のデータ構造体を前記レジスタに設定されたアドレスを基に参照しながら外部接続される各種デバイスとの通信を実行するデバイスコントローラと、前記通信制御用のデータ構造体を前記システムメモリ上に構成し、このデータ構造体を参照するためのアドレスを前記デバイスコントローラの前記レジスタに設定して、前記外部接続される各種デバイスとの通信を前記デバイスコントローラに実行させる基本入出力システムとを具備するコンピュータにおける前記デバイスコントローラの駆動制御方法であって、

前記コンピュータ上で動作する、前記基本入出力システムとは別に前記外部接続される各種デバイスとの通信を前記デバイスコントローラに実行させるデバイスドライバが、

前記通信制御用のデータ構造体を前記基本入出力システムとは別に前記システムメモリ上に独自に構成し、

前記外部接続される各種デバイスとの通信を前記デバイスコントローラに実行させる場合、前記デバイスコントローラの前記レジスタに設定されているアドレスを退避し、独自に構成したデータ構造体を参照するためのアドレスを前記デバイスコントローラの前記レジスタに設定して、前記外部接続される各種デバイスとの通信を前記デバイスコントローラに実行させ、その終了後、前記退避したアドレスを前記デバイスコントローラの前記レジスタに再設定する、

ことを特徴とするデバイスコントローラの駆動制御方法。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、例えば U S B (Universal Serial Bus) コネクタを備えるパーソナルコンピュータに適用して好適な、前記 U S B コネクタを介して接続される U S B デバイスとの通信を実行する U S B コントローラの駆動制御技術に関する。

【背景技術】

【0002】

近年、バッテリー駆動可能で携行容易なノートブックタイプのパーソナルコンピュータが広く普及している。この種のコンピュータでは、例えば U S B コネクタを複数備え、必要に応じて、様々なデバイス (U S B デバイス) を接続して利用できるように構成されるのが一般的である。

【0003】

換言すれば、基本的なリソースのみを搭載することにより、コンピュータ本体の小型軽量化が図られている。そして、これらのリソースを有効活用するための提案が、これまで種々なされている (例えば特許文献 1 等参照)。

【特許文献 1】特開 2 0 0 1 - 1 7 5 4 6 3 号公報

【発明の開示】

10

20

30

40

50

【発明が解決しようとする課題】**【0004】**

USBコネクタを介して接続されるUSBデバイスとの通信は、(コンピュータ本体にUSBデバイスが内蔵される場合は、この内蔵USBデバイスとの通信を含めて)USBコントローラによって実行される。そして、このUSBコントローラの駆動制御は、オペレーティングシステム(OS)の起動前には、BIOS(Basic Input/Output System:基本入出力システム)によって司られる。

【0005】

これに対して、特殊な機能を備えるが故に特殊な通信が必要なUSBデバイスとの通信をUSBコントローラに行わせる場合には、当該USBコントローラを、BIOSとは別途用意したUSBドライバによって駆動制御する。よって、通常のUSBデバイスと特殊なUSBデバイスとが、同一のUSBコントローラ配下に存在する場合には、この1つのUSBコントローラをBIOSとUSBドライバとで個別に制御することが行われることとなる。

10

【0006】

USBデバイスとの通信をUSBコントローラに行わせるためには、フレームリスト、キューヘッド、トランスファデスクリプタ、データ転送用バッファからなる通信制御用のデータ構造体をシステムメモリ上に構成する必要がある。そして、これまでは、前述のように1つのUSBコントローラをBIOSとUSBドライバとで個別に制御する場合、USBドライバは、当該データ構造体のエン트리部をなすフレームリストはBIOSが用意したものを流用し、キューヘッド、トランスファデスクリプタ、データ転送用バッファのみを独自に用意していた。

20

【0007】

そのため、BIOSが用意したフレームリストがBIOSの予期しないタイミングで書きされることが発生し得る。そこで、双方の動作に支障をきたさないように、USBドライバの動作中にはBIOSによるフレームリストの更新を停止させておくことが行われている。

【0008】

しかしながら、そうすると、USBドライバの動作が終了するまでは、実際にUSBデバイスとの通信を行っているかどうかに関係なく、BIOSは、USBコントローラを使用してUSBデバイスとの通信を行うことができなくなってしまう。従って、USBドライバが動作中もBIOSの制御が必要なUSBデバイスは、USBドライバが制御するUSBコントローラとは別のUSBコントローラに接続しなければならないという制限があった。

30

【0009】

この発明は、このような事情を考慮してなされたものであり、同一のUSBコントローラに対するBIOSおよびUSBドライバによる適切な駆動制御を実現する情報処理装置およびデバイスコントローラの駆動制御方法を提供することを目的とする。

【課題を解決するための手段】**【0010】**

40

前述の目的を達成するために、この発明の情報処理装置は、システムメモリと、前記システムメモリ上のアドレスが設定されるレジスタを備え、前記システムメモリ上に構成される通信制御用のデータ構造体を前記レジスタに設定されたアドレスを基に参照しながら外部接続される各種デバイスとの通信を実行するデバイスコントローラと、前記通信制御用のデータ構造体を前記システムメモリ上に構成し、このデータ構造体を参照するためのアドレスを前記デバイスコントローラの前記レジスタに設定して、前記外部接続される各種デバイスとの通信を前記デバイスコントローラに実行させる基本入出力システムと、前記通信制御用のデータ構造体を前記基本入出力システムとは別に前記システムメモリ上に独自に構成し、前記外部接続される各種デバイスとの通信を前記デバイスコントローラに実行させる場合、前記デバイスコントローラの前記レジスタに設定されているアドレスを

50

退避し、独自に構成したデータ構造体を参照するためのアドレスを前記デバイスコントローラの前記レジスタに設定して、前記外部接続される各種デバイスとの通信を前記デバイスコントローラに実行させ、その終了後、前記退避したアドレスを前記デバイスコントローラの前記レジスタに再設定するデバイスドライバと、を具備することを特徴とする。

【0011】

また、この発明のデバイスコントローラの駆動制御方法は、システムメモリと、前記システムメモリ上のアドレスが設定されるレジスタを備え、前記システムメモリ上に構成される通信制御用のデータ構造体を前記レジスタに設定されたアドレスを基に参照しながら外部接続される各種デバイスとの通信を実行するデバイスコントローラと、前記通信制御用のデータ構造体を前記システムメモリ上に構成し、このデータ構造体を参照するためのアドレスを前記デバイスコントローラの前記レジスタに設定して、前記外部接続される各種デバイスとの通信を前記デバイスコントローラに実行させる基本入出力システムとを具備するコンピュータにおける前記デバイスコントローラの駆動制御方法であって、前記コンピュータ上で動作する、前記基本入出力システムとは別に前記外部接続される各種デバイスとの通信を前記デバイスコントローラに実行させるデバイスドライバが、前記通信制御用のデータ構造体を前記基本入出力システムとは別に前記システムメモリ上に独自に構成し、前記外部接続される各種デバイスとの通信を前記デバイスコントローラに実行させる場合、前記デバイスコントローラの前記レジスタに設定されているアドレスを退避し、独自に構成したデータ構造体を参照するためのアドレスを前記デバイスコントローラの前記レジスタに設定して、前記外部接続される各種デバイスとの通信を前記デバイスコントローラに実行させ、その終了後、前記退避したアドレスを前記デバイスコントローラの前記レジスタに再設定する、ことを特徴とする。

【発明の効果】

【0012】

この発明によれば、同一のUSBコントローラに対するBIOSおよびUSBドライバによる適切な駆動制御を実現する情報処理装置およびデバイスコントローラの駆動制御方法を提供することができる。

【発明を実施するための最良の形態】

【0013】

以下、図面を参照して本発明の一実施形態を説明する。

【0014】

図1は、本実施形態に係る情報処理装置の概略構成を示す図である。この情報処理装置1は、例えばバッテリー駆動可能で携行容易なノートブックタイプのパーソナルコンピュータとして実現されている。

【0015】

本情報処理装置1は、図1に示すように、CPU11、システムBIOS12、システムメモリ13、USBコントローラ14等を備えている。また、必要に応じて、種々のUSBデバイス2がUSBポート14Bに接続される。

【0016】

CPU11は、本情報処理装置の動作を制御するプロセッサであり、システムメモリ13にロードされたオペレーティングシステム、ユーティリティ、アプリケーション等の各種プログラムを実行する。各種プログラムの1つとして、USBポート14Bに接続されたUSBデバイス2との通信を行わせるべくUSBコントローラ14を制御するためのUSBドライバ101が存在する。

【0017】

また、CPU11は、システムBIOS12も実行する。システムBIOS12は、ハードウェア制御のためのプログラムであり、USBコントローラ14を制御して、USBポート14Bに接続されたUSBデバイス2との通信を行う機能を有している。

【0018】

つまり、本情報処理装置1では、USBコントローラ14を制御して、USBポート1

10

20

30

40

50

4 B に接続された U S B デバイス 2 との通信を行う機能が、システム B I O S 1 2 と U S B ドライバ 1 0 1 との 2 カ所に設けられている。これは、U S B デバイス 2 には沢山の種類があり、システム B I O S 1 2 ですべての U S B デバイス 2 に対応することは不可能であるためである。そこで、システム B I O S 1 2 が対応できない U S B デバイス 2 との通信を行う際に、U S B ドライバ 1 0 1 が併用されることになる。

【 0 0 1 9 】

そして、U S B コントローラ 1 4 は、システム B I O S 1 2 または U S B ドライバ 1 0 1 の制御下において、U S B ポート 1 4 B に接続された U S B デバイス 2 との通信を実行する。システム B I O S 1 2 または U S B ドライバ 1 0 1 の指示を入力するために、U S B コントローラ 1 4 は、レジスタ 1 4 A を備えている。このレジスタ 1 4 A に、後述するフレームリストアドレス 1 0 4 が設定される。

10

【 0 0 2 0 】

一方、この U S B コントローラ 1 4 に対して、U S B ポート 1 4 B に接続された U S B デバイス 2 との通信を実行させるために、システム B I O S 1 2 および U S B ドライバ 1 0 1 のそれぞれは、通信制御用のデータ構造体を構成するための領域をシステムメモリ 1 3 上に確保する（図 1 の 1 0 2 , 1 0 3 ）。そして、システム B I O S 1 2 および U S B ドライバ 1 0 1 は、このデータ構造体を参照するためのアドレス、具体的には、前述のフレームリストアドレス 1 0 4 をレジスタ 1 4 A に設定する。

【 0 0 2 1 】

図 2 を参照して、このデータ構造体の構成、および、このデータ構造体が U S B コントローラ 1 4 からどのように参照されるかについて説明する。

20

【 0 0 2 2 】

図 2 に示すように、通信制御用のデータ構造体は、フレームリスト 1 0 5、キューヘッド 1 0 6、トランスファデスクリプタ 1 0 7、データ転送用バッファ 1 0 8 によって構成される。

【 0 0 2 3 】

フレームリスト 1 0 5 は、U S B コントローラ 1 4 に処理させるキューヘッド 1 0 6 のアドレスを設定するリストである。キューヘッド 1 0 6 は、U S B コントローラ 1 4 に処理させるトランスファデスクリプタ 1 0 7 のアドレスを設定する領域である。トランスファデスクリプタ 1 0 7 は、通信を行いたい U S B デバイス 2 に関する情報や通信対象としたいデータ転送用バッファ 1 0 8 上のデータのアドレスを設定する領域である。

30

【 0 0 2 4 】

そして、U S B コントローラ 1 4 は、レジスタ 1 4 A に設定されたフレームリストアドレス 1 0 4 を基に、フレームリスト 1 0 5、キューヘッド 1 0 6、トランスファデスクリプタ 1 0 7、データ転送用バッファ 1 0 8 を順に参照して、U S B デバイス 2 との通信を実行する。

【 0 0 2 5 】

図 3 は、U S B コントローラ 1 4 の機能ブロックを示す図である。ここでは、1 つの U S B コントローラ 1 4 が最大 8 台の U S B デバイス 2 との通信を並行して実行する場合を想定する。

40

【 0 0 2 6 】

コンピュータ本体と周辺機器との間のインターフェース規格である U S B には、1 . 5 M b p s または 1 2 M b p s のデータ転送レートで通信可能な U S B 1 . 1 と、この U S B 1 . 1 の上位規格であって、さらに 4 8 0 M b p s のデータ転送レートで通信可能な U S B 2 . 0 が存在する。そのため、U S B コントローラ 1 4 は、U S B 2 . 0 規格に準拠した通信を制御する U S B 2 . 0 コントロール部 1 4 1 と、U S B 1 . 1 規格に準拠した通信を制御する U S B 1 . 1 コントロール部 1 4 2 とを併せ持っている。

【 0 0 2 7 】

U S B ポート 1 4 B を介して接続される U S B デバイス 2 が、U S B 1 . 1 規格に準拠した通信を行うものであった場合、当該 U S B デバイス 2 との間の通信は、U S B 1 . 1

50

コントロール部142のみによって実行される。一方、USB2.0規格に準拠した通信を行うUSBデバイス2の場合、USB1.1コントロール部142は、その処理をUSB2.0コントロール部141に依頼し、この依頼を受けたUSB2.0コントロール部141は、USB1.1コントロール部142経由で当該USBデバイス2との間の通信を実行する。

【0028】

そして、この場合のように、複数台のUSBデバイス2との通信を並行して実行させることを前提として、USBコントローラ14には、通常、2つのUSBデバイス2に対して1つのUSB1.1コントロール部142が設けられ(図3の(A))、または、4つのUSBデバイス2に対して1つのUSB1.1コントロール部142が設けられる(図3の(B))。なお、USB2.0コントロール部141は、いずれの場合も各USBコントローラ14に1つ設けられるのが一般的である。

10

【0029】

ここで、システムBIOS12が対応可能なUSBデバイス2と、システムBIOS12が対応不可能なUSBデバイス2、即ち、USBドライバ101によって対応させるUSBデバイス2とを混在させてUSBポート14Bに接続する場合を考える。

【0030】

前述したように、USBコントローラ14は、レジスタ14Aに設定されたフレームリストアドレス104を基に、フレームリスト105、キューヘッド106、トランスファデスクリプタ107、データ転送用バッファ108によって構成されるデータ構造体を参照して、USBデバイス2との通信を実行する。そのため、従来のように、システムBIOS12が用意したフレームリスト105をUSBドライバ101が流用する場合、当該USBドライバ101の動作中は、システムBIOS12がUSBコントローラ14を制御してUSBデバイス2との通信を実行することを制限する必要がある。よって、USBドライバ101の動作中もシステムBIOS12が対応するUSBデバイス2との通信を行う必要がある場合には、互いに異なるUSBコントローラ14に接続しなければならない。即ち、図3に示すように、1つのUSBコントローラ14で最大8台のUSBデバイス2を制御できるにも関わらず、また、仮に、USBポート14Bに空きがあったとしても、もう1つUSBコントローラ14を別途追加して搭載しなければならない。

20

【0031】

そこで、本情報処理装置1は、同一のUSBコントローラ14に対するシステムBIOS12およびUSBドライバ101による適切な駆動制御を実現する仕組みを備えたものであり、以下、この点について詳述する。

30

【0032】

図4は、システムBIOS12およびUSBドライバ101のそれぞれが、システムメモリ13上に確保する領域の内訳を示す図であり、(A)には、本情報処理装置1においてシステムメモリ13上に確保される領域の内訳、また、(B)には、従来においてシステムメモリ13上に確保される領域の内訳がそれぞれ示されている。

【0033】

まず、図4(B)を参照して、従来においてシステムメモリ13上に確保される領域の内訳を説明すると、USBドライバ101は、自身が確保した領域103に、キューヘッド106、トランスファデスクリプタ107、データ転送用バッファ108を用意するものの、フレームリスト105は、システムBIOS12が用意したものを流用する(図4(B)のa1)。

40

【0034】

USBドライバ101は、少なくとも1つのUSBデバイス2との間で通信を開始する時、システムBIOS12によるフレームリスト105の設定内容を、自身が確保した領域103のその他ワークに退避し、すべてのUSBデバイス2との通信を終了する時、この退避した設定内容をフレームリスト105に復元する。この場合、システムメモリ13上でのデータ書き換えだけで済み、USBコントローラ14が備えるレジスタ14Aに設

50

定されたフレームリストアドレス104の更新を行う必要はないが、USBドライバ101の動作開始から動作終了まで、システムBIOS12が対応するUSBデバイス2との通信は一切行うことができなくなる。

【0035】

例えば、指紋を読み取ってユーザを認証するための(USBドライバ101対応の)USBデバイス2を使用する場合、当該USBデバイス2との間で、読み取った指紋のイメージデータが数十回乃至数百回に分けて送受信されるとすると、そのすべての送受信が終了するまで、システムBIOS12対応のUSBデバイス2はまったく使用できない状態となってしまう。

【0036】

次に、図4(A)を参照して、本情報処理装置1においてシステムメモリ13上に確保される領域の内訳を説明すると、USBドライバ101は、キューヘッド106、トランスファデスクリプタ107、データ転送用バッファ108に加えて、フレームリスト105も、自身が確保した領域103に独自に用意する(図4(B)のa2)。

【0037】

このフレームリスト105をUSBコントローラ14に参照させるためには、USBコントローラ14が備えるレジスタ14Aに当該フレームリストのアドレスを設定する必要がある。そのために、本情報処理装置1のUSBドライバ101は、動作開始時、USBコントローラ14を一旦停止させ、レジスタ14Aの設定内容を、自身が確保した領域103のその他ワークに退避し、その上で、当該フレームリストのアドレスを、USBコントローラ14のレジスタ14Aに設定する。そして、USBドライバ101は、停止させていたUSBコントローラ14を再起動する。その結果、USBコントローラ14は、USBドライバ101の意図する通信をUSBデバイス2との間で実行することになる。

【0038】

また、USBドライバ101は、USBドライバ2との通信が終了したかを各回のデータ転送毎にチェックし、終了したら、再度USBコントローラ14を停止させ、自身が確保した領域103のその他ワークに退避した設定内容を、USBコントローラ14のレジスタ14Aに復元する。そして、USBドライバ101は、停止させていたUSBコントローラ14を再起動する。その結果、USBコントローラ14は、システムBIOS12の意図する通信をUSBデバイス2との間で再開することになる。

【0039】

その後、USBドライバ101は、USBデバイス2との通信が必要となる度に、上記の処理、即ち、USBコントローラ14の停止 レジスタ14Aの更新 USBコントローラ14の再起動 USBコントローラ14の停止 レジスタ14Aの復元 USBコントローラ14の再起動、を繰り返す。そして、すべてのUSBデバイス2との通信を終了した時、自身の処理を終了する。

【0040】

このように、本情報処理装置1では、USBドライバ101が、フレームリスト105を独自に用意し、かつ、当該フレームリスト105を適宜にUSBコントローラ14に参照させるべく動作することにより、当該USBドライバ101の動作開始後、その動作終了を待機することなく、システムBIOS12が対応するUSBデバイス2との通信が可能となる。よって、USBドライバ101の動作中もシステムBIOS12が対応するUSBデバイス2との通信を行う必要がある場合においても、USBコントローラ14を別途追加して搭載するといったことは不要となる。

【0041】

図5は、本情報処理装置1におけるUSBドライバ101の動作手順を示すフローチャートである。

【0042】

USBドライバ101は、USBデバイス2との通信が必要となると(ステップA1のYES)、まず、システムメモリ13上に確保した領域に通信制御用のデータ構造体を構

10

20

30

40

50

成することにより、通信内容を設定する（ステップA2）。

【0043】

次に、USBドライバ101は、USBコントローラ14を一旦停止させ（ステップA3）、USBコントローラ14が備えるレジスタ14Aを更新して、当該USBコントローラ14が使用するフレームリストをシステムBIOS12用から自分用（USBドライバ101用）へと切替える（ステップA4）。そして、この切換え後、USBドライバ101は、停止させていたUSBコントローラ14を再起動させる（ステップA5）。その結果、目的のUSBデバイス2との通信が開始される（ステップA6）。

【0044】

この通信が終了すると（ステップA7のYES）、USBドライバ101は、再度USBコントローラ14を停止させ（ステップA8）、USBコントローラ14が備えるレジスタ14Aを更新して、当該USBコントローラ14が使用するフレームリストをシステムBIOS12用へと復帰させ（ステップA9）、停止させていたUSBコントローラ14を再起動させる（ステップA10）。

【0045】

USBドライバ101は、すべてのUSBデバイス2との通信が終了したかを調べ（ステップA11）、終了していなければ（ステップA11のNO）、ステップA1～ステップA10の動作を繰り返す。一方、終了していたら（ステップA11のYES）、USBドライバ101は、自身の処理を終了する。

【0046】

以上のように、本情報処理装置1は、同一のUSBコントローラ14に対するシステムBIOS12およびUSBドライバ101による適切な駆動制御を実現する。

【0047】

なお、本発明は、上記実施形態そのままに限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化できる。また、上記実施形態に開示されている複数の構成要素の適宜な組み合わせにより種々の発明を形成できる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。更に、異なる実施形態に構成要素を適宜組み合わせてもよい。

【図面の簡単な説明】

【0048】

【図1】この発明の一実施形態に係る情報処理装置の概略構成を示す図

【図2】同実施形態の情報処理装置で使用される通信制御用のデータ構造体の構成および当該データ構造体の参照手順を説明するための図

【図3】同実施形態の情報処理装置が搭載するUSBコントローラの機能ブロックを示す図

【図4】同実施形態の情報処理装置上で動作するシステムBIOSおよびUSBドライバのそれぞれがシステムメモリ上に確保する領域の内訳を示す図

【図5】同実施形態の情報処理装置におけるUSBドライバの動作手順を示すフローチャート

【符号の説明】

【0049】

1...情報処理装置、2...USBデバイス、11...CPU、12...システムBIOS、13...システムメモリ、14...USBコントローラ、14A...レジスタ、14B...USBポート、101...USBドライバ、104...フレームリストアドレス、105...フレームリスト、106...キューヘッド、107...トランスファデスクリプタ、108...データ転送用バッファ、141...USB2.0コントロール部、142...USB1.1コントロール部。

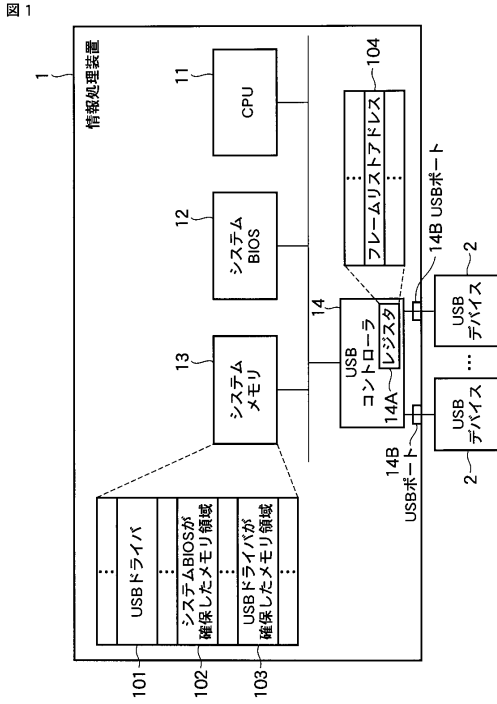
10

20

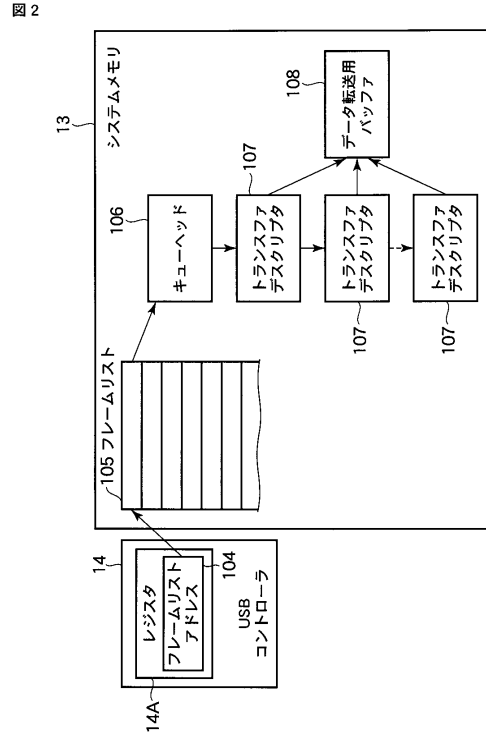
30

40

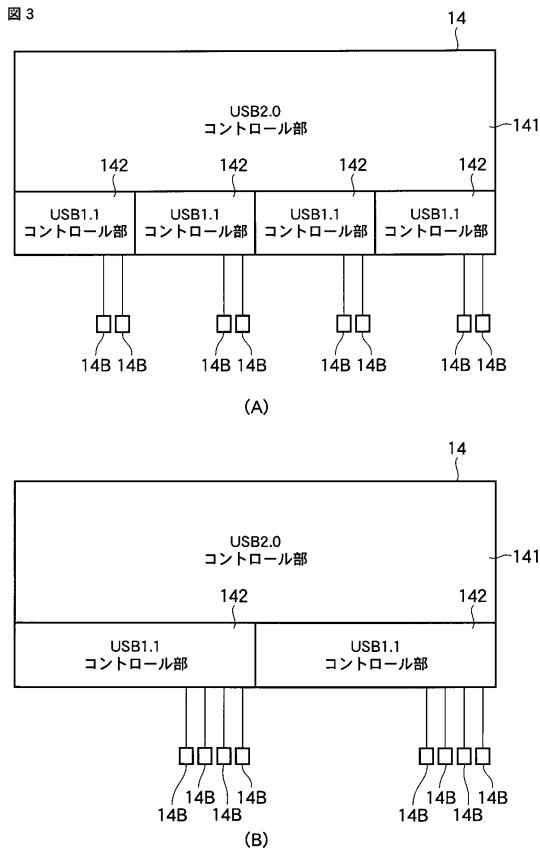
【図1】



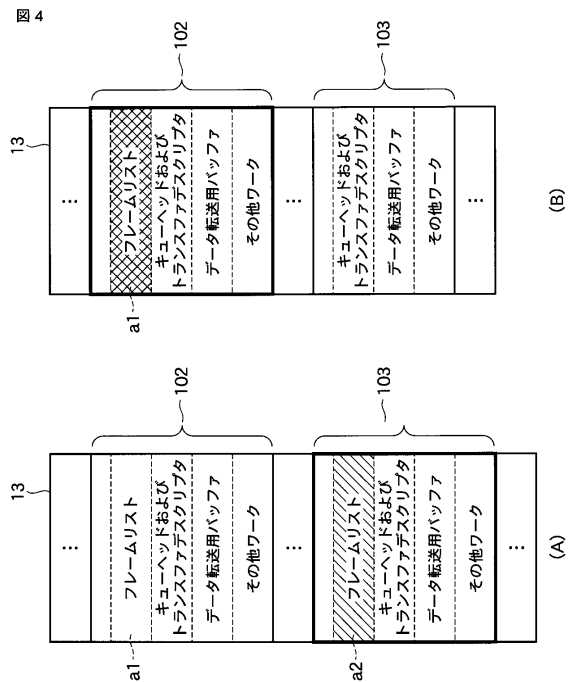
【図2】



【図3】

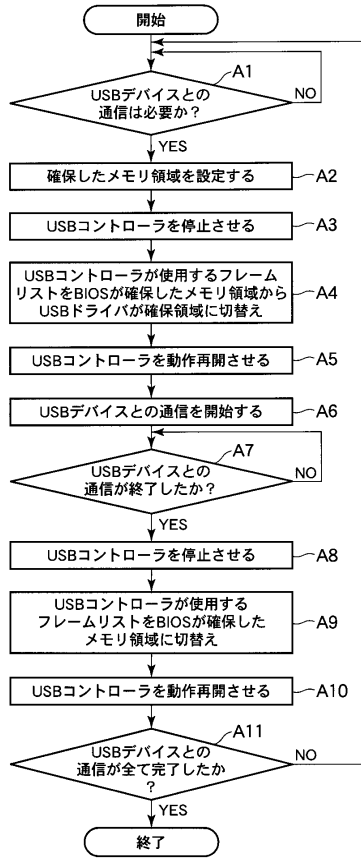


【図4】



【 図 5 】

図 5



フロントページの続き

合議体

審判長 江嶋 清仁

審判官 近藤 聡

審判官 五十嵐 努

- (56)参考文献 特開平10-133914(JP,A)
特開2007-219711(JP,A)
特開2001-92646(JP,A)
特開2001-175463(JP,A)
特開2001-184194(JP,A)
特開2006-277123(JP,A)

- (58)調査した分野(Int.Cl., DB名)
G06F 13/00