

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B1)

(11) 特許番号

特許第5791834号  
(P5791834)

(45) 発行日 平成27年10月7日 (2015. 10. 7)

(24) 登録日 平成27年8月14日 (2015. 8. 14)

(51) Int. Cl.		F I			
HO2M	7/48	(2007.01)	HO2M	7/48	P
HO2J	17/00	(2006.01)	HO2J	17/00	B

請求項の数 10 (全 13 頁)

(21) 出願番号	特願2014-558348 (P2014-558348)	(73) 特許権者	591036457
(86) (22) 出願日	平成25年10月31日 (2013. 10. 31)		三菱電機エンジニアリング株式会社
(86) 国際出願番号	PCT/JP2013/079548		東京都千代田区九段北一丁目13番5号
審査請求日	平成26年12月3日 (2014. 12. 3)	(74) 代理人	100123434
早期審査対象出願			弁理士 田澤 英昭
		(74) 代理人	100101133
			弁理士 濱田 初音
		(74) 代理人	100199749
			弁理士 中島 成
		(74) 代理人	100156351
			弁理士 河村 秀央
		(74) 代理人	100188880
			弁理士 坂元 辰哉
		(74) 代理人	100197767
			弁理士 辻岡 将昭

最終頁に続く

(54) 【発明の名称】 共振型高周波電源装置及び共振型高周波電源装置用スイッチング回路

(57) 【特許請求の範囲】

【請求項1】

一端に直流電圧が印加されるインダクタと、  
 前記インダクタの他端にドレイン端子が接続されたFET(Field Effect Transistor)と、  
 前記FETに並列接続された1つ以上の容量付加用FETと、  
 前記FET及び前記容量付加用FETに並列接続されたコンデンサ、及び電力伝送用アンテナが接続される一対の端子のうちの交流電圧が出力される端子と当該FETのドレイン端子及び当該容量付加用FETのドレイン端子とを接続する直列接続されたインダクタ及びコンデンサを有する共振回路素子と、  
 2MHzを超える高周波数のパルス状の電圧信号を出力する高周波パルスドライブ回路と、  
 前記高周波パルスドライブ回路の前記電圧信号が出力される端子と前記FETのゲート端子及び前記容量付加用FETのゲート端子とをそれぞれ同一のインピーダンスで接続する信号線と  
 を備えた共振型高周波電源装置。

【請求項2】

前記FET及び前記容量付加用FETは、RF(Radio Frequency)用のFET以外のFETである  
 ことを特徴とする請求項1記載の共振型高周波電源装置。

## 【請求項 3】

前記共振回路素子は共振条件を可変とする  
ことを特徴とする請求項 1 記載の共振型高周波電源装置。

## 【請求項 4】

前記共振回路素子の共振条件を可変とする共振条件可変回路を備えた  
ことを特徴とする請求項 1 記載の共振型高周波電源装置。

## 【請求項 5】

1 次側巻線及び 2 次側巻線を有するプッシュプル用のトランスと、  
一端に直流電圧が印加され、前記 1 次側巻線の midpoint の端子に他端が接続されたインダク  
タと、

ソース端子が接地された第 1 の F E T と、

ソース端子が接地された第 2 の F E T と、

前記第 1 の F E T に並列接続された 1 つ以上の第 1 の容量付加用 F E T と、

前記第 2 の F E T に並列接続された 1 つ以上の第 2 の容量付加用 F E T と、

前記第 1 の F E T 及び前記第 1 の容量付加用 F E T に並列接続されたコンデンサ、及び  
前記 1 次側巻線の一端の端子と当該第 1 の F E T のドレイン端子及び当該第 1 の容量付加  
用 F E T とを接続する直列接続されたインダクタ及びコンデンサを有する第 1 の共振回路  
素子と、

前記第 2 の F E T 及び前記第 2 の容量付加用 F E T に並列接続されたコンデンサ、及び  
前記 1 次側巻線の他端の端子と当該第 2 の F E T のドレイン端子及び当該第 2 の容量付加  
用 F E T とを接続する直列接続されたインダクタ及びコンデンサを有する第 2 の共振回路  
素子と、

2 M H z を超える高周波数のパルス状の電圧信号及び当該電圧信号に対して逆位相の電  
圧信号をそれぞれ出力する高周波パルスドライブ回路と、

前記高周波パルスドライブ回路の一方の前記電圧信号が出力される端子と前記第 1 の F  
E T のゲート端子及び前記第 1 の容量付加用 F E T のゲート端子とをそれぞれ同一のイン  
ピーダンスで接続する第 1 の信号線と、

前記高周波パルスドライブ回路の他方の前記電圧信号が出力される端子と前記第 2 の F  
E T のゲート端子及び前記第 2 の容量付加用 F E T のゲート端子とをそれぞれ同一のイン  
ピーダンスで接続する第 2 の信号線と

を備えた共振型高周波電源装置。

## 【請求項 6】

前記第 1 の F E T 、前記第 2 の F E T 、前記第 1 の容量付加用 F E T 及び前記第 2 の容  
量付加用 F E T は、R F 用の F E T 以外の F E T である

ことを特徴とする請求項 5 記載の共振型高周波電源装置。

## 【請求項 7】

前記第 1 の共振回路素子及び前記第 2 の共振回路素子は共振条件を可変とする

ことを特徴とする請求項 5 記載の共振型高周波電源装置。

## 【請求項 8】

前記第 1 の共振回路素子の共振条件を可変とする第 1 の共振条件可変回路と、

前記第 2 の共振回路素子の共振条件を可変とする第 2 の共振条件可変回路とを備えた

ことを特徴とする請求項 5 記載の共振型高周波電源装置。

## 【請求項 9】

ドレイン端子に直流電圧が印加される F E T と、

前記 F E T に並列接続された 1 つ以上の容量付加用 F E T と、

2 M H z を超える高周波数のパルス状の電圧信号を出力する高周波パルスドライブ回路  
と、

前記高周波パルスドライブ回路の前記電圧信号が出力される端子と前記 F E T のゲート  
端子及び前記容量付加用 F E T のゲート端子とをそれぞれ同一のインピーダンスで接続す  
る信号線と

10

20

30

40

50

を備えた共振型高周波電源装置用スイッチング回路。

【請求項 10】

前記 F E T 及び前記容量付加用 F E T に並列接続されたコンデンサを備えたことを特徴とする請求項 9 記載の共振型高周波電源装置用スイッチング回路。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、高周波数で電力伝送を行う共振型高周波電源装置及び共振型高周波電源装置用スイッチング回路に関するものである。

【背景技術】

10

【0002】

図 17 に示す従来の共振型高周波電源装置では、パワー素子 Q 1 の共振スイッチングのタイミングをコンデンサ C 1 の容量値で調整している（例えば非特許文献 1 参照）。

【先行技術文献】

【非特許文献】

【0003】

【非特許文献 1】トランジスタ技術 2005 年 2 月号 13 章

【発明の概要】

【発明が解決しようとする課題】

【0004】

20

非特許文献 1 に開示された従来構成では、パワー素子 Q 1 の共振スイッチングのタイミングをコンデンサ C 1 の容量値で調整する回路構成としているため、一度調整をすると、その後動作時には調整することができない。しかしながら、パワー素子 Q 1 の寄生容量（ $C_{ds} + C_{gd}$ ）は動作時に変動する。また、コンデンサ C 1 には内部抵抗が存在する。そのため、コンデンサ C 1 の内部抵抗による電力損失と、パワー素子 Q 1 動作時の寄生容量（ $C_{ds} + C_{gd}$ ）の変動により、共振スイッチングのタイミングが外れ、スイッチング損失が大きくなる。その結果、高周波電源装置としての消費電力が増加して、電力変換効率の低下の原因となっているという課題があった。

【0005】

この発明は、上記のような課題を解決するためになされたもので、低消費電力で高効率化を図り、2 MHz を超える高周波数の動作が可能な共振型高周波電源装置及び共振型高周波電源装置用スイッチング回路を提供することを目的としている。

30

【課題を解決するための手段】

【0006】

この発明に係る共振型高周波電源装置は、一端に直流電圧が印加されるインダクタと、インダクタの他端にドレイン端子が接続された F E T と、F E T に並列接続された 1 つ以上の容量付加用 F E T と、F E T 及び容量付加用 F E T に並列接続されたコンデンサ、及び電力伝送用アンテナが接続される一対の端子のうちの交流電圧が出力される端子と当該 F E T のドレイン端子及び当該容量付加用 F E T のドレイン端子とを接続する直列接続されたインダクタ及びコンデンサを有する共振回路素子と、2 MHz を超える高周波数のパルス状の電圧信号を出力する高周波パルスドライブ回路と、高周波パルスドライブ回路の電圧信号が出力される端子と F E T のゲート端子及び容量付加用 F E T のゲート端子とをそれぞれ同一のインピーダンスで接続する信号線とを備えたものである。

40

【発明の効果】

【0008】

この発明によれば、上記のように構成したので、低消費電力で高効率化を図り、2 MHz を超える高周波数の動作が可能となる。

【図面の簡単な説明】

【0009】

【図 1】この発明の実施の形態 1 に係る共振型高周波電源装置の構成を示す図である（パ

50

ワー素子がシングル構成)。

【図2】この発明の実施の形態1に係る共振型高周波電源装置によるVds波形を示す図である。

【図3】この発明の実施の形態1に係る共振型高周波電源装置の別の構成を示す図である(ハイブリッド化した素子を用いた場合)。

【図4】この発明の実施の形態1に係る共振型高周波電源装置の別の構成を示す図である(ハイブリッド化した素子を用いた場合)。

【図5】この発明の実施の形態1に係る共振型高周波電源装置の別の構成を示す図である(ハイブリッド化した素子を用いた場合)。

【図6】この発明の実施の形態1に係る共振型高周波電源装置の別の構成を示す図である(ハイブリッド化した素子を用いた場合)。

10

【図7】この発明の実施の形態1に係る共振型高周波電源装置の別の構成を示す図である(ハイブリッド化した素子を用いた場合)。

【図8】この発明の実施の形態1に係る共振型高周波電源装置の別の構成を示す図である(ハイブリッド化した素子を用いた場合)。

【図9】この発明の実施の形態1に係る共振型高周波電源装置の別の構成を示す図である(ハイブリッド化した素子を用いた場合)。

【図10】この発明の実施の形態1に係る共振型高周波電源装置の別の構成を示す図である(ハイブリッド化した素子を用いた場合)。

【図11】この発明の実施の形態1に係る共振型高周波電源装置の別の構成を示す図である(ハイブリッド化した素子を用いた場合)。

20

【図12】この発明の実施の形態1に係る共振型高周波電源装置の別の構成を示す図である(パワー素子がプッシュプル構成)。

【図13】この発明の実施の形態1に係る共振型高周波電源装置の別の構成を示す図である(共振条件可変型LC回路を設けた場合)。

【図14】この発明の実施の形態1に係る共振型高周波電源装置の別の構成を示す図である(共振条件可変回路を設けた場合)。

【図15】この発明の実施の形態2に係る共振型高周波電源装置の構成を示す図である(パワー素子がシングル構成)。

【図16】この発明の実施の形態2に係る共振型高周波電源装置によるVds波形を示す図である。

30

【図17】従来の共振型高周波電源装置の構成を示す図である。

【発明を実施するための形態】

【0010】

以下、この発明の実施の形態について図面を参照しながら詳細に説明する。

実施の形態1

図1はこの発明の実施の形態1に係る共振型高周波電源装置の構成を示す図である。なお図1では、パワー素子Q1がシングル構成の場合の回路を示している。

共振型高周波電源装置は、図1に示すように、パワー素子Q1、パワー素子(容量付加用FET)Q2、共振回路素子(コンデンサC1、C2及びインダクタL2)、インダクタL1、高周波パルスドライブ回路1、可変型パルス信号発生回路2及びバイアス用電源回路3から構成されている。また、Cds及びCgdはパワー素子Q1の寄生容量であり、Z1は高周波パルスドライブ回路1とパワー素子Q1のG端子間及びパワー素子Q2のG端子間の信号線(ワイヤ、基板上パターンなど)のインピーダンスである。なお、パワー素子Q2についても同様の寄生容量があるがここでは図示していない。

40

また、共振型送信アンテナ(電力伝送用送信アンテナ)10は、LC共振特性を持つ電力伝送用の共振型アンテナである(非接触型のみに限定されない)。この共振型送信アンテナ10は、磁界共鳴型、電界共鳴型、電磁誘導型のいずれであってもよい。

【0011】

パワー素子Q1は、入力直流電圧Vinを交流に変換するためにスイッチング動作を

50

行うスイッチング素子である。パワー素子Q1のD端子は、一端に直流電圧 $V_{in}$ が印加されるインダクタL1の他端に接続されている。このパワー素子Q1としては、RF用のFETに限らず、例えばSi-MOSFETやSiC-MOSFET、GaN-FETなどの素子を用いることが可能である。

#### 【0012】

パワー素子Q2は、パワー素子Q1及び自身の寄生容量( $C_{ds} + C_{gd}$ )の最適化を図るようパワー素子Q1に少なくとも1つ以上並列接続されたスイッチング素子である。このパワー素子Q2としては、RF用のFETに限らず、例えばSi-MOSFETやSiC-MOSFET、GaN-FETなどの素子を用いることが可能である。

なお、パワー素子Q1及びパワー素子Q2は、図2に示すように $V_{ds}$ の共振電圧の最大値が $V_{in}$ の3~5倍になるような素子を選定する。また、その選定は、寄生容量( $C_{ds} + C_{gd}$ )及び $V_{gs}$ の立下り時間から最適化を図る。

#### 【0013】

共振回路素子(コンデンサC1, C2及びインダクタL2)は、パワー素子Q1及びパワー素子Q2のスイッチング動作を共振スイッチングさせるための素子である。コンデンサC1は、パワー素子Q1及びパワー素子Q2に並列接続されている。また、インダクタL2及びコンデンサC2は、共振型送信アンテナ10が接続される一対の端子のうちの出力電圧 $V_{out}$ が出力される端子とパワー素子Q1のD端子及びパワー素子Q2のD端子とを接続するように直列接続されている。このコンデンサC1, C2及びインダクタL2からなる共振回路素子により、共振型送信アンテナ10との間の共振条件を合わせることができる。なお、コンデンサC1は、パワー素子Q1及びパワー素子Q2の容量(パワー素子Q1及びパワー素子Q2の出力容量 $C_{oss}$ の合計など)より小さい値で構成されている。

#### 【0014】

インダクタL1は、入力の直流電圧 $V_{in}$ のエネルギーを、パワー素子Q1及びパワー素子Q2のスイッチング動作ごとに一時的に保持する働きをするものである。

#### 【0015】

高周波パルスドライブ回路1は、パワー素子Q1のG端子及びパワー素子Q2のG端子に2MHzを超える高周波数のパルス状の電圧信号を送り、パワー素子Q1及びパワー素子Q2を駆動させる回路である。この高周波パルスドライブ回路1は、出力部をFET素子などでトータンプール回路構成にして高速のON/OFF出力ができるように構成した回路である。

また、高周波パルスドライブ回路1の電圧信号が出力される端子とパワー素子Q1のG端子及びパワー素子Q2のG端子とは、それぞれ同一のインピーダンス $Z_1$ を有する信号線で接続される。

#### 【0016】

可変型パルス信号発生回路2は、高周波パルスドライブ回路1にロジック信号などの2MHzを超える高周波数のパルス状の電圧信号を送り、高周波パルスドライブ回路1を駆動させる回路である。この可変型パルス信号発生回路2は、周波数設定用のオシレータとフリップフロップやインバータなどのロジックICで構成され、パルス幅の変更や反転パルス出力などの機能を持つ。

#### 【0017】

バイアス用電源回路3は、可変型パルス信号発生回路2及び高周波パルスドライブ回路1への駆動電力の供給を行うものである。

#### 【0018】

次に、上記のように構成された共振型高周波電源装置の動作について説明する。

まず、入力の直流電圧 $V_{in}$ はインダクタL1を通してパワー素子Q1のD端子及びパワー素子Q2のD端子に印加される。そして、パワー素子Q1及びパワー素子Q2は、その電圧をON/OFFのスイッチング動作により正電圧の交流状電圧へ変換する。この変換動作のときに、インダクタL1は一時的にエネルギーを保持する働きをして、直流を交

10

20

30

40

50

流へ電力変換する手助けを行う。

【0019】

ここで、パワー素子Q1及びパワー素子Q2のスイッチング動作は、 $I_{ds}$ 電流と $V_{ds}$ 電圧積によるスイッチング損失が最も小さくなるように、ZVS（ゼロボルテージスイッチング）が成立するようコンデンサC1、C2及びインダクタL2による共振回路素子で共振スイッチング条件が設定されている。この共振スイッチング動作により、出力電圧 $V_{out}$ にはRTN電圧を軸にした交流電圧が出力される。

【0020】

パワー素子Q1及びパワー素子Q2の駆動は、可変型パルス信号発生回路2からの任意のパルス状の電圧信号を受けた高周波パルスドライブ回路1が出力する、パルス状の電圧信号をパワー素子Q1のG端子及びパワー素子Q2のG端子へ入力することで行っている。

10

【0021】

このとき、パワー素子Q1のD端子電圧及びパワー素子Q2のD端子電圧の $V_{ds}$ は、各寄生容量( $C_{ds} + C_{gd}$ )と、コンデンサC1、C2及びインダクタL2による共振スイッチング条件とから、図2に示すような共振波形となり、そのピーク電圧は $V_{in}$ の3~5倍の範囲になるように動作する。これにより、パワー素子Q1及びパワー素子Q2は、スイッチング損失の少ない動作を可能にしている。

また、パワー素子Q1及びパワー素子Q2の駆動周波数は共振型高周波電源装置の動作周波数となり、可変型パルス信号発生回路2内部のオシレータ回路の設定により決まる。

20

【0022】

以上のように、この実施の形態1によれば、パワー素子Q1及び自身の寄生容量( $C_{ds} + C_{gd}$ )の最適化を図るようパワー素子Q1に少なくとも1つ以上並列接続されたパワー素子Q2を備えるように構成したので、コンデンサC1を可変せずにパワー素子Q1及びパワー素子Q2の共振スイッチングのタイミングを調整することで、2MHzを超える高周波数の動作において、低消費電力で90%以上の高い電力変換効率特性を得ることができる。

【0023】

なお図1において、各部をハイブリッド化した素子（共振型高周波電源装置用スイッチング回路）4を用いてもよい。図3はパワー素子Q1及びパワー素子Q2をハイブリッド化した素子4（インピーダンスZ1を含む場合もある）を示し、図4はパワー素子Q1、パワー素子Q2及びコンデンサC1をハイブリッド化した素子4（インピーダンスZ1を含む場合もある）を示し、図5はパワー素子Q1、パワー素子Q2、インピーダンスZ1、コンデンサC1及び高周波パルスドライブ回路1をハイブリッド化した素子4を示し、図6はパワー素子Q1、パワー素子Q2、インピーダンスZ1、コンデンサC1、高周波パルスドライブ回路1及び可変型パルス信号発生回路2をハイブリッド化した素子4を示し、図7はパワー素子Q1、パワー素子Q2及びコンデンサC2をハイブリッド化した素子4（インピーダンスZ1を含む場合もある）を示し、図8はパワー素子Q1、パワー素子Q2、インピーダンスZ1、コンデンサC2及び高周波パルスドライブ回路1をハイブリッド化した素子4を示し、図9はパワー素子Q1、パワー素子Q2及びコンデンサC1、C2をハイブリッド化した素子4（インピーダンスZ1を含む場合もある）を示し、図10はパワー素子Q1、パワー素子Q2、インピーダンスZ1、コンデンサC1、C2及び高周波パルスドライブ回路1をハイブリッド化した素子4を示し、図11はパワー素子Q1、パワー素子Q2、インピーダンスZ1、コンデンサC1、C2、高周波パルスドライブ回路1及び可変型パルス信号発生回路2をハイブリッド化した素子4を示している。

30

40

【0024】

また図1では、パワー素子Q1、Q2を用いてシングル構成とした場合の回路について示したが、これに限るものではなく、例えば図12に示すように、パワー素子（第1のFET、第2のFET）Q1、Q11及びパワー素子（第1の容量付加用FET、第2の容量付加用FET）Q2、Q12を用いてプッシュプル構成とした場合にも同様に本発明を

50

適用可能である。

なお、図12に示すプッシュプル構成において、トランスT1は、1次側巻線及び2次側巻線を有するプッシュプル用のトランスである。また、インダクタL1は、一端に直流電圧 $V_{in}$ が印加され、トランスT1の1次側巻線の midpoint の端子に他端が接続されている。また、パワー素子Q1、Q11のS端子はそれぞれ接地されている。また、パワー素子Q2はパワー素子Q1に1つ以上並列接続され、同様に、パワー素子Q12はパワー素子Q11に1つ以上並列接続されている。また、パワー素子Q1、Q2に対して第1の共振回路素子(コンデンサC1、C2及びインダクタL2)が設けられ、パワー素子Q11、Q12に対して第2の共振回路素子(コンデンサC11、C12及びインダクタL12)が設けられている。ここで、コンデンサC1は、パワー素子Q1及びパワー素子Q2に並列接続されている。また、インダクタL2及びコンデンサC2は、トランスT1の1次側巻線の一端の端子とパワー素子Q1のD端子及びパワー素子Q2のD端子とを接続するように直列接続されている。同様に、コンデンサC11は、パワー素子Q11及びパワー素子Q12に並列接続されている。また、インダクタL12及びコンデンサC12は、トランスT1の1次側巻線の他端の端子とパワー素子Q11のD端子及びパワー素子Q12のD端子とを接続するように直列接続されている。また、高周波パルスドライブ回路1は、2MHzを超える高周波数のパルス状の電圧信号及び当該電圧信号に対して逆位相の電圧信号をそれぞれ出力する。そして、高周波パルスドライブ回路1の一方の電圧信号が出力される端子とパワー素子Q1のG端子及びパワー素子Q2のG端子とは、それぞれ同一のインピーダンスZ1を有する第1の信号線で接続される。同様に、高周波パルスドライブ回路1の他方の電圧信号が出力される端子とパワー素子Q11のG端子及びパワー素子Q12のG端子とは、それぞれ同一のインピーダンスZ11を有する第2の接続線で接続される。

#### 【0025】

また図1では、共振回路素子(コンデンサC1、C2及びインダクタL2)の定数が固定であり、共振条件が固定であるとして説明を行ったが、これに限るものではなく、例えば図13に示すように、共振条件を可変とする共振条件可変型LC回路5を用いてもよい。また、例えば図14に示すように、上記共振回路素子(コンデンサC1、C2及びインダクタL2)による共振条件を可変させる共振条件可変回路6を別途設けるようにしてもよい。

#### 【0026】

実施の形態2.

実施の形態1では、少なくとも1つ以上のパワー素子Q2をパワー素子Q1に並列接続する場合について示したが、これに限るものではなく、例えば図15に示すように、パワー素子Q1及び自身の寄生容量( $C_{ds} + C_{gd}$ )の最適化を図るよう当該パワー素子Q1に少なくとも1つ以上並列接続されたダイオードD1を備えるように構成してもよく、同様の効果を得ることができる。この場合の $V_{ds}$ 波形は例えば図16に示すようになる。なお、パワー素子Q1及びダイオードD1は、図16に示すように $V_{ds}$ の共振電圧の最大値が $V_{in}$ の3~5倍になるような素子を選定する。また、その選定は、パワー素子Q1の寄生容量( $C_{ds} + C_{gd}$ )、ダイオードD1の寄生容量C及び $V_{gs}$ の立下り時間から最適化を図る。

#### 【0027】

また、ダイオードD1としてショットキーバリアダイオードを用いた場合には、消費電力をより低減させることができる。また、ダイオードD1を用いた場合での各部のハイブリッド化は、図3~11と同様に構成できる。

#### 【0028】

また、実施の形態1では少なくとも1つ以上のパワー素子Q2をパワー素子Q1に並列接続し、実施の形態2では少なくとも1つ以上のダイオードD1をパワー素子Q1に並列接続する場合について示したが、これらを組み合わせてもよい。

#### 【0029】

10

20

30

40

50

また、本願発明はその発明の範囲内において、各実施の形態の自由な組み合わせ、あるいは各実施の形態の任意の構成要素の変形、もしくは各実施の形態において任意の構成要素の省略が可能である。

【産業上の利用可能性】

【0030】

この発明に係る共振型高周波電源装置及び共振型高周波電源装置用スイッチング回路は、コンデンサを用いずにパワー素子の共振スイッチングのタイミングを調整することで、低消費電力で高効率化を図り、2MHzを超える高周波数の動作が可能となり、高周波数で電力伝送を行う共振型高周波電源装置及び共振型高周波電源装置用スイッチング回路等に用いるのに適している。

10

【符号の説明】

【0031】

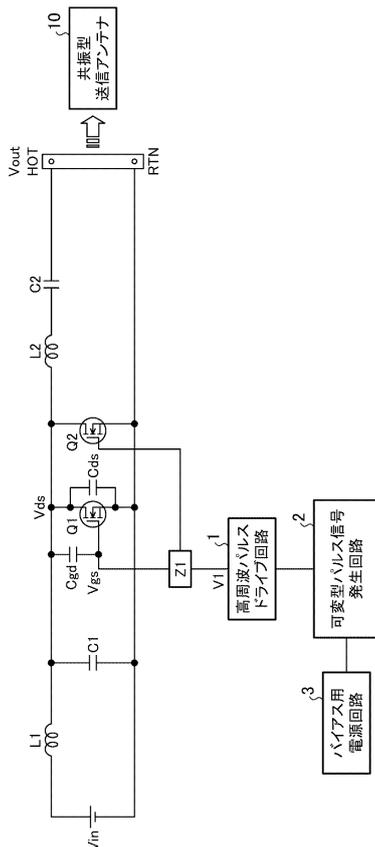
1 高周波パルスドライブ回路、2 可変型パルス信号発生回路、3 バイアス用電源回路、4 ハイブリッド化素子（共振型高周波電源装置用スイッチング回路）、5 共振条件可変型LC回路、6 共振条件可変回路、10 共振型送信アンテナ（電力伝送用送信アンテナ）。

【要約】

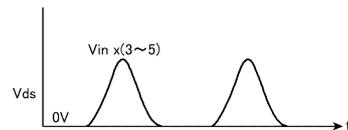
スイッチング動作を行うパワー素子を備えた共振型高周波電源装置であって、パワー素子及び自身の寄生容量の最適化を図るよう当該パワー素子に少なくとも1つ以上並列接続された第2のパワー素子と、パワー素子及び第2のパワー素子に2MHzを超える高周波数のパルス状の電圧信号を送り、当該パワー素子及び第2のパワー素子を駆動させる高周波パルスドライブ回路1とを備えた。

20

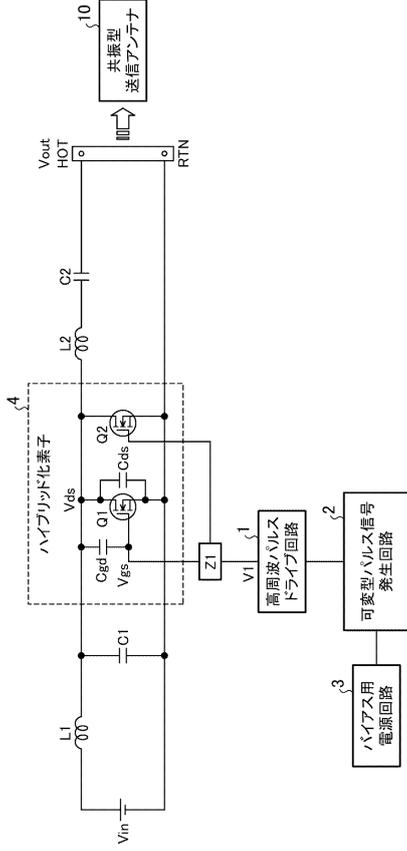
【図1】



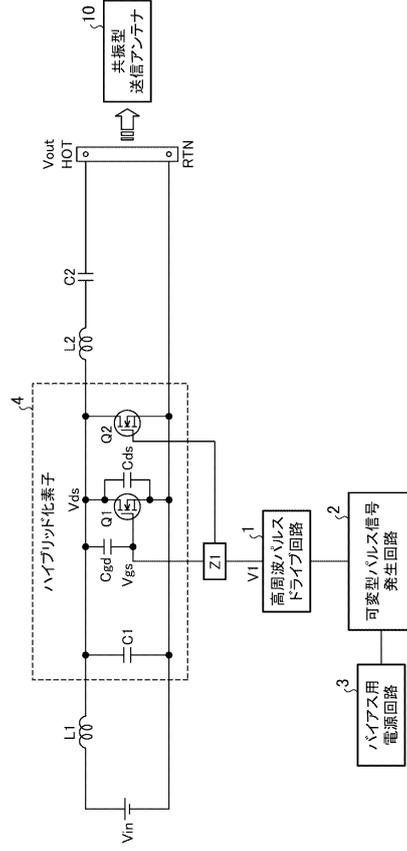
【図2】



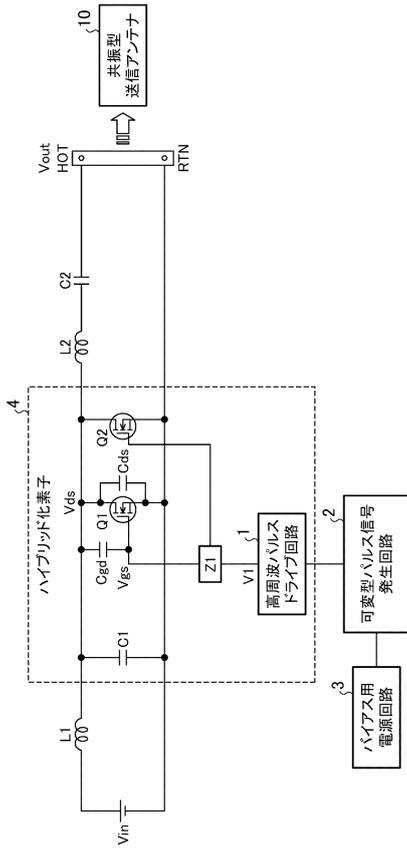
【図3】



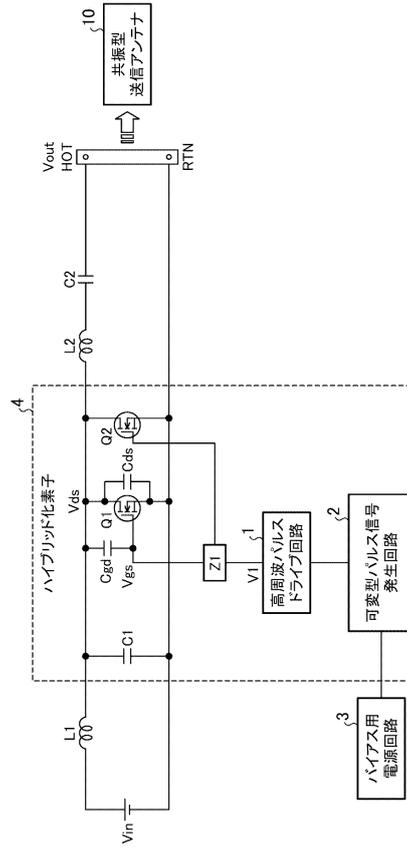
【図4】



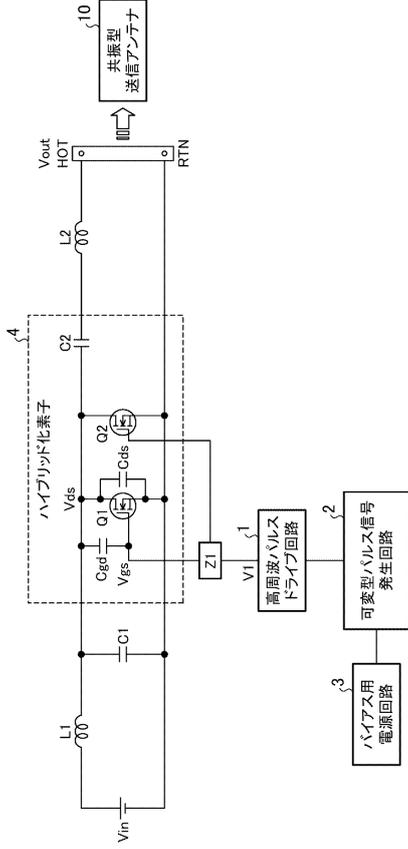
【図5】



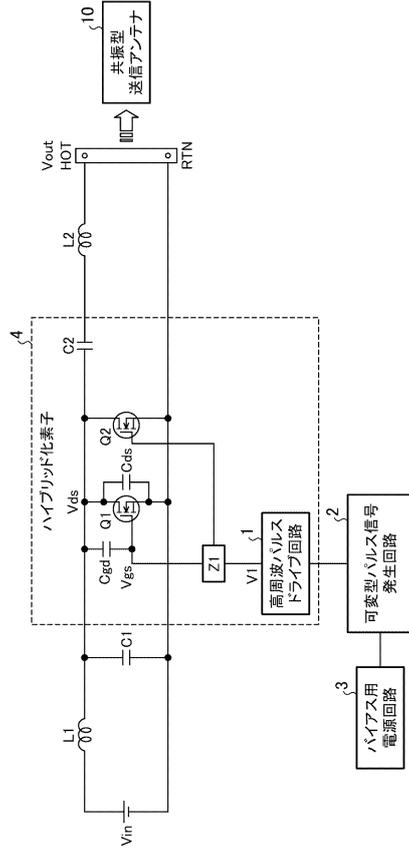
【図6】



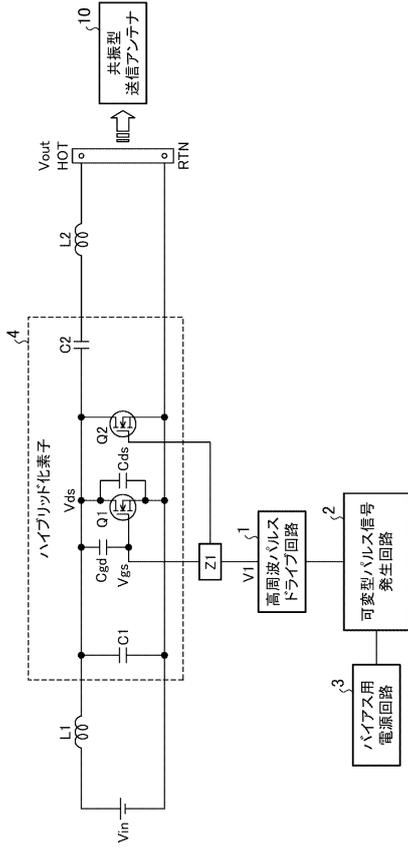
【図7】



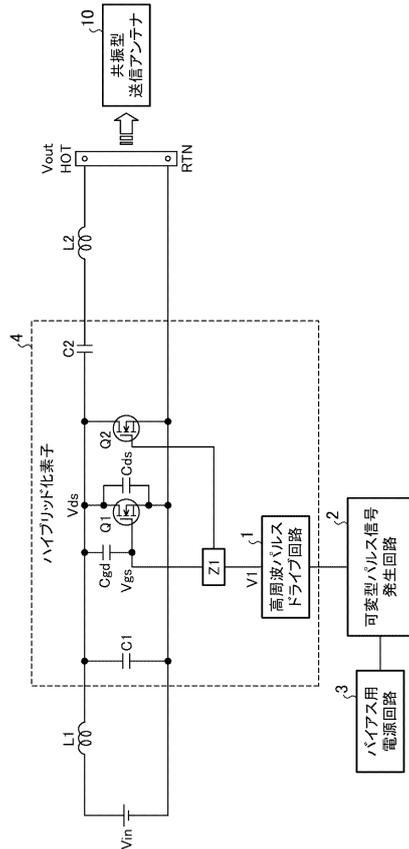
【図8】



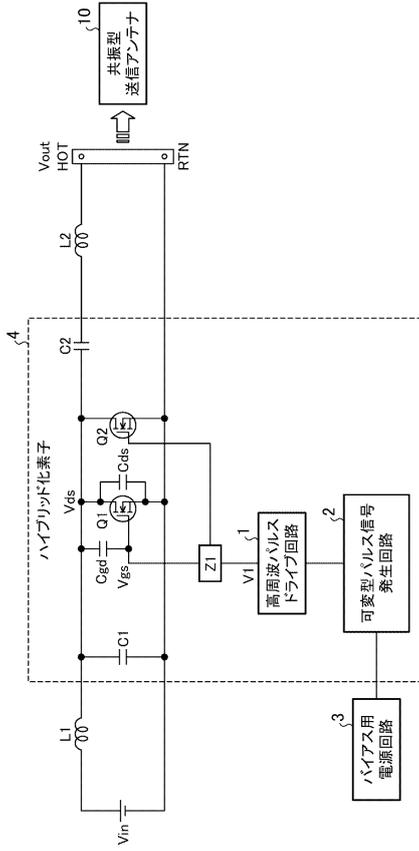
【図9】



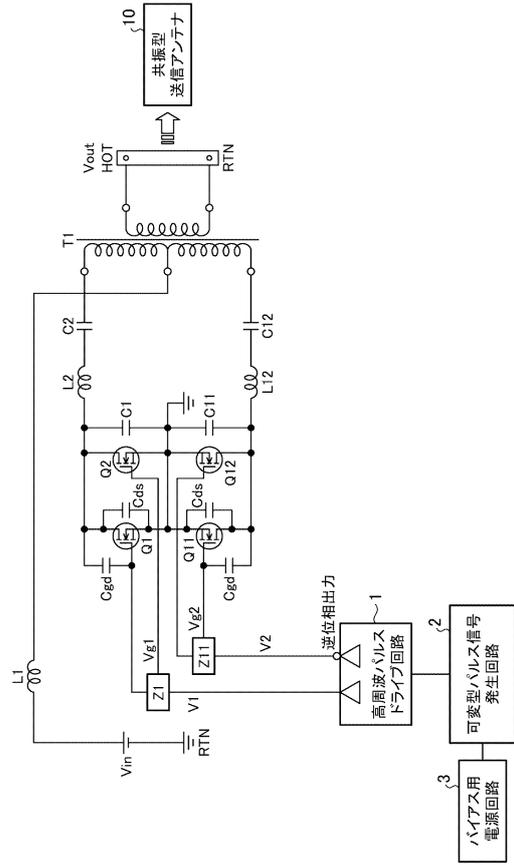
【図10】



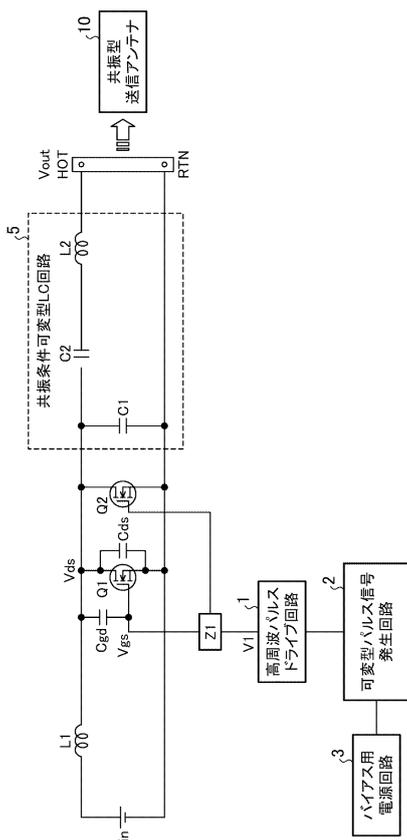
【図 1 1】



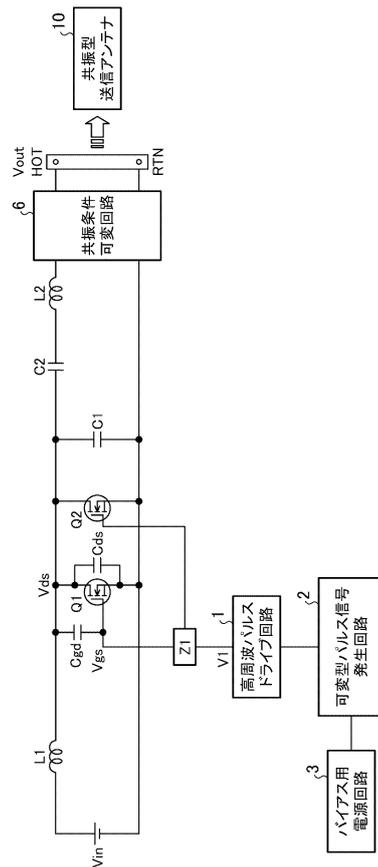
【図 1 2】



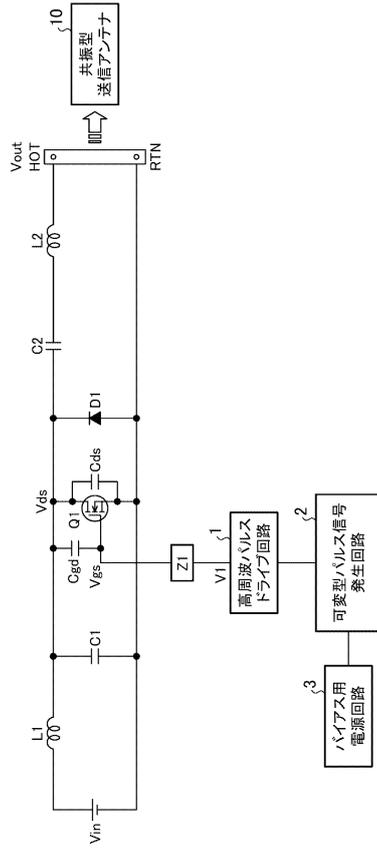
【図 1 3】



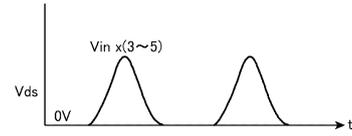
【図 1 4】



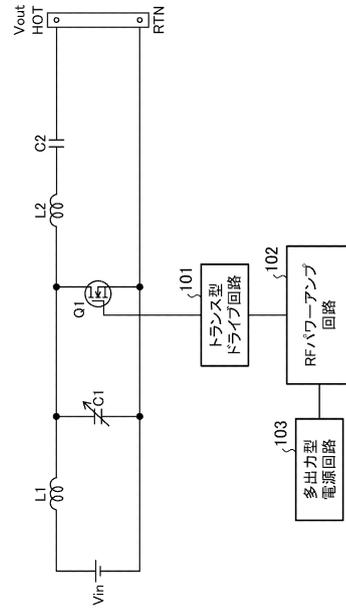
【図15】



【図16】



【図17】



## フロントページの続き

- (72)発明者 阿久澤 好幸  
東京都千代田区九段北一丁目13番5号 三菱電機エンジニアリング株式会社内
- (72)発明者 酒井 清秀  
東京都千代田区九段北一丁目13番5号 三菱電機エンジニアリング株式会社内
- (72)発明者 江副 俊裕  
東京都千代田区九段北一丁目13番5号 三菱電機エンジニアリング株式会社内
- (72)発明者 伊藤 有基  
東京都千代田区九段北一丁目13番5号 三菱電機エンジニアリング株式会社内

審査官 安池 一貴

- (56)参考文献 国際公開第2013/133028(WO, A1)  
特表2012-503469(JP, A)  
特開昭61-295875(JP, A)  
特開2010-154700(JP, A)  
特開2006-353049(JP, A)  
国際公開第2013/080285(WO, A1)  
特開2013-027129(JP, A)  
特開2011-078299(JP, A)  
特開2013-030973(JP, A)

- (58)調査した分野(Int.Cl., DB名)  
H02M 7/48  
H02J 17/00