

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.⁶
H01L 21/3205

(45) 공고일자 1999년04월 15일

(11) 등록번호 특0179560

(24) 등록일자 1998년11월27일

(21) 출원번호 특1995-054625
(22) 출원일자 1995년12월22일

(65) 공개번호 특1997-052943
(43) 공개일자 1997년07월29일

(73) 특허권자 현대전자산업주식회사 김주용
경기도 이천군 부발읍 아미리 산 136-1
(72) 발명자 박상훈
경기도 이천군 이천읍 창전 10리 49-17
(74) 대리인 최홍순

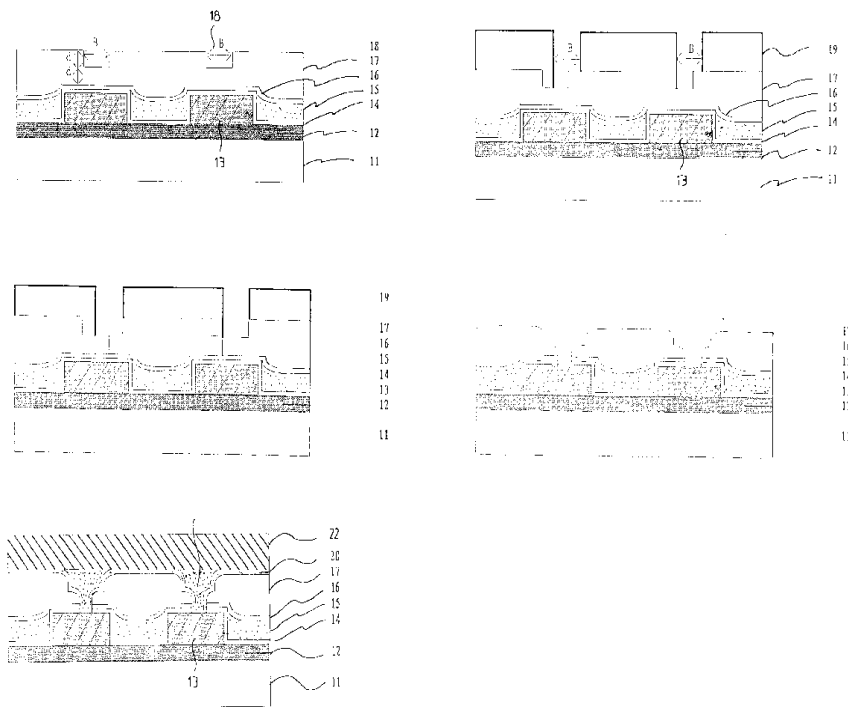
심사관 : 권인희

(54) 반도체 소자의 금속 배선 형성방법

요약

본 발명은 반도체 소자의 금속 배선 형성방법에 관한 것으로, 보다 구체적으로는 반도체 소자의 다층 금속 배선시 노광 한계보다 적은 미세한 직경을 갖는 콘택홀 구비하여 고집적화를 달성할 수 있는 반도체 소자의 금속 배선 형성방법에 관한 것으로, 본 발명에 따르면, 별도의 추가 장비없이 기존의 사진 식각 공정에 의하여 미세한 직경을 갖는 콘택홀을 형성하여 금속 배선을 형성하므로써, 고집적 소자에 대응할 수 있는 금속 배선을 형성할 수 있다.

대표도



명세서

[발명의 명칭]

반도체 소자의 금속 배선 형성방법

[도면의 간단한 설명]

제1도는 종래의 반도체 소자의 금속 배선 형성방법을 설명하기 위한 단면도.

제2도(a) 내지 (f)는 본 발명의 (실시예1)에 따른 반도체 소자의 금속배선형성방법을 설명하기 위한 단면도.

제3도(a) 내지 (e)는 본 발명의 (실시예2)에 따른 반도체 소자의 금속 배선 형성방법을 설명하기 위한 단면도.

* 도면의 주요부분에 대한 부호의 설명

11 : 반도체 기판	12 : 제1절연막
13 : 제 1 금속 배선	14 : 제2절연막
15 : SOG막	16 : 질화막
17 : 제3절연막	18 : 콘택홀
19 : 제2마스크 패턴	20 : 장벽 금속막
21 : 텅스텐막	22 : 제2금속 배선

[발명의 상세한 설명]

본 발명은 반도체 소자의 콘택홀 형성방법에 관한 것으로, 보다 구체적으로는 반도체 소자의 다층 금속 배선시 노광 한계보다 적은 미세한 직경을 갖는 콘택홀 구비하여 고집적화를 달성할 수 있는 반도체 소자의 금속 배선 형성방법에 관한 것이다.

반도체 기술의 진보와 더불어 더 나아가서는 반도체 소자의 고속화 고집적화가 진행되고 있고, 이에 수반해서 패턴에 대한 미세화의 필요성이 점점 높아지고 있으며, 또한 패턴의 치수도 고정밀화가 요구되고 있다.

일반적으로 반도체 소자의 제조에 있어 패턴은 감광성 중합체 패턴을 마스크로 하여 하층 박막을 식각하는 리소그래피 공정을 이용하여 콘택홀 내지는 비아홀을 형성한다.

종래의 리소그래피 공정에 의한 미세 콘택홀 형성 방법을 제1도에 의거하여 자세히 살펴보면 먼저 반도체 기판(1) 상부에 제1절연막(2)을 증착하고, 그 상부에 알루미늄 성분의 제1금속 배선(3)을 형성한다. 그리고 전체 구조물 상부에 제2절연막(4)을 형성하고, 포토 리소그래피(photo lithography)의 일련의 공정에 의하여 감광막을 약 1내지 3 μm 정도로 도포한 다음, 노광 및 현상 공정을 진행하여 감광막 마스크 패턴(도시되지 않음)을 형성한다. 그 후, 상기 마스크 패턴에 의거하여 하부의 제2절연막(4)을 식각하여 콘택홀을 형성하고, 전체 결과물 상부에 제2금속 배선(5)을 증착하여 콘택을 이룬다. 이후 상기 감광막 마스크 패턴을 제거한다.

이와같은 종래의 포토레지스트에 의한 패턴 형성 공정은 광의 회절로 인하여 공정 능력의 한계가 있으며, 포토 리소그래피 공정으로 형성 가능한 패턴의 한계, 즉 해상도는 포토레지스트 공정의 중요한 변수이며 하기의 레일레이식(Rayleigh's equation)에 의해 결정된다.

$$R=k(\lambda / NA)$$

여기서 R은 해상도, λ 는 노광 파장, NA는 노광장비의 렌즈 개구부수를 의미하며, k는 공정 관련 상수로서 공정 능력에 따라 변하는 값이지만, 양산 단계에서는 약 0.7 정도이다. 또한 양산 단계에서 주로 사용되는 광원인 I선은 파장이 약 0.356 μm 이고, G선은 0.436 μm 이며, 렌즈의 개구부의 수가 0.5인 경우에 상기 식에 각각의 변수를 대입하면 패턴의 해상한계 즉 도면에서 표기된 A의 크기는 0.5 내지 0.6 μm 정도이다.

그러나, 현재 반도체 공정은 유효 채널 길이가 0.35 μm 이내로 감소하고 있는 추세이고, 콘택홀의 크기는 그 이하임을 감안할 때, 종래의 감광막 마스크 패턴으로는 고집적도를 요구하는 반도체 소자의 미세 패턴을 형성하기에 현실적으로 불가능할 뿐만 아니라, 패턴을 미세하게 구성할 때에는 노광 공정시 나칭(notching)등과 같은 현상으로 포토레지스트 패턴의 양측부등이 손상되는 문제점이 발생하였다.

따라서, 본 발명은 별도의 노광 장비의 요구 없이 기존의 사진 식각공정을 이용한 마스크 패턴으로 최소 선폭 보다 작은 미세한 콘택홀을 형성하고, 이를 이용한 금속 배선 형성방법을 제공하는 것을 목적으로 한다.

상기한 본 발명의 목적을 달성하기 위하여, 본 발명은 반도체 기본 전극 및 제1절연막을 포함한 반도체 기판상에 제 1 금속 배선을 형성하는 단계; 상기 결과물 상부에 제2절연막과 SOG막 및 질화막을 순차적으로 형성하는 단계; 상기 질화막 상부에 후막의 제3절연막을 형성하는 단계; 상기 제3절연막 상부에 제1마스크 패턴을 형성하고, 제3절연막을 소정 깊이만큼 식각하여 제1콘택홀을 형성하는 단계; 상기 제1마스크 패턴을 제거하는 단계; 상기 제1콘택홀 하단의 일부분이 노출되도록 제2마스크 패턴을 형성하는 단계; 상기 제 2 마스크 패턴의 형태로 하부의 제 3 절연막을 식각하여 질화막을 노출시키는 단계; 상기 제 2 마스크 패턴을 제거하는 단계; 상기 노출된 질화막 및 그 하부의 제 2 절연막을 식각하여 제1금속 배선을 노출시키는 단계; 상기 결과물 상부에 장벽 금속막을 형성하는 단계; 상기 장벽 금속막 상부에 결과물이 매립되도록 텅스텐막을 형성하는 단계; 상기 텅스텐막 상부에 제2금속 배선용 박막을 형성하는 단계; 및 상기 제 2금속 배선 박막, 텅스텐막, 장벽금속막을 식각하여 제2금속 배선을 형성하는 단계를 포함하는 것을 특징으로 한다.

또한, 본 발명은 반도체 기본 전극 및 제1절연막을 포함한 반도체기판상에 제1금속 배선을 형성하는 단계, 상기 결과물 상부에 제2절연막과 SOG막 및 질화막을 순차적으로 형성하는 단계, 상기 질화막 상부에 후막의 제3절연막을 형성하는 단계; 상기 제3절연막 상부에 제1마스크 패턴을 형성하고, 제3절연막을 소정 깊이만큼 식각하여 제1콘택홀을 형성하는 단계; 상기 제1마스크 패턴을 제거하는 단계, 상기 제1콘

택을 하단의 일부분이 노출되도록 제2마스크 패턴을 형성하는 단계; 상기 제2마스크 패턴의 형태로 하부의 제3절연막을 식각하여 질화막을 노출시키는 단계; 상기 제2마스크 패턴을 제거하는 단계, 상기 노출된 질화막 및 그 하부의 제2절연막을 식각하여 제1금속 배선을 노출시키는 단계, 상기 결과물 상부에 장벽 금속막을 형성하는 단계, 상기 장벽 금속막 상부에 결과물이 매립되도록 텅스텐막을 형성하는 단계, 상기 텅스텐막을 하부의 장벽 금속막이 노출될 때까지 화학적 기계적 연마 공정을 진행하는 단계, 및 상기 결과물 상부에 제2금속 배선을 형성하는 단계를 포함하는 것을 특징으로 한다.

이하, 첨부한 도면에 의거하여 본 발명을 자세히 설명하기로 한다.

[실시예 1]

첨부한 도면 제2도 (a) 내지 (f)는 본 발명의 반도체 소자의 콘택홀 형성방법을 설명하기 위한 단면도이다.

먼저, 제2도 (a)에 도시된 바와 같이, 반도체 소자를 구성하는 기본 전극이 구비된 반도체 기판(11) 상부에 제1절연막(12)을 형성한다. 이때, 상기 제1절연막은, 하부의 도포층에 의한 배선 불량을 방지하기 위하여, TEOS막, BPSG막, TEOS막의 3중막이거나 또는 플라즈마 보조TEOS막, SOG막, 플라즈마 보조 TEOS막으로 구성된 3중막 또는 각각의 막인 것이 바람직하다. 이어서, 전체 구조물 상부에 알루미늄을 주금속으로 하는 금속막을 형성하고, 배선의 형태로 식각하여 제1금속 배선(13)을 형성한다. 그리고, 상기 제1금속 배선(13)이 형성된 구조물 상부에 제2절연막(14) 예를들어 저온의 TEOS막을 약 1000 내지 3000Å 정도 증착한다음, 평탄화 산화막인 SOG막(15)을 약 4000 내지 6000Å 정도 도포하고 챔버 내부를 N₂ 분위기로 조성하여 300 내지 500°C의 온도 범위에서 30 내지 60분간 경화 공정을 실시한다. 그런다음, 결과물 상부에 300 내지 700Å 두께의 질화막(16)을 형성한다음, 그 상부에 제3절연막(17) 예를들어 오존 TEOS막을 5000 내지 1000Å 두께로 형성한다. 그리고, 상기 제3절연막(17) 상부에 현재의 노광 장비로 최소 직경을 구비한 제1마스크 패턴(도시되지 않음)을 형성한다. 그리고, 상기 마스크 패턴에 의거하여 하부의 제3절연막(17)을 증착 두께의 40 내지 60% 정도 식각하여 8만큼의 폭을 지닌 제1콘택홀(18)을 형성한다.

그리고, 제2도 (b)에 도시된 바와 같이, 상기 제1콘택홀(18)이 구비된 결과물 상부에 제1콘택홀 하단의 제3절연막(17)의 일부분이 노출되도록 최소 직경(B)을 갖는 제2마스크 패턴(19)을 형성한다.

이어서, 제2도(c)에 도시된 바와 같이 상기 제2마스크 패턴(19)에 의하여 노출된 제3절연막(17)을 비등방성 식각하여 질화막(16)을 노출시킨다. 이때 식각 공정 이후, 노출된 제3절연막(17)도 제1콘택홀 식각에 의한 단차를 구비하게 된다.

그런다음, 제2도 (d)에 도시된 바와 같이, 상기 제2마스크 패턴(19)을 제거하고, 상기 노출된 질화막(16)과 제2절연막(14)을 블랭킷 식각하여 제2콘택홀(18')을 형성한다. 이때, 상기 블랭킷 식각에 의하여 제1콘택홀(18) 부위 및 제2콘택홀(18') 부위는 완만 곡률 형태를 이루게 되고, 이로써 스텝 커버리지(step coverage)가 개선된다.

이어서, 제2도(e)에 도시된 바와 같이, 전체 구조물 상부에 이후의 금속 배선시 전자 및 스트레스 이동을 방지하기 위한 장벽 금속막 (20) 예를들어, 티타늄 또는 티타늄 질화막을 약 300 내지 900Å 정도 형성한다음, 상기 구조물이 매립되도록 5000 내지 7000Å 두께로 텅스텐막(21)을 형성하고, 난반사 방지막 예를들어, 300Å 정도 두께의 티타늄 질화막을 포함한 제2금속 배선막(20)을 소정 두께 5000 내지 10000Å 정도 형성한다.

이어서, 제2도(f)에 도시된 바와 같이, Cl₂, BCl₃ 가스를 이용하여 하부의 난반사 방지막을 포함한 제2금속 배선막(22)을 비등방성 식각하고, SF₆ 가스를 이용하여 텅스텐막(21) 및 장벽 금속막(20)을 배선의 형태로 비등방성 식각하므로써 소망하는 반도체 소자의 금속 배선을 형성한다.

[실시예 2]

첨부한 도면 제3도(a) 내지 (e)는 본 발명의 반도체 소자의 콘택홀 형성방법을 설명하기 위한 단면도이다.

먼저, 제3도(a)에 도시된 바와 같이, 반도체 소자를 구성하는 기본 전극이 구비된 반도체 기판(11) 상부에 제1절연막(12)을 형성한다. 이때, 상기 제1절연막은 하부의 도포층에 의한 배선 불량을 방지하기 위하여, TEOS막, BPSG막, TEOS막의 3중막이거나 또는 플라즈마 보조TEOS막, SOG막, 플라즈마 보조 TEOS막으로 구성된 3중막 또는 각각의 막인 것이 바람직하다. 이어서, 전체 구조물 상부에 알루미늄을 주금속으로 하는 금속막을 형성하고 배선의 형태로 식각하여 제1금속 배선(13)을 형성한다. 그리고, 상기 제1금속 배선(13)이 형성된 구조물 상부에 제2절연막(14) 예를들어 저온의 TEOS막을 약 1000 내지 3000Å 정도 증착한다음, 평탄화 산화막인 SOG막(15)을 약 4000 내지 6000Å 정도 도포하고, 챔버내부를 N₂ 분위기로 조성하여 300 내지 500°C의 온도 범위에서 30 내지 60분간 경화 공정을 실시한다. 그런다음, 결과물 상부에 300 내지 700Å 두께의 질화막(16)을 형성한다음, 그 상부에 제3절연막(17) 예를들어 오존 TEOS막을 5000 내지 1000Å 두께로 형성한다. 그리고, 상기 제3절연막(17) 상부에 현재의 노광 장비로 최소 직경을 구비한 제1마스크 패턴(도시되지 않음)을 형성한다. 그리고, 상기 마스크 패턴에 의거하여 하부의 제3절연막(17)을 증착 두께의 40 내지 60% 정도 식각하여 8만큼의 폭을 지닌 제1콘택홀(18)을 형성한다.

그리고, 제3도(b)에 도시된 바와 같이, 상기 제1콘택홀(18)이 구비된 결과물 상부에 제1콘택홀 하단의 제3절연막(17)의 일부분이 노출되도록 최소 직경(B)을 갖는 제2마스크 패턴(19)을 형성한다.

이어서, 제3도(c)에 도시된 바와 같이, 상기 제2마스크 패턴(19)에 의하여 노출된 제3절연막(17)을 비등방성 식각하여 질화막(16)을 노출시킨다. 이때, 식각 공정 이후, 노출된 제3절연막(17)도 제1콘택홀 식각에 의한 단차를 구비하게 된다.

그런다음, 제3도(d)에 도시된 바와 같이, 상기 제2마스크 패턴(19)을 제거하고, 상기 노출된 질화막(16)과 제2절연막(14)을 블랭킷 식각하여 제2콘택홀(18')을 형성한다. 이때, 상기 블랭킷 식각에 의하여 제1콘택홀(18) 부위 및 제2콘택홀(18') 부위는 완만한 곡률 형태를 이루게 되고, 이로써 스텝 커버리지(step coverage)가 개선된다.

coverage)가 개선된다.

이어서, 제3도 (e)에 도시된 바와 같이, 전제 구조물 상부에 이후의 금속 배선시 전자 및 스트레스 이동을 방지하기 위한 장벽 금속막(20) 예를들어, 티타늄 또는 티타늄 질화막을 약 300 내지 900Å 정도 형성한다음, 상기 구조물이 매립되도록 5000 내지 7000Å 두께로 텅스텐막(21)을 형성하고, 상기 형성된 텅스텐막(21)을 화학적 기계적 연마방법(chemical mechanical polishing)에 의하여 상기 장벽 금속막(20)이 노출될 때까지 연마한다. 그런다음 난반사 방지막 예를들어, 300Å 정도 두께의 티타늄 질화막을 포함한 제2금속 배선막(20)을 소정 두께 5000 내지 10000Å 정도 형성하여 소망하는 반도체 소자의 금속 배선을 형성한다.

이상에서 자세히 설명한 바와 같이, 본 발명에 따르면, 별도의 추가 장비 없이 기존의 사진 식각 공정에 의하여 미세한 직경을 갖는 콘택홀을 형성하여 금속 배선을 형성하므로써, 고 집적 소자에 대응할 수 있는 금속배선을 형성할 수 있다.

또한 본 발명은 제1금속 배선과 제2금속배선간의 콘택홀에 대하여만 설명하였지만, 본 발명은 반도체 기판의 접합 영역과 제1금속배선 또는 제2금속 배선과 제3금속 배선 사이에도 고르게 적용됨을 당업자는 알 수 있다.

(57) 청구의 범위

청구항 1

반도체 기본 전극 및 제1절연막을 포함한 반도체 기판상에 제1금속 배선을 형성하는 단계, 상기 결과를 상부에 제2절연막과 SOG막 및 질화막을 순차적으로 형성하는 단계, 상기 질화막 상부에 후막의 제3절연막을 형성하는 단계, 상기 제3절연막 상부에 제1마스크 패턴을 형성하고, 제3절연막을 소정 깊이만큼 식각하여 제1콘택홀을 형성하는 단계, 상기 제1마스크 패턴을 제거하는 단계; 상기 제1콘택홀 하단의 일부분이 노출되도록 제2마스크 패턴을 형성하는 단계; 상기 제2마스크 패턴의 형태로 하부의 제3절연막을 식각하여 질화막을 노출시키는 단계; 상기 제2마스크 패턴을 제거하는 단계; 상기 노출된 질화막 및 그 하부의 제2절연막을 식각하여 제1금속 배선을 노출시키는 단계; 상기 결과를 상부에 장벽 금속막을 형성하는 단계, 상기 장벽 금속막상부에 결과물이 매립되도록 텅스텐막을 형성하는 단계; 상기 텅스텐막 상부에 제2금속 배선용 박막을 형성하는 단계, 및 상기 제2금속 배선박막, 텅스텐막, 장벽 금속막을 석각하여 제2금속 배선을 형성하는 단계를 포함하는 것을 특징으로 하는 반도체 소자의 금속 배선 형성방법.

청구항 2

제1항에 있어서, 상기 제1절연막은 TEOS막, BPSG막, TEOS막의 3중막인 것을 특징으로 하는 반도체 소자의 금속 배선 형성방법.

청구항 3

제1항에 있어서, 상기 제1절연막은 플라즈마 보조 TEOS막, SOG막, 플라즈마 보조 TEOS막으로 구성된 3중막인 것을 특징으로 하는 반도체 소자의 금속 배선 형성방법.

청구항 4

제1항 내지 제3항 중 어느 한 항에 있어서, 상기 제2절연막은 저온의 TEOS막인 것을 특징으로 하는 반도체 소자의 금속 배선 형성방법.

청구항 5

제4항에 있어서, 상기 제2절연막은 1000 내지 3000Å 정도 하는 것을 특징으로 하는 반도체 소자의 금속 배선 형성방법.

청구항 6

제1항에 있어서, 상기 SOG막의 두께는 4000 내지 6000Å 인 것을 특징으로 하는 반도체 소자의 금속 배선 형성방법.

청구항 7

제1항 또는 제6항에 있어서, 상기 SOG막의 형성방법은 제2절연막상에 도포한후, N₂ 분위기 하에서 300 내지 500℃의 온도로 30 내지 60분간 경화 공정을 실시하는 단계를 부가적으로 포함하는 것을 특징으로 하는 반도체 소자의 금속 배선 형성방법.

청구항 8

제1항에 있어서, 상기 질화막의 두께는 300 내지 700Å 인 것을 특징으로 하는 반도체 소자의 금속 배선 형성방법.

청구항 9

제1항에 있어서, 제3절연막은 오존 TEOS막이고, 5000 내지 10000Å 두께로 증착하는 것을 특징으로 하는 반도체 소자의 금속 배선 형성방법.

청구항 10

제1항에 있어서, 상기 제1마스크 패턴의 형태로 하부의 제3절연막을 식각하여 제1콘택홀을 형성하는 단계에서, 상기 제3절연막의 식각 깊이는 제3절연막의 증착 두께의 40 내지 60% 정도 인 것을 특징으로 하는

반도체 소자의 금속 배선 형성방법.

청구항 11

제1항에 있어서, 상기 노출된 질화막 및 그 하부의 제 2 절연막을 식각하는 단계에서, 식각 방법은 노출된 부분을 블랭킷 식각하는 것을 특징으로 하는 반도체 소자의 금속 배선 형성방법.

청구항 12

제1항에 있어서, 상기 장벽 금속막의 두께는 300 내지 900Å인 것을 특징으로 하는 반도체 소자의 금속 배선 형성방법.

청구항 13

제2항에 있어서, 상기 장벽 금속막은 티타늄 금속막과 티타늄 질화막의 이중막인 것을 특징으로 하는 반도체 소자의 금속 배선 형성방법.

청구항 14

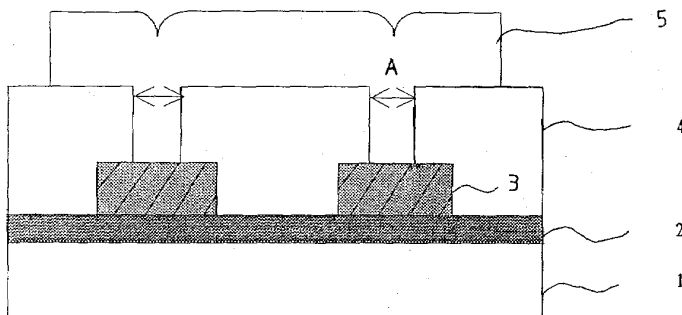
제1항에 있어서, 상기 제2금속 배선 박막, 텅스텐막, 장벽 금속막을 식각하는 단계에서, 상기 제2금속 배선용 박막은 Cl_2 , BCl_3 가스로 식각하고, 상기 텅스텐막은 SF_6 가스를 이용하여 식각하는 것을 특징으로 하는 반도체 소자의 금속 배선 형성방법.

청구항 15

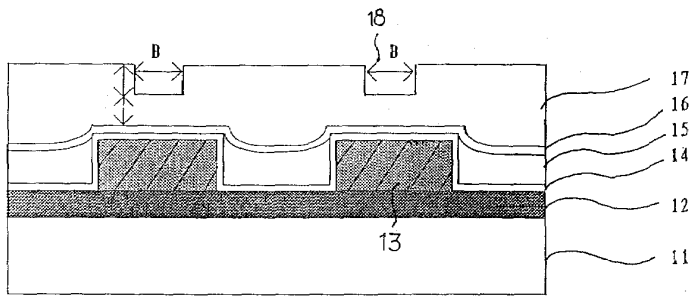
반도체 기본 전극 및 제1절연막을 포함한 반도체 기관상에 제1금속 배선을 형성하는 단계; 상기 결과물 상부에 제2절연막과 SOG막 및 질화막을 순차적으로 형성하는 단계; 상기 질화막 상부에 후막의 제3절연막을 형성하는 단계; 상기 제3절연막 상부에 제1마스크 패턴을 형성하고, 제3절연막을 소정 깊이만큼 식각하여 제1콘택홀을 형성하는 단계; 상기 제1마스크 패턴을 제거하는 단계; 상기 제1콘택홀을 하단의 일부만이 노출되도록 제2마스크 패턴을 형성하는 단계; 상기 제2마스크 패턴의 형태로 하부의 제3절연막을 식각하여 질화막을 노출시키는 단계; 상기 제2마스크 패턴을 제거하는 단계; 상기 노출된 질화막 및 그 하부의 제2절연막을 식각하여 제1금속 배선을 노출시키는 단계; 상기 결과물 상부에 장벽 금속막을 형성하는 단계; 상기 장벽 금속막 상부에 결과물이 매립되도록 텅스텐막을 형성하는 단계; 상기 텅스텐막을 하부의 장벽 금속막이 노출될 때까지 화학적 기계적 연마 공정을 진행하는 단계; 및 상기 결과물 상부에 제2금속 배선을 형성하는 단계를 포함하는 것을 특징으로 하는 반도체 소자의 금속 배선 형성방법.

도면

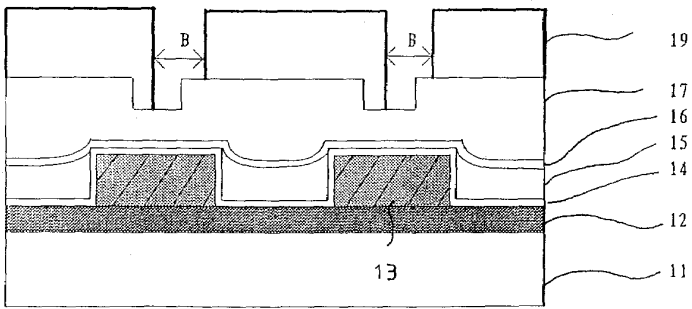
도면1



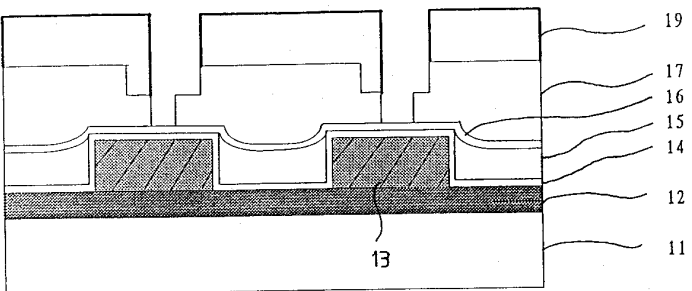
도면2a



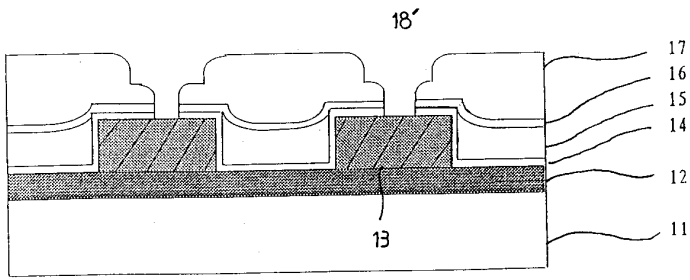
도면2b



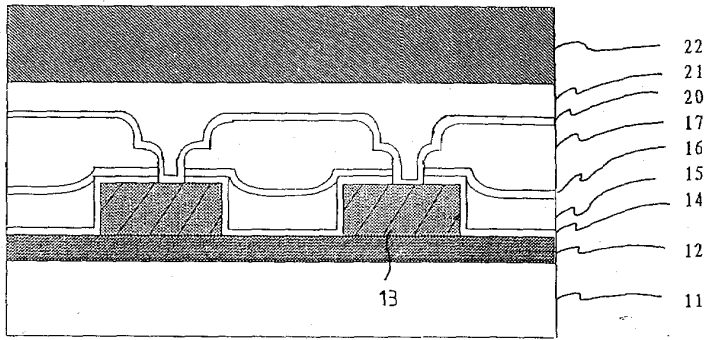
도면2c



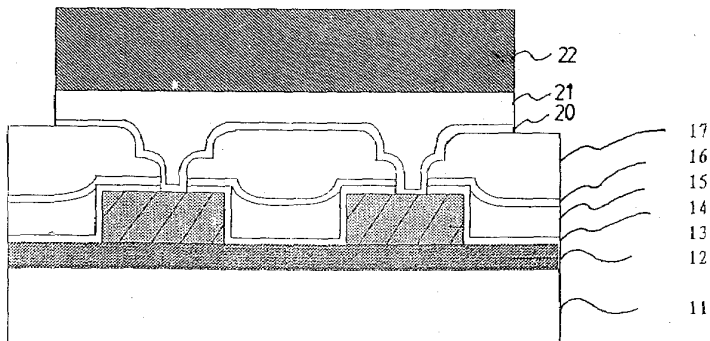
도면2d



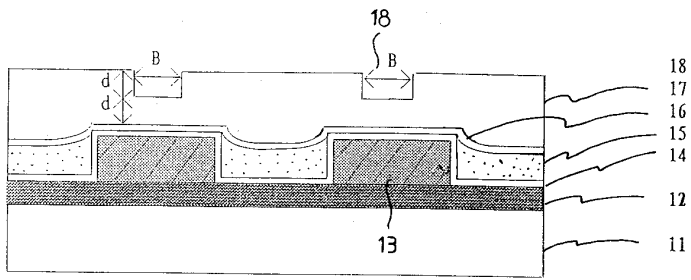
도면2e



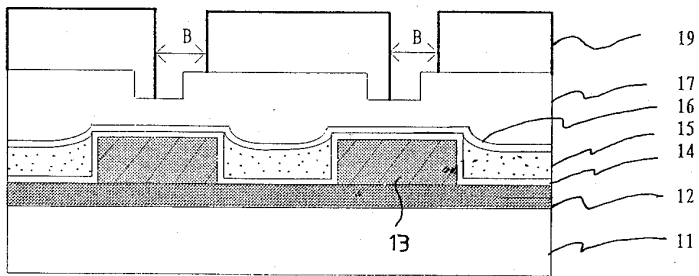
도면2f



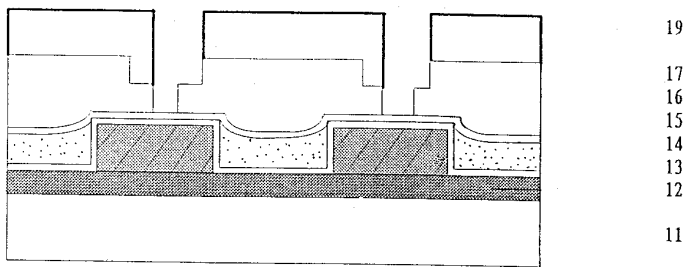
도면3a



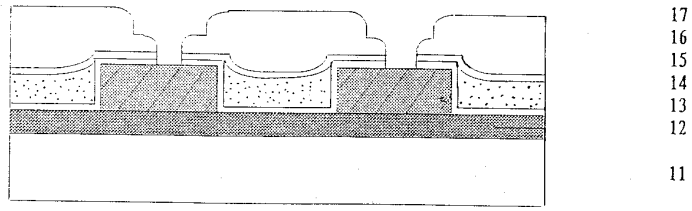
도면3b



도면3c



도면3d



도면3e

